



دانشگاه صنعتی شاهرود

دانشکده برق و رباتیک

پایان نامه کاشناسی ارشد مهندسی برق گرایش قدرت

طراحی و شبیه سازی کنترل مقاوم مبدل DC/DC از نوع افزایشی

اساتید راهنما:

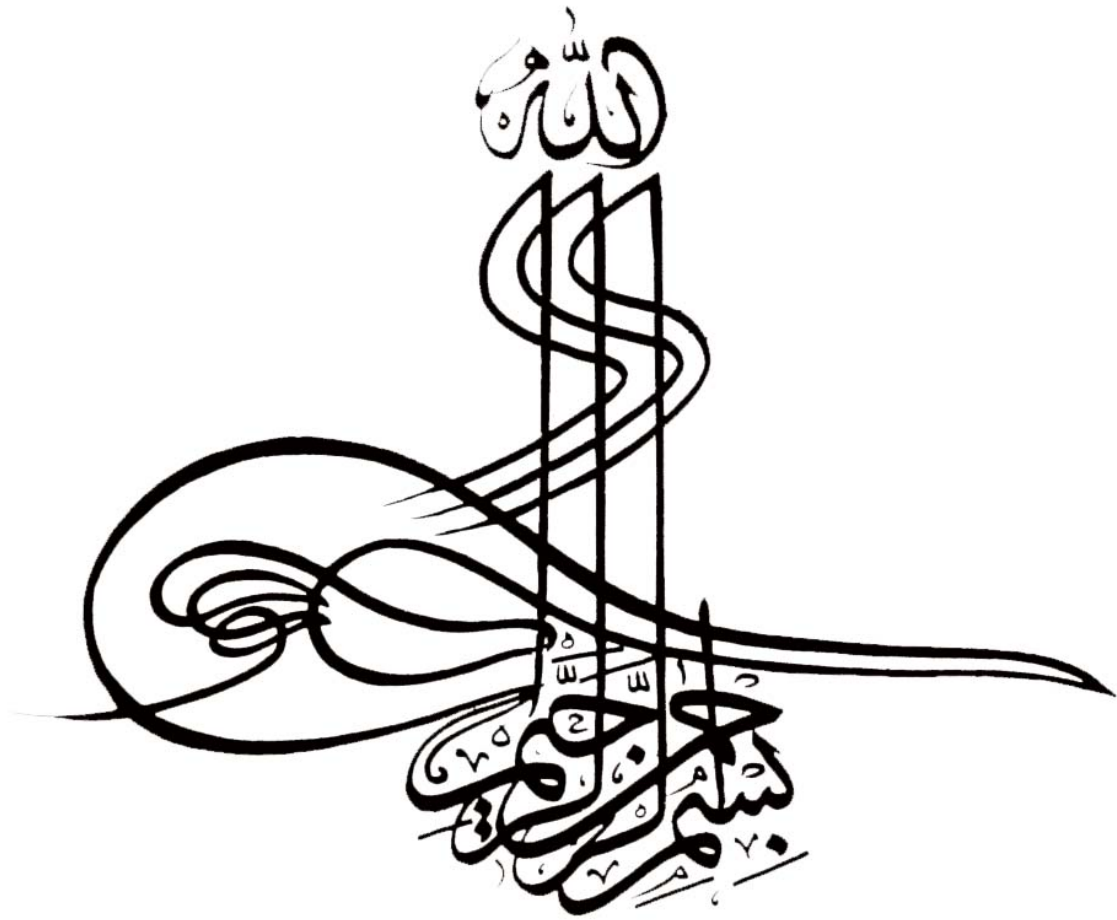
دکتر سید محمد رضا رفیعی

دکتر علی دستفان

محقق

محمود گودرزی

شهریور ۸۷



چکیده:

هدف این پروژه طراحی یک کنترل کننده PID مقاوم برای مبدل DC/DC از نوع افزایشی^۱ می باشد که بصورت همزمان توسط یک الگوریتم هوشمند تنظیم می شود. کنترل مقاوم^۲ یک مبدل $Boost$ ^۳ به علت اینکه مبدل به صورت غیر خطی^۴، ساختار متغیر^۵، نامینیمم فاز^۶ و ذاتاً دارای رفتار آشوبی^۷ می باشد، برای کنترل کننده PID مشکل است. بویژه اگر در طراحی این کنترل کننده PID از مدل خطی مبدل استفاده کنیم ممکن است در هنگام به کار بردن آن در کنترل مدل واقعی مبدل (سیستم فیزیکی) باعث ناپایداری عملکرد مبدل شود، بطور مثال در جاییکه رفتار سیگنال بزرگ مبدل مورد بررسی قرار می گیرد. به همین دلیل این کنترل کننده PID را باید به صورت همزمان تنظیم نمود. الگوریتم ژنتیک در پیدا کردن نقاط بهینه در یک حوزه وسیع بسیار موفق و مؤثر است و انتخاب ایده آلی برای تنظیم همزمان کنترل کننده PID می باشد. با استفاده از شبکه عصبی یک کنترل کننده تطبیقی^۸ برای مبدل طراحی می کنیم تا در هر بار تغییر نقطه کار (تغییر ورودی) نیاز به طراحی مجدد کنترل کننده PID نباشد. همچنین با استفاده از الگوریتم ژنتیک رفتار آشوبی این مبدل $Boost$ را بهبود می بخشیم. نتایج موفقیت عملکرد الگوریتم ژنتیک و شبکه عصبی را در طراحی کنترل کننده PID و برتری داشتن بر روشهای استاندارد مثل زیگلر- نیکولس در مواجهه با تغییرات وسیع در نقطه کار را نشان می دهند. آنها همچنین نشان دهنده مؤثرتر بودن کنترل

^۱ Boost DC/DC Converter

^۲ Robust Control

^۳ Boost Converter

^۴ Non-Linear

^۵ Variable Structure

^۶ Non-minimum Phase

^۷ Chaotic Behavior

^۸ Adaptive Controller

کنندهٔ *PID* با معیار عملکرد متوسط مجذور خطا (MSE)^۹ در مقایسه با کنترل کنندهٔ *PID* با دیگر معیار های عملکرد می باشند

^۹ *Mean Square Error*

فصل اول - مقدمه و ضرورت انجام تحقیق

۱-۱- مقدمه..... ۱

۱-۲- ضرورت انجام پروژه و اهداف آن..... ۱

۱-۳- روند کلی انجام پروژه..... ۲

فصل دوم - بررسی مدل سیگنال کوچک مبدل *Boost* و بدست آوردن تابع تبدیل آن

۱-۲- مدل سیگنال کوچک مبدل *Boost*..... ۴

۱-۱-۲- متوسط گیری..... ۶

۲-۱-۲- اغتشاش و خطی سازی..... ۷

۲-۱-۳- متوسط گیری روی فضای حالت..... ۸

۲-۱-۳-۱- متوسط گیری و خطی سازی..... ۹

۲-۱-۴- تابع تبدیل مبدل *Boost*..... ۱۱

۲-۱-۴-۱- بدست آوردن تابع انتقال..... ۱۱

فصل سوم- طراحی کنترل کننده PID برای مبدل $Boost$ به روش زیگلر- نیکلس و بهینه سازی آن با استفاده از جعبه ابزار بهینه ساز پاسخ سیمولینک نرم افزار **Matlab**

- ۱-۳-۱- اصول کنترل کننده PID ۱۳
- ۲-۳-۲- تابع تبدیل حلقه باز مبدل $Boost$ ۱۴
- ۱-۲-۳-۱- دیاگرام بوده..... ۱۵
- ۲-۲-۳-۲- تحلیل پایداری..... ۱۶
- ۳-۲-۳-۳- پاسخ پله حلقه باز مبدل $Boost$ ۱۷
- ۳-۳-۳- طراحی کنترل کننده PID برای مبدل $Boost$ به روش زیگلر- نیکلس..... ۱۸
- ۱-۳-۳-۱- دیاگرام بوده، نمودار نایکوئیست و پاسخ پله سیستم حلقه بسته مبدل $Boost$ ۲۱
- ۱-۱-۳-۳-۱- دیاگرام بوده..... ۲۱
- ۲-۱-۳-۳-۲- نمودار نایکوئیست..... ۲۱
- ۳-۱-۳-۳-۳- پاسخ پله سیستم حلقه بسته مبدل $Boost$ ۲۲
- ۲-۳-۳-۲- پیاده سازی کنترل کننده PID در محیط سیمولینک نرم افزار **Matlab**..... ۲۳
- ۱-۲-۳-۳-۱- پیاده سازی مبدل $Boost$ بدون کنترل کننده PID ۲۳
- ۲-۲-۳-۳-۲- پیاده سازی مبدل $Boost$ همراه با کنترل کننده PID ۲۴
- ۳-۳-۳-۳- تنظیم کردن کنترل کننده PID بوسیله جعبه ابزار بهینه ساز پاسخ سیمولینک
- مربوط به نرم افزار **Matlab**..... ۲۵
- ۱-۳-۳-۳-۱- مشخصات مطلوبی را که می خواهیم شکل موج ولتاژ خروجی داشته باشد..... ۲۶

فصل چهارم - طراحی کنترل کننده PID برای مبدل Boost با استفاده از الگوریتم ژنتیک

۱-۴- مقدمه..... ۳۰

۲-۴- اصول الگوریتم ژنتیک..... ۳۲

۳-۴- پیاده سازی الگوریتم ژنتیک..... ۳۴

۱-۳-۴- کاربرد الگوریتم ژنتیک به صورت منفصل..... ۳۴

۲-۳-۴- کاربرد الگوریتم ژنتیک به صورت همزمان..... ۳۶

۴-۴- طراحی کنترل کننده PID مقاوم با استفاده از الگوریتم ژنتیک..... ۴۹

۱-۴-۴- بررسی تغییرات بار خروجی..... ۵۱

فصل پنجم - طراحی کنترل کننده PID تطبیقی برای مبدل Boost با استفاده از شبکه عصبی

۱-۵- اصول شبکه عصبی..... ۵۵

۲-۵- پیاده سازی شبکه عصبی..... ۵۸

فصل ششم - طراحی کنترل کننده PID با استفاده از الگوریتم ژنتیک برای بهبود آشوب در

عملکرد مبدل Boost

۱-۶- مقدمه..... ۷۷

۲-۶- طراحی کنترل کننده PID با استفاده از الگوریتم ژنتیک..... ۷۷

فصل هفتم - نتیجه گیری

۱-۷- نتیجه گیری..... ۸۳

۲-۷- پیشنهادات..... ۸۳

مراجع..... ۸۵

فصل اول - مقدمه و ضرورت انجام پروژه

۱-۱- مقدمه

تاکنون مبدل های قدرت با مدلاسیون پهنای پالس^۱ dc/dc کاربرد های گسترده ای در سیستم های الکترونیکی مختلف داشته اند از قبیل منابع تغذیه سوئیچینگ، ups ها و درایو راه انداز ماشین dc . موضوع کنترل مقاوم این خانواده از مبدل ها برای محققان در دو دهه ی اخیر بشدت مورد توجه بوده است [۱۰-۱] و [۱۱-۱۸]. از دیدگاه کنترل، عملکرد مبدل های dc/dc به صورت یک مسئله ردیابی کردن می تواند در نظر گرفته شود، به این طریق که مؤلفه خروجی باید مقدار مرجع را دنبال کند، البته با رفتارگذاری خوب و خطای ماندگار پایین. بیشتر این سیستم ها به طور ذاتی متغیر با زمان، دارای عدم قطعیت [۲۰-۱۹] و غیر خطی همراه با کمی رفتار مختلط [۲۴-۲۱] هستند. متوسط گیری روی فضای حالت [۲۵]، که روش معروف برای مدلسازی دامنه وسیعی از مبدل های dc/dc است، فقط مدل LTI دینامیکی تقریبی سیستم را می دهد.

۲-۱- ضرورت انجام پروژه و اهداف آن

عوامل مختلفی وجود دارند که باعث بروز عدم قطعیت در مدل LTI مبدل می شوند [۲۰-۱۹]. بعضی از عدم قطعیت ها ناشی از روش مدلسازی مورد استفاده قرار گرفته یعنی خطی سازی و متوسط گیری فضای حالت هستند، بطوریکه یک مدل LTI تقریبی معتبر برای فرکانس های پایین فراهم می کنند [۲۵] و در این حالت محاسبه مدل LTI معمولاً وابسته به نقطه کار مبدل است. به معنای دیگر، هر تغییر در مؤلفه مرجع، پارامتر بار یا منبع dc ورودی ممکن است نقطه کار سیستم را تغییر دهد. این تغییر نقطه کار، باعث

^۱ Pulse with modulation

تغییر کردن بعضی از پارامترهای مدل LTI متناظر می شود. بنابراین در جایی که یک مبدل dc/dc مورد استفاده قرار گرفته است، به علت تغییرات وسیع ممکن در ورودی، خروجی، یا مؤلفه مرجع، ما باید پیش بینی تغییرات وسیع تری در مدل مبدل و همچنین عملکرد مبدل کنیم که این نمایش دهنده ی موضوع کنترل مقاوم مبدل های dc/dc است. بنابراین علت نیاز به استفاده از کنترل کننده مقاوم برای چیره شدن بر عدم قطعیت های ناشی از مدل های dc/dc مشخص می شود. به علاوه در بعضی وضعیت ها مبدل قدرت dc/dc حلقه بسته که معمولاً غیر خطی و با ساختار متغیر است، ممکن است دارای یک رفتار آشوبی و بسیار پیچیده باشند [۲۱-۲۴]. چنین رفتار پیچیده ای همراه با چندین منبع اصلی عدم قطعیت موجود، روند کار طراحی کنترل کننده را بسیار مشکل می سازند. تاکنون نتایج کاربردی چندین کنترل کننده خطی پیشرفته و همچنین چندین کنترل کننده غیر خطی برای مبحث کنترل مبدلهای dc/dc در مقالات قبلی [۱-۱۰] و [۱۱-۱۷] گزارش داده شده است. بعضی از روش های کنترل جالب مورد استفاده قرار گرفته به صورت زیر هستند: کنترل کننده H^∞ [۱-۳]، کنترل کننده μ [۴-۶]، بر اساس منطق فازی کنترل کننده فازی [۷-۱۰]، مد لغزشی [۱۱-۱۳]، LTR/LQR [۱۴-۱۵]، براساس تئوری خاریتانوف [۱۶]، بر اساس تئوری لیاپانوف [۱۷-۱۸]. در میان آنها، بعضی از مقالات اخیر آخرین پیشرفت ها را در این زمینه مشخص می کند.

برای مثال مرجع [۱] کاربرد موفقیت آمیز تئوری H^∞ برای کنترل مبدل $Boost$ نا مینیمم فاز و مبدل باک افزایشی را آدرس می دهد. در مرجع [۱۰] کنترل مقاوم یک مبدل چوک بد رفتار که از کنترل کننده فازی استفاده می کند بیان شده است. همچنین [۵] یک روش عمومی برای ترکیب μ با رگولاتورهای سوئیچینگ بیان می شود. از میان مبدل های $pwm\ dc/dc$ که مورد تحقیق و بررسی قرار گرفته اند، مبدل $Boost$ را می توان به عنوان یکی از بدترین ساختار رفتاری در مقایسه با دیگر ساختارها از قبیل باک و باک افزایشی در نظر گرفت. این مبدل دارای نامینیمم فاز، شدیداً غیر خطی و مستعد برای آشوبی شدن [۲۱-۲۴] هست. به عنوان یک نکته مهم، بیشتر گفته ها در نوشته های قبلی که موضوع کنترل مقاوم مبدل های dc/dc را بررسی کرده اند، فقط تغییرات کوچکی را در ولتاژ ورودی مبدل بررسی کرده اند. برای مثال [۴] حداکثر ۱۰٪ تغییر در ولتاژ ورودی را بررسی میکند.

۳-۱- روند کلی انجام پروژه

در این پایان نامه با توجه به اینکه کنترل کننده های مقاوم در نوشته های قبلی از لحاظ محاسباتی مشکل و وقت گیر و نیز شبیه سازی آنها کند می باشد پس به طور کلی باعث کند شدن عملکرد کلی سیستم می شوند بنابراین از یک کنترل کننده PID که محاسبات آن کم و سریع و دارای ساختار بسیار ساده و از لحاظ پیاده سازی هم بسیار راحت می باشد، استفاده میشود. اما این کنترل کننده PID قادر به به کنترل مقاوم مبدل های dc/dc بد رفتار نیست. با کاربرد روش های هوشمند در طراحی کنترل کننده PID و بدست آمدن بهره های مورد نیاز برای این کنترل کننده بوسیله این الگوریتمهای هوشمند، می توان این کنترل کننده PID را قادر ساخت که عملکردی مقاوم نسبت به تغییرات ورودی، مرجع و یا بار داشته باشد.

مبدل مورد تحقیق در این پایان نامه یک مبدل $Boost$ می باشد که در فصل دوم مدل سیگنال کوچک آن مورد بررسی قرار گرفته و تابع تبدیل آن بدست می آید. در فصل سوم کنترل کننده PID برای مبدل $Boost$ بر اساس تابع تبدیل آن بدست آمده و با استفاده از روش استاندارد زیکلر- نیکلس روند تنظیم و بهینه سازی آن بیان می شود. در فصل چهارم با استفاده از الگوریتم ژنتیک (روش هوشمند) و با به کار بردن توابع خطا به عنوان تابع هدف برای الگوریتم ژنتیک، یک کنترل کننده PID مقاوم برای هر نقطه کار مبدل طراحی می کنیم. سپس در فصل پنجم این مقادیر بهره های بهینه شده کنترل کننده PID که از بهینه سازی توسط الگوریتم ژنتیک تولید شده اند را به شبکه عصبی آموزش می دهیم. علت استفاده از شبکه عصبی در این پروژه این است که نیاز به طراحی مجدد کنترل کننده PID برای تغییرات وسیع تر نقطه ی کار مبدل توسط الگوریتم ژنتیک از بین برود و باعث کمتر شدن محاسبات و در نتیجه صرف زمان کمتری برای انجام محاسبات شود. در فصل ششم به بررسی مسئله آشوب و بهبود آن در عملکرد مبدل $Boost$ پرداخته می شود. و در نهایت در فصل هفتم نتایج گیری و پیشنهادات بیان می شود.

فصل دوم- بررسی مدل سیگنال کوچک مبدل *Boost* و بدست آوردن تابع تبدیل آن

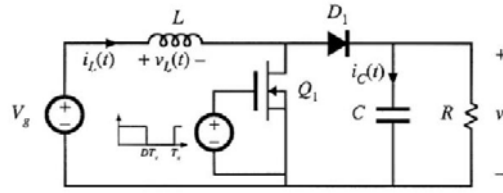
مبدل‌های *DC/DC* جزء ساده ترین مدارات الکترونیک قدرت هستند. از آنها بطور گسترده در منابع تغذیه مورد نیاز برای وسایل الکترونیکی حساس و مهم بویژه در کاربردهای توان بالا مانند باطری شارژر، ایجاد قوس الکتریکی و آبکاری فلزات استفاده میشود. این مبدلها به علت کنترل پذیر بودن و از لحاظ تئوری انتقال دهنده ولتاژ *DC* با تلفات کم، می توانند یک ولتاژ ایزوله شده را توسط تشکیل ترانسفورماتور فرکانس بالای کوچک فراهم کنند. تنوع گسترده توپولوژیهای مداری برای مبدل‌های تک ترانزیستوری باک، افزایشی و باک-افزایشی با ساختار های ترکیبی که در برگیرنده دو یا چهار قطعه هستد و از تکنیکهای سوئیچینگ نرم و رزنانس برای کنترل تلفات سوئیچینگ استفاده می کنند. بنابراین روشهای مشابه تحلیل کردن و کنترل کردن به بسیاری از این مبدلها اعمال میشود. پس برای این منظور احتیاج به مدل کردن دقیق این مبدلها است [۲۸]. در این فصل ابتدا مدل سیگنال کوچک مبدل *Boost*^۱ و سپس مدل خطی سازی شده بدست آمده و سپس تکنیک متوسط گیری بررسی میشود، پس از آن تابع تبدیل مبدل را به دست آورده می شود [۲۶-۲۷].

۱-۲- مدل سیگنال کوچک مبدل *Boost*

شکل ۱-۲ یک مبدل *PWM Boost* را نشان می دهد. با توجه به روشن و خاموش بودن ترانزیستور ماسفت^۲ و دیود دو حالت مداری پیش می آید.

^۱.Boost converter

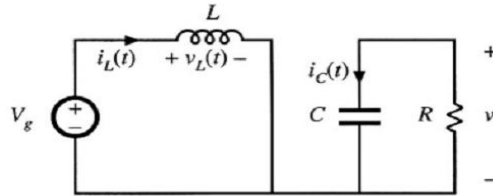
^۲.Mosfet Transistor



شکل ۲-۱) مبدل Boost

شکل ۲-۲) مبدل Boost را در حالت اول و شکل ۲-۳) مبدل Boost را برای دو حالت نشان می دهد. در ادامه این دو حالت شرح داده می شوند.

حالت اول (Q1 روشن و D1 خاموش باشد):



شکل ۲-۲) مبدل Boost در حالت اول

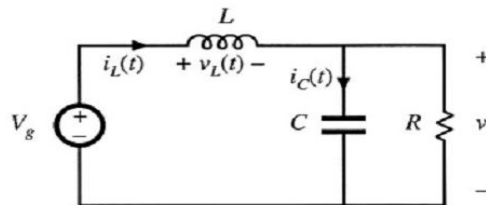
در این حالت داریم:

$$V_L(t) = L \frac{di_L(t)}{dt} = V_g(t)$$

$$i_C(t) = C \frac{dv_C(t)}{dt} = -\frac{V(t)}{R} \quad (1-2)$$

$$i_g(t) = i_L(t)$$

حالت دوم (Q1 خاموش و D1 روشن باشد):



شکل ۲-۳) مبدل Boost در حالت دوم

در این حالت داریم:

$$\begin{aligned}
V_L(t) &= L \frac{di_L(t)}{dt} = V_g(t) - V(t) \\
i_C(t) &= C \frac{dv_C(t)}{dt} = i_L(t) - \frac{V(t)}{R} \\
i_g(t) &= i_L(t) + i_R(t)
\end{aligned}
\tag{۲-۲}$$

۲-۱-۱- متوسط گیری

برای بررسی تغییرات ac و تغییرات فرکانس پایین و برای حذف اثر رپلهای سوئیچینگ از تکنیک متوسط گیری استفاده می شود [۲۶-۲۹]:

حالت اول) Q روشن و D خاموش باشد:

$$\begin{aligned}
\langle V_L(t) \rangle_{T_s} &= L \frac{d \langle i_L(t) \rangle_{T_s}}{dt} = \langle V_g(t) \rangle_{T_s} \\
\langle i_C(t) \rangle_{T_s} &= C \frac{d \langle v_C(t) \rangle_{T_s}}{dt} = - \frac{\langle V(t) \rangle_{T_s}}{R} \\
\langle i_g(t) \rangle_{T_s} &= \langle i_L(t) \rangle_{T_s}
\end{aligned}
\tag{۳-۲}$$

حالت دوم) Q خاموش و D روشن باشد :

$$\begin{aligned}
\langle V_L(t) \rangle_{T_s} &= L \frac{d \langle i_L(t) \rangle_{T_s}}{dt} = \langle V_g(t) \rangle_{T_s} - \langle V(t) \rangle_{T_s} \\
\langle i_C(t) \rangle_{T_s} &= C \frac{d \langle v_C(t) \rangle_{T_s}}{dt} = \langle i_L(t) \rangle_{T_s} - \frac{\langle V(t) \rangle_{T_s}}{R} \\
\langle i_g(t) \rangle_{T_s} &= \langle i_L(t) \rangle_{T_s} = \langle i_C(t) \rangle_{T_s} + \langle i_R(t) \rangle_{T_s}
\end{aligned}
\tag{۴-۲}$$

متوسط گیری بر روی ولتاژ سلف :

ولتاژ سلف در طی فاصله زمانی اول و دوم به صورت زیر می شود :

$$\begin{aligned}
\langle V_L(t) \rangle_{T_s} &= d(t) \langle V_g(t) \rangle_{T_s} + d'(t) \left(\langle V_g(t) \rangle_{T_s} - \langle V(t) \rangle_{T_s} \right) = (d(t) + d'(t)) \left(\langle V_g(t) \rangle_{T_s} - d'(t) \langle V(t) \rangle_{T_s} \right) \Rightarrow \\
\langle V_L(t) \rangle_{T_s} &= \langle V_g(t) \rangle_{T_s} - d'(t) \langle V(t) \rangle_{T_s}
\end{aligned}
\tag{۵-۲}$$

متوسط گیری بر روی ولتاژ خازن:

ولتاژ خازن در طی فاصله زمانی اول و دوم به صورت زیر می شود:

$$\langle i_C(t) \rangle_{T_s} = -d(t) \frac{\langle v_C(t) \rangle_{T_s}}{R} + d'(t) \left(\langle i_L(t) \rangle_{T_s} - \frac{\langle V(t) \rangle_{T_s}}{R} \right) = d'(t) \langle i_L(t) \rangle_{T_s} - \frac{\langle V(t) \rangle_{T_s}}{R} \quad (6-2)$$

متوسط گیری بر روی جریان ورودی :

$$\langle i_g(t) \rangle_{T_s} = d(t) \langle i_L(t) \rangle_{T_s} + d'(t) \langle i_L(t) \rangle_{T_s} = \langle i_L(t) \rangle_{T_s} \xrightarrow{i_L(t)=i(t)} \langle i_g(t) \rangle_{T_s} = \langle i(t) \rangle_{T_s} \quad (7)$$

معادلات متوسط گیری شده مبدل :

$$\begin{aligned} \langle V_L(t) \rangle_{T_s} &= L \frac{d \langle i(t) \rangle_{T_s}}{dt} = \langle V_g(t) \rangle_{T_s} - d'(t) \langle V(t) \rangle_{T_s} \\ \langle i_C(t) \rangle_{T_s} &= C \frac{d \langle v_C(t) \rangle_{T_s}}{dt} = d'(t) \langle i(t) \rangle_{T_s} - \frac{\langle V(t) \rangle_{T_s}}{R} \\ \langle i_g(t) \rangle_{T_s} &= \langle i(t) \rangle_{T_s} \end{aligned} \quad (8-2)$$

این معادلات بدست آمده همگی بصورت غیر خطی هستند.

۲-۱-۲- اغتشاش و خطی سازی

فرض می کنیم که هر یک از کمیتها تشکیل شده از یک مقدار dc ثابت به علاوه یک مقدار تغییرات ac

(اغتشاش) است پس داریم :

$$\begin{aligned} \langle V_g(t) \rangle_{T_s} &= V_g + \hat{V}_g(t) & \langle i(t) \rangle_{T_s} &= I + \hat{i}(t) & \langle i_g(t) \rangle_{T_s} &= I_g + \hat{i}_g(t) \\ \langle d(t) \rangle_{T_s} &= D + \hat{d}(t) & \langle V(t) \rangle_{T_s} &= V + \hat{V}(t) \end{aligned} \quad (9-2)$$

برای سلف داریم :

$$\begin{aligned} L \frac{d \langle I + \hat{i}(t) \rangle_{T_s}}{dt} &= (V_g + \hat{V}_g(t)) - (D' - \hat{d}(t)) (V + \hat{V}(t)) = \\ &= \underbrace{V_g - D' V}_{Dc \text{ terms}} + \underbrace{\hat{V}_g(t) - D' \hat{V}(t) + \hat{d}(t) V}_{1^{st} \text{ order ac terms (linear)}} + \underbrace{\hat{d}(t) \hat{V}(t)}_{2^{nd} \text{ order ac terms (nonlinear)}} \end{aligned} \quad (10-2)$$

با حذف قسمتهای dc و قسمت مرتبه دوم داریم :

$$L \frac{d \langle \hat{i}(t) \rangle_{T_s}}{dt} = \hat{V}_g(t) - D' + \hat{d}(t) \mathcal{V} \quad (11-2)$$

برای خازن داریم :

$$C \frac{d \langle V + \hat{v}(t) \rangle_{T_s}}{dt} = \underbrace{(D' - \hat{d}(t)) \left(I + \hat{i}(t) \right)}_{\substack{\text{Dc terms} \\ \text{1st order ac terms (linear)}}} - \frac{(V + \hat{V}(t))}{R} = \underbrace{D'I - \frac{V}{R}}_{\text{Dc terms}} + \underbrace{D\hat{i}(t) - \hat{d}(t)I - \frac{\hat{V}(t)}{R}}_{\substack{\text{2nd order ac terms (nonlinear)}}} - \hat{d}(t)\hat{i}(t) \quad (12-2)$$

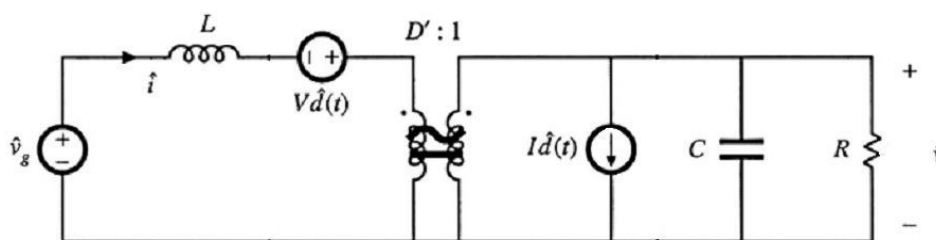
با حذف قسمتهای dc و قسمت مرتبه دوم داریم :

$$C \frac{d \langle \hat{v}(t) \rangle_{T_s}}{dt} = D\hat{i}(t) - \hat{d}(t)I - \frac{\hat{V}(t)}{R} \quad (13-2)$$

برای جریان ورودی هم داریم :

$$\hat{i}_g(t) = \hat{i}(t) \quad (14-2)$$

شکل ۲-۴ مدار معادل سیگنال کوچک مبدل $Boost$ را نشان می دهد :



شکل ۲-۴) مدل مداری متوسط گیری شده سیگنال کوچک مبدل $Boost$

۲-۱-۳- متوسط گیری روی فضای حالت

بیان کردن معادلات به فرم فضای حالت شکل متعارفی است برای نوشتن معادلات دیفرانسیلی که یک سیستم را شرح می دهند. برای یک شبکه خطی، متغیرهای حالت بدست آمده به صورت ترکیب خطی از ورودیهای مستقل سیستم و متغیرهای حالت آنها بیان می شوند. متغیرهای حالت فیزیکی یک سیستم معمولاً ذخیره کننده انرژی هستند. در یک مبدل معمولی متغیرهای حالت فیزیکی جریانهای مستقل سلف

و ولتاژهای مستقل خازن هستند. در یک لحظه مشخص (زمان داده شده) مقادیر متغیرهای حالت بیشتر از اینکه به مقادیر حال سیستم وابسته باشند، وابسته به حالت قبلی سیستم هستند. برای حل کردن معادلات دیفرانسیلی یک سیستم مقادیر اولیه متغیرهای حالت، باید مشخص شوند. بنابراین اگر ما حالت یک سیستم را بدانیم یعنی مقادیر همه متغیرهای حالت در یک زمان t_0 داده شده را بدانیم حال اگر ورودیهای معلوم را در زمان t_0+1 وارد سیستم کنیم عملاً می توان معادلات حالت سیستم را برای پیدا کردن شکل موجهای سیستم در هر زمان مشخص حل کرد. معادلات حالت به فرم ماتریسی نوشته می شوند [۲۸-۲۶].

با فرض اینکه مبدل *Boost* در مد حالت پیوسته کار می کند و با توجه به فاصله زمانی که سوئیچ روشن و خاموش است داریم:

فاصله زمانی اول ($Q1$) روشن و $D1$ خاموش باشد :

با استفاده از معادلات (۲-۱) داریم :

$$\begin{bmatrix} L & 0 \\ 0 & C \end{bmatrix} \frac{d}{dt} \begin{bmatrix} i(t) \\ v(t) \end{bmatrix} = \overbrace{\begin{bmatrix} 0 & 0 \\ 0 & -1/R \end{bmatrix}}^{A_1} \begin{bmatrix} I \\ V \end{bmatrix} + \overbrace{\begin{bmatrix} 1 \\ 0 \end{bmatrix}}^{B_1} [V_g] \quad (15-2)$$

$$y(t) = [I_g(t)] = \underbrace{[1 \ 0]}_{C_1} \begin{bmatrix} I \\ V \end{bmatrix} + \underbrace{[0]}_{E_1} [V_g]$$

و با استفاده از معادلات (۲-۲) داریم:

$$\begin{bmatrix} L & 0 \\ 0 & C \end{bmatrix} \frac{d}{dt} \begin{bmatrix} i(t) \\ v(t) \end{bmatrix} = \overbrace{\begin{bmatrix} 0 & -1 \\ 1 & -1/R \end{bmatrix}}^{A_2} \begin{bmatrix} I \\ V \end{bmatrix} + \overbrace{\begin{bmatrix} 1 \\ 0 \end{bmatrix}}^{B_2} [V_g] \quad (16-2)$$

$$y(t) = [I_g(t)] = \underbrace{[1 \ 0]}_{C_2} \begin{bmatrix} I \\ V \end{bmatrix} + \underbrace{[0]}_{E_2} [V_g]$$

۲-۱-۳-۱- متوسط گیری و خطی سازی :

برای انجام عمل متوسط گیری با استفاده از معادلات بالا داریم (متوسط گیری روی ماتریسها) :

$$A = DA_1 + D'A_2 = D \begin{bmatrix} 0 & 0 \\ 0 & -1/R \end{bmatrix} + D' \begin{bmatrix} 0 & -1 \\ 1 & -1/R \end{bmatrix} = \begin{bmatrix} 0 & -D' \\ D' & -1/R \end{bmatrix}$$

$$B = DB_1 + D'B_2 = D \begin{bmatrix} 1 \\ 0 \end{bmatrix} + D' \begin{bmatrix} 1 \\ 0 \end{bmatrix} = \begin{bmatrix} D + D' \\ 0 \end{bmatrix} = \begin{bmatrix} 1 \\ 0 \end{bmatrix} \quad (17-2)$$

$$C = DC_1 + D'C_2 = D [1 \ 0] + D' [1 \ 0] = [1 \ 0]$$

$$E = 0$$

$$A_1 - A_2 = \begin{bmatrix} 0 & 0 \\ 0 & -1/R \end{bmatrix} - \begin{bmatrix} 0 & -1 \\ 1 & -1/R \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ -1 & 0 \end{bmatrix}$$

$$B_1 - B_2 = \begin{bmatrix} 1 \\ 0 \end{bmatrix} - \begin{bmatrix} 1 \\ 0 \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \end{bmatrix} \quad (18-2)$$

$$C_1 - C_2 = [1 \ 0] - [1 \ 0] = [0 \ 0]$$

$$E_1 - E_2 = 0$$

معادلات بالا به صورت زیر با هم ترکیب می شوند :

$$(A_1 - A_2)X + (B_1 - B_2)U = \begin{bmatrix} 0 & 1 \\ -1 & 0 \end{bmatrix} \begin{bmatrix} I \\ V \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \end{bmatrix} [V_g] = \begin{bmatrix} V \\ -I \end{bmatrix} \quad (19-2)$$

$$(C_1 - C_2)X + (E_1 - E_2)U = 0$$

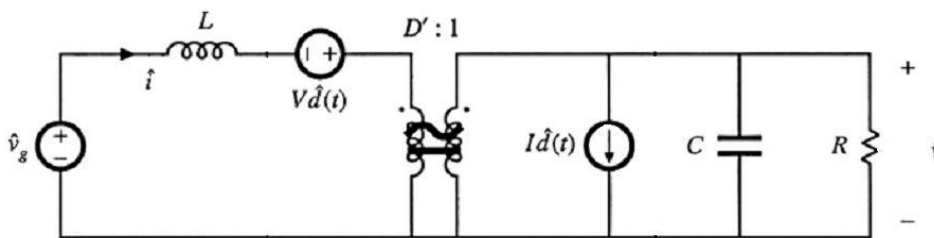
پس از جایگذاری عبارتها معادلات حالت سیگنال کوچک مبدل بدست می آیند :

$$\begin{bmatrix} L & 0 \\ 0 & C \end{bmatrix} \frac{d}{dt} \begin{bmatrix} \hat{i}(t) \\ \hat{v}(t) \end{bmatrix} = \begin{bmatrix} 0 & -D' \\ D' & -1/R \end{bmatrix} \begin{bmatrix} \hat{i}(t) \\ \hat{v}(t) \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \end{bmatrix} [V_g] + \begin{bmatrix} V \\ -I \end{bmatrix} \hat{d}(t) \quad (20-2)$$

$$y(t) = \begin{bmatrix} \hat{i}_g(t) \end{bmatrix} = [1 \ 0] \begin{bmatrix} \hat{i}(t) \\ \hat{v}(t) \end{bmatrix} + [0] [V_g]$$

پس از به دست آمدن معادلات حالت سیگنال کوچک مبدل *Boost*، مدار معادل سیگنال کوچک مبدل

Boost (شکل ۵-۲) نیز بدست می آید :



شکل ۵-۲) مدار معادل معادلات حالت سیگنال کوچک مبدل *Boost*

۲-۱-۴- تابع تبدیل مبدل Boost [۲۶-۲۷-۲۸]

۲-۱-۴-۱- بدست آوردن تابع انتقال

مبدل مورد نظر دارای دو ورودی \hat{d} و \hat{v}_g و خروجی \hat{v} می باشد که خروجی شامل جمع آثار این دو ورودی است. با در نظر گرفتن متغیرها در حوزه s (متغیرها را به حوزه لاپلاس می بریم) داریم:

$$\hat{v}(s) = G_{v_d}(s)\hat{d}(s) + G_{v_g}(s)\hat{v}_g(s)$$

$$G_{v_g}(s) = \left. \frac{\hat{v}(s)}{\hat{v}_g(s)} \right|_{\hat{d}(s)=0} \quad G_{v_d}(s) = \left. \frac{\hat{v}(s)}{\hat{d}(s)} \right|_{\hat{v}_g(s)=0} \quad (21-2)$$

برای بدست آوردن $G_{v_g}(s)$ ، $\hat{d}(s)$ را برابر صفر قرار داده و سپس تمام المانها را به سمت خروجی مدار برده و با استفاده از مقسم ولتاژ برای بدست آوردن $G_{v_g}(s)$ داریم:

$$G_{v_g}(s) = \left. \frac{\hat{v}(s)}{\hat{v}_g(s)} \right|_{\hat{d}(s)=0} = \frac{1}{D'} \frac{\frac{1}{sC} \parallel R}{\frac{sL}{D'^2} + (R \parallel \frac{1}{sC})} = \frac{1}{D'} \frac{1}{1 + s \frac{L}{D'^2 R} + s^2 \frac{LC}{D'^2}} \quad (22-2)$$

با نوشتن معادله به فرم استاندارد داریم:

$$G_{v_g}(s) = G_{g_0} \frac{1}{1 + \frac{s}{Q\omega_0} + (\frac{s}{\omega_0})^2} \quad (23-2)$$

که

$$G_{g_0} = \frac{1}{D'} \quad \omega_0 = \frac{D'}{\sqrt{LC}} \quad Q = D'R\sqrt{\frac{C}{L}} \quad (24-2)$$

برای بدست آوردن $G_{v_d}(s)$ ، $\hat{v}_g(s)$ را برابر صفر قرار داده و سپس تمام المانها را به سمت خروجی مدار می بریم حال دو منبع $\hat{d}(s)$ داریم که برای حل این مدار از روش جمع آثار استفاده می کنیم و خروجی $\hat{v}(s)$ را به صورت ترکیبی از مجموع آثار این دو منبع می نویسیم:

(۱) منبع تغذیه تنها:

$$\frac{\hat{v}(s)}{\hat{d}(s)} = I \left(\frac{sL}{D'^2} \parallel R \parallel \frac{1}{sC} \right) \quad (25-2)$$

۲) منبع جریان تنها:

$$\frac{\hat{v}(s)}{\hat{d}(s)} = \frac{V}{D'} \frac{\frac{1}{sC} \parallel R}{\frac{sL}{D'^2} + (R \parallel \frac{1}{sC})} \quad (26-2)$$

پس از جمع کردن آثار این دو منبع $G_{v_d}(s)$ به صورت زیر می شود:

$$G_{v_d}(s) = G_{d_0} \frac{\left(1 - \frac{s}{\omega_z}\right)}{1 + \frac{s}{Q\omega_0} + \left(\frac{s}{\omega_0}\right)^2} \quad (27-2)$$

$$G_{d_0} = \frac{V}{D'}$$

$$\omega_z = \frac{D'^2 R}{L}$$

فصل سوم - طراحی کنترل کننده PID برای مبدل $Boost$ به روش زیگلر - نیکلس و بهینه سازی آن با استفاده از نرم افزار $Matlab$

۳-۱- اصول کنترل کننده PID

اصول کلی کنترل کننده PID در بسیاری از کتابهای کنترل خطی و مقالات مربوط به مبحث کنترل آورده شده است [۳۰-۳۱-۳۳]. اما به خاطر وجود انواع قوانین مختلف کنترل کننده های PID ضروری است که حداقل تعریف را از کنترل کننده PID داشته باشیم. کنترل کننده PID فرض شده در این پایان نامه به فرم کتاب های کنترل خطی [۳۰-۳۱] و به صورت زیر است:

$$G_c(s) = K_p + K_i \frac{1}{s} + K_d s \quad (۱-۳)$$

با تبدیل مناسب پارامترها، این فرم می تواند به فرم متقابل دیگری تبدیل شود در حالی که عکس این مطلب همواره صحیح نیست [۳۲-۳۴]. البته تجربه نشان داده است که ساختار بالا از دیگر روابط بدست آمده از این ساختار مناسبتر است [۳۲-۳۴]. کمینه کردن یکی از شاخص های رفتاری زیر پارامترهای کنترل کننده معادله ۱-۳ را به ما میدهد.

$$\text{(Integral of Absolute Magnitude of the Error): } IAE = \int_0^T |r(t) - y(t)| dt \quad (۲-۳)$$

$$\text{(Integral of the Square of the Error): } ISE = \int_0^T [r(t) - y(t)]^2 dt \quad (۳-۳)$$

$$\text{(Integral of Time multiplied by Absolute Error): } ITAE = \int_0^T t |r(t) - y(t)| dt \quad (۴-۳)$$

$$(Mean\ of\ the\ Square\ of\ the\ Error): (MSE) = \frac{1}{n} \sum_{i=1}^n [r(t) - y(t)]^2 \quad (5-3)$$

که در آن سیگنال مرجع و $r(t)$ سیگنال خروجی است. همچنین برای ماکزیمم فراجش و خطای کل به فرم معادلات ۶-۳ و ۷-۳ تعریف می شود. مقدار ماکزیمم فراجش مد نظر برای ما است.

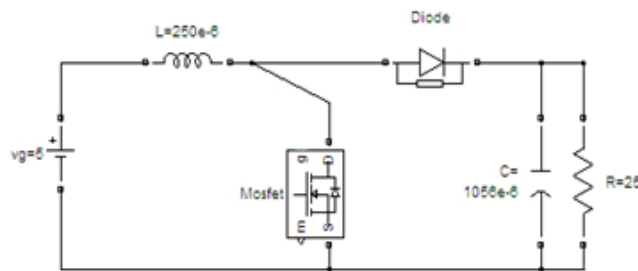
$$P_{OS} = Max |y(t) - y_{ss}| \quad (6-3)$$

$$E_{TOTAL} = \int_0^t J_{DO} dt \quad (7-3)$$

با دانستن مدل ریاضی سیستم، می توان بسیاری از روشهای سنتی طراحی کنترل کننده PID از قبیل روش استاندارد زیگلر- نیکلس [۳۲]، طراحی بر اساس پاسخ فرکانسی [۱]، طراحی بر اساس مکان هندسی ریشه ها [۲] و غیره را به کار برد تا سیستم حلقه بسته مشخصات پاسخ گذرا و حالت ماندگار مطلوب را داشته باشد.

۲-۳- تابع تبدیل حلقه باز مبدل Boost

فرض می کنیم مبدل Boost (شکل ۱-۳) با مشخصات زیر که در مد پیوسته کار می کند، موجود است :



شکل ۱-۳) مبدل Boost فرض شده

جدول ۳-۱) پارامترهای مبدل *Boost* مفروض

L	$250 \mu H$
C	$1056 \mu F$
R	25Ω
Vin	$5V$
Vout	$12V$
D	٪۵۸
F _s	15×10^3

با استفاده از روابط گفته شده در فصل دوم برای بدست آوردن تابع تبدیل مبدل *Boost* و پیاده سازی آنها در نرم افزار متلب داریم :

Transfer function T :

$$-0.01659 s + 28.8$$

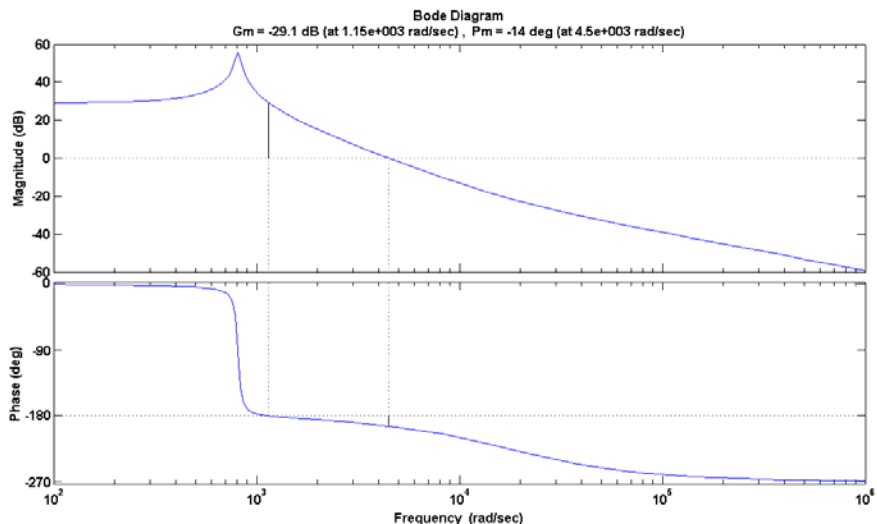
$$T = \frac{\quad}{\quad}$$

$$1.521e-006 s^2 + 5.76e-005 s + 1$$

تابع تبدیل حلقه باز مبدل *Boost* دارای یک چند جمله ای درجه اول در صورت و یک چند جمله ای درجه دوم در مخرج است

۳-۲-۱- دیاگرام Bode

با رسم دیاگرام بوده مبدل *Boost* مقدار فاز لازم برای رسیدن به پاسخ مطلوب بدست می آید. با استفاده از دیاگرام بوده مبدل *Boost* می توان می نیمم فاز بودن یا غیر می نیمم فاز آن را تعیین کنیم.



شکل ۳-۲) دیاگرام بود تابع تبدیل حلقه باز مبدل *Boost*

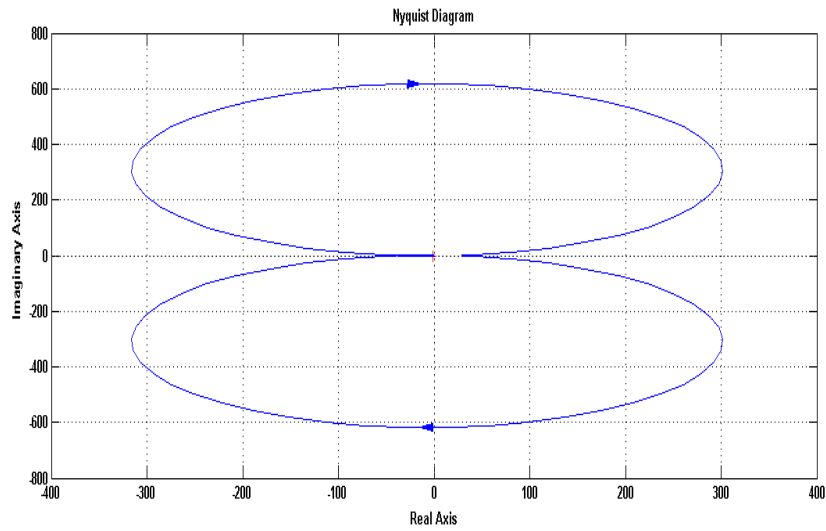
حال زاویه فاز در $\omega = \infty$ بدست می آید :

$$-90^\circ * (2 - 1) = -90^\circ$$

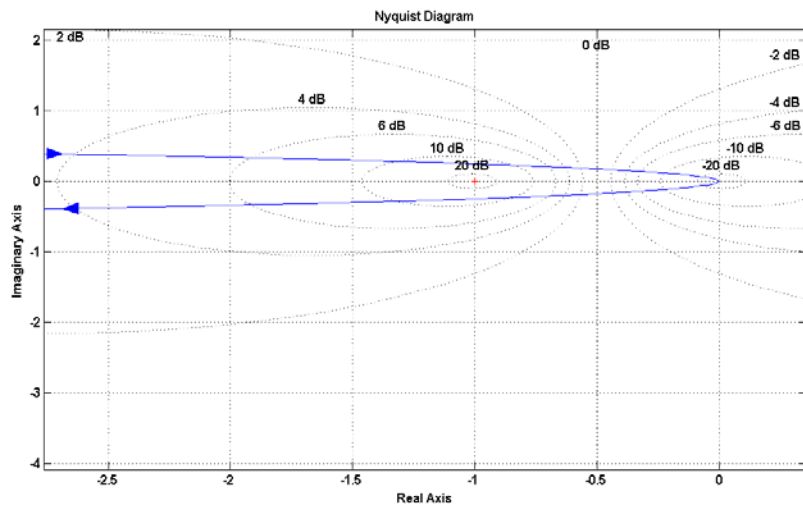
پس باید در $\omega = \infty$ زاویه فاز به مقدار -90° برسد [۳۰] اما با بررسی دیاگرام بوده شکل ۵-۲ مشخص می شود که مقدار زاویه فاز در $\omega = \infty$ از -90° بیشتر می شود و همچنین غیر می نیمم فاز بودن مبدل *Boost* مورد نظر آشکار می شود. با استفاده از دستور 'margin' مقدار فیز مارجین بدست می آید : $pm = -14^\circ$. برای یک سیستم پایدار مقدار فیز مارجین بین 40° تا 60° می باشد [۳۰]. پس مبدل *Boost* مورد نظر یک سیستم ناپایدار است. پس کنترل کننده *PID* مطلوب برای ما باید این مقدار فیز مارجین لازم را جبران کند.

۳-۲-۲- تحلیل پایداری

در این بخش پایداری مبدل *Boost* مفروض مورد تحلیل قرار می گیرد. با استفاده از دستور 'nyquist' در محیط نرم افزار متلب، نمودار نایکوئیست مبدل *Boost* ترسیم می شود که در شکل ۵-۳ نشان داده شده است :



شکل ۳-۳ نمودار نایکوئیست برای تابع تبدیل حلقه باز مبدل *Boost*



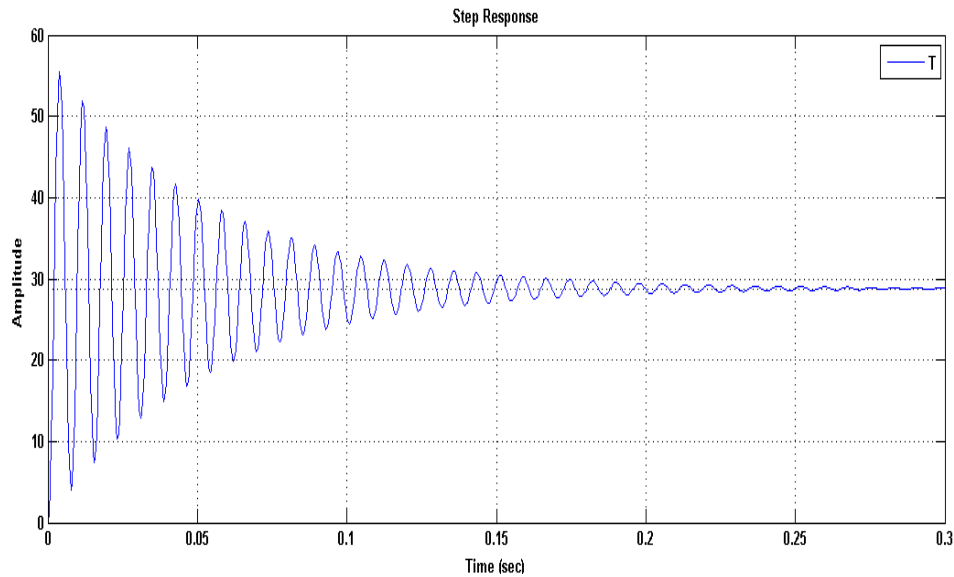
شکل ۳-۴ شکل باز شده دیاگرام نایکوئیست برای تابع تبدیل حلقه باز مبدل *Boost*

با توجه به شکل ۳-۴ نقطه $-1+0j$ در جهت ساعتگرد دور زده می شود. پس در این صورت سیستم

ناپایدار است.

۵-۲-۳- پاسخ پله حلقه باز مبدل *Boost*

با دستور 'step' پاسخ پله حلقه باز مبدل *Boost* بدست می آید :



شکل ۳-۵) پاسخ پله تابع تبدیل حلقه باز مبدل *Boost*

همانطور که از شکل ۳-۵ مشخص است پاسخ پله حلقه باز مبدل *Boost* بشدت نوسانی و ناپایدار است و دارای ماکزیمم فراجاهش (اورشوت)^۱ بسیار زیاد و زمان فرونشست طولانی می باشد. پس نیاز به کنترل کننده‌ای هست که این ماکزیمم فراجاهش و زمان فرونشست طولانی را بهبود بخشد.

۳-۳- طراحی کنترل کننده *PID* برای مبدل *Boost* به روش زیگلر- نیکلس

حال با استفاده از روش استاندارد زیگلر- نیکلس [۳۲] کنترل کننده *PID* مطلوبی طراحی می شود، تا قادر به بهبود مقدار ماکزیمم فراجاهش بسیار زیاد و زمان فرونشست طولانی باشد. پس ترکیب این کنترل کننده *PID* با تابع تبدیل حلقه باز مبدل *Boost* که از طریق فیدبک کردن صورت می گیرد منجر به پاسخ پله مطلوب با مقدار ماکزیمم فراجاهش کم و زمان فرونشست کوتاه خواهد شد.

به علت اینکه تابع تبدیل حلقه باز مبدل *Boost* انتگرالگیر دارد روش دوم زیگلر- نیکلس را برای تعیین مقادیر T_d, T_i, K_p به کار می بریم [۱]. با قرار دادن $T_d = 0$ و $T_i = \infty$ تابع تبدیل حلقه بسته مبدل *Boost* را می توان به صورت زیر نوشت :

^۱ Overshoot

$$\frac{C(s)}{R(s)} = \frac{T(s)K_p}{1+T(s)K_p} = \frac{\left(\frac{-0.001659s + 28.8}{1.521e - 006s^2 + 5.76e - 005s + 1}\right)K_p}{1 + \left(\frac{-0.001659s + 28.8}{1.521e - 006s^2 + 5.76e - 005s + 1}\right)K_p}$$

$$= \frac{(-0.001659s + 28.8)K_p}{1.521e - 006s^2 + 5.76e - 005s + 1 + (-0.001659s + 28.8)K_p}$$

با استفاده از معیار پایداری روث می توانیم مقدار K_p را که به ازای آن سیستم پایداری مرزی پیدا می کند، بیابیم. معادله مشخصه سیستم حلقه بسته $Boost$ عبارت است از :

$$1.521e - 006s^2 + \overbrace{(5.76e - 005 - 0.001659)K_p}^A s + \overbrace{28.8K_p + 1}^B = 0$$

طبق معیار پایداری روث باید ضرایب A و B بزرگتر از صفر باشند پس داریم :

$$\left. \begin{array}{l} \overbrace{(5.76e - 005 - 0.001659)K_p}^A > 0 \Rightarrow K_p < 0.0347406513 \\ \overbrace{28.8K_p + 1}^B > 0 \Rightarrow K_p > -0.034722222 \end{array} \right\} \Rightarrow K_p = 0.0347406513$$

به ازای $K_p = 0.0347406513$ سیستم نوسانی شده (نوسان نامیرا)، از لحاظ ریاضی دامنه نوسانات ثابت خواهد ماند. پس بهره بحرانی برابر است با :

$$K_{cr} = 0.0347406513$$

با قرار دادن $K_p = K_{cr} = 0.0347406513$ معادله مشخصه به صورت زیر خواهد شد :

$$1.521e - 006s^2 + 2.00053076 = 0$$

برای یافتن فرکانس نوسان نامیرا در معادله مشخصه قرار می دهیم $s = j\omega$ و فرکانس نوسان نامیرا به دست می آید :

$$1.521e - 006(j\omega)^2 + 2.00053076 = 0 \Rightarrow \omega = 1146.853673$$

پس زمان تناوب نوسان نامیرا عبارت است از :

$$P_{cr} = \frac{2\pi}{\omega} = \frac{2\pi}{1146.853673} = 5.478628579e3$$

مقادیر T_d, T_i, K_p به صورت زیر تعیین می شوند :

$$K_p = 0.6K_{cr} = 0.0208443906$$

$$T_d = K_d = 0.5P_{cr} = 5.7099337e - 005$$

$$T_i = K_i = 0.125P_{cr} = 30.43738454$$

پس تابع تبدیل کنترل کننده PID عبارت است از :

$$G_c(s) = K_p \left(1 + \frac{1}{T_i s} + T_d s \right)$$

$$= \frac{5.71e - 005s^2 + 0.02084s + 30.44}{s}$$

کنترل کننده PID یک قطب در مبدأ و یک صفر مزدوج در نقاط زیر دارد :

$$s_1 = -1.824868651488617 + 7.069641921036687i * 10^2$$

$$s_2 = -1.824868651488617 - 7.069641921036687i * 10^2$$

حال پاسخ پله سیستم حلقه بسته $Boost$ را بررسی می کنیم تابع تبدیل سیستم حلقه بسته

مبدل $Boost$ عبارت است از :

Transfer function :

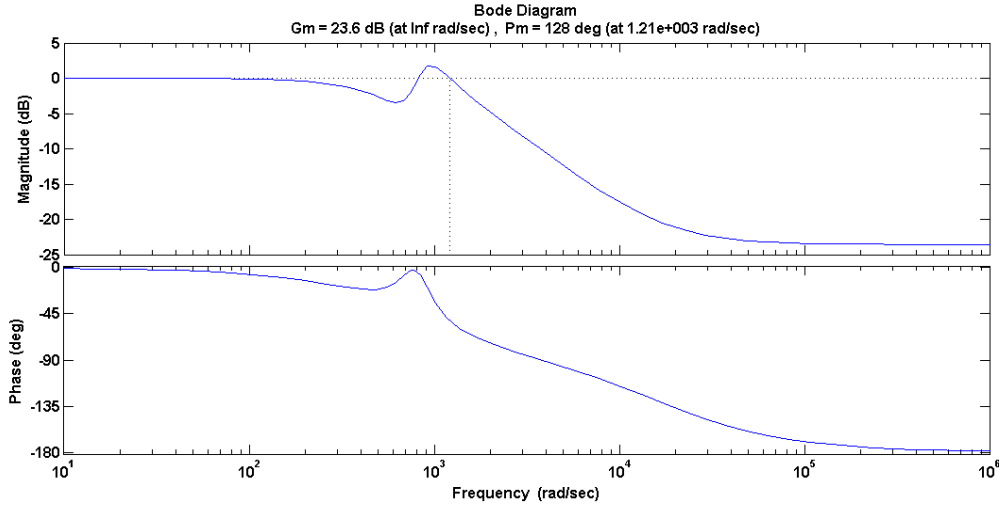
$$-۳.۲۸۳e-۰۰۷ s^۳ + ۰.۰۰۴۷۶۲ s^۲ + ۱۶.۱۱ s + ۳۸۶۳$$

rl_sys= -----

$$۱.۱۹۲e-۰۰۶ s^۳ + ۰.۰۰۴۸۲ s^۲ + ۱۷.۱۱ s + ۳۸۶۳$$

۳-۳-۱- دیاگرام بوده، نمودار نایکوئیست و پاسخ پله سیستم حلقه بسته مبدل *Boost*

۳-۳-۱-۱- دیاگرام بوده



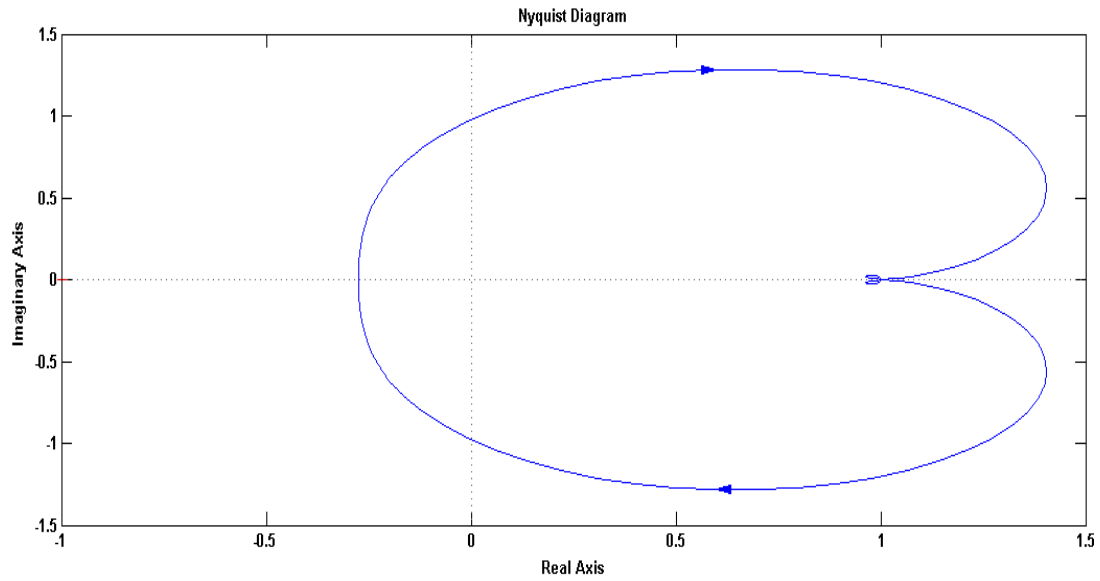
شکل ۳-۶) دیاگرام بود تابع تبدیل حلقه بسته (همراه با کنترل کننده) مبدل *Boost*

شکل ۳-۶ دیاگرام بوده سیستم حلقه بسته مبدل *Boost* را نشان می دهد. مقادیر فیز مارجین (حاشیه فاز) و گین مارجین (حاشیه بهره) مثبت بوده و به ترتیب برابر $Pm = 128 \text{ deg}$ و $Gm = 23.6 \text{ dB}$ می باشند، مثبت بودن این مقادیر [۳۰] نشان دهنده پایدار بودن سیستم حلقه بسته مبدل *Boost* است.

۳-۳-۱-۲- نمودار نایکوئیست

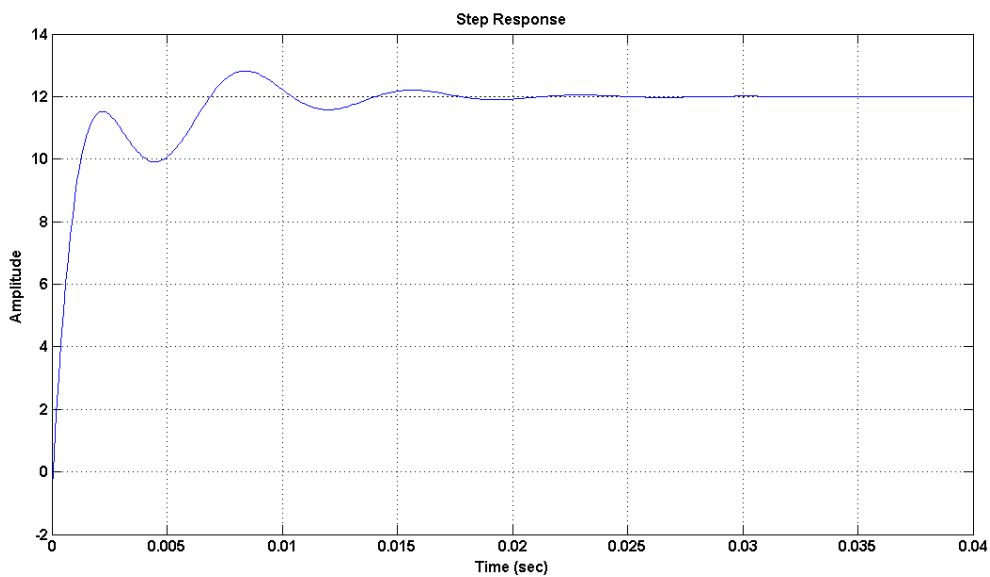
شکل ۳-۷ نمودار نایکوئیست سیستم حلقه بسته مبدل *Boost* را نشان می دهد و مکان هندسی سیستم حلقه بسته مبدل *Boost* نقطه $-1+0j$ را دور نمی زند. این به معنی آن است که اگر سیستم حلقه بسته

مبدل *Boost* در نیمه راست صفحه *S* قطب نداشته باشد سیستم پایدار است، در غیر این صورت سیستم ناپایدار است. پس چون سیستم حلقه بسته مبدل *Boost* قطبی در نیمه راست صفحه *S* ندارد پس پایدار است.



شکل ۳-۷) دیاگرام نایکوئیست برای تابع تبدیل حلقه بسته (همراه با کنترل کننده PID) مبدل Boost

۳-۳-۱-۳-۳ پاسخ پله سیستم حلقه بسته مبدل Boost



شکل ۳-۸) پاسخ پله تابع تبدیل حلقه بسته (همراه با کنترل کننده PID) مبدل Boost

منحنی پاسخ پله در شکل ۳-۸ نشان داده شده است. ماکزیمم فراجهش (اورشوت) پاسخ پله برابر

$\text{overshoot} = 6.85\%$ است. مقدار ماکزیمم فراجهش متناسب است. زمان فرونشست برابر $t_s = 0.0131$ است،

مقدار زمان فرونشست تا حدودی زیاد است و در کل پاسخ پله سیستم حلقه بسته مبدل Boost اندکی کند

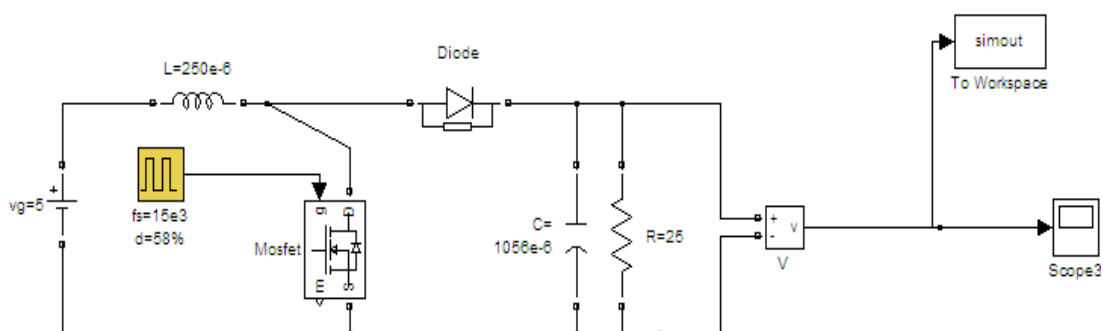
است. برای بهتر شدن پاسخ پله سیستم حلقه بسته مبدل Boost یعنی ماکزیمم فراجهش متناسبتر و زمان

فرونشست کمتر (سریرترشدن پاسخ پله سیستم حلقه بسته مبدل *Boost*) نیاز به تنظیم مقادیر بهره های کنترل کننده *PID* است.

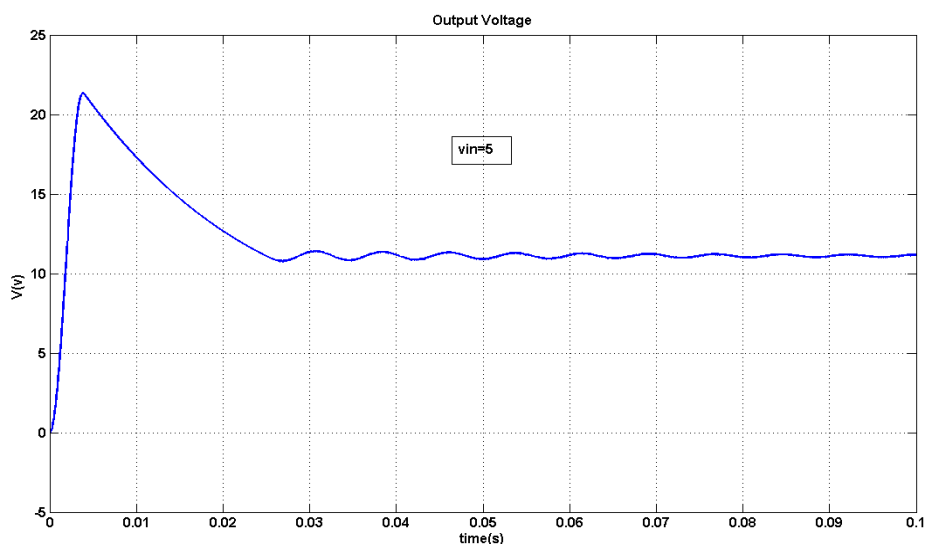
۲-۳-۳- پیاده سازی کنترل کننده *PID* در محیط نرم افزار *Matlab*

۱-۲-۳-۳- پیاده سازی مبدل *Boost* بدون کنترل کننده *PID*

شکل ۹-۳ پیاده سازی مبدل *Boost* را در محیط سیمولینک نرم افزار متلب نشان می دهد. در این حالت کنترل کننده ای به کار برده نشده است :



شکل ۹-۳ مبدل *Boost* بدون کنترل کننده *PID*

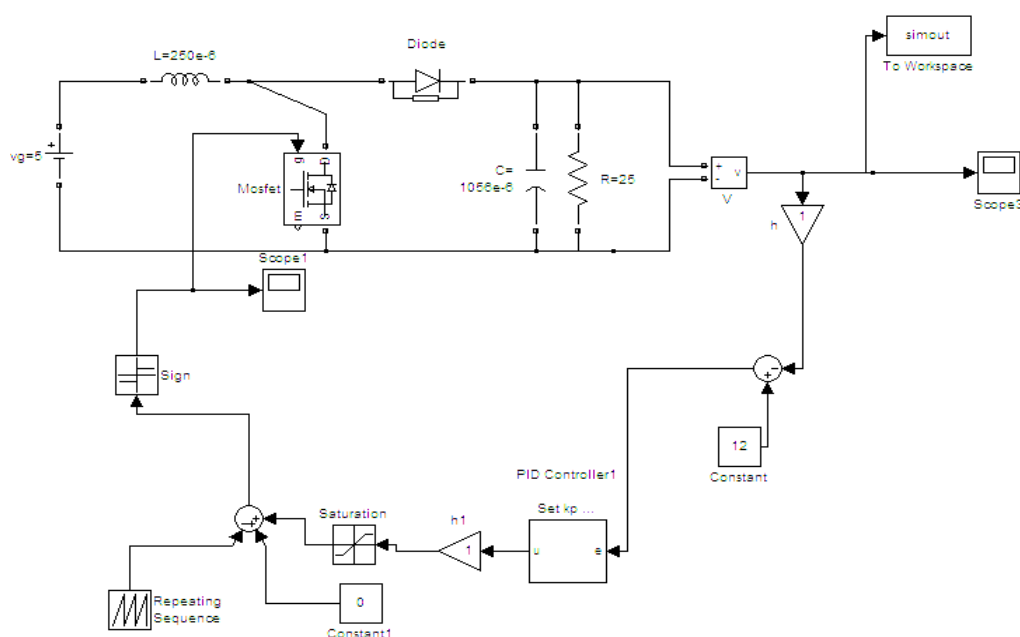


شکل ۱۰-۳ ولتاژ خروجی مبدل *Boost* بدون کنترل کننده *PID*

شکل ۱۰-۳ نشان دهنده شکل موج ولتاژ خروجی مبدل *Boost* بدون کنترل کننده *PID* است. پاسخ خروجی به فرکانس بستگی ندارد و فرکانس در دینامیک سیستم تاثیری ندارد. این حالت مقدار ماکزیمم

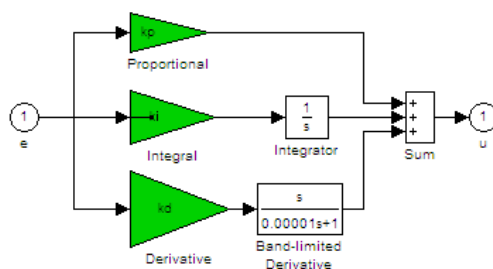
فراجهش برابر $Overshoot=91.11\%$ و زمان فرونشست برابر $SettlingTime=0.065s$ است. با ولتاژ ورودی ۵ ولت مقدار ماکزیمم دامنه ولتاژ به ۲۱.۳۶ ولت می رسد که بسیار زیاد و مطلوب نیست، همچنین ماکزیمم فراجهش هم بسیار زیاد و زمان فرونشست بسیار طولانی است. می خواهیم دامنه ولتاژ خروجی به ۱۲ ولت برسد و نیز ماکزیمم فراجهش کمتر و زمان فرونشست کمی داشته باشد. چونکه می خواهیم هم پاسخ گذرا و هم عملکرد حالت ماندگار مبدل *Boost* بهبود یابد به همین علت از یک کنترل کننده *PID* کمک می گیریم.

۳-۲-۲- پیاده سازی مبدل *Boost* همراه با کنترل کننده *PID*



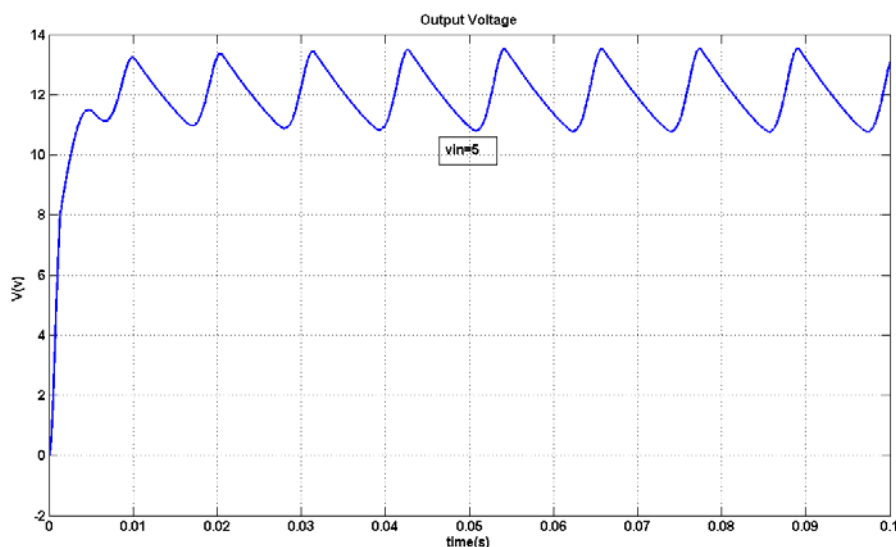
شکل ۵-۱۱) مبدل *Boost* همراه با کنترل کننده *PID*

شکل ۳-۱۱ مبدل *Boost* همراه با کنترل کننده *PID* را نشان می دهد. که کنترل کننده *PID* آن در شکل ۳-۱۲ نشان داده شده است :



شکل ۳-۱۲) کنترل کننده *PID*

شکل ۳-۱۳ ولتاژ خروجی مبدل *Boost* همراه با کنترل کننده *PID* را نشان می دهد.



شکل ۳-۱۳) شکل موج ولتاژ خروجی مبدل *Boost* همراه با کنترل کننده *PID*

مقدار ماکزیمم فراجش برابر $\text{Overshoot}=17.36\%$ و زمان فرونشست برابر $\text{SettlingTime}=0.99s$ است. با ولتاژ ورودی ۵ ولت مقدار ماکزیمم دامنه ولتاژ به ۱۳.۵۵ ولت می رسد. مقدار ماکزیمم فراجش نسبت به حالتی که کنترل کننده *PID* وجود نداشت کمتر شده و بهبود یافته است، همچنین مقدار ماکزیمم دامنه ولتاژ نیز کاهش یافته است، اما زمان فرونشست خیلی زیاد شده است که مطلوب نیست و ولتاژ خروجی نوسانی است. بنابراین کنترل کننده *PID* طراحی شده به روش استاندارد زیگلر- نیکلس در ترکیب آن با تابع تبدیل مبدل *Boost* (سیستم حلقه بسته) پاسخ مناسبی می دهد اما با پیاده سازی آن در محیط سیمولینک نرم افزار متلب باعث به هم ریختگی و خراب شدن عملکرد مبدل *Boost* شود، پس این کنترل کننده *PID* احتیاج به تنظیم شدن دارد.

۳-۳-۳- تنظیم کردن کنترل کننده *PID* بوسیله جعبه ابزار بهینه ساز پاسخ سیمولینک مربوط

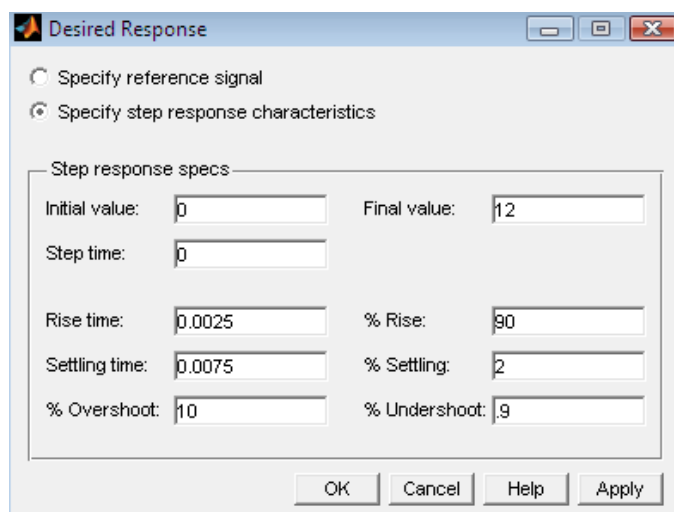
به نرم افزار *Matlab*

با استفاده از جعبه ابزار بهینه ساز پاسخ سیمولینک نرم افزار متلب، سعی در بهبود پاسخ و تنظیم کردن بهره های کنترل کننده *PID* و کم کردن مقدار ماکزیمم فراجش و زمان فرو نشست و از بین بردن نوسانات ولتاژ خروجی داریم. برای این منظور از بلوک *Signal Constraint* در محیط سیمولینک نرم افزار متلب استفاده نموده، و مشخصات مطلوبی را که می خواهیم سیگنال ولتاژ خروجی داشته باشد در این بلوک وارد

کرده و سپس شروع به بهینه سازی^۱ کنترل کننده PID می کنیم [۳۴-۳۸]. الگوریتم بهینه سازی برحسب گرادیان نزولی می باشد، که پس از ۲۰ بار بهینه سازی به یک سیگنال ولتاژ با مقدار ماکزیمم فراجش و زمان فرو نشست کمتر در خروجی می رسیم و مقادیر پارامترهای کنترل کننده PID را به مقدار بهینه می رسانیم.

۳-۳-۱- مشخصات مطلوبی را که می خواهیم شکل موج ولتاژ خروجی داشته باشد :

شکل ۳-۱۴ مشخصات مطلوب برای شکل موج ولتاژ خروجی را نشان می دهد. با وارد کردن این مشخصات مطلوب در بلوک مذکور بهینه سازی را اجرا می کنیم.



شکل ۳-۱۴) مشخصات مطلوب برای شکل موج ولتاژ خروجی

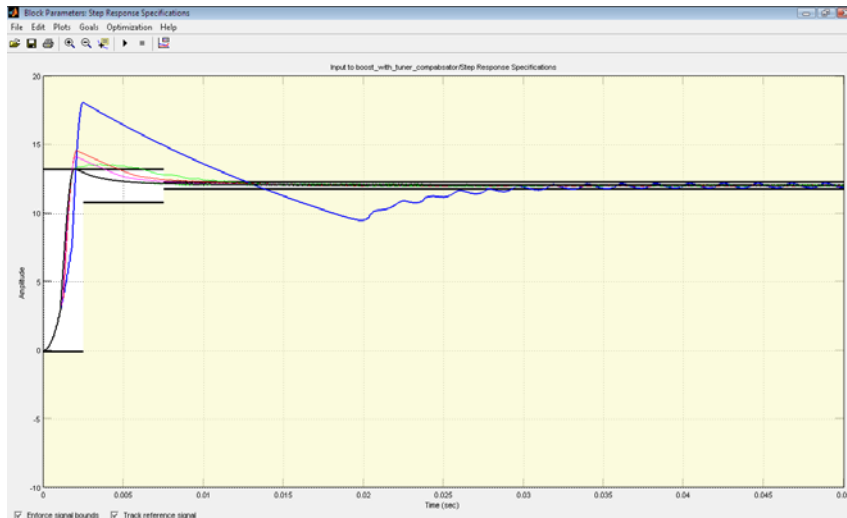
شکل ۳-۱۵ نشان دهنده پاسخ هایی است که پس از هر بار تکرار توسط بلوک Signal Constraint رسم شده اند. پس از بیست مرتبه تکرار به پاسخ مطلوب می رسیم و پارامترهای بهینه کنترل کننده PID به صورت زیر مشخص می شوند :

$$k_p = 2.918868010767115$$

$$k_d = 0.001895445773024$$

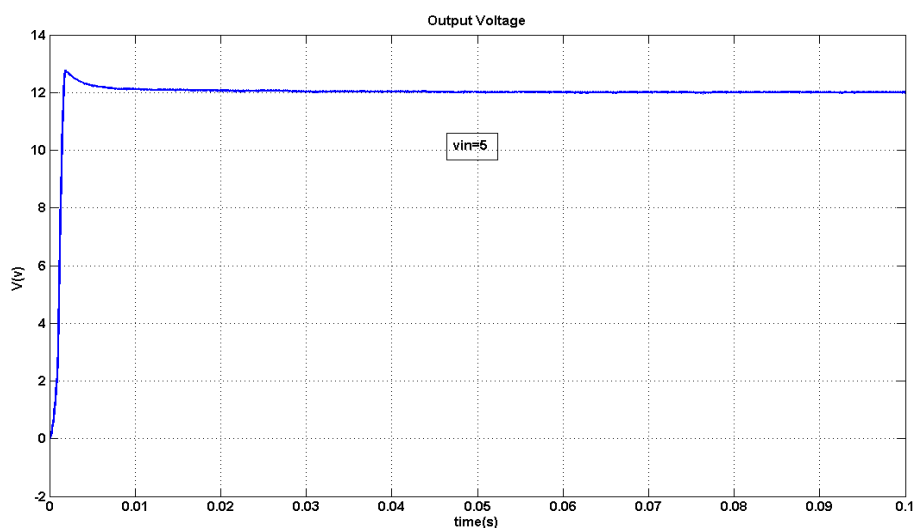
$$k_i = 134.11434022947742$$

^۱ Optimization



شکل ۳-۱۵) پاسخ هایی که پس از هر بار تکرار توسط بلوک *Signal Constraint* رسم شده اند

شکل ۳-۱۶) شکل موج ولتاژ خروجی مبدل *Boost* را پس از اتمام بهینه سازی پارامترهای کنترل کننده *PID* نشان می دهد.



شکل ۳-۱۶) ولتاژ خروجی مبدل *Boost* پس از بهینه سازی کنترل کننده *PID*

مقدار ماکزیمم فراجش برابر $\text{Overshoot}=6.35\%$ و زمان فرونشست برابر $\text{SettlingTime}=0.005s$ است. با ولتاژ ورودی ۵ ولت مقدار ماکزیمم دامنه ولتاژ به ۱۲.۷۷ ولت می رسد. مقدار ماکزیمم فراجش نسبت به حالتی که کنترل کننده *PID* تنظیم نشده وجود داشت (در محیط سیمولینک نرم افزار متلب) بسیار کمتر شده و بهبود یافته است، همچنین مقدار ماکزیمم دامنه ولتاژ نیز کاهش یافته است. مقدار زمان فرونشست هم مقدار مناسبی می باشد. جدول ۳-۲ بهره های کنترل کننده *PID* را که با استفاده از روش استاندارد

زیگلر- نیکلس بدست آمده اند در دو حالت تنظیم نشده و تنظیم شده نشان می دهد. جدول ۳-۳ مقایسه شکل موج ولتاژ خروجی مبدل *Boost* بدون کنترل کننده *PID* را در حالتی که حاصل از تابع تبدیل و حاصل از محیط سیمولینک می باشند را نشان می دهد. جدول ۳-۴ مقایسه شکل موج ولتاژ خروجی مبدل *Boost* همراه با کنترل کننده *PID* را در حالتی که حاصل از تابع تبدیل و حاصل از محیط سیمولینک و نیز حاصل از بهینه سازی می باشند را نشان می دهد.

همانطور که انتظار می رفت توسط بهینه سازی کنترل کننده *PID* پاسخ خروجی (شکل موج ولتاژ خروجی) مبدل *Boost* بسیار بهبود یافته است. حال آیا می توان به کنترل کننده *PID* ای با پارامترهای بهینه تر و عملکرد بهتر مبدل *Boost* رسید؟ به علت محدودیت محاسباتی و دچار حلقه تکراری شدن هنگام استفاده از جعبه ابزار بهینه ساز پاسخ سیمولینک نرم افزار متلب، توانایی این روش در بهتر شدن عملکرد مبدل *Boost* محدود است. با مشخص شدن حدود بهره های بهینه کنترل کننده *PID*، با استفاده از الگوریتم های هوشمند می توان به طراحی کنترل کننده *PID* ای پرداخت که بتواند عملکرد مطلوب مبدل *Boost* را برای ما فراهم سازد.

جدول ۳-۲) پارامترهای کنترل کننده *PID*

کنترل کننده	kd	kp	Ki
کنترل کننده <i>PID</i> تنظیم نشده	۰.۰۰۰۰۵۷۰۹	۰.۰۲۰۸۴۴	۲۰.۴۳۷۳
کنترل کننده <i>PID</i> تنظیم شده	۰.۰۰۱۸۹۵	۲.۹۱۸۸	۱۳۴.۱۱۴۳

جدول (۳-۳) مقایسه شکل موج ولتاژ خروجی مبدل *Boost* بدون کنترل کننده *PID*

عنوان	تابع تبدیل	محیط سیمولینک
Rise Time	۰.۰۰۱۳۱	۰.۰۰۱۲۷
%Overshoot	۹۲.۹	۹۱.۱۱
Settling Time	۰.۰۰۳۸۷	۰.۰۶۵

جدول (۴-۳) مقایسه شکل موج ولتاژ خروجی مبدل *Boost* همراه با کنترل کننده *PID*

عنوان	تابع تبدیل	در محیط سیمولینک بدون بهینه سازی	در محیط سیمولینک همراه با بهینه سازی
Rise Time	۰.۰۰۱۴	۰.۰۰۲۵۲	۰.۰۰۰۸۷۳
%Overshoot	۶.۸۵	۱۷.۳۶	۶.۳۵
Settling Time	۰.۰۰۸۴	۰.۹۹	۰.۰۰۵

فصل چهارم - طراحی کنترل کننده PID برای مبدل Boost با استفاده از الگوریتم ژنتیک

۴-۱- مقدمه

امروزه این امر ثابت شده، که استفاده از ابزار طراحی به کمک کامپیوتر در کاهش زمان و هزینه های طراحی و تولید مدارات الکتریکی بسیار مفید و مؤثر است. هر چند که اکثر کار های تحقیقاتی بر روی تحلیل و آنالیز مدارات سوئیچینگ پرودیگ^۱ تمرکز کرده اند [۳۹-۴۱]، اما تکنیکهای گسترش یافته تاکنون به طور کامل قابلیت اجرا و انطباق را برای مدارات الکترونیک قدرت ندارند، زیرا عملکرد سوئیچها در مدارات الکترونیک قدرت توسط چندین قید معادلاتی اعمال می شود. دوره تناوب و فرکانس عملکرد وابسته به شکل موجهای ذاتی مدار هستند [۳۹-۴۱]. در دو دهه گذشته مدلهای سیگنال کوچک بطور گسترده در طراحی مدار فیدبک برای رگولاتورهای سوئیچینگ استفاده شده اند، از قبیل روش متوسط گیری روی فضای حالت و متغیر هایش [۴۵] و [۴۲] که از معمولترین آنها می باشد. با پذیرفتن این نکته که مبدل دارای یک فیلتر خروجی با فرکانس گوشه بسیار کوچکتر از فرکانس سوئیچینگ می باشد، می توان به یک مدل تغییرناپذیر با زمان برای تقریب زدن مدارهای الکترونیک قدرت متغیر با زمان رسید. بر اساس مشخصات عمومی خروجی دارای تغییرات کم (مشخصات مطلوب) مفهوم جریان تزریقی و مصرفی (جذب شده) بیان می شود [۴۳]. این مفهوم خروجی خازن را برای مدار استخراج می کند و منجر به کاهش مرتبه معادلات دیفرانسیلی سیستم می شود [۴۴]. با ترسیم دیاگرام بوده مبدل Boost و اعمال کردن تئوریهای کنترل کلاسیک، پارامترهای کنترل کننده PID در شبکه جبران ساز فیدبک را می توان طراحی نمود [۴۶-۴۷]. اگر چه روشهای روشهای قابل استفاده ساده و زیبا هستند اما معمولاً آنها را در مدارات ویژه و طرحهای کنترلی مخصوص به آنها به کار می گیرند [۴۸-۴۹]. بطوریکه احتیاج به اطلاعات جامعی در مورد عملکرد مدار دارند. اما چونکه مدار به یک مدل

^۱ Periodically switching circuits

ریاضی برگردانده می شود و متغیرهای حالت آن متوسط گیری می شوند نمی توان اطلاعات اضافه ای در مورد شکل موج واقعی و مقادیر پاسخ واقعی بدست آورد. طراحان مدار در می یابند که گاهی اوقات پیش بینی دقیق پاسخ مدار تحت وضعیتهای سیگنال بزرگ مشکل می باشد [۴۵].

چون تکنولوژیهای الکترونیک قدرت به طور دائم در حال پیشرفت هستند، به طور مداوم نیاز به یک ساختار خودکار است، که بوسیله بیان دقیقی از مشخصات و رفتار مطلوب و نیز مقادیر بهینه شده مؤلفه های مدار بدست می آید و باعث برآورده شدن بعضی از اهداف مورد نیاز طراحی شود. در حدود دو دهه پیش روشهایی برای طراحی خودکار مدارات آنالوگ پدیدار شدند. این روشها ابتکار (نوع آوریها) [۵۰]، اطلاعات پایه [۵۱]، شبیه سازیهای آزمایشگاهی [۵۲]، و سایر الگوریتمها را با هم ترکیب می کنند. روشهای بهینه سازی مدار ابزار کمکی قوی در مرحله طراحی هستند. روشهای بهینه سازی کلاسیک از قبیل گرادیان نزولی و تکنیک پشته افزایشی با موفقیت اعمال شده اند [۱۷-۱۸]. اما بعضی از روشها ممکن است در خطر گرفتار شدن در مینیمم های محلی یا سوق یافتن به سمت مقادیر بهینه فرعی (زیر بهینه) مؤلفه ها باشند و بنابراین دارای محدودیت عملکردی در فضاها بزرگ، چند وجهی و همراه با نویز شوند.

در طول چند سال گذشته تکنیکهای مدرن بهینه سازی تصادفی که دارای محاسبات تکاملی و پویا هستند از قبیل الگوریتم ژنتیک^۱ [۳۷] نشان داده اند که یک راه بسیار مؤثر برای پیدا کردن راه حلی نزدیک به بهینه کلی بوده و همچنین به نقطه شروع اولیه جستجو وابسته نیستند [۵۵]. الگوریتم ژنتیک مجموعه ای از روندهای هدایت شونده جستجوی تصادفی است، که بطور ضعیفی بر اساس قوانین وراثت فرمول بندی شده اند. این روندها قابلیت انعطاف، توانایی گرفتن فرم ترکیبی، متغیرهای تصمیم گیری کران دار و اهداف چند منظوره مختلط دارند. هر چند الگوریتم ژنتیک برای حل کردن مسائل طراحی مهندسی به صورت منفصل^۲ مناسب است اما روند جستجوی تصادفی دارای محاسبات زیادی است که باعث بالا رفتن زمان محاسبات می شود. در این پایان نامه پیاده سازی تکنیک بهینه سازی به صورت همزمان (بر خط)^۳ کنترل کننده PID برای مبدل Boost با استفاده از الگوریتم ژنتیک بیان می شود. پیکره بندی داده ها به دقت توسط الگوریتم ژنتیک انجام می شود. روند بهینه سازی مستلزم انتخاب مقادیر پارامترها در کنترل کننده PID برای رسیدن به خصوصیات دینامیکی و استاتیکی مورد نیاز است. با اینکه روشهای پیشنهاد شده

^۱ Genetic algorithm

^۲ Off-line

^۳ On-line

خصوصیات ذاتی محاسباتی تکاملی و پویا را که شامل تصادفی بودن، باز ترکیب (ازدواج) و بقاء بهترینها هستند، دارا می باشد اما آنها نمی توانند کل سیستم (تمام مدار) بهینه سازی کنند زیرا محاسبات پیچیده و حجم آنها هم زیاد می شود که باعث بالا رفتن بسیار زیاد مدت زمان محاسبات و همچنین پیدا کردن سخت افزاری که توانایی انجام چنین محاسبات حجیم و پیچیده ای را داشته باشد بسیار مشکل می شود. پارامترهای کنترل کننده PID توسط رفتارهای استاتیک مد نظر کلی مبدل $Boost$ به همراه پاسخهای دینامیکی در طی مدت زمان اغتشاشهای ولتاژ ورودی و بار خروجی بهینه سازی می شوند.

۴-۲- اصول الگوریتم ژنتیک

الگوریتم ژنتیک نخستین بار توسط جان هالند [۲۷] در طول سالهای ۱۹۶۰ تا ۱۹۷۰ توسعه داده شد. مبداء تحقیق بر روی این روش بر اساس تقلید از پدیده های طبیعی وراثت ژنتیکی و ایده تکاملی داروین می باشد. بر اساس ایده تکامل داروین افراد یک جمعیت به سمت تطابق بیشتر با محیط اطراف خود تکامل می یابند. افرادی که بهتر بتوانند خود را با محیط اطراف خود سازگار کنند، شانس بیشتری برای ادامه حیات خواهند داشت. اطلاعات هر نسل توسط کروموزومها به نسل بعد منتقل می شود. کروموزومها رشته های DNA هستند که به واقع مدلی از یک ارگانیسم طبیعی هستند. هر کروموزوم متشکل از ژنهاست. هر ژن بیانگر یک رفتار یا خصوصیت شخص است. در عمل تولید مثل^۱، کروموزومهای والدین به نحوی با یکدیگر ترکیب شده و کروموزومهای فرزند را ایجاد می کنند^۲. ممکن است کروموزوم فرزند دچار جهش^۳ شود. جهش به معنی تغییر اندکی در رشته DNA می باشد که عمدتاً بر اثر کپی اشتباه ژنها از والدین به فرزند اتفاق می افتد. درجه تطابق^۴ یک فرد بر اساس موفقیت او در ادامه حیات اندازه گیری می شود. در زیر به طور مختصر درباره چگونگی عملکرد الگوریتم ژنتیک توضیح داده خواهد شد، برای توضیحات مفصل و آشنایی کامل توصیه می شود به [۲۸-۲۹] مراجعه شود. الگوریتم ژنتیک بر اساس کد نمودن پارامترهایی که باید بهینه شوند (K_d, K_p, K_i) [۳۰]، عمل می کند. کروموزومها به نحوی باید حاوی اطلاعات جوابی باشند که نمایانگر آن هستند. روشی که اغلب بکار برده می شود استفاده از کد گری^۵ می باشد که هر پارامتر با ۱۶

^۱ Reproduction

^۲ Crossover

^۳ Mutation

^۴ Fitness

^۵ Gray coding

بیت نشان داده می شود و یک شخص^۱ و یا کروموزوم با مسلسل کردن رشته های پارامتر کد شده تولید می شود . شبیه کروموزومهای زیر:

Chromosome ۱ ۱۱۰۱۱۰۰۱۰۰۱۱۰۱۱۰

Chromosome ۲ ۱۱۰۱۱۱۱۰۰۰۰۱۱۱۱۰

روشهای دیگری نیز برای نمایش کروموزومها وجود دارد که بسته به مسئله مورد حل می باشد . الگوریتم ژنتیک احتیاج به یک جمعیت اولیه برای نزدیک شدن به جواب نهایی دارد . در اینجا ۳۰ شخص اولیه به صورت رندوم برای استفاده به عنوان جمعیت اولیه انتخاب شده است و سپس الگوریتم ژنتیک به صورت زیر شروع به کار می کند :

محاسبه fitness: قدم اول در روش الگوریتم ژنتیک ارزیابی هریک از کروموزوم ها می باشد و متعاقباً به آنها مقداری داده می شود . (مقدار متغیرها) کروموزوم ها به داخل الگوریتم برمی گردد و با استفاده از تابع مورد نظر مقدار کارآیی آنها ارزیابی می شود و یک مقدار *fitness* (شایستگی) به هر شخص داده می شود .
انتخاب (selection): چند تا از شایسته ترین کروموزوم ها با توجه به *fitness* آنها به طور اتوماتیک انتخاب میشود در حالی که بقیه جمعیت به صورت احتمالی انتخاب می شوند . این یک استراتژی نخبه سالارانه است که اطمینان می دهد شایسته ترین های نسل بعد هرگز از بین نروانند رفت و از اینرو همگرایی الگوریتم ژنتیک را به بهترین نسل تضمین می کند .

نسل (generation): با استفاده از افراد انتخاب شده در بالا ، نسل بعدی به وسیله فرآیند *Crossover* و جهش ، تولید می شود . در این مقاله جهش با احتمال خیلی پائین ۰/۰۱ در هر بیت اعمال می شود . تولید نسل از میان افراد بدست آمده از طریق *Crossover* و جهش ، عدم از دست دادن ژنی در جمعیت را به وسیله توانایی تولید هر ژنی که ممکن است در آغاز نبوده یا بعداً گمشده باشد را کاملاً تضمین می کند . در زیر یک مثال از *Crossover* نشان داده شده است .

- Single-Point Crossover

Chromosome1	11011	00100110110
Chromosome2	11011	11000011110
Offspring 1	1101111000011110	
Offspring 2	1101100100110110	

انواع دیگر *Crossover* به شرح زیر است :

^۱ Individual

- Partially-mapped crossover (PMX)
- Position Based Crossover(PX)
- Order crossover (OX)
- Cycle crossover (CX)

تکرار (*Repeat*): این ترتیب آنقدر تکرار می شود تا الگوریتم به یک نقطه همگرا بشود .

۳-۴- پیاده سازی الگوریتم ژنتیک

۳-۴-۱- کاربرد الگوریتم ژنتیک به صورت منفصل (برون خط^۱)

برای طراحی کنترل کننده *PID* با این روش ابتدا نیاز است که حدود پارامتر های K_p, K_d, K_i را پیدا کنیم و با استفاده از الگوریتم ژنتیک به جستجو در این فضا برای بهترین نقطه و بهترین پاسخ، می پردازیم [۷۹-۷۵]. بنابراین از کنترل کننده *PID* طراحی شده به روش زیگلر- نیکلز در فصل سوم استفاده می کنیم. حال الگوریتم ژنتیک را برای تنظیم کنترل کننده *PID* بر روی مدل سیگنال کوچک (تابع تبدیل) مبدل *Boost* بکار برده پس از رسیدن به نتیجه مطلوب، الگوریتم ژنتیک را بر روی مدل سیمولینک مبدل *Boost* بکار می بریم تا به پاسخ مناسب برسیم.

برای بکار بردن الگوریتم ژنتیک به صورت زیر آنرا پیکره بندی میکنیم :

```
% ----- generating of initial population-----
P(1:pop_size,1)=.01*rand(pop_size,1);
P(1:pop_size,2)=1*rand(pop_size,1);
P(1:pop_size,3)=200*rand(pop_size,1);
% -----
```

پس از چند بار اجرای الگوریتم مقادیر مناسب برای نرخ ازدواج (*Crossover*) را ۰/۳، نرخ جهش (*Mutation*) را ۰/۱ و تعداد تکرار الگوریتم را ۳۰ مرتبه در نظر می گیریم. ۳۰ کروموزوم به عنوان جمعیت اولیه برای شروع به کار الگوریتم ژنتیک در نظر می گیریم.

```
pop_size=30;
cc=0.3; % crossover rate
```

^۱ Off line

```

Pm=0.1; % mutation rate
tmax=30; % number of iterations
for t=1:tmax % main loop
    crossover
    mutation
    selection
    P
end

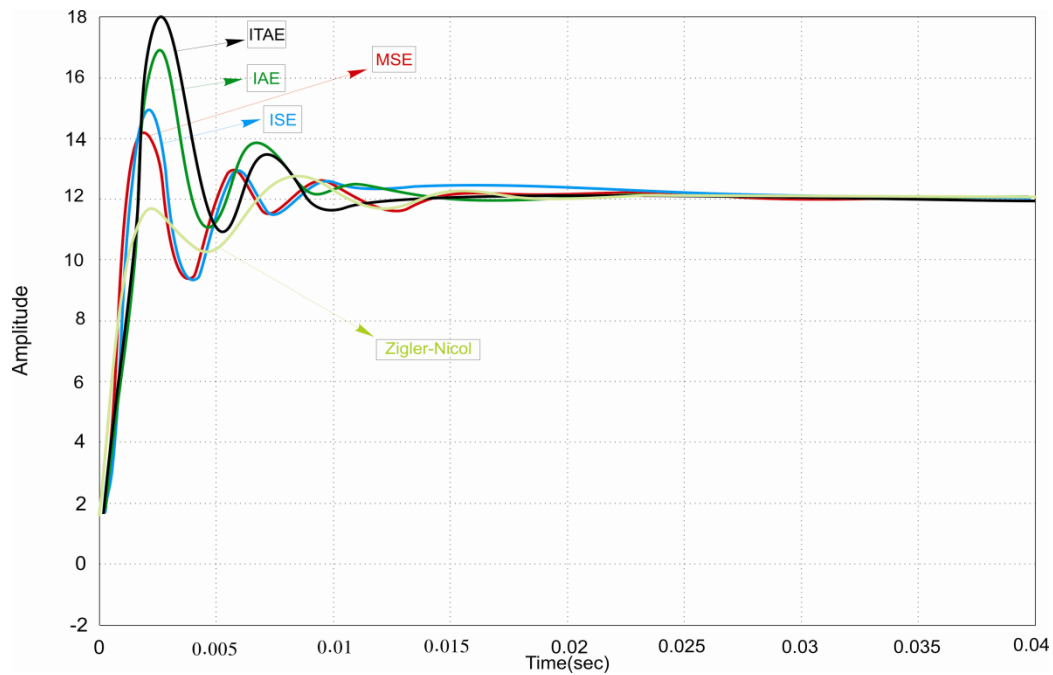
```

که برای ازدواج از کراس اور محدب^۱ و برای جهش از جهش یکنواخت^۲ و برای انتخاب کردن (Selection) از انتخاب تورنومنت^۳ استفاده می کنیم [۷۹]. چون معیار طراحی کاهش خطا (مینیمم کردن خطا) می باشد با استفاده از معادلات (۲-۳) تا (۵-۳) که تعریف کننده نوع خطا هستند به عنوان تابع ارزیابی [۵۶-۵۷]، سعی در پیدا کردن تابع هدفی خواهیم نمود که کمترین مقدار خطا (کمینه نمودن مقدار ماکزیمم فراجش و زمان فرونشست) را دارا باشد. مقایسه کاربرد هر کدام از این توابع خطا به عنوان تابع ارزیابی و تابع هدف در شکل ۴-۱ نشان داده شده است. این شکل نشان دهنده پاسخهای پله تابع تبدیل مبدل *Boost* به همراه کنترل کننده های *PID* (کنترل کننده های *PID* طراحی شده توسط الگوریتم ژنتیک و ناشی از بکاربردن توابع خطای انتگرال قدر مطلق خطا، انتگرال مجذور خطا، انتگرال قدر مطلق خطا در زمان و متوسط مجذور خطا به عنوان تابع هدف برای الگوریتم ژنتیک [۵۶-۵۷]) می باشد. مقادیر ماکزیمم فراجش، زمان فرونشست و زمان خیز در جدول ۴-۱ نشان داده شده است. موفقیت و توانایی تابع خطای متوسط مجذور خطا در بهینه کردن مقدار خطا و کمینه کردن ماکزیمم فراجش، زمان فرونشست و زمان خیز با توجه به مقادیر جدول ۴-۱ و نمودارهای شکل ۴-۱ کاملاً مشهود است. بنابراین تابع هدف الگوریتم ژنتیک مینیمم کردن متوسط مجذور خطا در طراحی کنترل کننده *PID* می باشد. تا اینجا کاربرد الگوریتم ژنتیک در طراحی کنترل کننده *PID* به صورت *Offline* توضیح داده شد.

^۱ Convex crossover

^۲ Uniform mutation

^۳ Tournament method for selection



شکل ۴-۱) پاسخ پله تابع تبدیل مبدل *Boost* به همراه کنترل کننده *PID* ناشی از کاربرد هر کدام از این توابع خطا به عنوان تابع ارزیابی و تابع هدف

جدول ۴-۱) مقادیر ماکزیمم فراجهش، زمان فرونشست و زمان خیز ناشی از کاربرد توابع خطا مختلف

عنوان	Rise Time(s)	Overshoot %	Settling Time(s)
Zigler-Nicols	۰.۰۰۷۶	۵.۴۹۳۲	۰.۰۲۶
ITAE	۰.۰۰۲۱	۵۰.۱۲۳۵	۰.۰۱۲
IAE	۰.۰۰۱۹	۴۱.۶۶۷۴	۰.۰۱۵
ISE	۰.۰۰۱۴	۲۴.۷۶۳۴	۰.۰۲۳
MSE	۰.۰۰۱۱	۱۶.۳۳۹۲	۰.۰۱۶

۴-۳-۲- کاربرد الگوریتم ژنتیک به صورت همزمان (بر خط^۱)

برای کارایی بیشتر الگوریتم ژنتیک به صورت همزمان به کار می رود [۵۸]. قدرت الگوریتم ژنتیک با بکار بردن آن به صورت همزمان بالاتر رفته و دارای انعطاف پذیری بیشتری در مقابل تغییرات احتمالی مقادیر

^۱On line

المانهای مدار می شود. همچنین به علت همزمان بودن الگوریتم ژنتیک مقدار خطا، ماکزیمم فراجاهش، زمان فرونشست و زمان خیز بطور چشمگیری کاهش یافته و در مجموع عملکرد کنترل کننده *PID* در بهبود پایداری سیستم بسیار بالاتر رفته است.

برای پیاده سازی این تکنیک لازم است الگوریتم همزمان مدل سیمولینک مبدل *Boost* را اجرا کند، پس به صورت زیر عمل می کنیم :

```

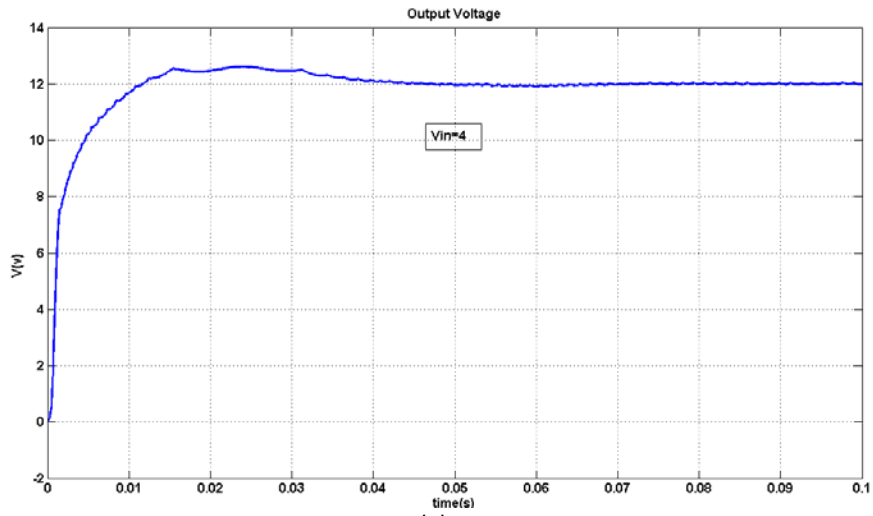
sim('Boostwithcompabsator')
t=simout.time;y=simout.signals.values
[row,column]=size(y)
for j=1:row
error(j) = ۱۲-y۲(j)
end
error_sq(t)= error*error'
MSE(t)=error_sq(t)/max(size(error))
F (t)=MSE(t)
Min(F)

```

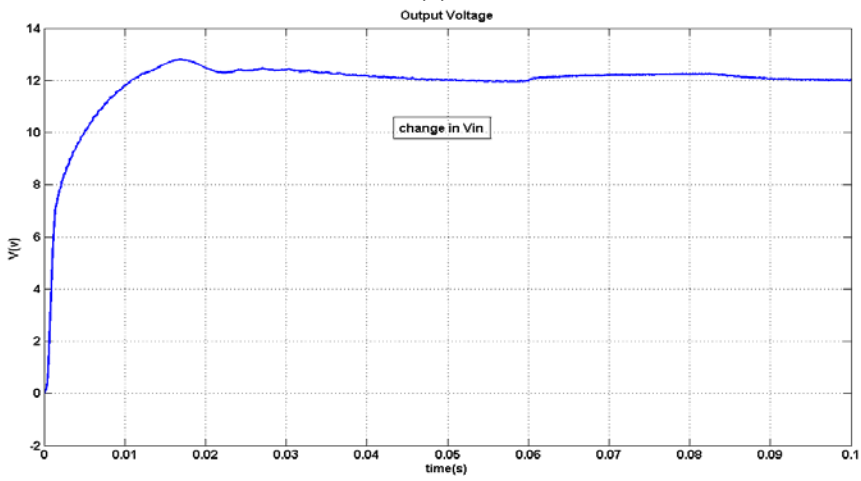
تعداد تکرار برنامه را ۳۰ بار در نظر می گیریم، در هر بار تکرار به تعداد جمعیت اولیه، الگوریتم، مدل سیمولینک مبدل *Boost* را اجرا می کند و بهترین پاسخ را در هر بار تکرار پیدا کرده و رسم می کند و سپس آن را ذخیره میکند، پس از آن به ازای تمام بهترین پاسخهای تکرار ها، الگوریتم، مدل سیمولینک مبدل *Boost* را اجرا کرده و بهترین پاسخ را از بین مجموعه بهترین پاسخها پیدا می کند که این پاسخ، پاسخ بهینه کلی مبدل *Boost* می باشد و ضرایب کنترل کننده *PID* بدست آمده بر اساس این پاسخ، ضرایب بهینه کلی بوده و همچنین این کنترل کننده *PID*، کنترل کننده بهینه کلی بوده و مطلوب برای ما است. جدول ۲-۴ ضرایب کنترل کننده های *PID* بدست آمده برای ولتاژهای ورودی ۴ ولت تا ۱۰ ولت را نشان می دهد.

در ادامه شکلهای مربوط به ولتاژهای خروجی مبدل *Boost* همراه با کنترل کننده *PID* طراحی شده با الگوریتم ژنتیک در ازای ولتاژهای ورودی ۴ ولت تا ۱۰ ولت (a)، در ازای اعمال اغتشاش پله با دامنه ۲ ولت و در لحظه ۰.۰۶ ثانیه ثانیه به ولتاژ ورودی (b)، در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه ثانیه به جریان بار خروجی (c) و می نیمم سازی تابع هدف توسط الگوریتم ژنتیک (d) نشان داده می شود. جدول ۳-۴ مقادیر ماکزیمم فراجاهش، زمان فرونشست و زمان خیز و جدول ۴-۴ ضرایب (بهره های) کنترل کننده *PID* طراحی شده با الگوریتم ژنتیک برای ولتاژهای ورودی ۴ ولت تا ۱۰ ولت را نشان می دهند

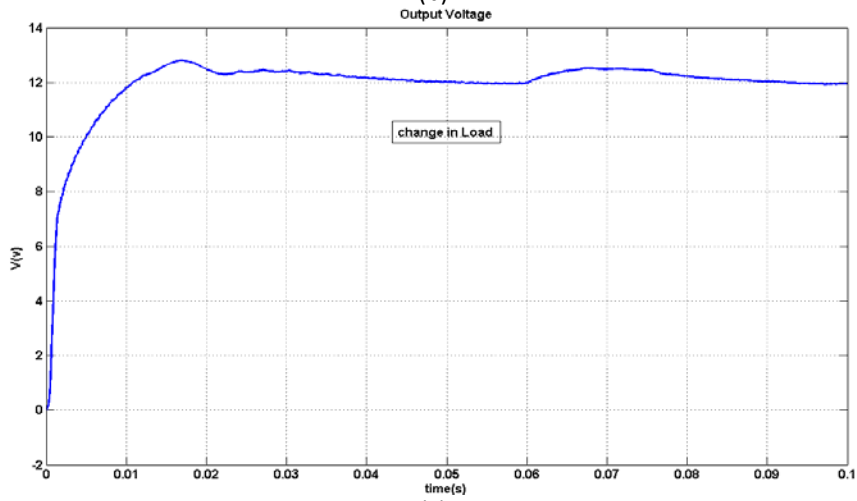
(۱) ولتاژ ورودی ۴ ولت



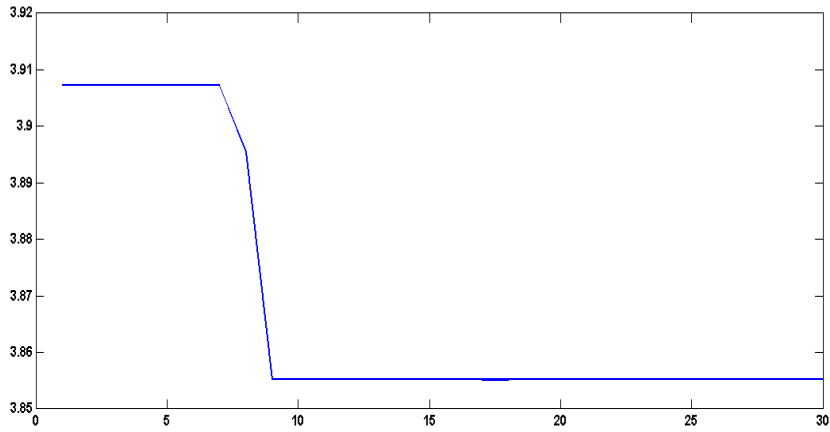
(a)



(b)



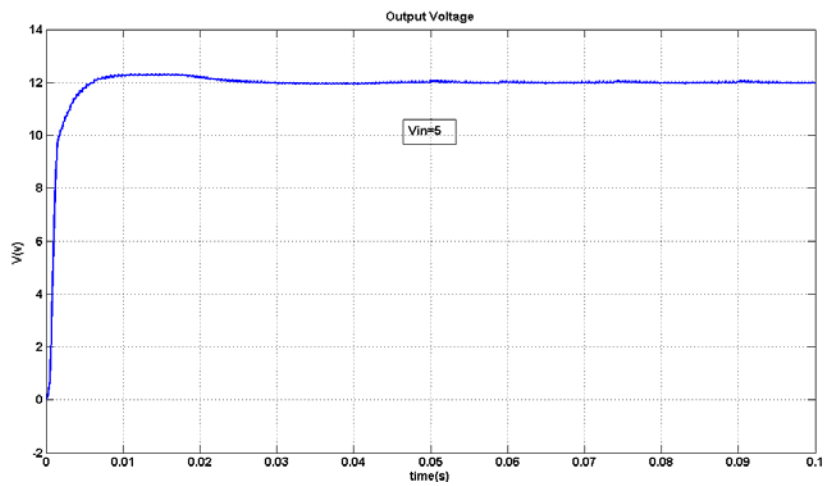
(c)



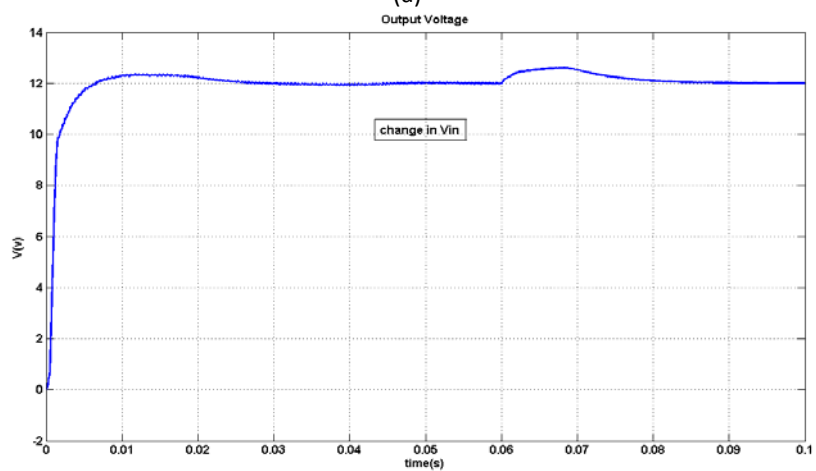
(d)

شکل ۴-۲ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۴ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی (d) می نیمم سازی تابع هدف توسط الگوریتم ژنتیک

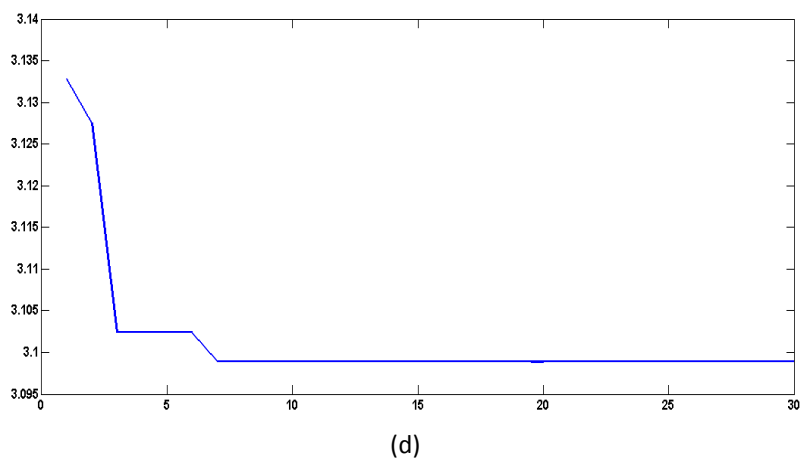
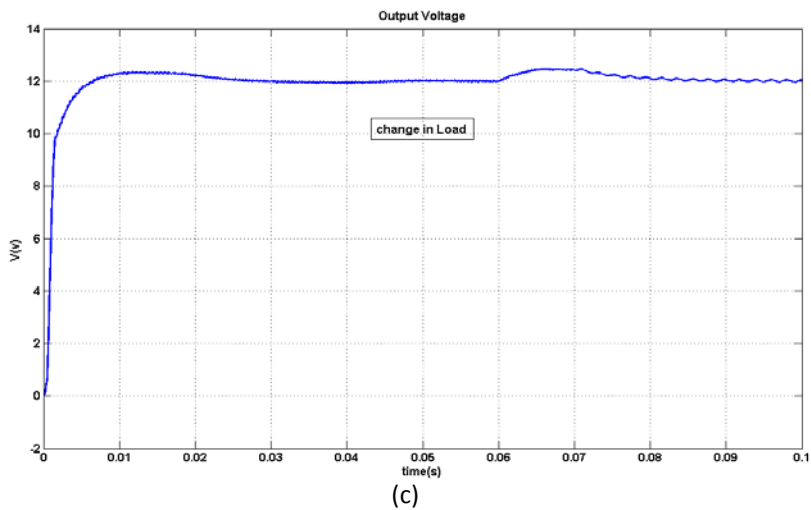
۲) ولتاژ ورودی ۵ ولت



(a)

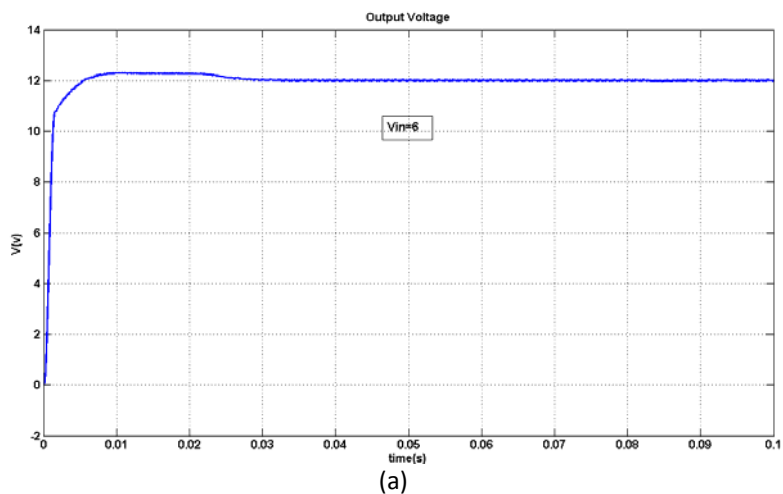


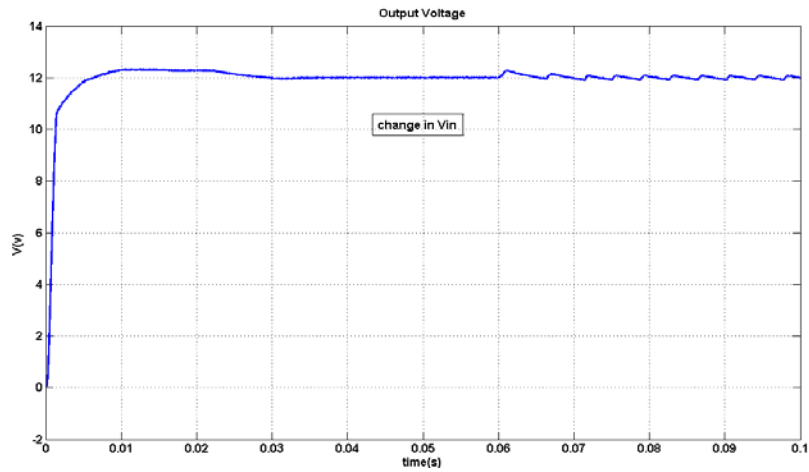
(b)



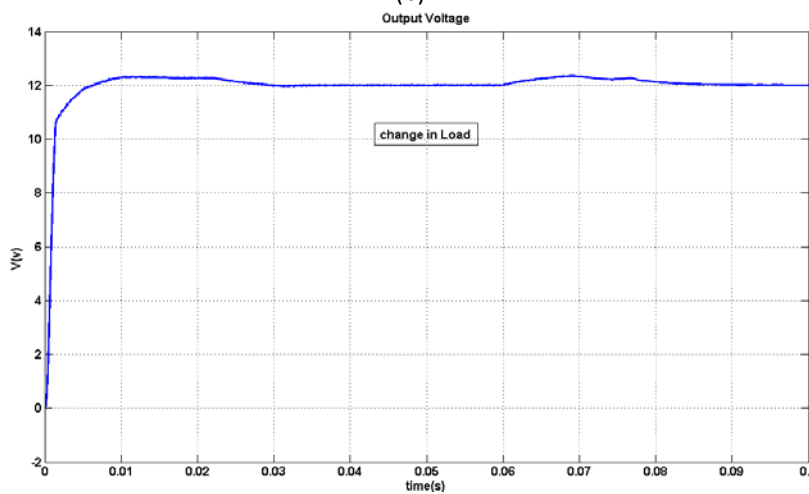
شکل ۳-۴ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۵ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی (d) می نیمم سازی تابع هدف توسط الگوریتم ژنتیک

۳) ولتاژ ورودی ۶ ولت

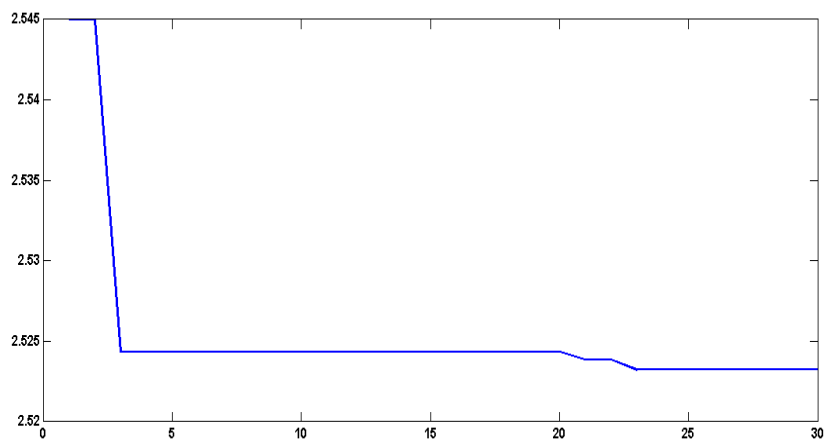




(b)



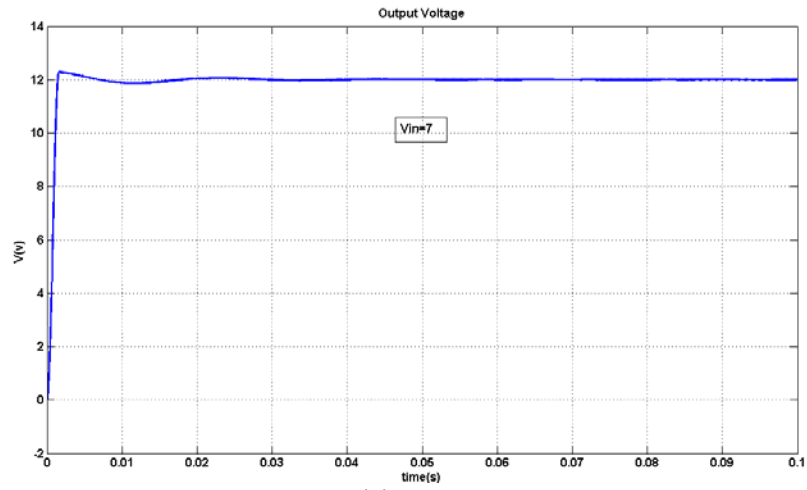
(c)



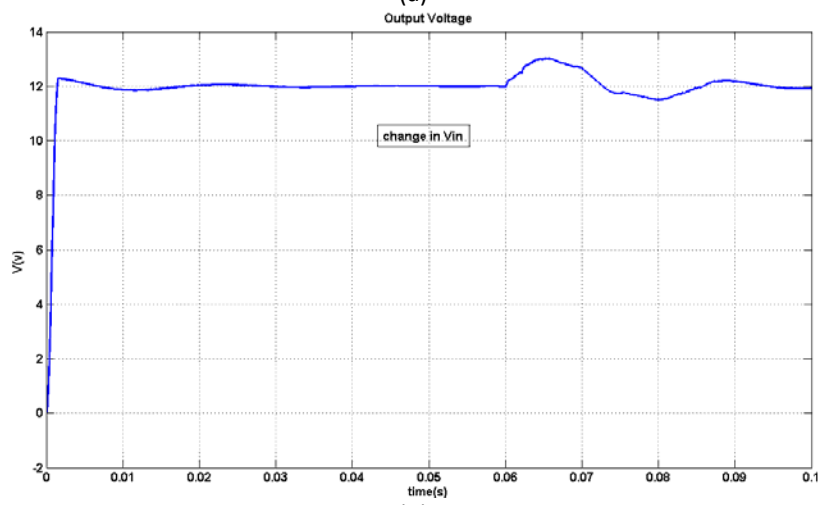
(d)

شکل ۴-۴ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۶ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی (d) می نیمم سازی تابع هدف توسط الگوریتم ژنتیک

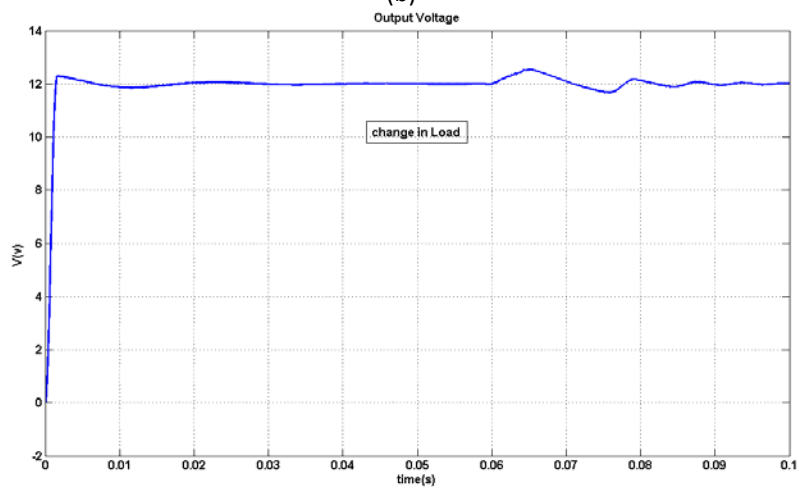
(۴) ولتاژ ورودی ۷ ولت



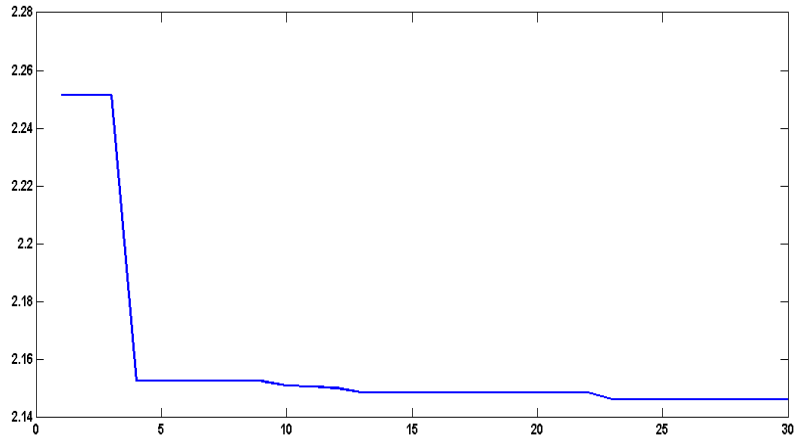
(a)



(b)



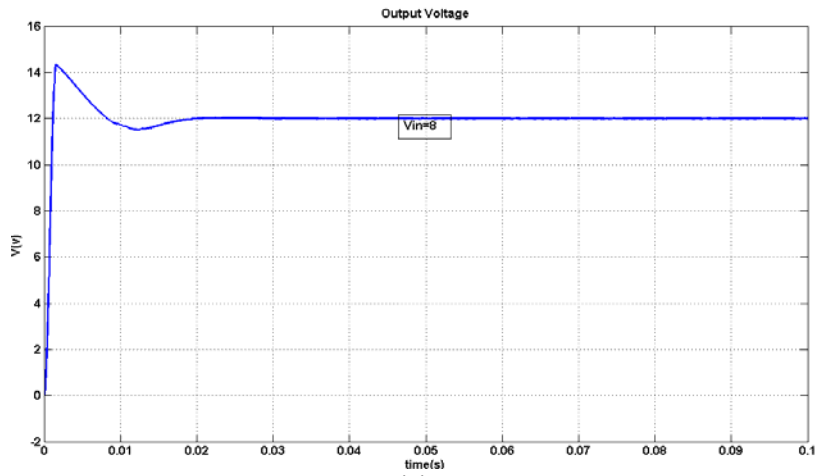
(c)



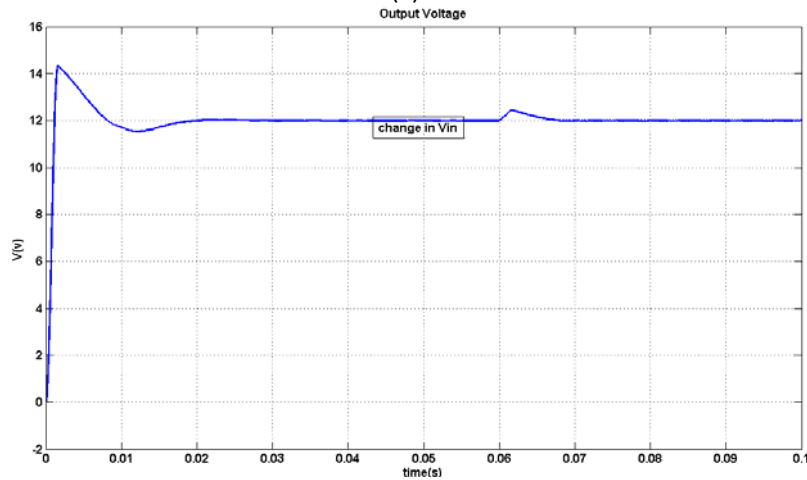
(d)

شکل ۴-۵ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۷ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی (d) می نیمم سازی تابع هدف توسط الگوریتم ژنتیک

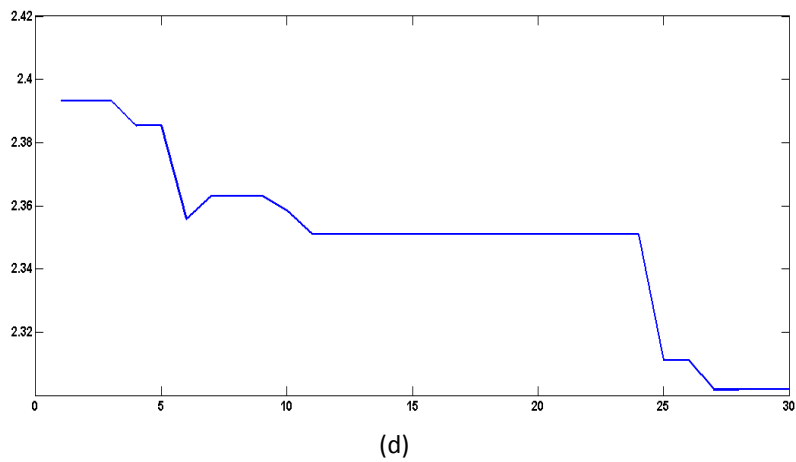
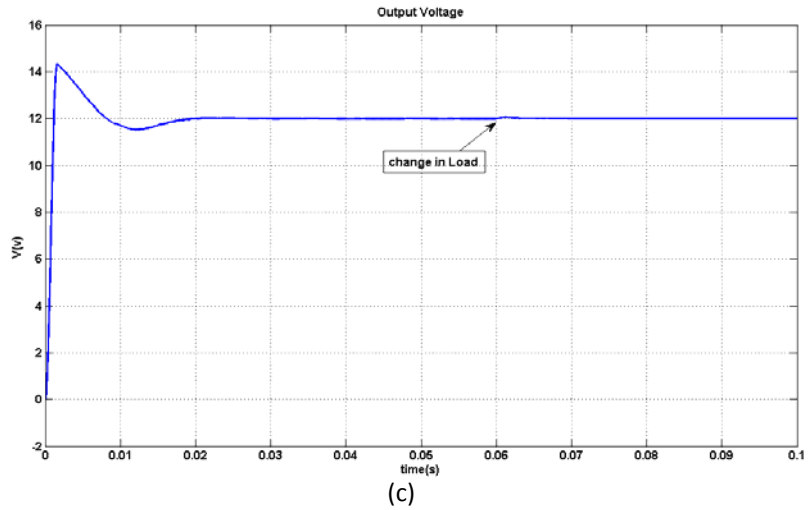
۵) ولتاژ ورودی ۸ ولت



(a)

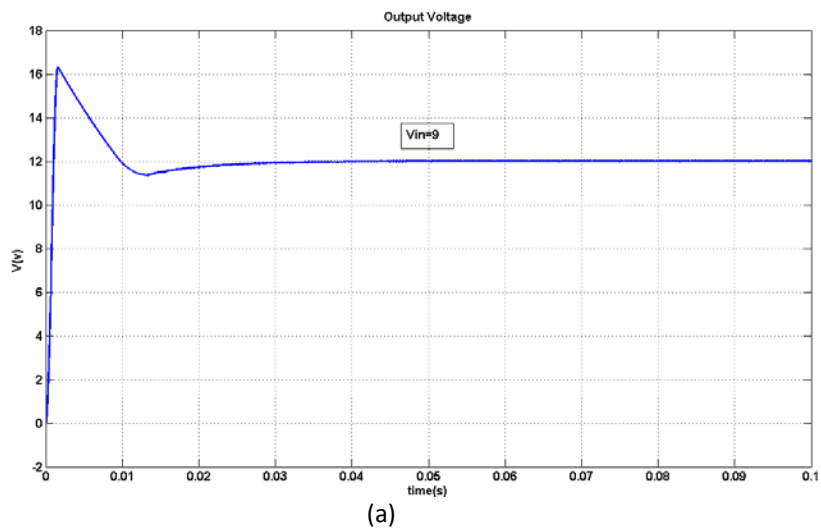


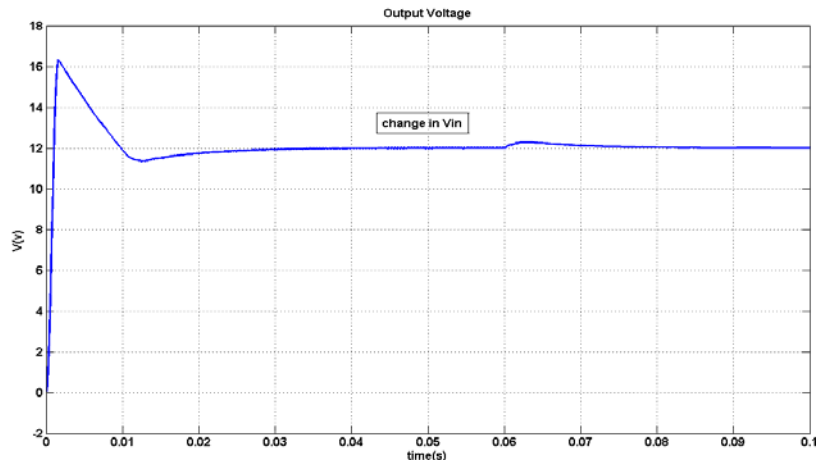
(b)



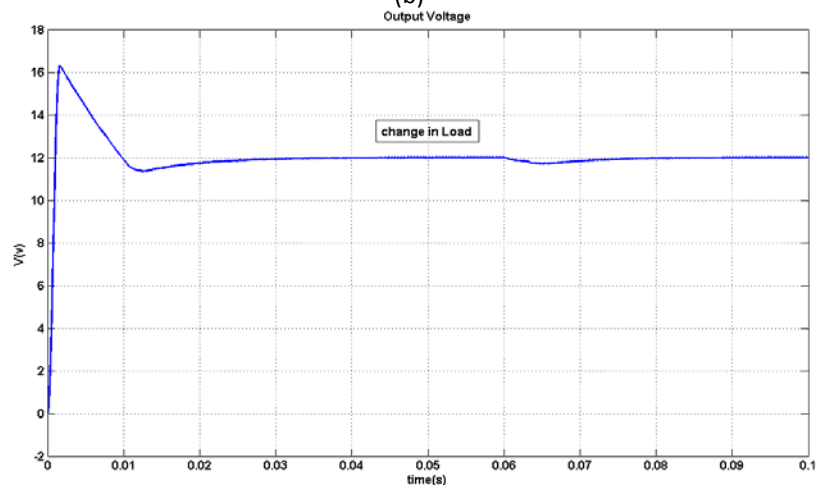
شکل ۴-۶ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۸ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی (d) می نیمم سازی تابع هدف توسط الگوریتم ژنتیک

۶ ولتاژ ورودی ۹ ولت

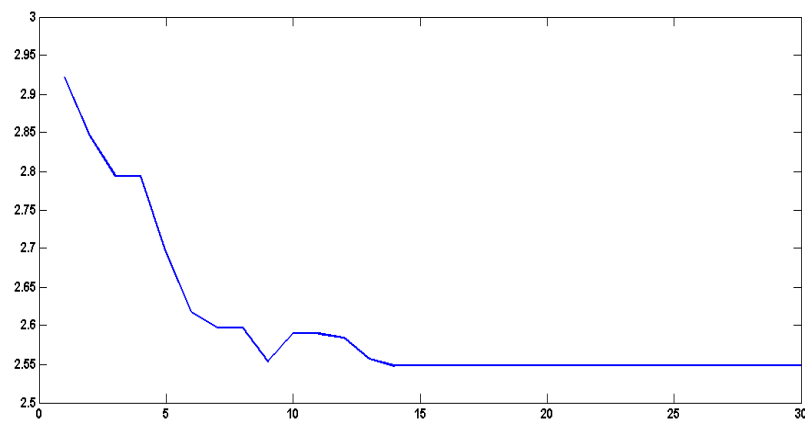




(b)



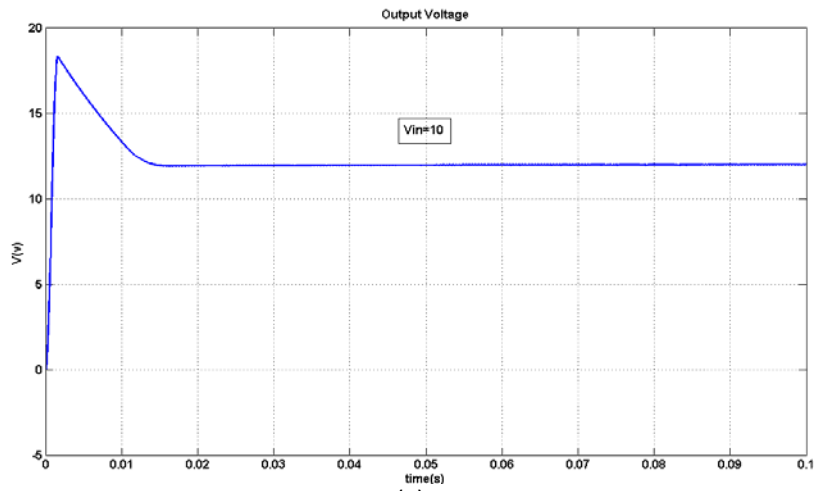
(c)



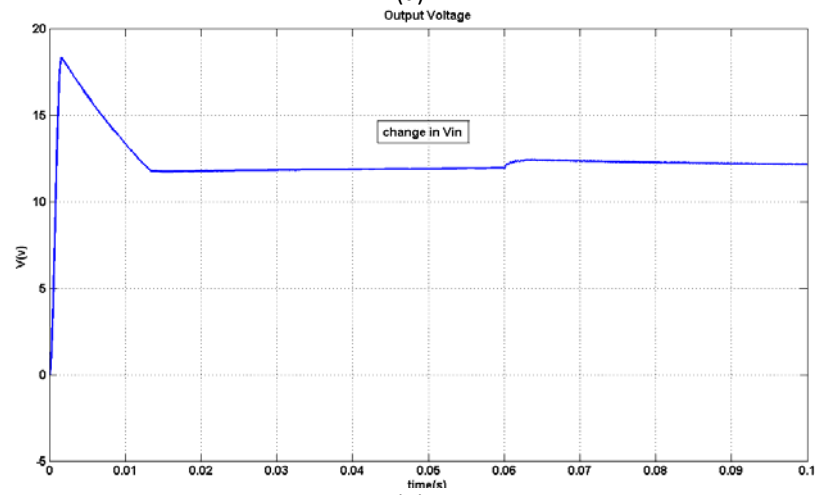
(d)

شکل ۴-۷) (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۹ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی (d) می نیمم سازی تابع هدف توسط الگوریتم ژنتیک

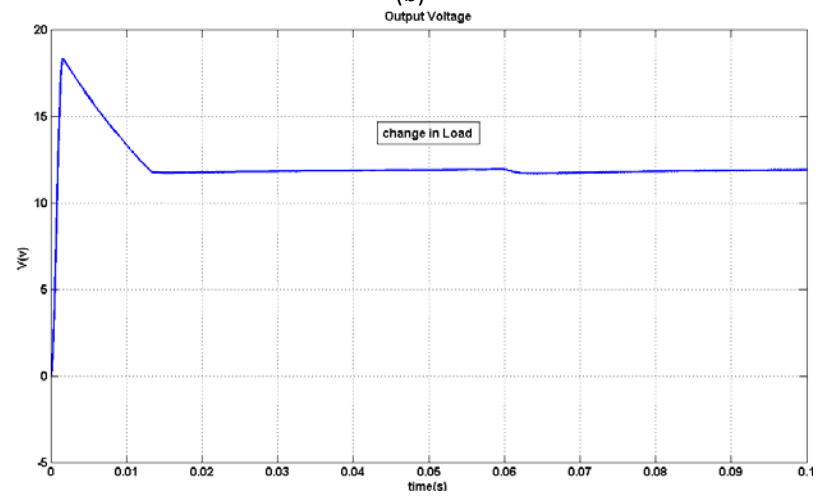
۷) ولتاژ ورودی ۱۰ ولت



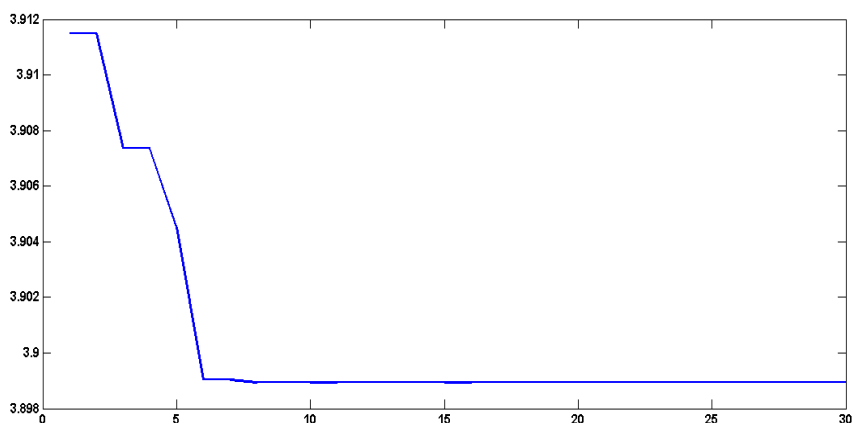
(a)



(b)



(c)



(d)

شکل ۴-۸ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۱۰ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه ثانیه به جریان بار خروجی (d) می نیمم سازی تابع هدف توسط الگوریتم ژنتیک

جدول ۴-۳) مقادیر ماکزیمم فراجهدش، زمان فرونشست و زمان خیز برای ولتاژهای ورودی ۴ ولت تا ۱۰ ولت

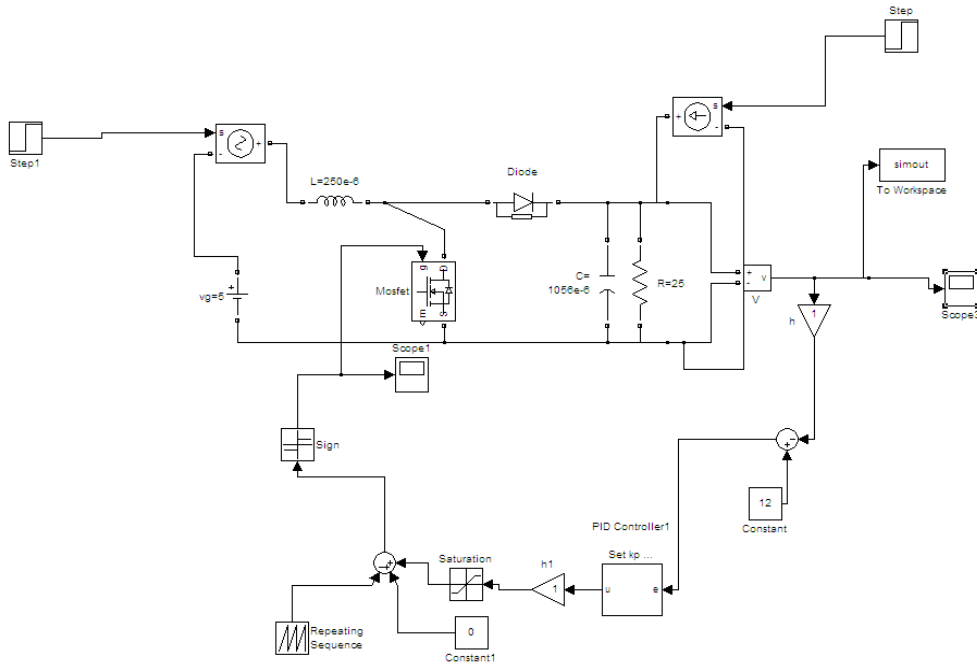
عنوان	Rise Time(s)	Overshoot %	Settling Time(s)
۴	۰.۰۰۶۲	۴.۸۹۷۹	۰.۰۳۶۴
۵	۰.۰۰۲۳	۲.۸۲۱۱	۰.۰۱۹۷
۶	۰.۰۰۱۴	۲.۷۵۲۲	۰.۰۲۳
۷	۰.۰۰۰۹۱۱	۲.۵۵۵۲	۰.۰۰۳۱
۸	۰.۰۰۰۷۶۰۵	۱۹.۴۷۶۱	۰.۰۱۵۷
۹	۰.۰۰۰۷۵۶۴	۳۶.۰۵۵۱	۰.۰۲۱۴
۱۰	۰.۰۰۰۶۱۷۹	۵۲.۷۱۳۸	۰.۰۲۳۵

جدول ۴-۴) بهره های کنترل کننده PID طراحی شده با الگوریتم ژنتیک برای ولتاژهای ورودی ۴ ولت تا ۱۰ ولت

عنوان	K_d	K_p	K_i
۴	۰.۰۰۰۹۴	۰.۴۴۳۰۸	۵۴.۵۶۹
۵	۰.۰۰۰۷۲	۰.۴۸۳۰۵	۷۲.۵۲۸۲
۶	۰.۰۰۱۰۱	۰.۳۹۱۷۲	۸۱.۵۶۶۴
۷	۰.۰۰۰۵۶	۰.۰۲۷۳۴	۴۲.۰۵۲۴
۸	۰.۰۰۰۷۲	۰.۱۷۶۲۵	۶۲.۶۴۹۵
۹	۰.۰۰۱۸۱	۰.۵۰۰۶۳	۶۶.۲۵۱۷
۱۰	۰.۰۰۱۷	۰.۴۴۰۱	۱۴.۲۴۶۹

شکل ۴-۹ مبدل Boost را همراه با اغتشاش در جریان بار خروجی و اغتشاش در ولتاژ ورودی نشان می

دهد



شکل ۴-۹) مبدل Boost همراه با اغتشاش در بار و اغتشاش در ولتاژ ورودی

با توجه به نتایج، کنترل کننده PID طراحی شده با الگوریتم ژنتیک به خوبی توانسته است انتظارات را برآورده سازد و باعث کاهش خطا و همچنین مینیمم کردن مقادیر ماکزیمم فراجهش، زمان فرونشست و زمان خیز شود و توانسته اثر اغتشاش در ولتاژ ورودی و جریان بار را به سرعت دفع نماید.

۴-۴- طراحی کنترل کننده PID مقاوم با استفاده از الگوریتم ژنتیک

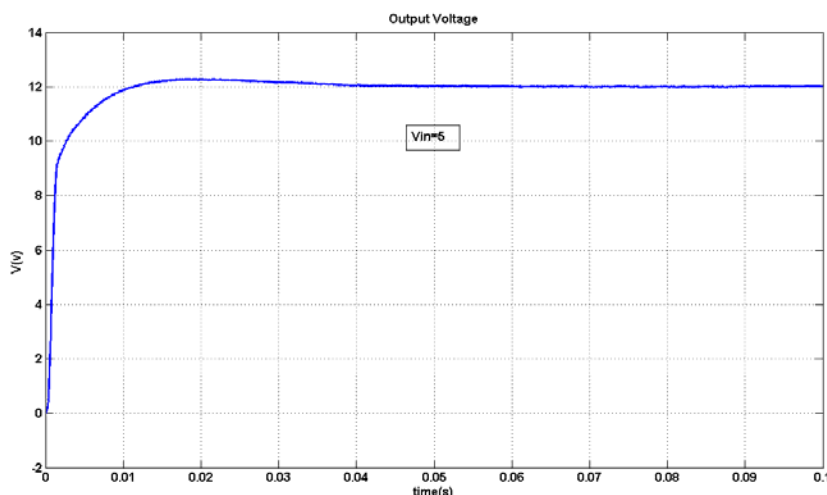
الگوریتم ژنتیک روش پر قدرتی برای بهینه سازی است اما بسیار کند است. از طرفی اگر بهینه سازی برای یک نقطه کار واحد انجام شود تضمینی برای تحصیل رفتار مناسب برای سایر نقاط نیست. برای مقاوم بودن و در عین حال بهینه بودن سیستم برای سه ولتاژ ورودی ۵ و ۶ و ۷ ولت کنترل کننده PID ای طراحی می کنیم که نسبت به هر کدام از این ورودیها پاسخ مناسب بدهد [۸۵-۸۰]. با بدست آمدن تابع هدف برای هر ورودی و جمع کردن این تابع هدفها و تقسیم آنها بر عدد ۳ تابع هدف نهایی (معادله ۴-۱) بدست می آید:

$$F = \left(\frac{F_{(5v)} + F_{(6v)} + F_{(7v)}}{3} \right) \quad (1-4)$$

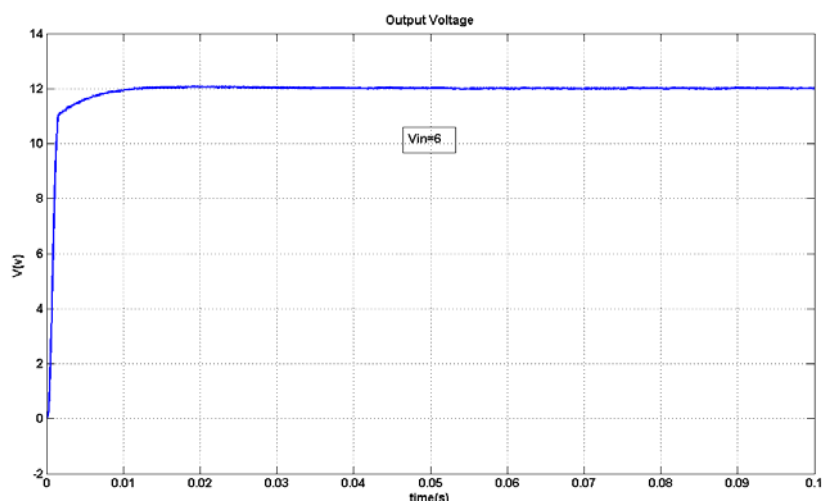
پس از مینیمم کردن تابع هدف (۴-۱)، پارامترهای (بهره های) کنترل کننده PID به صورت زیر بدست می

$$K_d = 0.00159 \quad K_p = 0.7693 \quad K_i = 67.8579 \quad \text{آیند:}$$

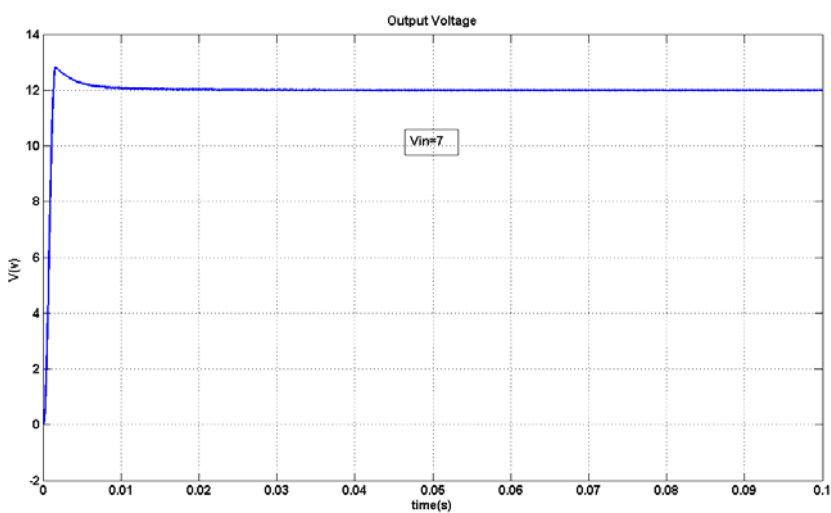
این روش طراحی یک کنترل کننده PID بهینه را برای محدوده مناسبی از ولتاژهای ورودی می دهد که برای سایر پارامترها مانند مقدار بار نیز قابل توسعه است. شکلهای ۴-۱۰، ۴-۱۱، ۴-۱۲ به ترتیب نمایش دهنده ولتاژهای خروجی مبدل $Boost$ به ازای سه ولتاژ ورودی ۵ و ۶ و ۷ ولت هستند.



شکل ۴-۱۰) شکل موج خروجی به ازای ولتاژ ورودی ۵ ولت



شکل ۴-۱۱) شکل موج خروجی به ازای ولتاژ ورودی ۶ ولت



شکل ۴-۱۲) شکل موج خروجی به ازای ولتاژ ورودی ۷ ولت

جدول ۴-۵ مقادیر ماکزیمم فراجهدش، زمان فرونشست و زمان خیز برای سه ولتاژ ورودی ۵ و ۶ و ۷ ولت

نشان می دهد.

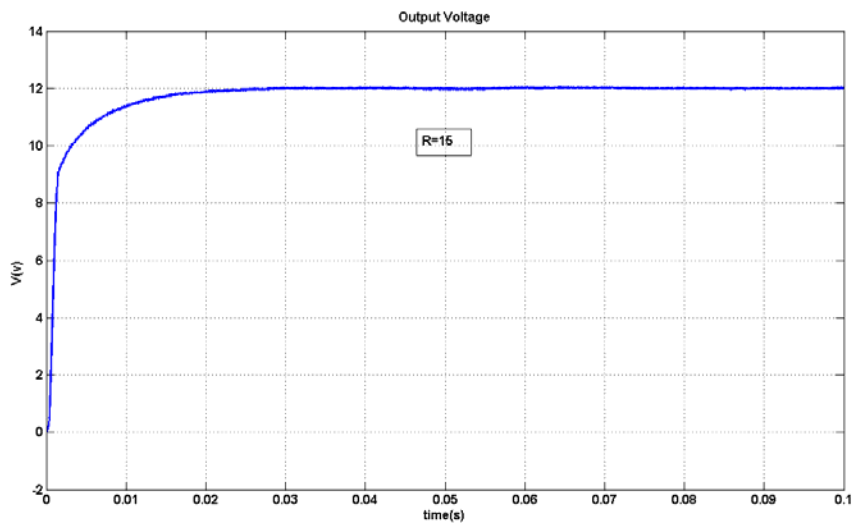
جدول ۴-۵) مقادیر ماکزیمم فراجهش، زمان فرونشست و زمان خیز برای سه ولتاژ ورودی ۷ و ۵ ولت

عنوان	Rise Time(s)	Overshoot %	Settling Time(s)
۵	۰.۰۰۴۲	۲.۴۹۳۲	۰.۰۲۶۲
۶	۰.۰۰۱	۰.۶۳۹۲	۰.۰۰۶۹
۷	۰.۰۰۰۸۱۷۴	۶.۷۶۷۴	۰.۰۰۵۰

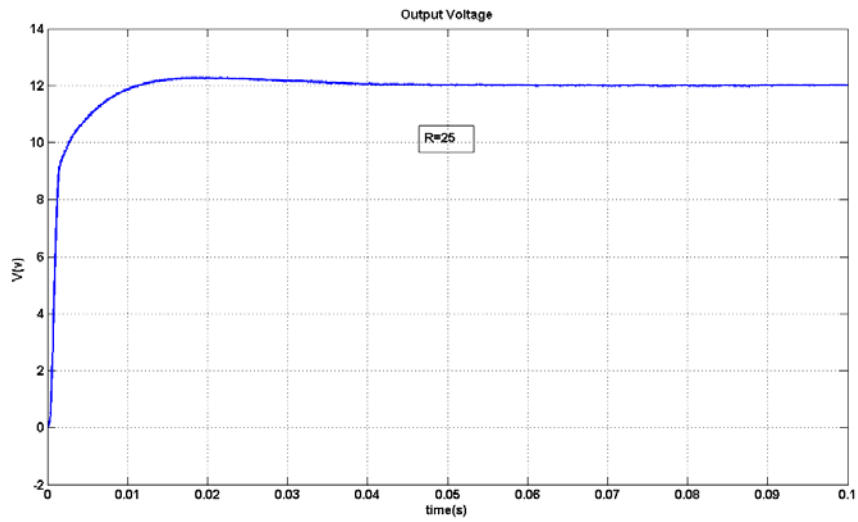
۴-۴-۱ بررسی تغییرات بار خروجی

در شکل‌های (۴-۱۳)، (۴-۱۴) و (۴-۱۵) ولتاژ خروجی مبدل *Boost* به ازای تغییر مقاومت بار خروجی به ۱۵ اهم (a)، ۲۵ اهم (b) و ۳۵ اهم (c) نشان داده شده است.

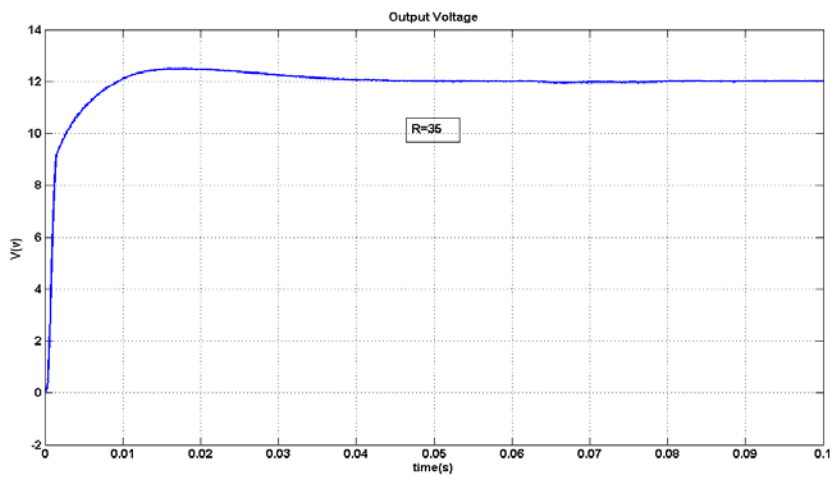
۱- ورودی ۵ ولت



(a)



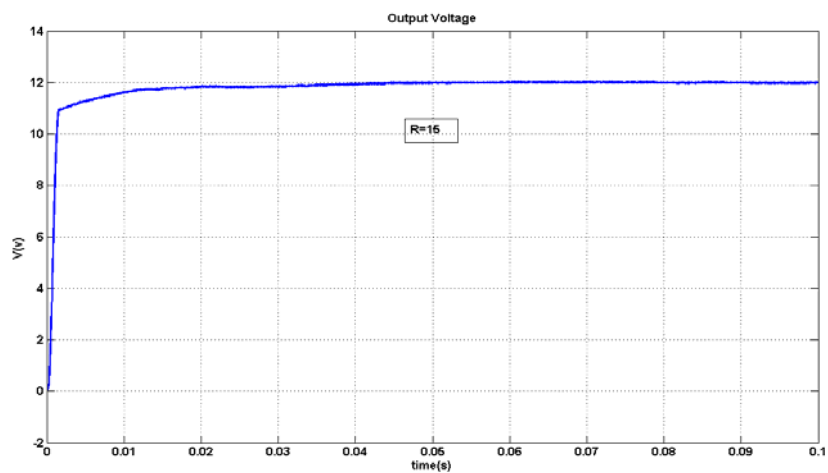
(b)



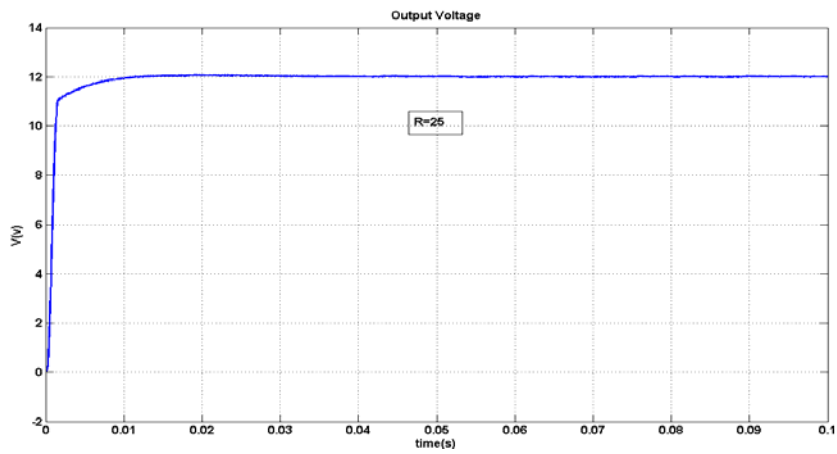
(c)

شکل ۴-۱۳) ولتاژ خروجی مبدل *Boost* به ازای تغییر مقاومت بار خروجی (a) ۱۵ اهم (b) ۲۵ اهم (c) ۳۵ اهم

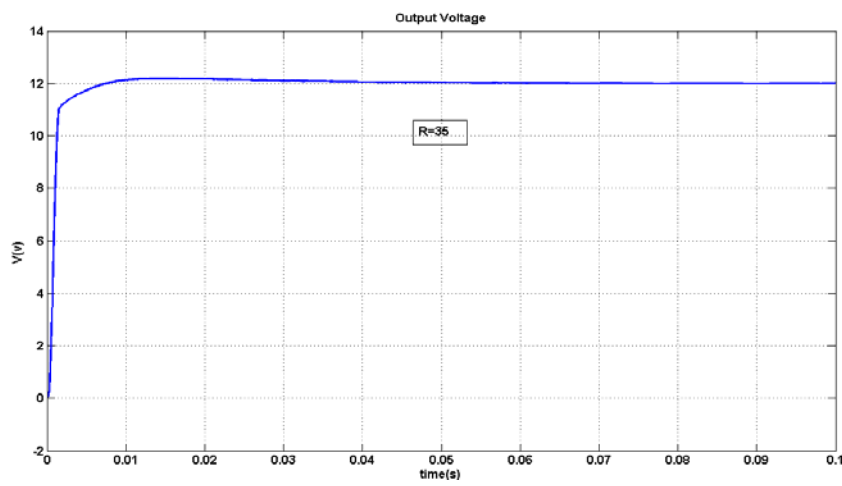
۲- ورودی ۶ ولت



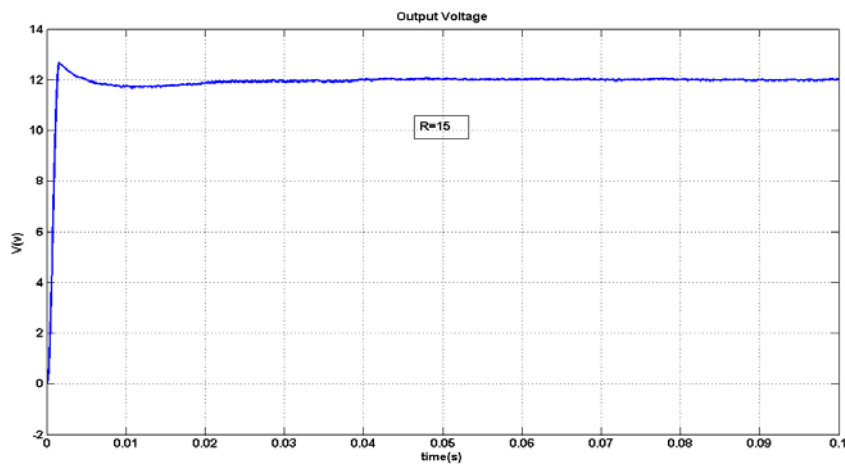
(a)



(b)



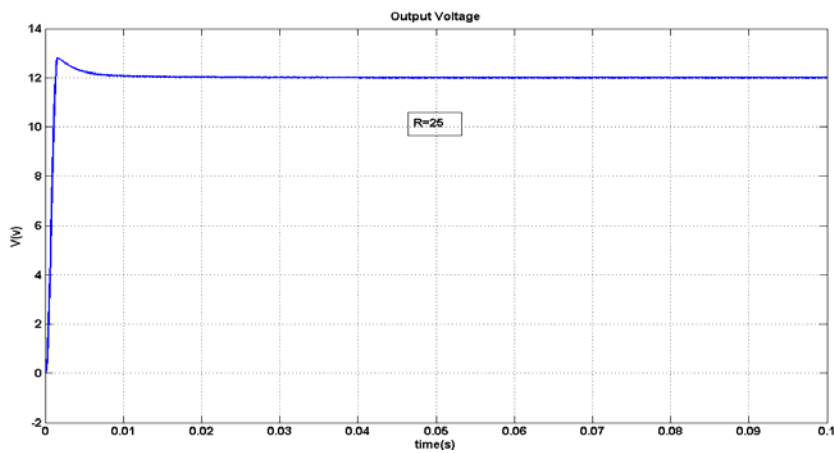
(c)



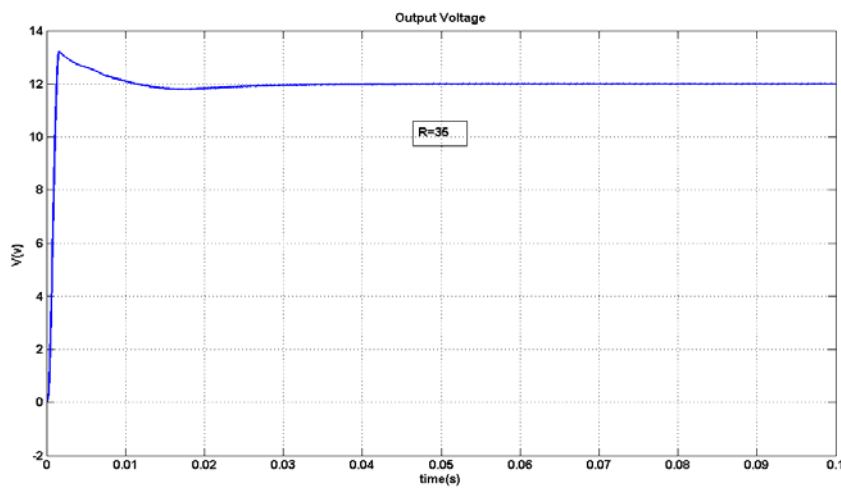
شکل ۴-۱۴) ولتاژ خروجی مبدل *Boost* به ازای تغییر مقاومت بار خروجی (a) ۱۵ اهم (b) ۲۵ اهم (c) ۳۵ اهم

۳- ولتاژ ورودی ۷ ولت

(a)



(b)



(c)

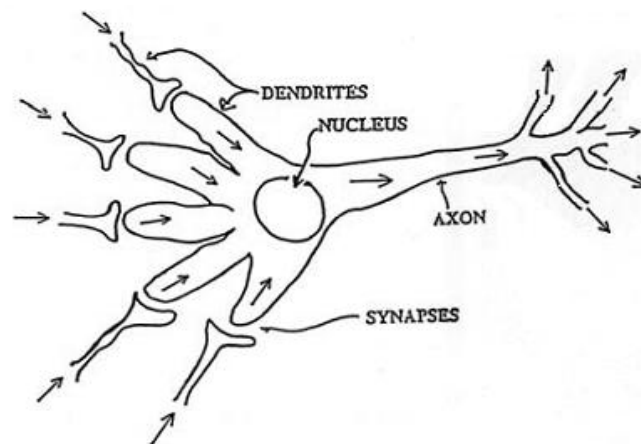
شکل ۴-۱۵) ولتاژ خروجی مبدل *Boost* به ازای تغییر مقاومت بار خروجی (a) ۱۵ اهم (b) ۲۵ اهم (c) ۳۵ اهم

نتایج، موفقیت کنترل کننده *PID* مقاوم طراحی شده توسط الگوریتم ژنتیک را نشان می دهند. کنترل کننده *PID* مقاوم نسبت به تغییرات مختلف و همزمان مقادیر ولتاژ ورودی و بار خروجی مقاوم بوده و پاسخ مناسبی داشته است. مقادیر ماکزیمم فرجهش و زمان فرونشست و زمان خیز بسیار مطلوب و مناسب می باشند.

فصل پنجم - طراحی کنترل کننده PID تطبیقی برای مبدل Boost با استفاده از شبکه عصبی

۱-۵- اصول شبکه عصبی [۵۹-۶۰-۶۱-۶۲-۶۳]

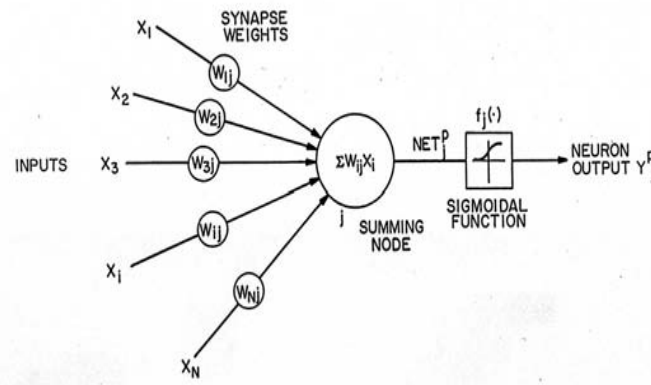
عامل اصلی شبکه عصبی زیستی نرون می باشد که در شکل ۱-۵ نمایش داده شده است. نرون سیگنالها را از نرونهای مشابه دیگر توسط دندریت ها دریافت می کند و درون هسته جمع آوری می کند و سپس آنها را از طریق آکسون (همانطور که در شکل ۱-۵ نشان داده شده) به نرونهای دیگر توزیع می کند. سیگنال ورودی از طریق یک سیناپس یا گره سیناپسی که یک فاصله بی نهایت کوچک در دندریت است و با مایع انتقال عصبی پر شده که جریان بار الکتریکی را کند کرده و آن را دریافت می کند، عبور داده می شود.



شکل ۱-۵) ساختار نرون زیستی

این فاصله به حافظه یا هوش انسان کمک می کند. نرون مصنوعی نشان داده شده در شکل ۲-۵ از نرون زیستی تقلید می کند این شبکه از لحاظ ساختار همانند یک شبکه جمع کننده آنالوگ می باشد که سیگنال های ورودی از بهره ها (که وزنهای سینا پسی نامیده می شوند) عبور کرده و در گره جمع کننده، قبل از عبور کردن از یک فعال ساز غیر خطی یا تابع تبدیل و رسیدن به سمت خروجی، جمع می شوند. تابع فعال سازی می تواند به شکل حلقوی، هذلولی یا به شکل تابع علامت یا حدی باشد. از به هم پیوستن نرونهای مصنوعی

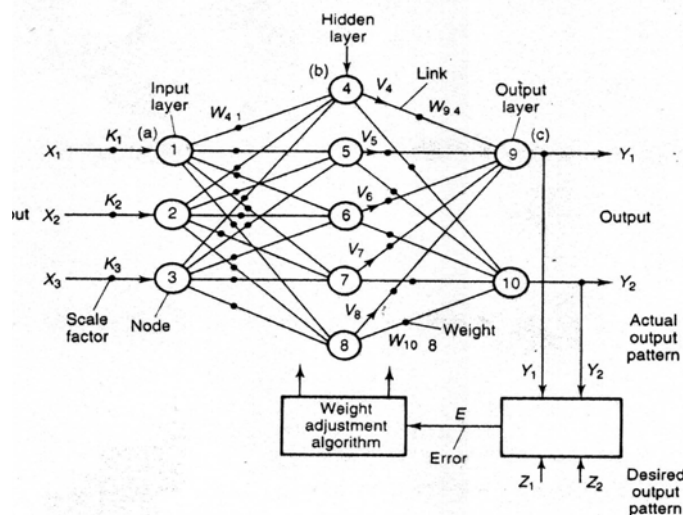
یک شبکه عصبی مصنوعی^۱ تشکیل می شود. شبکه های عصبی مصنوعی را می توان به دو نوع تغذیه شونده از جلو^۲ و فیدبک دار (بازگشتی) دسته بسته بندی کرد.



شکل ۵-۲) ساختار نرون مصنوعی

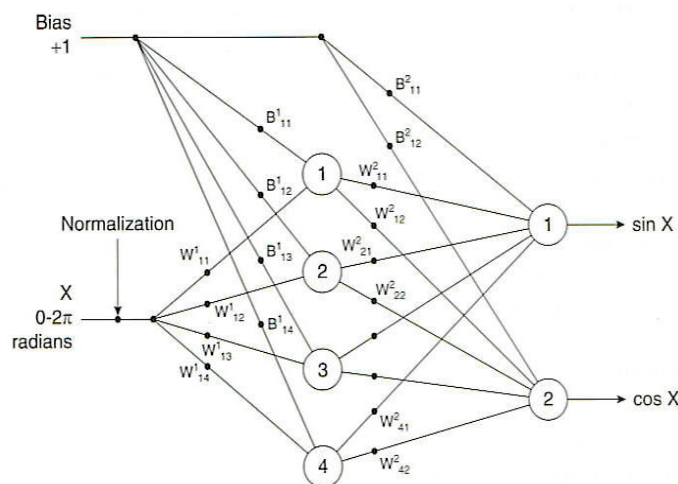
تعداد زیادی از توپولوژیهای شبکه عصبی مصنوعی وجود دارد، اما نوع *Feedforward* *backpropagation* نشان داده شده در شکل ۵-۳ معمولاً بیشتر مورد استفاده قرار می گیرد. سه لایه شبکه عصبی مصنوعی تشکیل شده از یک لایه ورودی، لایه نهان و یک لایه خروجی بطوریکه دایره ها نرون ها (یاخته های عصبی) را نشان می دهند و نقطه ها وزن ها را نشان می دهند (اغلب صرف نظر می شوند). اغلب اوقات یک منبع تغذیه (ولتاژ) ثابت به شبکه توسط وزنها پیوند خورده است، اما در شکل نشان نداده شده است. معماری شبکه عصبی مصنوعی نشان می دهد که یک سیستم محاسبه ای با ورودی موازی و خروجی موازی سریع و حجیم است و محاسبه در یک ساختار توزیع شده انجام شده است. شبکه عصبی توسط نگاشت ورودی به خروجی غیر خطی ایستا (استاتیک) مشخص شده است. یعنی برای یک سیگنال نمونه ورودی یک سیگنال نمونه نظیر در خروجی بازپایی می شود. این الگوی تطبیقی یا تشخیص الگو ممکن است، وابسته به خاصیت حافظه تداعی گر (شرکت پذیر) به کمک گرفته شده توسط تعداد زیادی از وزنها توزیع شده باشد. تعداد زیادی از داده های نمونه ورودی به خروجی احتیاج به آموزش یک شبکه دارند. با یکبار آموزش دادن، شبکه عصبی مصنوعی می تواند الگوهای ورودی به خروجی را فرا بخواند یا آنها را با عبارت تازه ای تعریف کند [۶۰-۶۱]

^۱ Artificial neural network
^۲ Feedforward



شکل ۵-۳) شبکه عصبی *Feedforward* (از نوع *Backpropagation*)

شبکه عصبی آموزش داده شده می تواند بصورت بلادرنگ توسط یک تراشه مدار مجتمع کاربرد ویژه^۱ یا به صورت جزء به جزء توسط پردازنده DSP^۲ سرعت بالا اجرا و پیاده سازی شود [۶۴]. شکل ۵-۴ یک کاربرد ساده از شبکه عصبی مصنوعی را که تولید خروجیهای X سینوسی و Y کسینوسی برای ورودی X می کند، نشان می دهد لایه های ورودی و خروجی در اصل به ترتیب توزیع کننده ها و جمع کننده های تابع فعال سازی خطی می باشند. لایه نهان چهار نرون با تابع فعال سازی تانژانت هیپربولیک^۳ دارد و شبکه بایاس لایه های خروجی و نهان را با هم ترکیب می کند. داده های نمونه برای آموزش دادن بوسیله شبیه سازی بدست آمده اند و آموزش دادن بوسیله استفاده کردن از جعبه ابزار شبکه عصبی نرم افزار متلب انجام داده می شود. همه سیگنال ها بر مبنی پریونیت (PU) قرار داده شده اند.



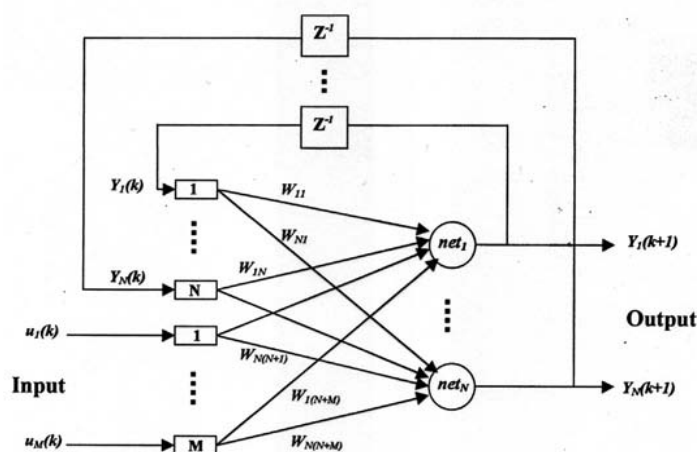
شکل ۵-۴) شبکه عصبی برای تولید $\sin X$ و $\cos X$

^۱ ASIC

^۲ Digital signal processing

^۳ Hyperbolic-tan

در خیل از کار بردها شبکه عصبی مصنوعی احتیاج به پویا بودن دارد، یعنی باید قادر به تقلید و شبیه سازی از یک سیستم دینامیکی غیر خطی (یا خطی) با رفتار گذرا باشد، از قبیل تعیین کردن مدل یک ماشین یا تخمین زدن شار به وسیله مدل جریان یا ولتاژ. دینامیک شبکه های عصبی مصنوعی را می توان به دو صورت شبکه عصبی بازگشتی^۱ (RNN) و شبکه عصبی تأخیر زمانی دار^۲ ($TDNN$) دسته بندی کرد. شکل ۵-۵ ساختمان عمومی (RNN) دو لایه را نشان می دهد، بطوریکه سیگنالهای خروجی به لایه ورودی با یک تأخیر زمانی فیدبک می شوند. این شبکه عصبی بازگشتی می تواند از یک سیستم مرتبه دوم مثل پاسخ شبکه مداری R-L-C تقلید کند. با ورودی پله برای مثال، پاسخ در حوزه زمان منعکس خواهد شد تا موقعی که به یک وضعیت حالت پایدار برسد. این شبکه عصبی بازگشتی RNN ویژه که نشان داده شد معرف یک شبکه بازگشتی بلادرنگ است. شبکه های عصبی مصنوعی را در کنترلهای گوناگون، شناسایی و تخمین عملی در الکترونیک قدرت و درایو موتور می توان اعمال کرد و به کار گرفت [۶۲-۶۴].



شکل ۵-۵ ساختار شبکه عصبی بازگشتی

۵-۲- پیاده سازی شبکه عصبی

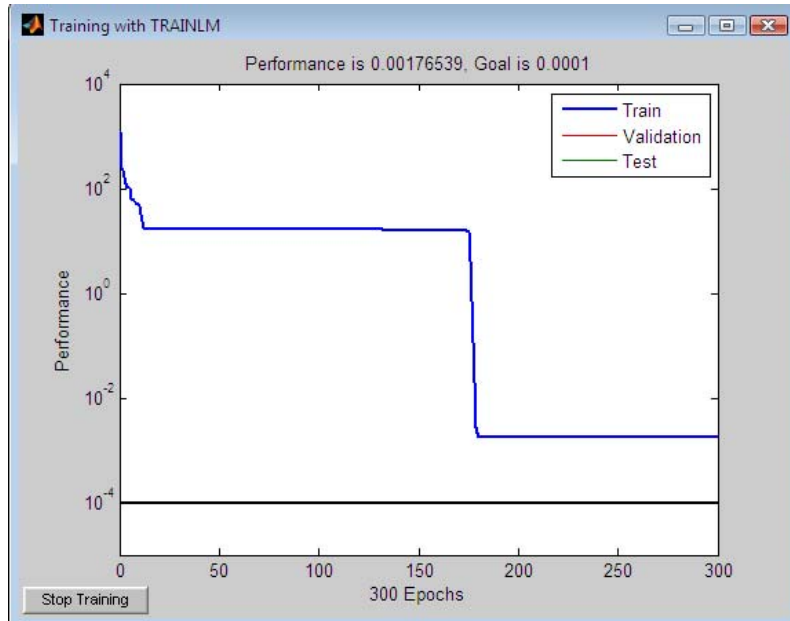
یکی از مزایای شبکه عصبی قابلیت تطبیق آن است [۶۵] پس با توجه به اینکه داده های لازم از الگوریتم ژنتیک بدست می آیند با آموزش دادن این داده ها به شبکه عصبی می توان یک کنترل کننده PID تطبیقی بدست آورد [۸۶-۸۹] که این کنترل کننده با توجه به داده های آموزش داده شده به شبکه می تواند نسبت به مقادیر مختلف ورودی پاسخ مناسب دهد و نیاز به طراحی کنترل کننده مناسب جدید را بر طرف می سازد. روش کار به این صورت است که ابتدا داده ها را نرمالیزه کرده سپس ۳۰٪ از آنها را به

^۱ Recurrent neural network

^۲ Time-delayed neural network

عنوان تست و ۷۰٪ از آنها را به عنوان آموزش به شبکه عصبی آموزش می دهیم، پس از این کار شبکه عصبی آموزش داده شده را به ازای ورودی مورد نظر تست می کنیم که پاسخ آن همان کنترل کننده مطلوب برای ما است این شبکه عصبی دارای یک لایه ورودی، یک لایه نهان با ۱۰ نرون و تابع محرک *tansig* و یک لایه خروجی با تابع محرک *purelin* می باشد. الگوریتم آموزش *trainlm* الگوریتم یادگیری *learngdm* الگوریتم عملکرد *msereg* و تعداد تکرار ۳۰۰ بار می باشد. شکل ۵-۶ عملکرد شبکه عصبی را در ۳۰۰ بار تکرار نشان می دهد.

```
load ('Xp')
minXp=minXp';
maxXp=maxXp';
[Xpn,minXp,maxXp]=premnmx(Xp');
[Xrn,minXr,maxXr]=premnmx(Xr);
[Xtn,minXt,maxXt]=premnmx(Xt);
[Xinput,minXp(:,1),maxXp(:,1)]=premnmx(Xvin);
iteration=1;
for m=3
    for n=1
        for neron=10;
            for neron2=10;
                X1=[ Xrn(1,:)      ];%train data
                X2=[ Xtn(1,:)      ];%test data% %\input
                trn='trainlm';
                pf='msereg';
                net=newff(minmax(X1),[neron  3],
{'tansig','purelin'},trn,'learngdm',pf);
                net.trainParam.lr=0.04;
                net.trainParam.epochs=250;
                net.trainParam.goal=0.0001;
                net.trainParam.show=1;
                net=train(net),X1,tn);
                yn=sim(net),X1);
                yn2=sim(net),X2);
                yn3=sim(net),Xinput');
```



شکل ۵-۶) عملکرد شبکه عصبی پس از ۳۰۰ بار تکرار

جدول ۵-۱ پارامترهای کنترل کننده های PID تطبیقی را پس از آموزش شبکه عصبی نشان می دهد. در جدول ۵-۲ مقادیر ماکزیمم فراجهدش، زمان فرونشست و زمان خیز برای ولتاژهای ورودی ۴ ولت تا ۱۰ ولت قرار داده شده است.

جدول ۵-۱) پارامترهای کنترل کننده PID تطبیقی برای ولتاژهای ورودی ۴ تا ۱۰ ولت

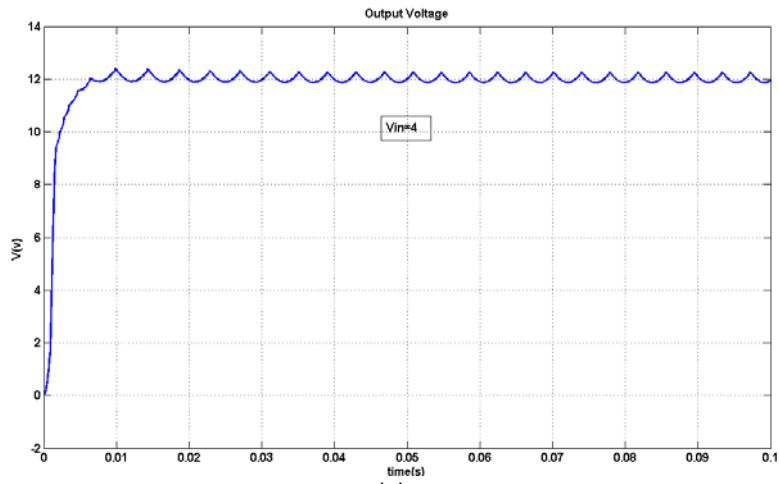
عنوان	K_d	K_p	K_i
۴	۰.۰۰۰۵۴۰	۰.۴۴۳۰۷	۵۴.۵۶۹
۵	۰.۰۰۰۷۲۰	۰.۴۸۳۰۵	۷۲.۵۲۸۱
۶	۰.۰۰۱۰۱۰	۰.۳۹۱۷۲	۸۱.۵۶۶۳
۷	۰.۰۰۰۴۸۲۸	۰.۰۰۵۶۳	۴۲.۰۵۲۷
۸	۰.۰۰۱۳۳۷	۰.۳۲۱۶۸	۶۲.۶۴۷۲
۹	۰.۰۰۱۳۶۹	۰.۳۷۷۰۲	۶۶.۲۵۳۶
۱۰	۰.۰۰۱۷۰۰	۰.۴۴۰۱۰	۱۴.۲۴۶۸

جدول ۵-۲) مقادیر ماکزیمم فراجش، زمان فرونشست و زمان خیز برای ولتاژهای ورودی ۴ ولت تا ۱۰ ولت

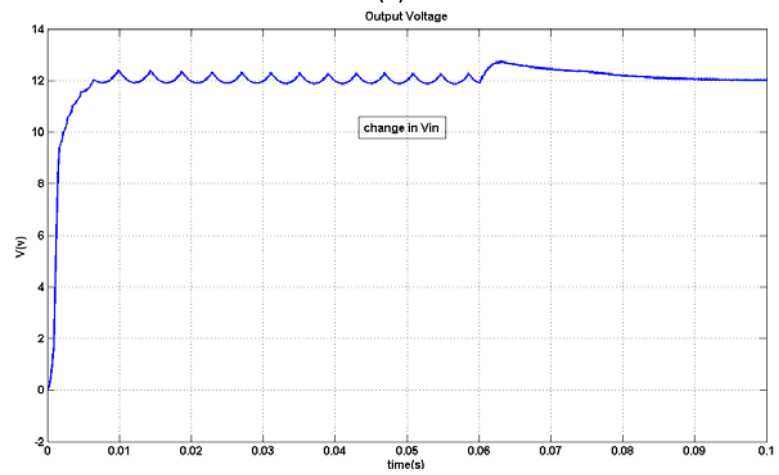
عنوان	Rise Time(s)	Overshoot %	Settling Time(s)
۴	۰.۰۰۳۱	۳.۶۴۳۳	۰.۰۹۹۹
۵	۰.۰۰۲۵	۳.۷۵۷	۰.۰۲۰۴
۶	۰.۰۰۱۴	۲.۸۰۲۸	۰.۰۲۳۱
۷	۰.۰۰۰۹۲۳	۲.۸۵۱۶	۰.۰۲۵۷
۸	۰.۰۰۰۷۶۰۱	۱۹.۴۹۸۸	۰.۰۴۱۵
۹	۰.۰۰۰۷۵۶۶	۳۶.۰۵۵۶	۰.۰۲۳۱
۱۰	۰.۰۰۰۶۱۴۰	۵۲.۹۴۲۰	۰.۰۲۱۰

شکل‌های ۷-۵ تا ۱۳-۵ نمایش دهنده ولتاژ خروجی (عملکرد) مبدل *Boost* به همراه کنترل کننده *PID* تطبیقی هستند. بطوریکه در قسمت (a) ولتاژ خروجی مبدل *Boost* در ازای ولتاژهای ورودی ۴ تا ۱۰ ولت، در قسمت (b) ولتاژ خروجی در ازای اعمال اغتشاش پله با دامنه ۲ ولت و در لحظه ۰.۰۶ ثانیه ثانیه به ولتاژ ورودی و در قسمت (c) ولتاژ خروجی در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه ثانیه به جریان بار خروجی نشان داده شده اند.

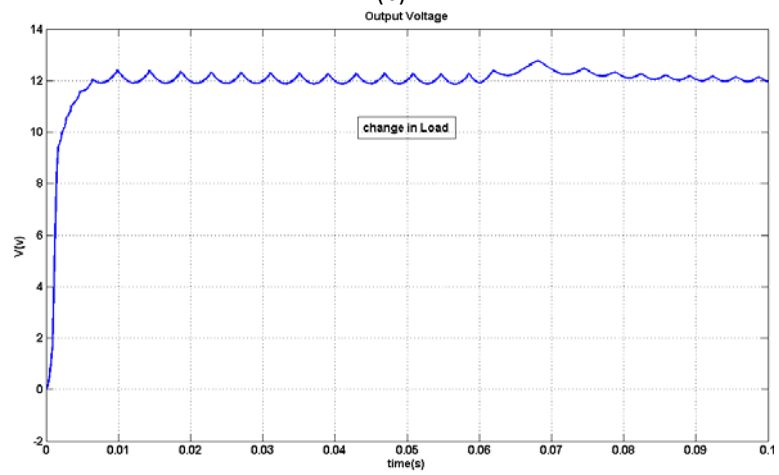
(۱) ولتاژ ورودی ۴ ولت



(a)



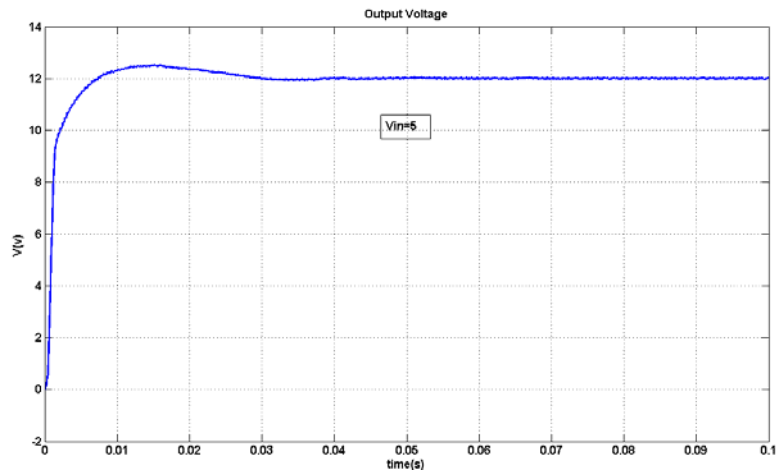
(b)



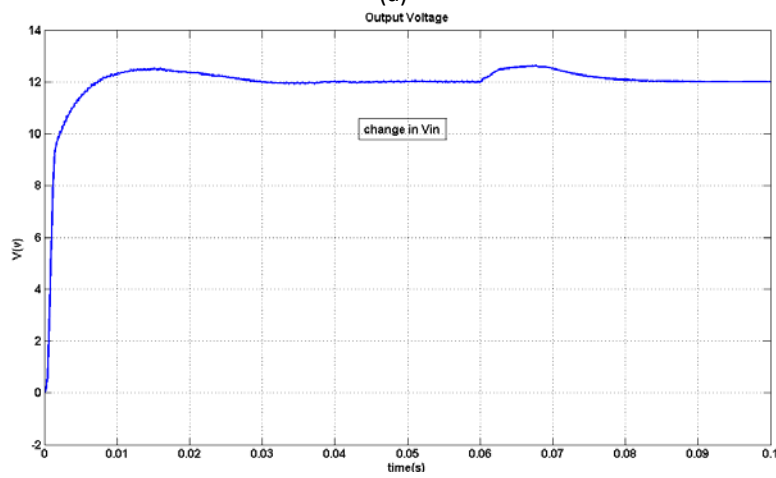
(c)

شکل ۵-۷) (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۴ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی

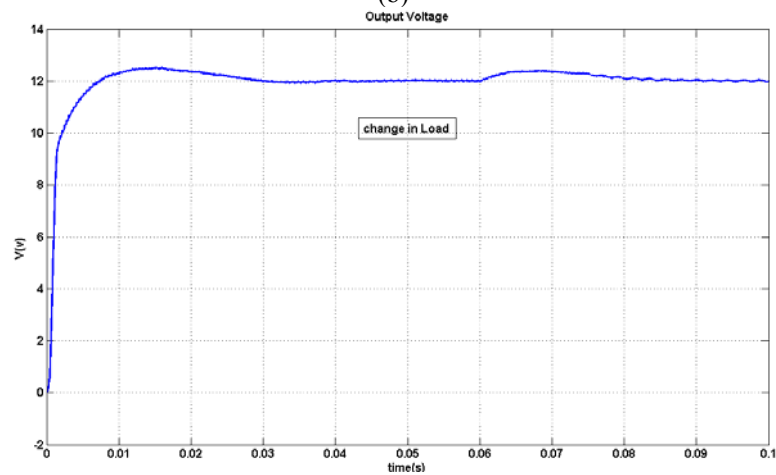
۲) ولتاژ ورودی ۵ ولت



(a)



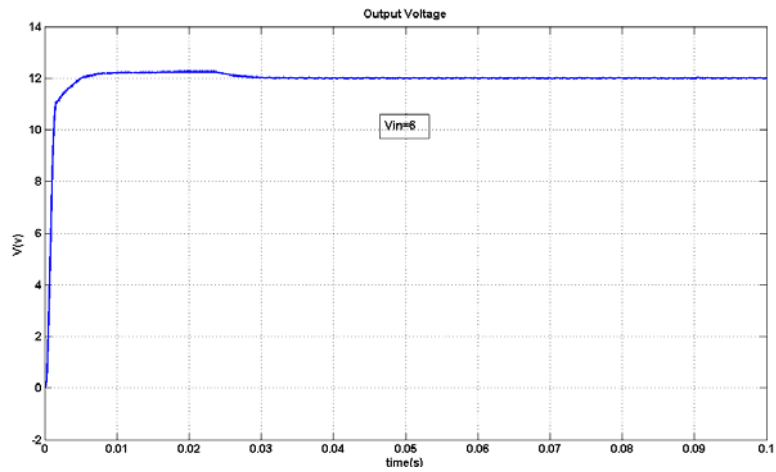
(b)



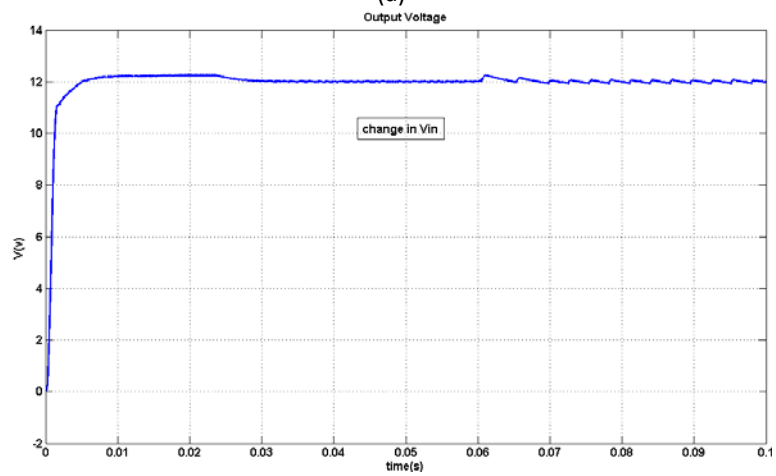
(c)

شکل ۵-۸) (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۵ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی

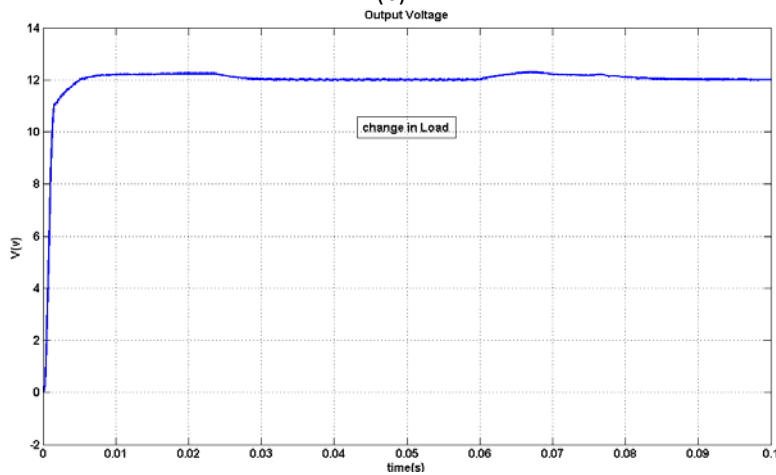
۳) ولتاژ ورودی ۶ ولت



(a)



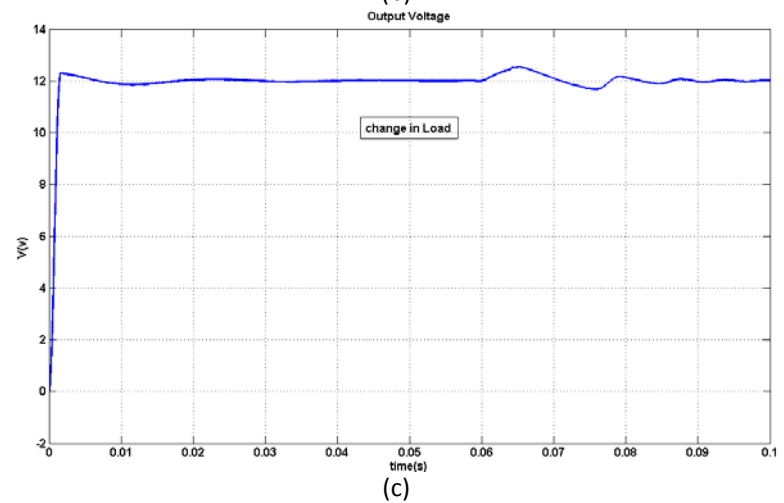
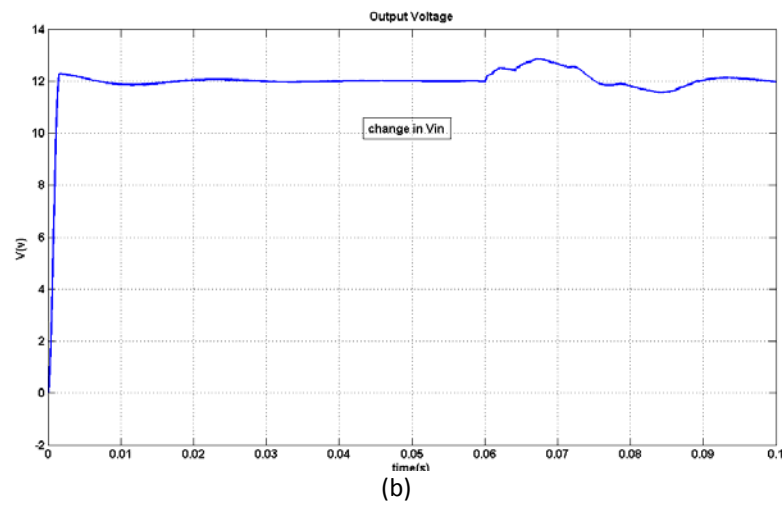
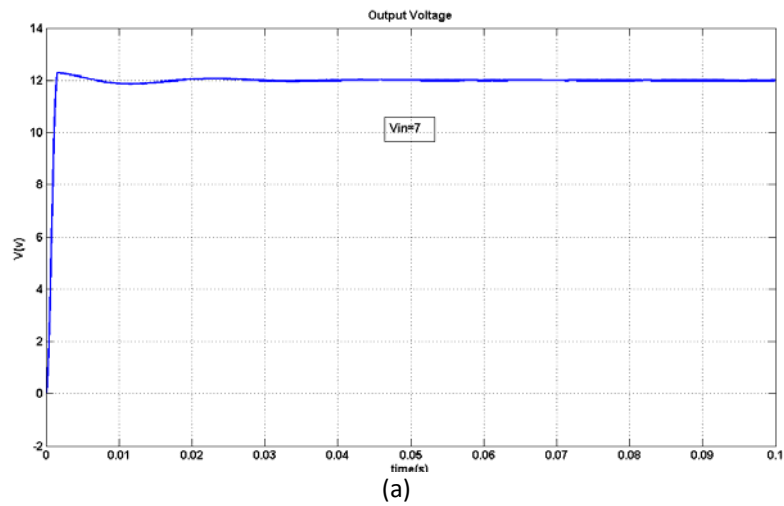
(b)



(c)

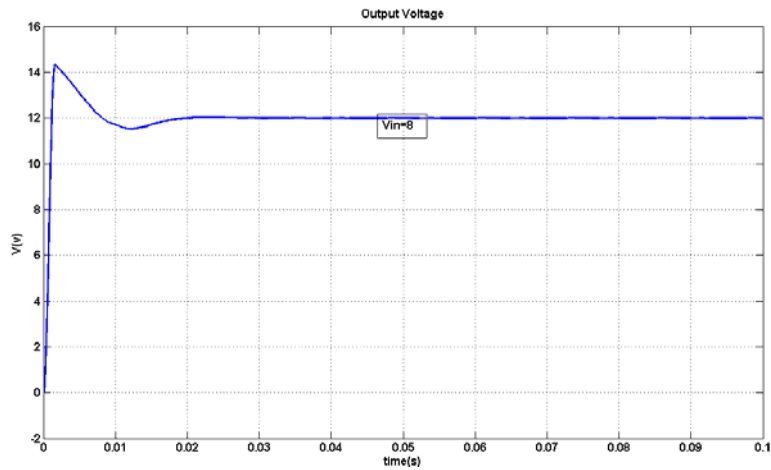
شکل ۵-۹) (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۶ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی

(۴) ولتاژ ورودی ۷ ولت

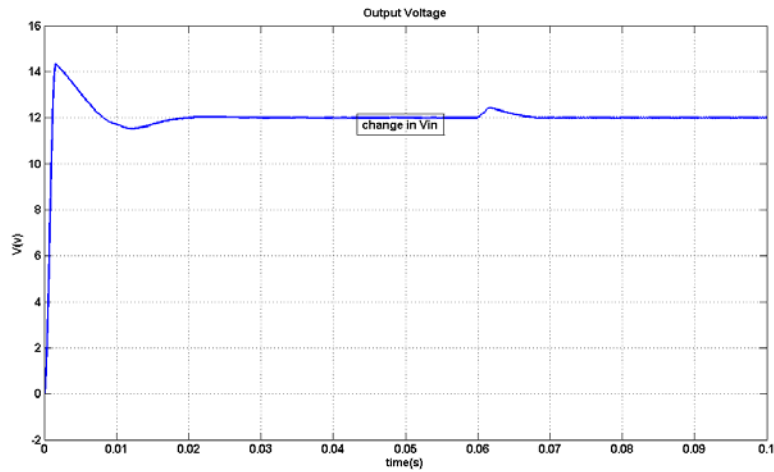


شکل ۵-۱۰ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۷ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی

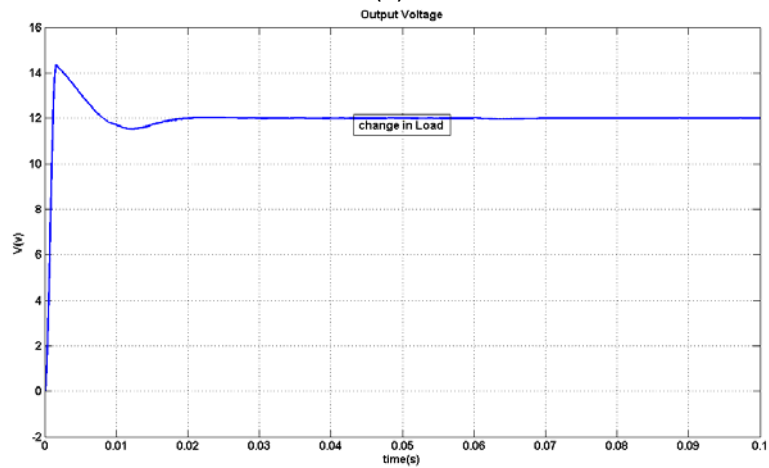
(۵) ولتاژ ورودی ۸ ولت



(a)



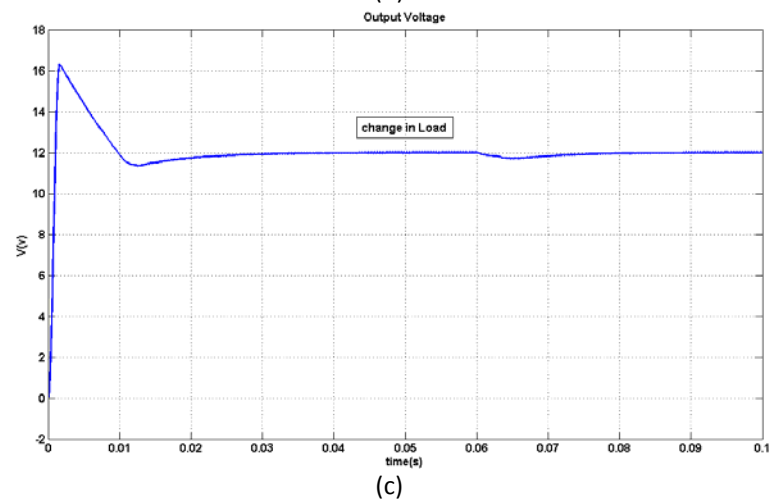
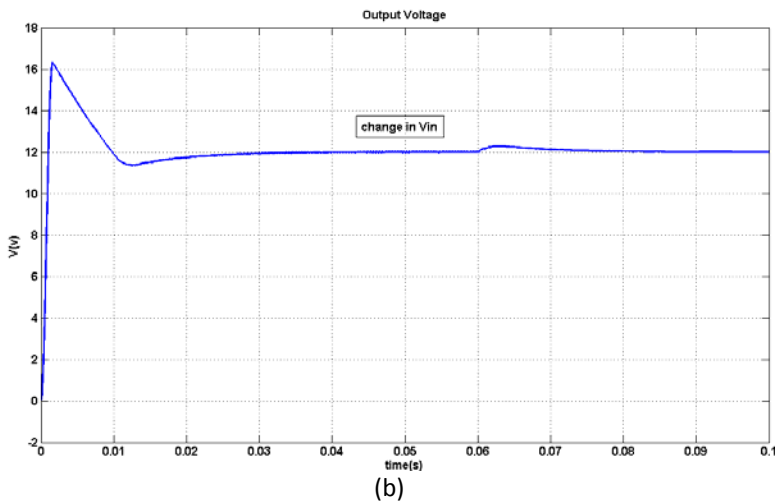
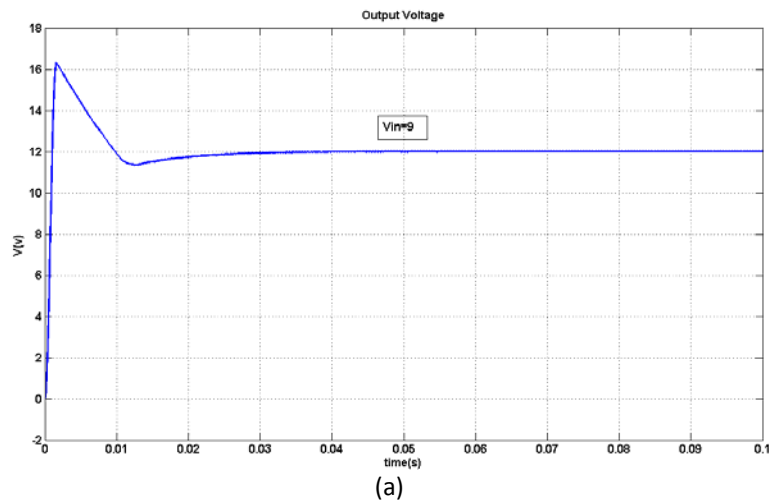
(b)



(c)

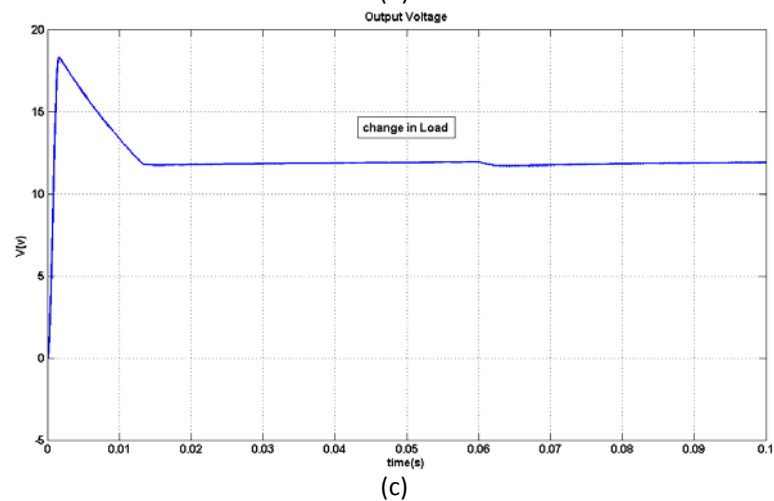
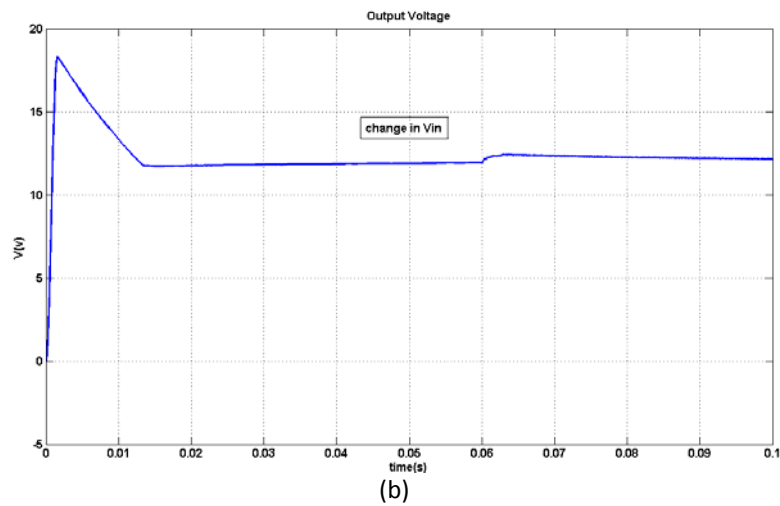
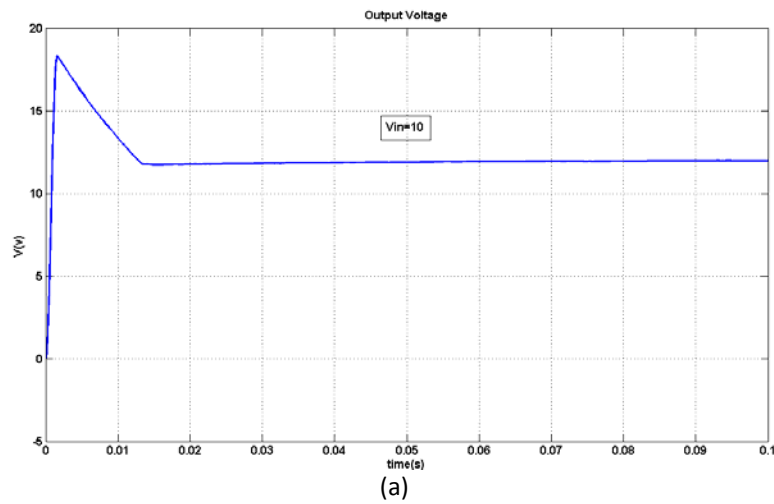
شکل ۵-۱۱ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۸ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی

۶) ولتاژ ورودی ۹ ولت



شکل ۵-۱۲) (a) ولتاژ خروجی مبدل Boost به ازای ولتاژ ورودی ۹ ولت (b) ولتاژ خروجی مبدل Boost در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل Boost در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی

۷) ولتاژ ورودی ۱۰ ولت



شکل ۵-۱۳) (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۱۰ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی

با استفاده از خاصیت تطبیقی بودن شبکه عصبی عمکردکنترل کننده PID تطبیقی را به ازای افزایش مقدار تمامی ولتاژهای ورودی به اندازه ۰/۵ ولت (نیم ولت) بررسی می کنیم. با این عمل خود به خود نیاز به کاربرد الگوریتم ژنتیک برای طراحی کنترل کننده PID برای ولتاژها ورودی جدید برطرف شده و از صرف زمان طولانی برای انجام محاسبات طراحی جلوگیری می شود. که ناشی از خاصیت تطبیقی بودن شبکه عصبی می باشد.

جدول ۳-۵ پارامترهای کنترل کننده های PID تطبیقی را برای ولتاژها ورودی جدید شان می دهد. در جدول ۴-۵ مقادیر ماکزیمم فراجش، زمان فرونشست و زمان خیز برای ولتاژهای ورودی جدید قرار داده شده است.

شکلهای ۵-۱۴ تا ۵-۲۰ نمایش دهنده ولتاژ خروجی (عملکرد) مبدل $Boost$ به همراه کنترل کننده PID تطبیقی هستند. بطوریکه در قسمت (a) ولتاژ خروجی مبدل $Boost$ در ازای ولتاژهای ورودی ۴/۵ تا ۱۰/۵ ولت، در قسمت (b) ولتاژ خروجی در ازای اعمال اغتشاش پله با دامنه ۲ ولت و در لحظه ۰.۰۶ ثانیه ثانیه به ولتاژ ورودی و در قسمت (c) ولتاژ خروجی در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه ثانیه به جریان بار خروجی نشان داده شده اند.

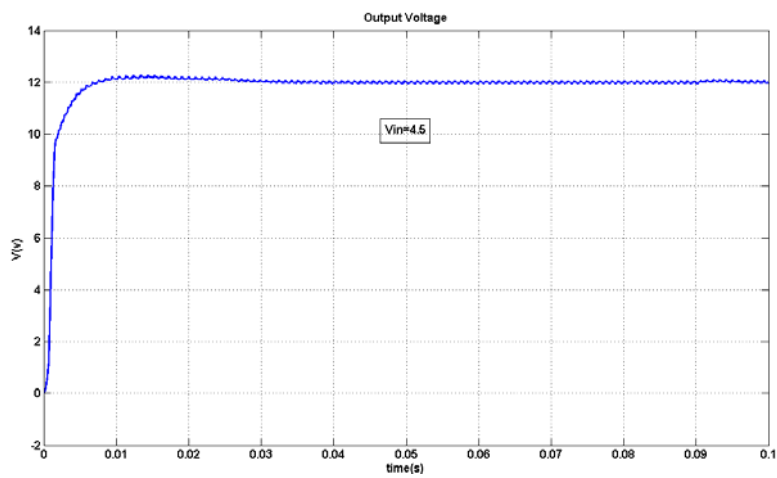
جدول ۳-۵ پارامترهای کنترل کننده PID تطبیقی برای ولتاژهای ورودی ۴/۵ تا ۱۰/۵ ولت

عنوان	K_d	K_p	K_i
۴.۵	۰.۰۰۰۵۷۶	۰.۴۵۷۵۱	۵۵.۶۸۶۱
۵.۵	۰.۰۰۰۹۴۵	۰.۴۲۵۵۶	۸۱.۵۲۹۵
۶.۵	۰.۰۰۰۶۴۳	۰.۱۱۲۳۵	۵۰.۵۶۸۹
۷.۵	۰.۰۰۰۵۶۹	۰.۰۳۵۲۸	۴۳.۲۰۲۵
۸.۵	۰.۰۰۰۷۹۷	۰.۲۱۸۶۳	۶۶.۷۸۰۲
۹.۵	۰.۰۰۱۳۷۲	۰.۳۷۸۱۳	۶۶.۲۷۹۷
۱۰.۵	-۰.۰۰۰۵۴۸۴	-۱.۵۷۲۳۷	-۰.۶۲۱۶

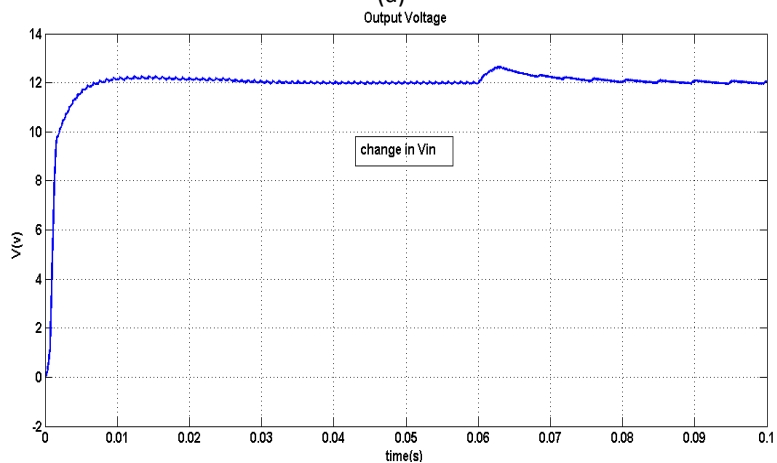
جدول ۴-۵) مقادیر ماکزیمم فراجش، زمان فرونشست و زمان خیز برای ولتاژهای ورودی ۴/۵ تا ۹/۵ ولت

عنوان	Rise Time(s)	Overshoot %	Settling Time(s)
۴.۵	۰.۰۰۲۴	۲.۳۶۶۵	۰.۰۱۶۳
۵.۵	۰.۰۰۲۳	۴.۶۴۳۵	۰.۰۲۱۸
۶.۵	۰.۰۰۱۰	۲.۶۱۹۹	۰.۰۱۴۸
۷.۵	۰.۰۰۰۸۲۷	۱۰.۸۷۱۰	۰.۰۲۵۲
۸.۵	۰.۰۰۰۷۱۳	۲۷.۷۷۸۳	۰.۰۲۰۲
۹.۵	۰.۰۰۰۶۴۲	۴۴.۴۳۱۷	۰.۰۲۹۸

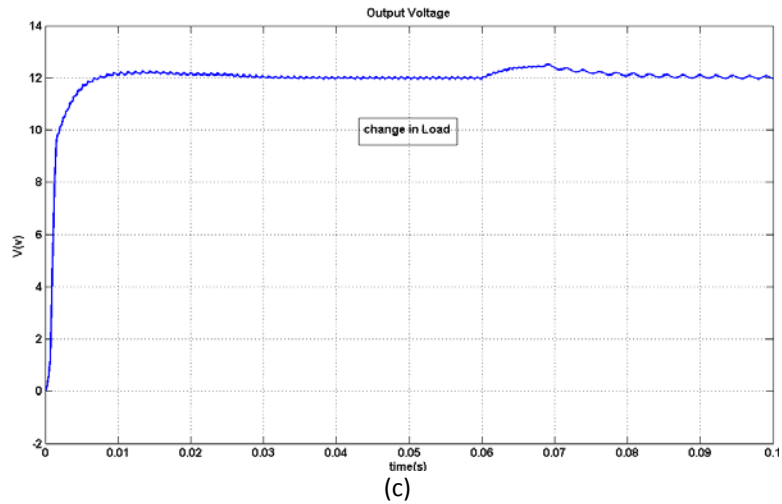
(۱) ولتاژ ورودی ۴/۵ ولت



(a)

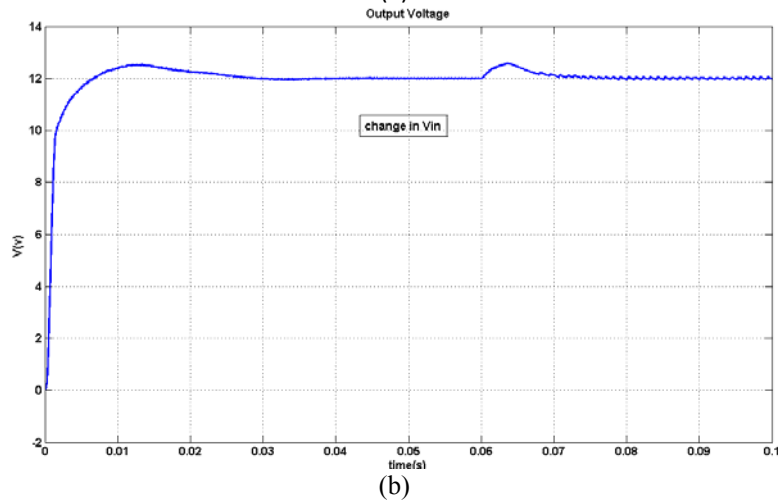
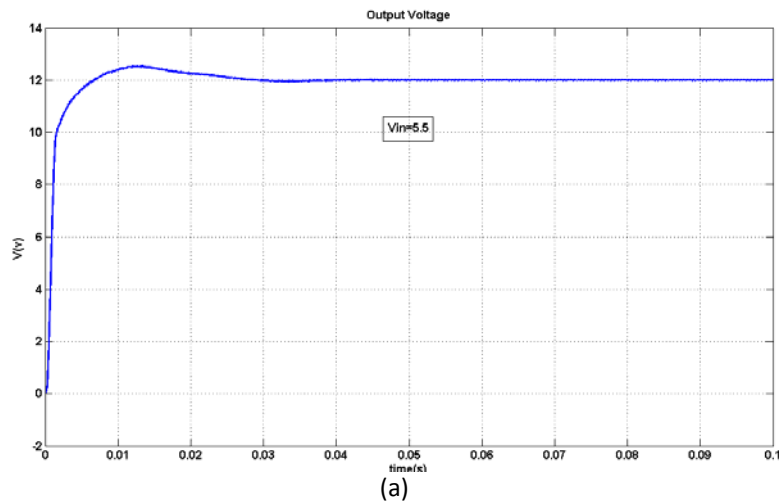


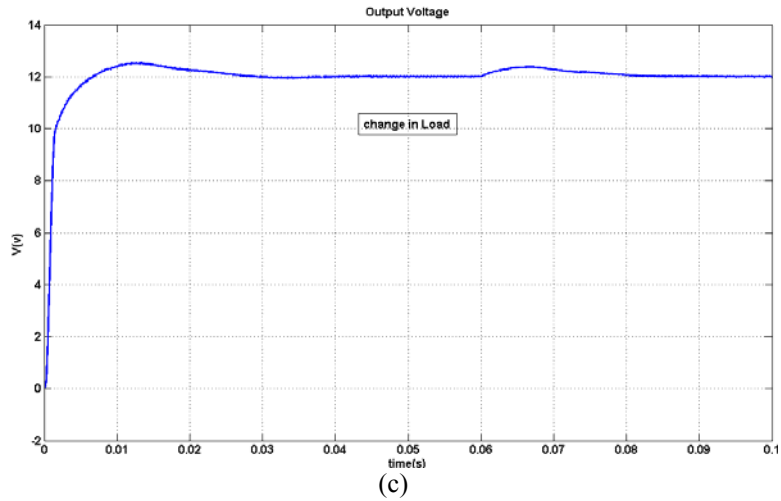
(b)



شکل ۵-۱۴ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۴/۵ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی

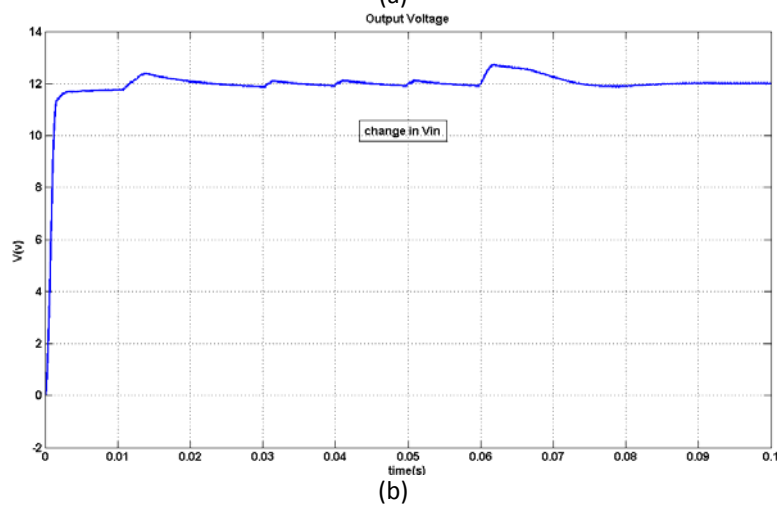
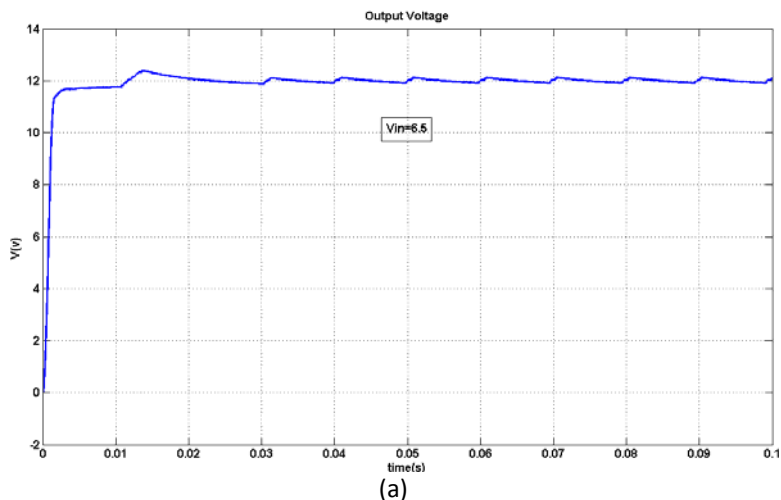
(۲) ولتاژ ورودی ۵/۵ ولت

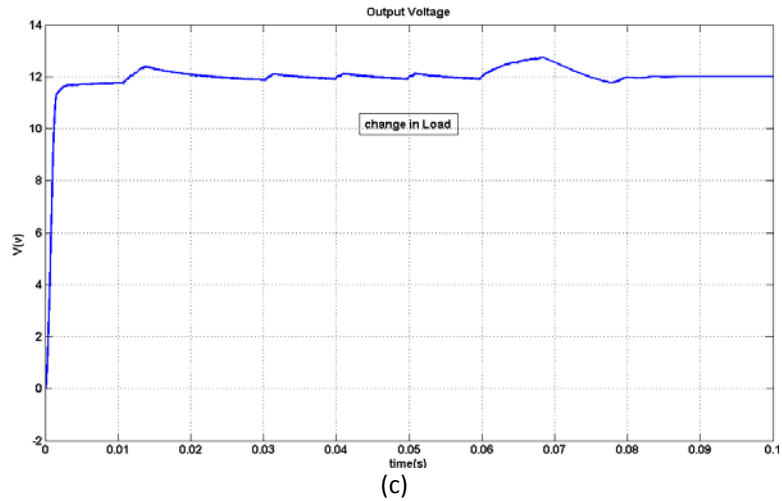




شکل ۵-۱۵ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۵/۵ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی

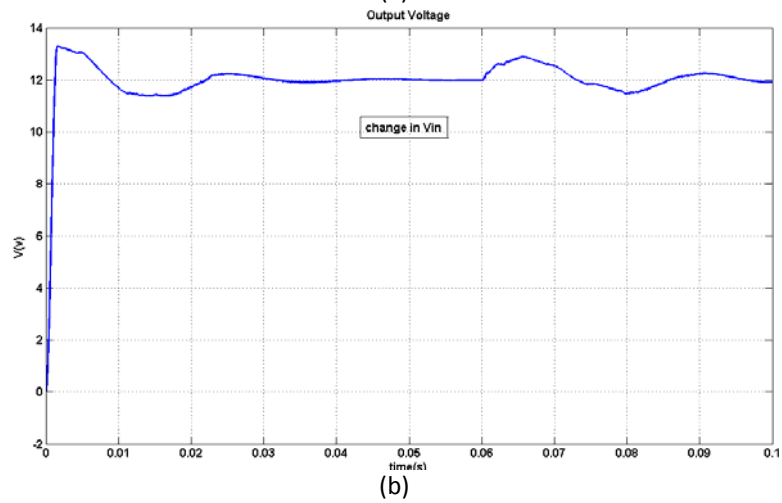
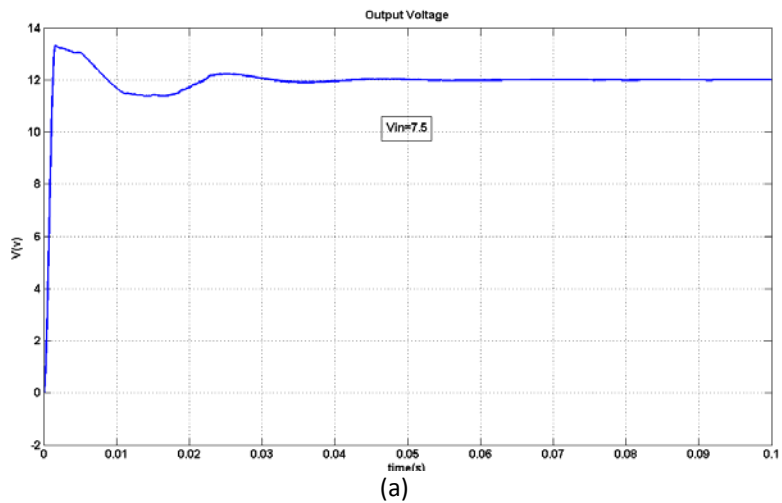
(۳) ولتاژ ورودی ۶/۵ ولت

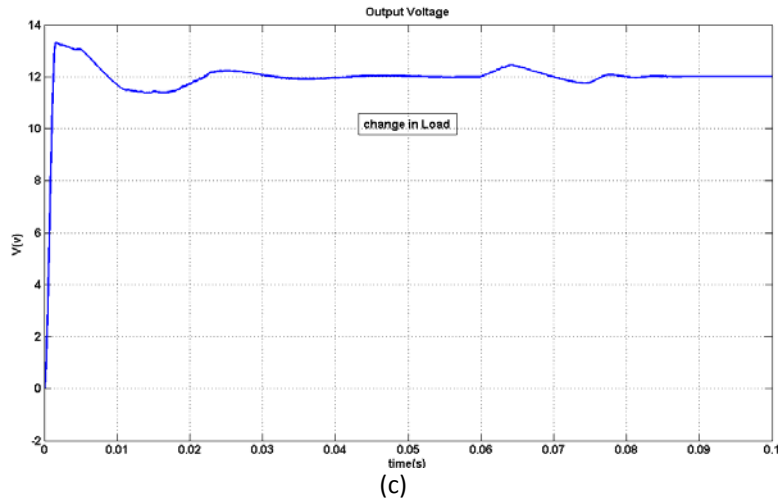




شکل ۵-۱۶ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۶/۵ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی

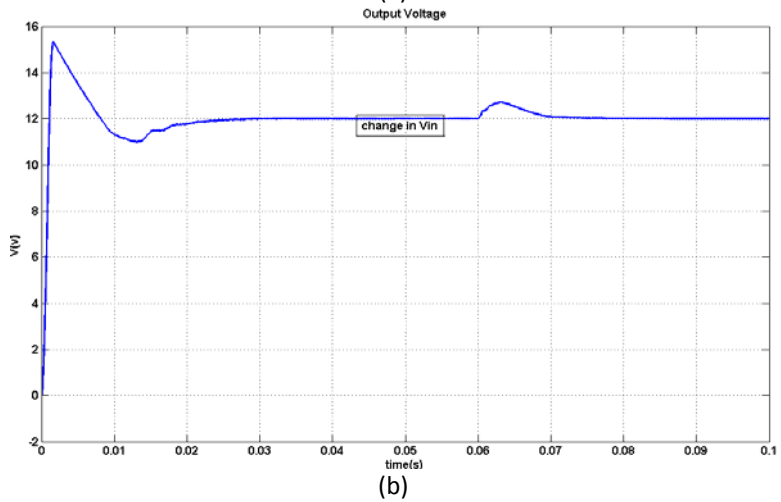
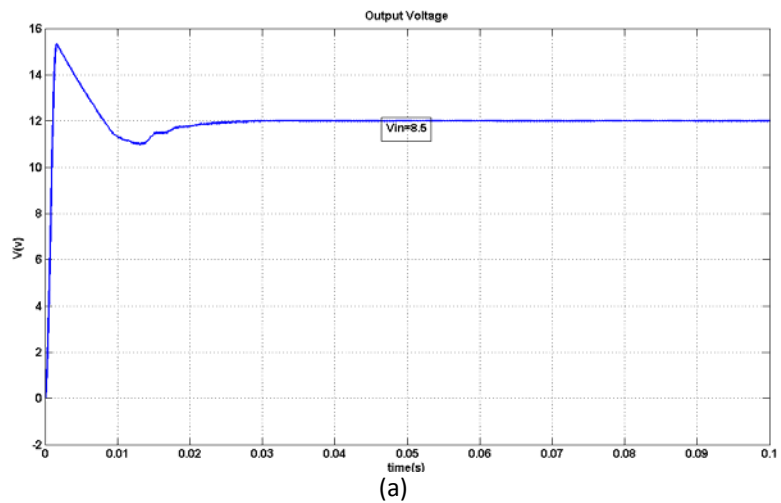
(۴) ولتاژ ورودی ۷/۵ ولت

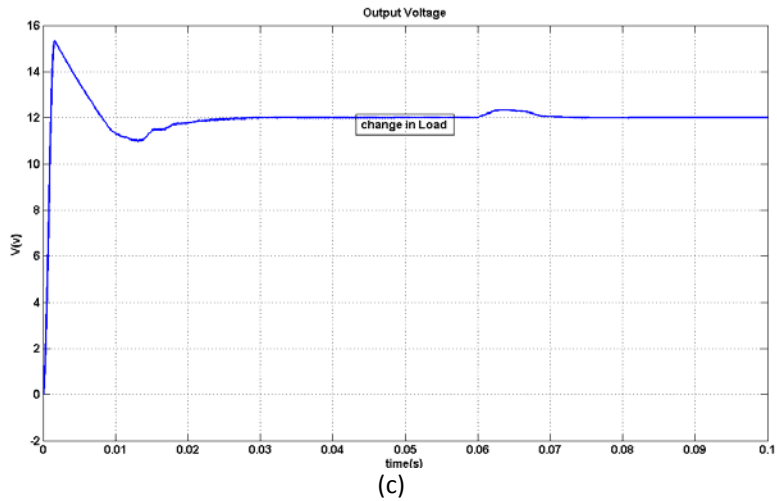




شکل ۵-۱۷ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی $7/5$ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه 0.06 ثانیه با دامنه 2 ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه 0.2 آمپر و در لحظه 0.06 ثانیه به جریان بار خروجی

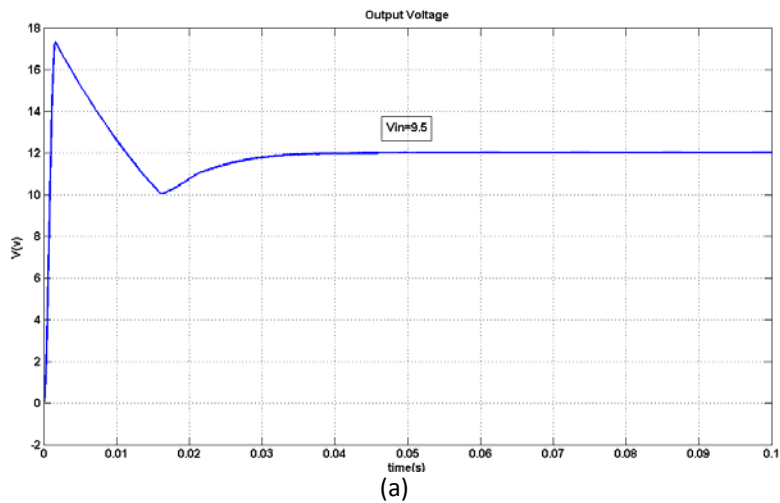
(۵) ولتاژ ورودی $8/5$ ولت



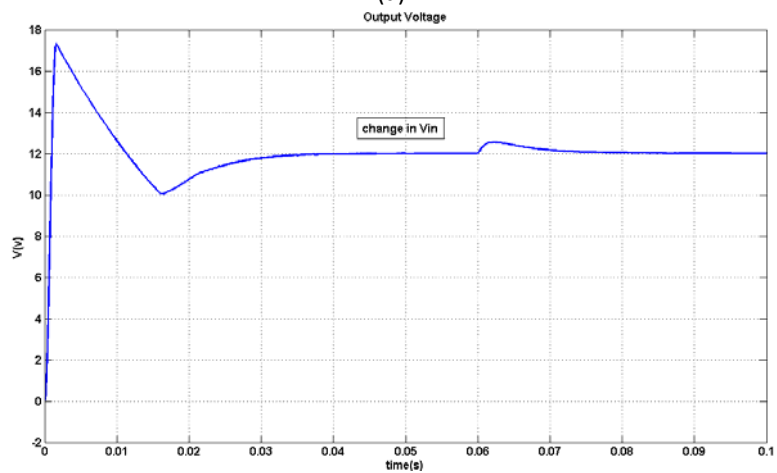


شکل ۵-۱۸ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۸/۵ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه به جریان بار خروجی

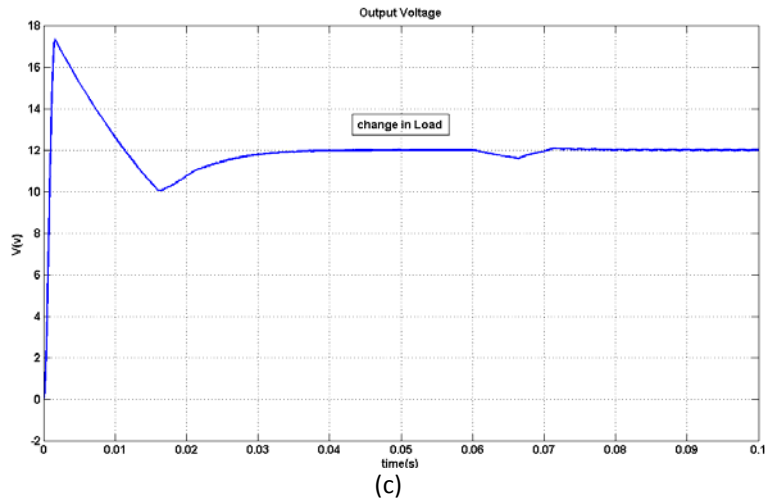
(۶) ولتاژ ورودی ۹/۵ ولت



(a)



(b)



شکل ۵-۱۹ (a) ولتاژ خروجی مبدل *Boost* به ازای ولتاژ ورودی ۹/۵ ولت (b) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت (c) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه ثانیه به جریان بار خروجی

به علت اینکه عملکرد کنترل کننده *PID* تطبیقی بدست آمده برای ولتاژ ورودی ۱۰/۵ ولت باعث ناپایداری عملکرد مبدل *Boost* و واگرا شدن شکل موج ولتاژ خروجی مبدل *Boost* می شود، که ناشی از آموزش ندیدن شبکه عصبی برای این ولتاژ ورودی است، آنرا مورد بررسی قرار نمی دهیم. نتایج موفقیت در اعمال شبکه عصبی و کنترل کننده *PID* تطبیقی طراحی شده را نشان می دهد. کنترل کننده *PID* تطبیقی نسبت به ولتاژهای ورودی مختلف پاسخ مناسبی داشته است. ماکزیمم فرجهش، زمان فرونشست و زمان خیز در حد مطلوب و قابل قبولی می باشند. کنترل کننده *PID* تطبیقی هرگونه اغتشاشی در جریان بار خروجی و ولتاژ ورودی را دفع می کند و اثرات این اغتشاشات را به سرعت میرا می کند.

شبکه عصبی با داشتن خصلت تطبیقی بودن توانسته به ازای هر ولتاژ ورودی موجود در محدوده آموزش دیده خود یک کنترل کننده *PID* مناسب ارائه دهد و دیگر نیاز به طراحی مجدد کنترل کننده *PID* برای هر ولتاژ ورودی نیست.

فصل شیشم - طراحی کنترل کننده PID با استفاده از الگوریتم ژنتیک برای بهبود آشوب در

عملکرد مبدل $Boost$

۶-۱- مقدمه

پدیده آشوب در الکترونیک قدرت برای اولین بار در اواخر دهه هشتاد و اوایل دهه نود میلادی در مقالات گزارش داده شد [۶۶-۶۷-۶۸]. در سال ۱۹۹۰ میلادی هامیل^۱ و همکاران اولین تلاش را برای بررسی و مطالعه آشوب در یک مبدل باک^۲ ساده گزارش دادند [۶۶]. مطالعات اخیر نشان داده اند که تعداد زیادی از مدارات الکترونیک قدرت در معرض آشوب هستند [۶۶-۶۷-۶۸]، بویژه بعضی از محققین نشان داده اند که مبدل‌های DC/DC باک، افزایشی و باک-افزایشی مستعد رفتار زیر هارمونیکی و آشوب هستند [۶۹-۷۰].

۶-۲- طراحی کنترل کننده PID با استفاده از الگوریتم ژنتیک

پس از طراحی کنترل کننده PID مناسب و گرفتن پاسخ مطلوب از مبدل $Boost$ حال به بررسی مسئله آشوب در ولتاژ خروجی مبدل $Boost$ می پردازیم. اگر که شکل موج ولتاژ خروجی مبدل را بزرگ کنیم خواهیم دید که شکل موج دقیقاً صاف و پریودیک نیست و دارای اغتشاشهای نسبتاً بزرگی است که به آنها آشوب می گویند. برای حذف این اغتشاشها توسط الگوریتم ژنتیک مجبور به استفاده از روشهای توان [۷۹] - [۷۶] هستیم. بنابر این ابتدا مقدار خطا را در نقاطی که شکل موج دچار شکست (اغتشاش) شده، بدست آورده و سپس با ضرب کردن یک فاکتور در این مقدار خطا آنرا به صورت یک تابع هدف در آورده و با تابع هدف اصلی الگوریتم ژنتیک جمع می کنیم. همچنین در این طراحی چونکه حدود بالای محدود کننده در خروجی مدولاتور PWM در عملکرد گذرای مبدل $Boost$ تاثیر شدیدی دارد برای عملکرد بهتر و تنظیم

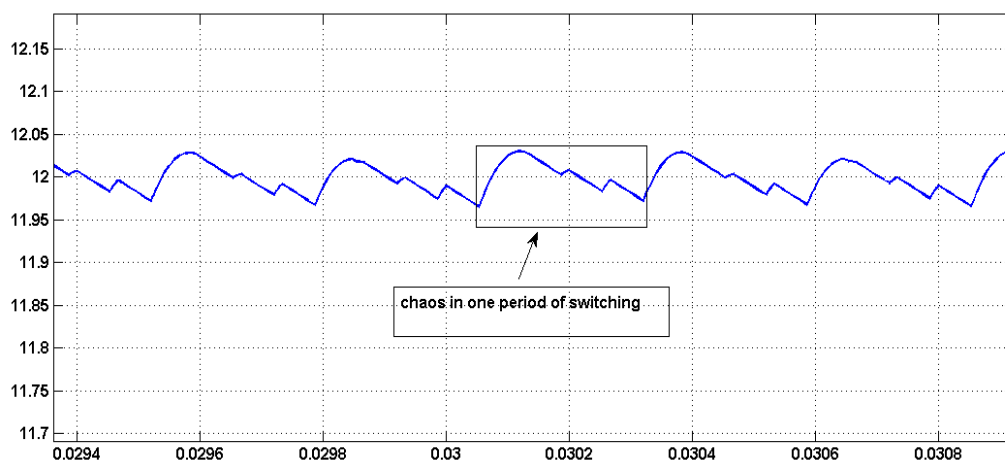
^۱ Hamil

^۲ Buck converter

دقیقتر، بازه تغییرات مجاز حد بالایی محدود کننده (L) در مدل سیمولینک را مشخص کرده و آن را به عنوان یک قید وارد روش تاوان می کنیم.

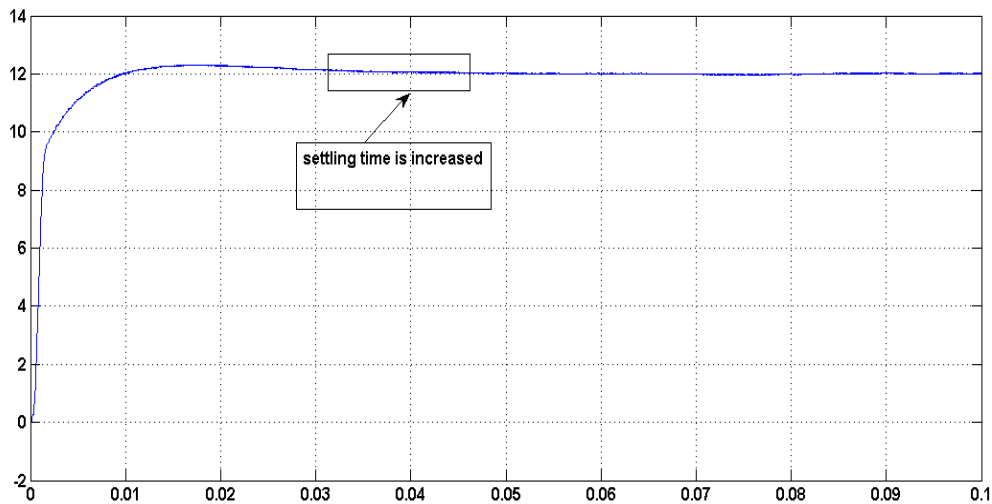
$$\begin{aligned} \text{Minimize} \quad & F_1 = e_1 + e_2 + 10 * (e_3 + e_4 + e_5) \\ & e_1 + e_2 < 0.01 \\ & e_3 + e_4 + e_5 < 0.001 \\ \text{constrained with} \quad & 0.3 < L < 1 \end{aligned}$$

اگر که شکل ۶-۲- (a) مربوط به فصل ششم را کمی بزرگتر کنیم به شکل ۶-۱ می رسیم که ولتاژ خروجی مبدل *Boost* همراه با کنترل کننده *PID* بهینه طراحی شده توسط الگوریتم ژنتیک به ازای ولتاژ ورودی ۵ ولت را نشان می دهد. مشخص است که شکل موج آشوبی است و یعنی اینکه شکل موج دقیقاً صاف نیست و دارای اغتشاشهای ریزی است که به آنها آشوب می گویند. شکل ۶-۲ ولتاژ خروجی مبدل *Boost* را پس از بهبود یافتن آشوب نشان می دهد. اگر که شکل ۶-۲ را بزرگتر کنیم به شکل ۶-۳ خواهیم رسید.

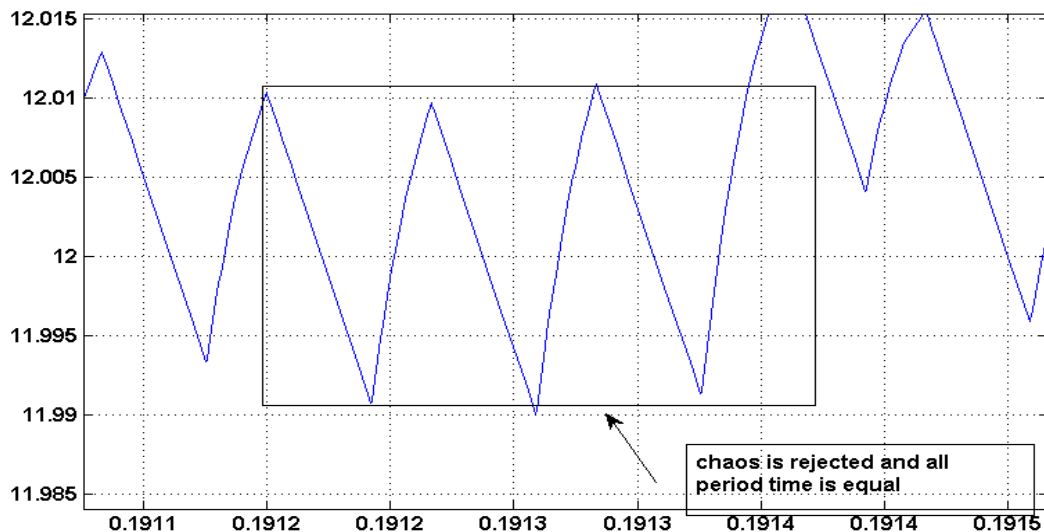


شکل ۶-۱) با باز کردن شکل موج ولتاژ خروجی مبدل *Boost*، آشوب مشاهده می گردد

با بکار بردن الگوریتم ژنتیک برای حذف آشوب داریم:



شکل ۶-۲) با رفع شدن آشوب زمان فرونشست ولتاژ خروجی افزایش می یابد



شکل ۶-۳) با بهبود یافتن آشوب پریودهای سوئیچینگ با هم برابر می شوند

همانطور که از شکل‌های ۶-۲ و ۶-۳ مشخص است آشوب در شکل موج ولتاژ خروجی بهبود یافته و پریودهای سوئیچینگ با هم برابر میشوند، اما زمان فرونشست شکل موج ولتاژ خروجی بیشتر می شود و دامنهٔ ماکزیمم فراجهدش دیرتر میرا می شود. ضرائب (بهره های) کنترل کنندهٔ PID بدست آمده برای حذف اغتشاش و همچنین حدود بالایی محدود کننده که با حرف L نشان داده می شود، به صورت می باشند :

$$K_d = 0.0012364$$

$$K_p = 0.7665505$$

$$K_i = 56.37974$$

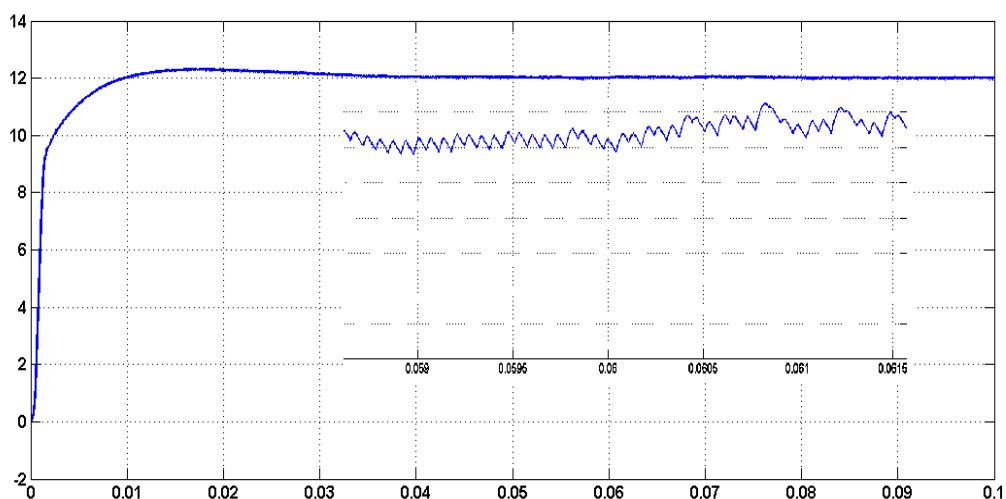
$$L = 0.6337383$$

با دادن اغتشاش به ولتاژ ورودی و جریان بار خروجی عملکرد این کنترل کننده PID بهینه (قادر به بهبود آشوب) را در مقابل این اغتشاشات بررسی می کنیم.

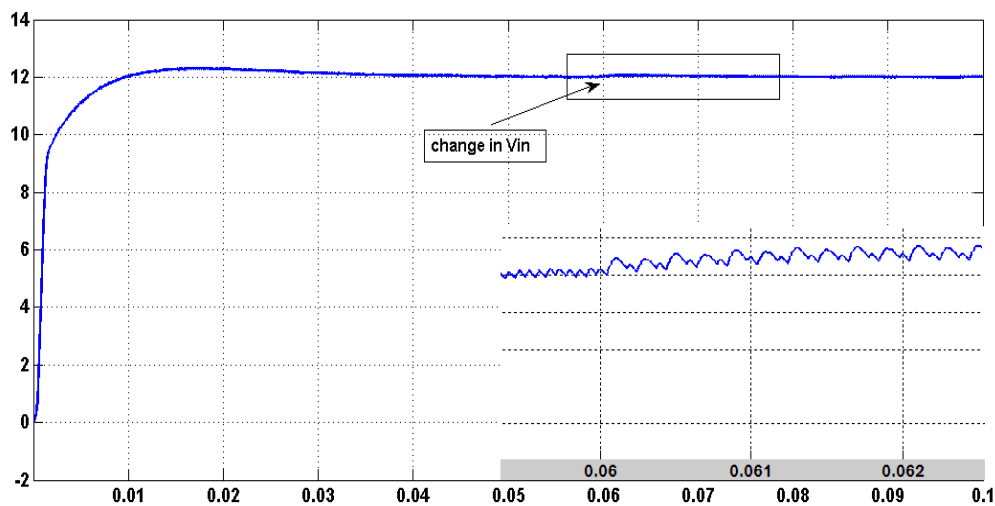
(۱) اغتشاش در ولتاژ ورودی

شکل ۴-۶ ولتاژ خروجی را در ازای اعمال اغتشاش پله با دامنه ۲ ولت و در لحظه ۰.۰۶ ثانیه ثانیه به ولتاژ ورودی نشان می دهد. در شکل ۵-۶، ولتاژ خروجی در ازای اعمال اغتشاش پله با دامنه ۳ ولت و در لحظه ۰.۰۶ ثانیه ثانیه به ولتاژ ورودی نمایش داده شده است. شکل ۶-۶ نشان دهنده ولتاژ خروجی در ازای اعمال اغتشاش پله با دامنه ۴ ولت و در لحظه ۰.۰۶ ثانیه ثانیه به ولتاژ ورودی می باشد.

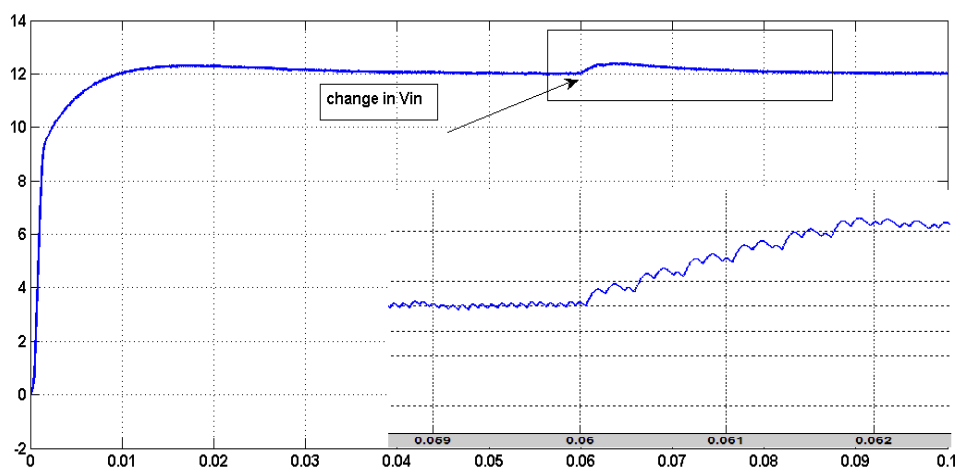
شکل ۷-۶ ولتاژ خروجی را در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه ثانیه به جریان بار خروجی نشان می دهد.



شکل ۴-۶) ولتاژ خروجی مبدل $Boost$ در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۲ ولت

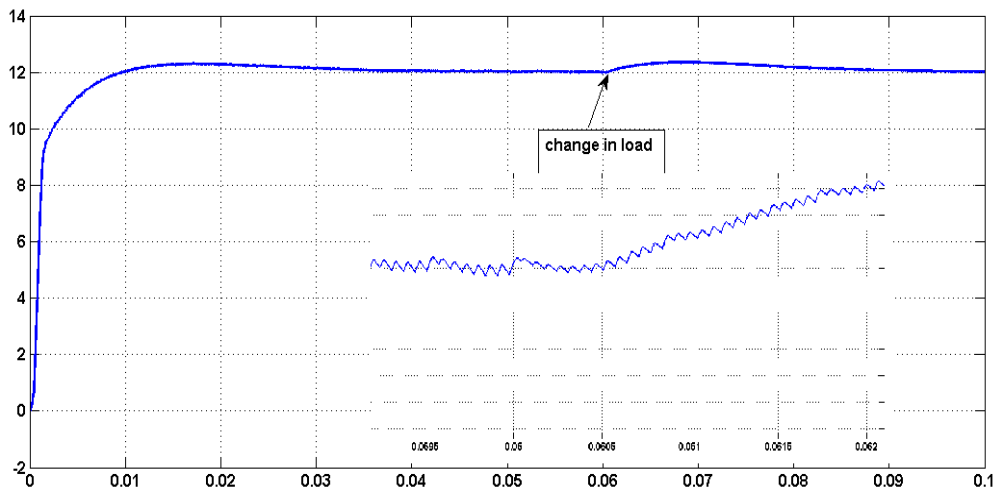


شکل ۵-۶) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۳ ولت



شکل ۶-۶) ولتاژ خروجی مبدل *Boost* در ازای اغتشاش به ولتاژ ورودی در لحظه ۰.۰۶ ثانیه با دامنه ۴ ولت

همانطور که از شکل ۴-۶ مشخص است بعد از لحظه اعمال اغتشاش با دامنه ۲ ولت به مدار، شکل موج ولتاژ خروجی دچار آشوب می شود اما در دامنه شکل موج تأثیری نمی گذارد. با افزایش دامنه اغتشاش به ۳ ولت پیک اورشوت ضعیفی در شکل ۵-۶ دیده می شود که به سرعت میرا می شود، اما بعد از لحظه اعمال اغتشاش ولتاژ خروجی دچار آشوب می شود. حال با افزایش دوباره دامنه اغتشاش به ولت ۴ در شکل ۶-۶ پیک اورشوتی ایجاد می شود که نسبت به شکل ۵-۶ اندکی بیشتر است اما به سرعت میرا می شود و همچنان بعد از لحظه اعمال اغتشاش ولتاژ خروجی مبدل *Boost* دچار آشوب می شود.



شکل ۶-۷) ولتاژ خروجی مبدل *Boost* در ازای اعمال اغتشاش پله با دامنه ۰.۲ آمپر و در لحظه ۰.۰۶ ثانیه ثانیه به جریان بار خروجی

همانطور که از شکل ۶-۷ مشخص است بعد از لحظه اعمال اغتشاش به مدار ولتاژ خروجی دچار آشوب نمی شود اما در دامنه شکل موج پیک اورشوتی مشاهده می شود که به سرعت میرا می شود.

با توجه به نتایج بالا کنترل کننده *PID* طراحی شده توسط الگوریتم ژنتیک توانایی و قدرت خود را در بهبود آشوب در ولتاژ خروجی مبدل *Boost* به خوبی نشان داده است.

فصل هفتم - نتیجه گیری

۷-۱- نتیجه گیری

بهبود رفتار سیگنال بزرگ و خصوصاً در زمان راه اندازی مبدل‌های DC/DC بسیار با اهمیت است. این در حالی است که عمده روشهای طراحی کنترل کننده مبتنی بر مدل‌های متوسط گیری و خطی شده حول یک نقطه کار می باشند. چنین مدل‌هایی برای ارزیابی و بهبود رفتار سیگنال بزرگ مبدلها مناسب نیستند. در این پایان نامه بکار گیری الگوریتم‌های هوشمند (الگوریتم ژنتیک و شبکه عصبی) در طراحی کنترل کننده *PID* مورد بررسی قرار می گیرد. در این پایان نامه بشكل نسبتاً جامعی از الگوریتم ژنتیک جهت طراحی کنترل کننده *PID* بهینه و مقاوم به منظور بهینه سازی رفتار سیگنال بزرگ و همچنین بهبود رفتار آشوبی مبدل *Boost* استفاده گردید. همچنین با استفاده از شبکه های عصبی نشان داده شد که می توان یک کنترل کننده *PID* تطبیقی و بهینه بدون نیاز به محاسبات بر خط (*online*) بالا طراحی نمود.

نتایج موفقیت بسیار استفاده از الگوریتم ژنتیک برای طراحی کنترل کننده *PID* بهینه و مقاوم و همچنین استفاده از شبکه عصبی برای طراحی کنترل کننده *PID* تطبیقی را در مقایسه با روشهای استاندارد و سنتی طراحی کنترل کننده *PID* نشان می دهند.

۷-۲- پیشنهادات

یکی از پیشنهاداتی که می توان مطرح نمود این است که در مسئله بهینه سازی، بهینه سازی توامان رفتار سیگنال کوچک، سیگنال بزرگ و رفتار سوئیچینگ را در نظر گرفت. پیشنهاد دیگر این است که در مسئله بهینه سازی از الگوریتم‌هایی استفاده کنیم که محاسبات کمتر و در نتیجه سرعت بیشتری داشته باشند از قبیل الگوریتم ملکه زنبور عسل و الگوریتم میکرب. بکار بردن روشهای پیشرفته جهش و باز ترکیب

و انتخاب میتواند سرعت محاسبات را نیز بالا ببرد. و همچنین بکار گیری سخت افزار و سیستمهای کامپیوتری پیشرفته باعث بالا رفتن محاسبات و صرف زمان کمتری شود. و به عنوان آخرین پیشنهاد، چون سیستمهای سخت افزاری که بتواند خود عملیات بهینه سازی و تصمیم گیری را بدون نیاز به کامپیوتر انجام دهند امروزه بسیار مورد توجه قرار گرفته اند، پیشنهاد می شود که این الگوریتمهای هوشمند بر روی سخت افزار پیاده شده و نتایج آنها با تئوری مقایسه گردد.

مراجع

- [١] E. Vidal-Idiarte, L. Martinez-Salamero, H. Valderrama-Blavi, F. Guinjoan, and J. Maixe, "Analysis and Design of H^∞ Control of Non-Minimum Phase-Switching Converters," *IEEE Transactions on Circuits and Systems-I: Fundamental Theory and Applications*, Vol. ٥٠, No. ١٠, October ٢٠٠٣.
- [٢] G. C. Loannidis, and S.N. Manias, " H^∞ loopshaping control schemes for buck converter and their evaluation using μ -analysis," *IEE Proc-Electr. Power Appl.* Vol. ١٤٦, No. ٢, March ١٩٩٩.
- [٣] A. Kugi and K. Schlacher, "Nonlinear H^∞ -controller design for a DC-to-DC power converter," *IEEE Trans. Control Syst. Technol.*, vol. ٧, pp. ٢٣٠-٢٣٧, Mar. ١٩٩٩.
- [٤] Simone Buso, "Design of a Robust Voltage Controller for a Buck-Boost Converter Using μ -Synthesis," *IEEE Transactions on Control Systems Technology*, Vol. ٧, No. ٢, March ١٩٩٩.
- [٥] G. F. Wallis and R. Tymerski, "Generalized Approach for μ Synthesis of robust switching regulators," *IEEE Transactions on Aerospace and Electronic Systems*, Vol. ٣٦, Issue: ٢, April ٢٠٠٠, pp. ٤٢٢-٤٣١.
- [٦] Juanyu bu, Mario Sznaiier, Zi-Qin Wang, and Issa Batarseh, "Robust Controller Design for a parallel Resonant Converter Using μ -Synthesis," *IEEE Transactions on Power Electronics*, Vol. ١٢, No. ٥, Sept. ١٩٩٧.
- [٧] Tauran Gupta, R.R. Boudreaux, R.M. Nelms, and Y. Hung, "Implementation of a Fuzzy Controller for dc-dc Converters Using an Λ -b Micro controller , *IEEE Trans. on Ind. Elect.* Vol. ٤٤, No. ٥, Oct. ١٩٩٧.
- [٨] V.S.C. Ravirij, and P.C. Sen, "Comparative Study of Proportional-Integral , Sliding Mode ,and Fuzzy Logic Controllers for Power Converters," *IEEE Trans. on Industry Applications* Vol. ٣٣, No.٢, March-April ١٩٩٧, pp ٥١٨-٥٢٤.
- [٩] E. Vidal, L. Martinez-Salamero, F. Guinjoan, J. Calvente, and Gomariz, " Sliding and fuzzy control of a *Boost* converter using an Λ -bit microcontroller," *IEE Proc-Electr. Power Appl.* Vol. ١٥١, No. ١, January ٢٠٠٤.
- [١٠] Aldo Balestrino, Alberto Landi, and Luca Sani, "CUK Converter Global Control Via Fuzzy Logic and Scaling Factors," *IEEE Transactions on Industry Applications*, Vol. ٣٨, No. ٢, March/April ٢٠٠٢.
- [١١] Mariano Lopez, Luis Garcia de Vicua, Miguel Castilla, Pedro Gayà, and Oscar Lopez, " Current Distribution Control Design for Paralleled DC/DC Converters Using Sliding-Mode Control," *IEEE Transactions on Industrial Electronics*, Vol. ٥١, No. ٢, April ٢٠٠٤.
- [١٢] Eniuç Fossas, and Domingo Biel, " Sliding Mode Control to Robust Generation on dc-to-dc Converter," *Proceedings of the IEEE ٣٥th Conference on Decision and Control*, Kobe, Japan, Dec. ١٩٩٦.

- [13] Sudip K. Mazumder, Ali H Nayfeh, and Dushan Borojevic, " Robust Control of Parallel DC-DC Buck Converters by Combining Integral-Variable-Structure and Multiple-Sliding-Surface Control Schemes," IEEE Transactions on Power Electronics, Vol. 17, No. 3, May 2002.
- [14] F.H.F. Leung, P.K.S. Tam, and C.K. Li, " The Control of Switching dc-dc Converters-A General LQR Problem," IEEE Trans. on Ind. Elect. Vol. 38, No. 1, Feb. 1991.
- [15] F.H.F. Leung, P.K.S. Tam, and C.K. Li, " An Improved LQR-Based Controller for Switching dc-dc Converters," IEEE Trans. on Ind. Elect. Vol. 40, No. 8, Oct. 1993.
- [16] Dariusz Czarkowski, L. R. Pujara, and Martin K. Kazimirczuk, " Robust Stability of State-Feedback Control of PWM DC-DC Push-Pull Converter," IEEE Transactions on Industrial Electronics, Vol. 42, No. 1, Feb. 1995. (Kharitanov)
- [17] Naoya Kawasaki, Hiroshi Nomura, and Masami Masuhiro, " A New Control Law of Bilinear DC-DC Converters Developed by Direct Application of Lyapunov," IEEE Transactions on Power Electronics, Vol. 10, No. 3, May 1995.
- [18] Yeong-Haw Chang, and Li-Wei Chen, " QFT Based Robust Controller Design of Series Resonant DC/DC Converters," IEEE International Electric Machines and Drives Conference, 18-21 May 1997.
- [19] Jesus Leyva-Ramos, and Alberto Morales-Saldaa, " Uncertainty Models for Switch-Mode DC-DC Converters," IEEE Transactions on Circuit and Systems-Part I: Fundamental Theory and Applications, Vol. 47, No. 2, Feb. 2000.
- [20] Gabriel Garcera, Antonio Abellan, and Emilio Figueres, " Sensitivity Study of the Control Loops of DC-DC Converters by Means of Robust Parametric Control Theory," IEEE Transactions on Industrial Electronics, Vol. 49, No. 3, June 2002.
- [21] C. K. Tse, M. Lai, and H. H. C. Lu, " Hopf Bifurcation and Chaos in a Free-Running Current-Controlled Cuk Switching Regulator," IEEE Transactions on Circuits and Systems-I: Fundamental Theory and Applications, Vol. 47, No. 4, April 2000.
- [22] Jia Yi, and Xue-Ye Wei, " Chaos in PWM Controller of A Cuk Converter," Proceedings of the First IEEE International Conference on Machine Learning and Cybernetics, Beijing, 4-8 November 2002.
- [23] J.H.B. Dean and D.C. Hamill, " Instability, Subharmonics, and Chaos in Power Electronic Systems," IEEE Trans. on Power Electronics, Vol. 8, No. 3, July 1993.
- [24] D.C. Hamill, J.H.B. Dean, and D.J. Jefferies, " Modeling of Chaotic DC-DC Converters by Iterated Non-linear Mappings," IEEE Trans. on Power Electronics, Vol. 7, No. 1, January 1992.
- [25] R.D. Middlebrook, and S. CUK, " A Unified Approach to Modeling Switching Converter Power Stage," IEEE, Power Electronics Specialists Conference (PESC), 1976.
- [26] Robert W. Erickson, D. Maksimović, " Fundamentals of power electronics" - 2nd ed. Kluwer Academic Publishers 2001
- [27] R. P. Severns, G. Bloom, " Modern DC-To-DC Switch mode Power Converter Circuits". Van Nostrand Reinhold 1988.
- [28] Slobodan Cuk, " Modeling , and Design of Switching Converters , " Ph.D. thesis, California Institute of Technology , November 1976.
- [29] Ben-Ynakov, S., Adar, D. " Average models as tools for studying the dynamics of switch mode DC-DC converters ," Proc .IEEE PESC'94, 1994, pp. 1379-1376

- [30] K. Ogata, *Modern Control Engineering*, 3rd ed. Upper Saddle River, NJ: Prentice-Hall, 1997.
- [31] K. J. Astrom and T. Haglund, *PID Controllers: Theory, Design and Tuning*, 2nd ed. Research Triangle Park, NC: Instrum. Soc. Amer., 1990.
- [32] J. G. Ziegler and N. B. Nichols, "Optimal settings for automatic controllers," *Trans. ASME*, vol. 74, pp. 759-768, 1952.
- [33] J. C. Basilio, "A laboratory for a first course in control systems," *Int. J. Elect. Eng. Educ.*, no. 39, pp. 54-70, 2002.
- [34] K. J. Astrom and T. Haglund, *Automatic Tuning of PID Controllers*, 1st ed. Research Triangle Park, NC: Instrum. Soc. Amer., 1988.
- [35] Lance Chambers, "The Practical Handbook of Genetic Algorithms Applications Second Edition CHAPMAN & HALL/CRC Boca Raton London New York Washington, D.C. 2001"
- [36] M. Mitchell, *An Introduction to Genetic Algorithms*, MIT Press, 1996.
- [37] D.E. Goldberg, *Genetic Algorithms in Search, Optimization & Machine Learning*, Addison-Wesley, 1989.
- [38] Zhuang, M. and D.P. Atherton, 'Automatic tuning of optimum PID controllers', IEE Proceedings - Part D, Vol. no. 3, 1993, pp 216-224
- [39] D. Bedrosian and J. Vlach, "Time-domain analysis of networks with internally controlled switches," *IEEE Trans. Circuits Syst. I*, Vol. 39, pp. 199-212, Mar. 1992.
- [40] T. Strom and S. Signell, "Analysis of periodically switched linear circuits," *IEEE Trans. Circuits Syst.*, Vol. 44, pp. 531-541, Oct. 1997
- [41] B. Wong and H. Chung, "An efficient technique for the time-domain simulation of power electronic circuits," *IEEE Trans. Circuits Syst. I*, Vol. 40, no. 4, pp. 364-376, Apr. 1993.
- [42] R. D. Middlebrook and S. Cuk, *Advances in Switched-Mode Power Conversion*, Pasadena, California, TESLACO, 1983.
- [43] P. R. Chetty, "Current injected equivalent circuit approach to modeling switching dc-dc converter," *IEEE Trans. Aerosp. Electron. Syst.*, Vol. 17, pp. 802-808, Nov. 1981.
- [44] A.S. Kislovski, "On the role of physical insight in small-signal analysis of switching power converters," in *Proc. 1993 IEEE Applied Power Electron. Conf. and Expo., APEC*, pp. 624-630, 1993.
- [45] Y. S. Lee, *Computer-Aided-Analysis of Switch-Mode Power Supplies*, Marcel-Dekker, 1993
- [46] L. Guo, J. Y. Hung and R. M. Nelms, "Digital Controller Design for Buck and Boost Converters Using Root Locus Techniques," The 29th Annual Conference of the IEEE Industrial Electronics Society, 2003, Vol. 2, pp. 1864-1869.
- [47] L. Guo, J. Y. Hung and R. M. Nelms, "PID controller modifications to improve steady-state performance of digital controllers for buck and Boost converters", IEEE Applied Power Electronics Conference and Exposition,

२००२, Vol. १, pp. ३८१-३८८

- [ॢ१] R. D. Middlebrook, "Modelling current-programmed buck and Boost regulators," *IEEE Trans. Power Electron.*, Vol. १, pp. ३१-०२, Jan. ११८१.
- [ॢ२] G. C. Verghese, C. A. Bruzos, and K. N. Mahabir, "Averaged and sampled data model for current-mode control: A reexamination," in *Proc. PESC Record*, ११८१, pp. १८१-१११.
- [ॢ३] G. J. Sussman and R. M. Stallman, "Heuristic techniques in computer-aided circuit analysis," *IEEE Trans. Circuits Syst.*, Vol. ३३, Nov. १११०.
- [ॢॣ] R. Harjani, R. A. Rutenbar, and L. R. Carley, "OASYS: a framework for analog circuit synthesis," *IEEE Trans. Computer-Aided Design*, Vol. १, pp. ११११-११११, ११८१.
- [ॢ।] E. S. Ochotta, R. A. Rutenbar, and L. R. Carley, "Synthesis of high performance analog circuits in ASTRX/OBLX," *IEEE Trans. Computer-Aided Design*, Vol. १०, pp. ११३-१११, Mar. ११११.
- [ॢ॥] L. P. Huelsman, "Optimization -a powerful tool for analysis and design," *IEEE Trans. Circuits Syst. I*, Vol. १०, no. १, Jul. १११३.
- [ॢ०] R. E. Massara, *Optimization Methods in Electronic Circuit Design*, New York: Longman Scientific & Technical.
- [ॢॠ] V. Petridis, S. Kazarlis, and A. Bakirtzis, "Varying fitness functions in genetic algorithm constrained optimization: the cutting stock and unit commitment problems," *IEEE Trans. System, Man and Cybernetics B*, Vol. ३८, no. ०, pp. १११-११०, Oct. १११८.
- [ॢॡ] O' Mahony, T., Downing, C.J. and Klaudiu, F., 'Genetic Algorithms for PID Parameter Optimisation: Minimising Error Criteria', [online], URL :http://www.pwr.wroc.pl/~i-^zas/kf_glas.pdf
- [ॢॢ] J. Battaglia and J.M. Maynard, "Mean square Error: A Useful Tool for Statistical Process Management," *AMP J. Technol.* ३, ॢ१-ॢॢ (१११ॢ).
- [ॢॣ] Chipperfield, A.J., P.J. Flemming, & C.M. Fonseca, "Genetic algorithms for control system engineering", *Proc. Adapt. Comp. in Eng. Design and Control*, September १११ॢ, pp. १ॢ८-१ॢॢ
- [ॢ।] S. Haykin, *Neural Networks*, Macmillan, NY, १११ॢ
- [ॢ॥] B. K. Bose, *Modern Power Electronics and AC Drive*, Prentice Hall, Upper Saddle River, ॢ००ॢ
- [ॢ०] B. K. Bose, *Power Electronics and Motor Drive- Advances and Trends*. Burlington, MA : Elsevier, ॢ००ॢ
- [ॢॠ] H.S. Tsoukalas and R.E. Uhring, *Fuzzy and Neural Approaches in Engineering*, New York : Wiley, ११११
- [ॢॡ] K. J. Hunt et al., "Neural networks for control system – A survey", *Automatica*, Vol. ॢ१, pp. १०८ॢ-१११ॢ, १११ॢ
- [ॢॢ] J. Zhao and B.K. Bose, "Neural network based waveform processing and delayless filtering in power electronics and ac drive" *IEEE IECON Conf. Rec.* ॢ००ॢ.

- [65] J.Holland, *Adaptation in Natural and Artificial Systems*, The University of Michigan Press, Ann Arbor, 1975.
- [66] J.Deans and D. Hamill. "Instability, Subharmonics and Chaos in Power Electronic Systems" *IEEE Trans. Power Electronics*, 5 (3):260-267, 1990.
- [67] S. Banerjee and G. Verghese, *Nonlinear phenomena in Power Electronics: Attractors, Bifurcations. Chaos and Nonlinear Control* IEEE Press, NY, 2001.
- [68] S. Parui and S. Banerjee, "Bifurcations due to transition from continuous conduction mode to discontinuous conduction mode in the *Boost* converter". *IEEE Trans. on Circuits and Systems -I*, 50 (11):1464-1469, 2003
- [69] W.C. Chan and C.K. Tse, "Study of Bifurcations in Current-Programmed DC/DC *Boost* Converters: From Quasi-Periodicity to Period-Doubling" *IEEE Trans. on Circuits and Systems -I*, 44 (12): 1129-1142, 1997
- [70] S. Banerjee and K. Chakrabarty, "Nonlinear Modelling and Bifurcations the *Boost* Converter". *IEEE Trans. on Power Electronics*, 13 (2): 252-260, 1998.
- [71] MathWorks Genetic Algorithm Toolbox User's Guide, 2001.
- [72] MathWorks Neural Network Toolbox User's Guide, 2001.
- [73] MathWorks Simulink Response Optimization Toolbox User's Guide, 2001
- [74] GA optimized PID controllers for automatic generation control of two area reheat thermal systems under deregulated environment Sinha, N.; Loi Lei Lai; Rao, V.G.; *Electric Utility Deregulation and Restructuring and Power Technologies*, 2008. DRPT 2008. Third International Conference on 6-9 April 2008 Page(s):1186 - 1191
- [75] The Application of Immune Genetic Algorithm in PID Parameter Optimization for Level Control System Chengwei Li; Jiandong Lian; *Automation and Logistics*, 2007 IEEE International Conference on 18-21 Aug. 2007 Page(s):782 - 786
- [76] Optimized performance of STATCOM with PID controller based on genetic algorithm Eshtehardiha, S.; poodeh, M.B.; Kiyomarsi, A.; *Control, Automation and Systems*, 2007. ICCAS '07. International Conference on 17-20 Oct. 2007 Page(s):1639 - 1644
- [77] Tuning of PID controller using gain/phase margin and immune algorithm Dong Hwa Kim; *Soft Computing in Industrial Applications*, 2005. SMCia/05. Proceedings of the 2005 IEEE Mid-Summer Workshop on 28-30 June 2005 Page(s):69 - 74
- [78] A Novel Immune Genetic Algorithm-Based PID Controller Design and Its Application to CIP-I Intelligent Leg Guanzheng Tan; Bin Jiang; Liming Yang; *Natural Computation*, 2007. ICNC 2007. Third International Conference on Volume 4, 24-27 Aug. 2007 Page(s):282 - 286
- [79] Particle swarm optimization based robust PID controller tuning scheme Tae-Hyoung Kim; Maruta, I.; Sugie, T.; *Decision and Control*, 2007 48th IEEE Conference on 12-14 Dec. 2007 Page(s):200 - 205

- [81] Design of Robust PID Controller With Disturbance Rejection For Motor Using Immune Algorithm Dong Hwa Kim; Jae Hoon Cho; Hybrid Intelligent Systems, 2004. HIS '04. Fourth International Conference on 5-8 Dec. 2004 Page(s): 444 - 449
- [82] A Novel Intelligent Multiobjective Simulated Annealing Algorithm for Designing Robust PID Controllers Ming-Hao Hung; Li-Sun Shu; Shinn-Jang Ho; Shiow-Fen Hwang; Shinn-Ying Ho; Systems, Man and Cybernetics, Part A, IEEE Transactions on Volume 38, Issue 2, March 2008 Page(s): 319 - 330
- [83] Robust self-tuning PID controller for nonlinear systems Tan, K.K.; Huang, S.; Ferdous, R.; Industrial Electronics Society, 2001. IECON '01. The 27th Annual Conference of the IEEE Volume 1, 29 Nov.-2 Dec. 2001 Page(s): 758 - 763 vol. 1
- [84] Robust tuning for disturbance rejection of PID controller using evolutionary algorithm Dong Hwa Kim; Jae Hoon Cho; Fuzzy Information, 2004. Processing NAFIPS '04. IEEE Annual Meeting of the Volume 1, 27-30 June 2004 Page(s): 248 - 253 Vol. 1
- [85] Relay feedback tuning of robust PID controllers with iso-damping property YangQuan Chen; ChuanHua Hu; Moore, K.L.; Decision and Control, 2003. Proceedings. 42nd IEEE Conference on Volume 3, 9-12 Dec. 2003 Page(s): 2180 - 2185 Vol. 3
- [86] Study of Adaptive PID Controller Based on Single Neuron and Genetic Optimization Hao Lin; Ma Changlin; Li Feng; Electronic Measurement and Instruments, 2007. ICEMI '07. 8th International Conference on Aug. 16 2007-July 18 2007 Page(s): 1-240 - 1-243
- [87] A PID controller with neuron tuning parameters for multi-model plants Ya-Ping Du; Ning Wang; Machine Learning and Cybernetics, 2004. Proceedings of 2004 International Conference on Volume 6, 26-29 Aug. 2004 Page(s): 3408 - 3411 vol. 6
- [88] Optimizing fuzzy neural networks for tuning PID controllers using an orthogonal simulated annealing algorithm OSAHo, S.-J.; Li-Sun Shu; Shinn-Ying Ho; Fuzzy Systems, IEEE Transactions on Volume 14, Issue 3, June 2006 Page(s): 421 - 434
- [89] Neuro-fuzzy tuning of PID controller for control of actual gas turbine power Kim Dong Hwa; Computational Intelligence for Measurement Systems and Applications, 2004. CIMSA. 2004 IEEE International Conference on 16-18 July 2004 Page(s): 192 - 197

Abstract:

The aim of this project is to design a PID controller for the boost DC/DC converter that is tuned online using intelligent algorithms. The boost converter is notoriously difficult to robust control optimally using PID controller because it is a non-linear, variable structure, non-minimum phase plant and naturally has chaotic behavior. Specially if use the linear model of converter for design PID controller, it is possible that when we apply it to real model(physical system) result in unstable performance of converter, for example in where we consider large signal of converter. Hence PID controller should be as tuning online strategy. Genetic Algorithms are effective at finding high performance areas in large domains and are the ideal choice to tune the online PID controller. By use of neural network an adaptive controller is designed such that in any changes in operation point , don't require to redesign the PID controller. Also, by use of genetic algorithm improving the chaotic behavior of converter. The simulation results show success the applying genetic algorithm and neural network in design PID controller for converter and they are outperformed standard tuning practices, e.g. Ziegler Nichols, at designing PID controller in face of a wide range of changes for the converter's operating conditions. Also they are demonstrator that the Mean Square Error (MSE) performance criterion produces the most effective PID controllers when compared with other performance criterion.



**Faculty of Electrical and Robotics Engineering
Shahrood University of Technology**

**Design and Simulation of Robust Control of
DC/DC Boost Converter**

Thesis

**presented in partial fulfillment of the
requirements for the master of science degree in
Power Engineering**

By:

Mahmood Goudarzi

Supervised By:

Dr. S.Mohamad Reza Rafiei

Dr. Ali Dastfan

September 2008