

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ



دانشکده مهندسی برق و رباتیک

پایان نامه کارشناسی ارشد مهندسی مدارهای مجتمع الکترونیک

طراحی و شبیه سازی یک تقویت کننده دو طبقه با نرخ چرخش بهبود یافته

نگارنده: مهناز آشوری

اساتید راهنما

دکتر عماد ابراهیمی

دکتر محمدرضا اشرف

دی ۱۳۹۹

شماره: ۱۷۸۰، ۵۰۰
تاریخ: ۹۹، ۱۰، ۲۴

باسمه تعالی



مدیریت تحصیلات تکمیلی

فرم شماره (۳) صورتجلسه نهایی دفاع از پایان نامه دوره کارشناسی ارشد

با نام و یاد خداوند متعال، ارزیابی جلسه دفاع از پایان نامه کارشناسی ارشد خانم / آقای مهناز آشوری با شماره دانشجویی ۹۶۰۲۵۶۴ رشته الکترونیک گرایش (مدار مجتمع) تحت عنوان: طراحی و شبیه سازی یک تقویت کننده دوطبقه با نرخ چرخش بهبود یافته که در تاریخ ۹۹/۱۰/۲۴ با حضور هیأت محترم داوران در دانشگاه صنعتی شاهرود برگزار گردید به شرح ذیل اعلام می گردد:

- الف) درجه عالی: نمره ۱۹-۲۰ ☐ (ب) درجه خیلی خوب: نمره ۱۸-۱۸/۹۹ ☐
ج) درجه خوب: نمره ۱۶-۱۷/۹۹ ☒ (د) درجه متوسط: نمره ۱۴-۱۵/۹۹ ☐
ه) کمتر از ۱۴ غیر قابل قبول و نیاز به دفاع مجدد دارد ☐
نوع تحقیق: نظری ☒ عملی ☐

عضو هیأت داوران	نام و نام خانوادگی	مرتبه علمی	امضاء
۱- استاد راهنمای اول	دکتر عماد ابراهیمی	استادیار	
۲- استاد راهنمای دوم	دکتر محمدرضا اشرف	استادیار	
۳- استاد مشاور	—	—	—
۴- نماینده تحصیلات تکمیلی	دکتر احسان رحیمی	استادیار	
۵- استاد ممتحن اول	دکتر سید علی سلیمانی ابوری	دانشیار	
۶- استاد ممتحن دوم	دکتر علی فتاح	استادیار	

نام و نام خانوادگی: رئیس دانشکده:

تاریخ و امضاء و مهر دانشکده:



تبصره: در صورتی که کسی مردود شود حداکثر یکبار دیگر (در مدت مجاز تحصیل) می تواند از پایان نامه خود دفاع نماید (دفاع مجدد نباید زودتر از ۴ ماه برگزار شود).

تقدیم اثر

به نور کردگار

مادرم

تشکر و قدردانی

پس از سپاس بی قیاس از دگاه احدیت، بر خود لازم می دانم که نهایت سپاس و قدردانی خود را از استادان محترم راهبنا جناب دکتر عابد ابراهیمی و جناب دکتر محمد رضا اشرف ابراز دارم، که در تمام مراحل این پایان نامه با صبر و شکیبایی خود مرا همراهی فرموده اند و بارها بنیای های مفیدشان مرا تا نیل به مقصود یاری کردند.

همچنین از کلیه اساتید محترم دانشگاه صنعتی شاهرود که مراد طول دوره تحصیلی یاری نموده اند و از کجینه معلومات خویش مستفیض فرمودند کمال تشکر و قدردانی را دارم.

تعمدنامه

اینجانب مهنراز آشوری دانشجوی دوره کارشناسی ارشد رشته مهندسی برق الکترونیک دانشکده برق الکترونیک دانشگاه صنعتی شاهرود نویسنده پایان نامه طراحی و شبیه سازی یک تقویت کننده دوطبقه با نرخ چرخش بهبود یافته، تحت راهنمایی دکتر عماد ابراهیمی و دکتر محمدرضا اشرف متعهد می شوم:

- تحقیقات در این پایان نامه توسط اینجانب انجام شده است و از صحت و اصالت برخوردار است.
- در استفاده از نتایج پژوهش های محققان دیگر به مرجع مورد استفاده استناد شده است.
- مطالب مندرج در پایان نامه تاکنون توسط خود یا فرد دیگری برای دریافت هیچ نوع مدرک یا امتیازی در هیچ جا ارائه نشده است.
- کلیه حقوق معنوی این اثر متعلق به دانشگاه صنعتی شاهرود می باشد و مقالات مستخرج با نام «دانشگاه صنعتی شاهرود» و یا «Shahrood University of Technology» به چاپ خواهد رسید.
- حقوق معنوی تمام افرادی که در به دست آمدن نتایج اصلی پایان نامه تأثیر گذار بوده اند در مقالات مستخرج از پایان نامه رعایت می گردد.
- در کلیه مراحل انجام این پایان نامه، در مواردی که از موجود زنده (یا بافت های آنها) استفاده شده است ضوابط و اصول اخلاقی رعایت شده است.
- در کلیه مراحل انجام این پایان نامه، در مواردی که به حوزه اطلاعات شخصی افراد دسترسی یافته یا استفاده شده است اصل رازداری، ضوابط و اصول اخلاق انسانی رعایت شده است.

تاریخ: دی ۹۹

امضای دانشجو: مهنراز آشوری

مالکیت نتایج و حق نشر

کلیه حقوق معنوی این اثر و محصولات آن (مقالات مستخرج، کتاب، برنامه های رایانه ای، نرم افزارها و تجهیزات ساخته شده) متعلق به دانشگاه صنعتی شاهرود می باشد. این مطلب باید به نحو مقتضی در تولیدات علمی مربوطه ذکر شود. استفاده از اطلاعات و نتایج موجود در پایان نامه بدون ذکر مرجع مجاز نمی باشد.

چکیده

طراحان مدارهای آنالوگ و دیجیتال با پیشرفت فن آوری CMOS، کاهش ابعاد و مقدار ولتاژ تغذیه به دنبال طراحی تقویت کننده های عملیاتی با توان پایین و سرعت بالا می باشند. افزایش نرخ چرخش بدون افزایش توان مصرفی یکی از چالش های مهم در تقویت کننده ها است. از این رو در این تحقیق میزان نرخ چرخش و کارایی تقویت کننده های عملیاتی دوطبقه مورد بررسی قرار گرفته است. با توجه به ساختارهای ارائه شده در مطالعه های قبل ساختار متفاوتی برای بهبود نرخ چرخش تقویت کننده عملیاتی دوطبقه تک سر ارائه گردیده است. نتایج این تحقیق نشان می دهد که میزان نرخ چرخش مثبت و منفی در این تقویت کننده با به کارگیری مدار ناظر کمکی پیشنهاد شده جدید، استفاده از روش گیت شناور در طبقه دوم و با تغییر نوع جبران سازی برای یک خازن بار ۱ پیکو فاراد و ولتاژ تغذیه ۱/۸ ولت در گوشه TT به ترتیب ۷/۶ و ۱۰ برابر نسبت به هم تایی متداول افزایش یافته است. مدار ناظر کمکی در این ساختار باعث افزایش نرخ چرخش منفی در تقویت کننده عملیاتی دوطبقه تک سر شده است. مدت زمان روشن بودن مدار ناظر کمکی کوتاه بوده است بنابراین توان مصرفی تنها به میزان ۰/۸۹٪ افزایش یافته است. از طرفی مدار ناظر کمکی بر روی مقدار بهره، پهنای باند، فرکانس بهره واحد و همچنین حاشیه فاز تقویت کننده عملیاتی تأثیر چندانی نداشته و قابل چشم پوشی است. در این تقویت کننده عملیاتی دوطبقه از جبران سازی غیرمستقیم استفاده شده است. این نوع جبران سازی در مقابل با جبران سازی میلر (مستقیم) سبب افزایش پهنای باند، کاهش میزان خازن جبران ساز و در نتیجه افزایش نرخ چرخش مدار گردیده است.

نتایج شبیه سازی در نرم افزار ADS و با فن آوری TSMC 0.18μm RF-CMOS در گوشه های پروسه TT، FF، SS، SF و FS نشان می دهد که مدار کمکی در گوشه های مختلف پروسه از عملکرد قابل قبولی برخوردار است. در نتیجه ساختار پیشنهادی در این پژوهش در کنار سادگی مدار، توان مصرفی کم، نرخ چرخش مثبت و منفی تقویت کننده عملیاتی دوطبقه تک سر را به صورت متقارن و به میزان قابل توجهی افزایش داده است. این ساختار به بهره ۶۹ dB، حاشیه فاز ۷۲ درجه، فرکانس گذر بهره واحد ۱۴۴ مگاهرتز و نرخ چرخش متقارن ۶۱۸ V/μs دست یافته است. همچنین توان مصرفی این مدار ۵۶۴ μW می باشد که منجر به ضریب شایستگی ۱/۱ مدار می گردد.

کلمات کلیدی: تقویت کننده عملیاتی دوطبقه تک سر، نرخ چرخش متقارن، زمان استقرار، توان پایین، گیت شناور، جبران سازی غیرمستقیم.

فهرست مطالب

فصل اول	۱
۱-۱ انگیزه این تحقیق	۲
۲-۱ مفهوم نرخ چرخش	۳
۳-۱ انواع مدارهای بهبوددهنده نرخ چرخش	۴
۴-۱ روش تحقیق	۶
۵-۱ ساختار این پایان نامه	۸
فصل دوم	۹
۱-۲ مقدمه	۱۰
۲-۲ نرخ تغییرات خروجی	۱۰
۳-۲ محدودیت نرخ چرخش در تقویت کننده عملیاتی دوطبقه	۱۱
۴-۲ محاسبه نرخ چرخش در تقویت کننده عملیاتی دوطبقه	۱۲
۱-۴-۲ عوامل مؤثر بر نرخ چرخش	۱۳
۵-۲ بررسی دقیق نرخ چرخش در تقویت کننده عملیاتی دوطبقه	۱۶
۱-۵-۲ نرخ چرخش منفی در جفت ورودی NMOS	۱۸
۶-۲ نرخ چرخش در تقویت کننده کسکود تاشده	۱۹
۷-۲ خلاصه فصل	۲۱
فصل سوم	۲۳
۱-۳ مقدمه	۲۴

۲-۳	بایاس‌های تطبیقی	۲۴
۳-۳	روش‌های طراحی مدارهای کلاس AB	۲۶
۴-۳	تقویت‌کننده عملیاتی دوطبقه همراه با شاخه جریان تکرارشونده	۲۹
۵-۳	تقویت‌کننده عملیاتی دوطبقه همراه با تطبیقی و شاخه جریان تکرارشونده	۳۰
۶-۳	تقویت‌کننده عملیاتی دوطبقه همراه با افزایش بهره و بهبود نرخ چرخش	۳۲
۱-۶-۳	ساختار مدار کمکی ناظر	۳۲
۷-۳	تقویت‌کننده عملیاتی دوطبقه به همراه مدار بهبوددهنده نرخ چرخش	۳۷
۱-۷-۳	مدار بهبوددهنده نرخ چرخش مثبت	۳۸
۲-۷-۳	مدار بهبوددهنده نرخ چرخش منفی	۳۹
۸-۳	بهبود نرخ چرخش در تقویت‌کننده عملیاتی کسکود تاشده	۴۰
۹-۳	بهبود نرخ چرخش در تقویت‌کننده عملیاتی کسکود تاشده با بازیابی جریان	۴۴
۱۰-۳	تقویت‌کننده عملیاتی دوطبقه به همراه بهبوددهنده نرخ چرخش و LCMFB	۴۸
۱۱-۳	خلاصه فصل	۵۰
	فصل چهارم	۵۱
۱-۴	مقدمه	۵۲
۲-۴	طراحی مدار	۵۲
۱-۲-۴	تابع تبدیل با جبران‌سازی مستقیم	۵۳
۳-۴	جبران‌سازی غیرمستقیم	۵۶
۱-۳-۴	ساختار کسکود مرکب	۵۸
۲-۳-۴	مدل سیگنال کوچک جبران‌سازی مستقیم	۵۹
۴-۴	شبیه‌سازی	۶۴

۶۴	۴-۴-۱ پاسخ فرکانسی جبران سازی مستقیم و غیرمستقیم
۶۴	۴-۴-۲ پاسخ پله جبران سازی مستقیم و غیرمستقیم
۶۶	۴-۴-۳ بهبود نرخ چرخش در جبران سازی غیرمستقیم
۶۸	۴-۴-۴ ساختار پیشنهادی مدار بهبوددهنده نرخ چرخش منفی
۷۳	۴-۵ نتایج تحقیق
۸۳	فصل پنجم
۸۴	۵-۱ جمع بندی
۸۶	۵-۲ پیشنهاد برای ادامه کار
۸۷	مراجع

فهرست جداول

- جدول ۱-۲: مقایسه اجمالی عملکرد در دو تقویت کننده عملیاتی ۲۰
- جدول ۱-۳: مقایسه نرخ چرخش در سه ساختار کسکود تاشده ۴۷
- جدول ۱-۴: مشخصات تقویت کننده دوطبقه تک سر با جبران سازی مستقیم شکل ۳-۴ ۵۶
- جدول ۲-۴: نسبت ابعاد ترانزیستورهای شبیه سازی شده مدار شکل ۷-۴ ۶۳
- جدول ۳-۴: ابعاد ترانزیستورهای شبیه سازی شده و مدار بهبود دهنده نرخ چرخش منفی ۷۴
- جدول ۴-۴: نتایج حاصل از شبیه سازی پاسخ فرکانسی مدار نهایی در گوشه های مختلف پروسه ۷۷
- جدول ۵-۴: نتایج حاصل از شبیه سازی پاسخ زمانی مدار نهایی در گوشه های مختلف پروسه ۷۸
- جدول ۶-۴: مقایسه درصد تغییر پارامترها در روند بهبود نرخ چرخش ۷۹
- جدول ۷-۴: مقایسه مشخصات مدار پیشنهادی با ساختارهای مشابه ۸۰

فهرست اشکال

- شکل ۱-۱: خروجی مدار در زمان اعمال سیگنال بزرگ به ورودی همراه با مدار جریان غیر ثابت ۳
- شکل ۲-۱: افزودن نوع اول مدار بهبود نرخ چرخش به تقویت کننده عملیاتی ۵
- شکل ۳-۱: افزودن نوع دوم مدار بهبود نرخ چرخش به تقویت کننده عملیاتی ۵
- شکل ۱-۲: مدار داخلی یک تقویت کننده عملیاتی دوطبقه متداول با بازخورد منفی ۱۱
- شکل ۲-۲: ولتاژ ورودی و خروجی تقویت کننده دوطبقه به ازای لبه بالارونده ورودی ۱۱
- شکل ۳-۲: ولتاژ ورودی و خروجی تقویت کننده دوطبقه به ازای لبه پایین رونده ورودی ۱۲
- شکل ۴-۲: پاسخ پله یک سیستم مرتبه ۲ ۱۶
- شکل ۵-۲: نرخ چرخش مثبت در تقویت کننده عملیاتی کسکود تاشده ۱۹
- شکل ۶-۲: نرخ چرخش منفی در تقویت کننده عملیاتی کسکود تاشده ۲۰
- شکل ۱-۳: روش بایاس تطبیقی در تقویت کننده ۲۴
- شکل ۲-۳: تقویت کننده کلاس A ۲۶
- شکل ۳-۳: ساختار تقویت کننده همراه با LCMF ۲۷
- شکل ۴-۳: (الف) ساختار کلاس AB در طبقه ورودی و (ب) پیاده سازی جابه جا کننده سطح ۲۸
- شکل ۵-۳: تقویت کننده عملیاتی دوطبقه با شاخه جریان تکرار شونده ۲۹
- شکل ۶-۳: تقویت کننده عملیاتی دوطبقه همراه بار تطبیقی و شاخه جریان تکرار شونده ۳۱
- شکل ۷-۳: تقویت کننده عملیاتی و مدار کمکی ناظر برای بهبود نرخ چرخش ۳۲
- شکل ۸-۳: (الف) مدار کمکی ناظر و (ب) مدار داخلی تقویت کننده عملیاتی دوطبقه ۳۳
- شکل ۹-۳: پاسخ مدار کمکی ناظر برای مقادیر مختلف α ۳۴

شکل ۳-۱۰: (الف) تغییر ولتاژهای مدار کمکی و (ب) تغییر ولتاژهای تقویت کننده عملیاتی در زمان ورود لبه بالارونده به پایه مثبت	۳۵
شکل ۳-۱۱: (الف) ولتاژهای V_C, V_B, V_A و V_D در مدار کمکی و (ب) نحوه ی اتصال ولتاژهای V_C, V_B, V_A و V_D از مدار کمکی به مدار اصلی	۳۶
شکل ۳-۱۲: نمودار کلی مدار بهبوددهنده نرخ چرخش	۳۷
شکل ۳-۱۳: ولتاژ ورودی و خروجی تقویت کننده عملیاتی و اختلاف فاز بین آنها	۳۸
شکل ۳-۱۴: تقویت کننده عملیاتی به همراه مدارهای بهبوددهنده نرخ چرخش مثبت منفی	۳۹
شکل ۳-۱۵: مدار تقویت کننده عملیاتی کسکود تاشده متداول	۴۱
شکل ۳-۱۶: مدار تقویت کننده عملیاتی کسکود تاشده به همراه مدار بهبود نرخ چرخش	۴۲
شکل ۳-۱۷: کسکود تاشده با بازیابی جریان	۴۴
شکل ۳-۱۸: کسکود تاشده با بازیابی جریان همراه با مدار بهبود نرخ چرخش	۴۶
شکل ۳-۱۹: تقویت کننده عملیاتی دوطبقه به همراه مدار نرخ چرخش و LCMFB	۴۸
شکل ۴-۱: نمودار کلی تقویت کننده عملیاتی دوطبقه با جبران سازی میلر	۵۳
شکل ۴-۲: مدل سیگنال کوچک تقویت کننده عملیاتی دوطبقه	۵۳
شکل ۴-۳: تقویت کننده عملیاتی دوطبقه تک سر با جبران سازی مستقیم	۵۵
شکل ۴-۴: نمودار کلی تقویت کننده عملیاتی دوطبقه با جبران سازی غیرمستقیم	۵۷
شکل ۴-۵: مکان هندسی صفر و قطب ها قبل و بعد از جبران سازی مستقیم و غیرمستقیم	۵۷
شکل ۴-۶: ساختار کسکود مرکب ترانزیستور NMOS	۵۸
شکل ۴-۷: مدار تقویت کننده عملیاتی دوطبقه با جبران سازی غیرمستقیم	۵۹
شکل ۴-۸: اثر میلر در جبران سازی مستقیم	۶۰
شکل ۴-۹: اثر میلر در جبران سازی غیرمستقیم	۶۰

- شکل ۴-۱۰: (الف) مدل سیگنال کوچک تقویت کننده عملیاتی دوطبقه با جبران سازی غیرمستقیم و (ب) مدل ساده شده ۶۱
- شکل ۴-۱۱: (الف) تبدیل منبع ولتاژ به منبع جریان و (ب) تقویت کننده عملیاتی دوطبقه با فرض I_{OS2} بزرگ ۶۱
- شکل ۴-۱۲: مدل نهایی تقویت کننده عملیاتی دوطبقه با جبران سازی غیرمستقیم ۶۲
- شکل ۴-۱۳: اعمال لبه بالارونده به ساختار شکل ۴-۷ ۶۵
- شکل ۴-۱۴: اعمال لبه پایین رونده به ساختار شکل ۴-۷ ۶۶
- شکل ۴-۱۵: جبران سازی غیرمستقیم به همراه مدار شبه گیت شناور ۶۷
- شکل ۴-۱۶: موج ورودی و خروجی تقویت کننده عملیاتی و اختلاف فاز بین آنها ۶۸
- شکل ۴-۱۷: نمودار کلی مدار بهبوددهنده نرخ چرخش منفی ۶۹
- شکل ۴-۱۸: مدار شکل ۴-۱۵ به همراه مدار پیشنهادی بهبوددهنده نرخ چرخش منفی ۷۰
- شکل ۴-۱۹: پله ورودی در تقویت کننده عملیاتی ۷۱
- شکل ۴-۲۰: جریان بهبوددهنده در ترانزیستور M_7 تقویت کننده عملیاتی ۷۱
- شکل ۴-۲۱: تغییر جریان ها در زمان نرخ چرخش مثبت و منفی در تقویت کننده عملیاتی ۷۲
- شکل ۴-۲۲: مقایسه توان مصرفی بعد از افزودن مدار بهبود نرخ چرخش ۷۴
- شکل ۴-۲۳: مقایسه نرخ چرخش منفی در ساختار پیشنهادی ۷۵
- شکل ۴-۲۴: مقایسه نرخ چرخش مثبت در ساختار پیشنهادی ۷۵
- شکل ۴-۲۵: مقایسه میزان بهره در ساختار پیشنهادی ۷۶
- شکل ۴-۲۶: مقایسه حاشیه فاز در ساختار پیشنهادی ۷۶

فہرست علامات

ADS: Advanced Design System
CMOS: Complementary Metal Oxide Semiconductor
LCMF: Local Common Mode Feedback
NMOS: N-channel Metal Oxide Semiconductor
OTA: Operational Transconductance Amplifiers
PMOS: P-channel Metal Oxide Semiconductor
PVT: Process Voltage Temperature
PSRR: Power Supply Rejection Ratio
QFG: Quasi Floating Gate
RFC: Recycling Folded Cascode
SR: Slew Rate
SRE: Slew Rate Enhancement
SNR: Signal to Noise Ratio
THD: Total Harmonic Distortion
TSMC: Taiwan Semiconductor Manufacture Company
VLSI: Very Large Scale Integration

فصل اول

پیشگفتار

۱-۱ انگیزه این تحقیق

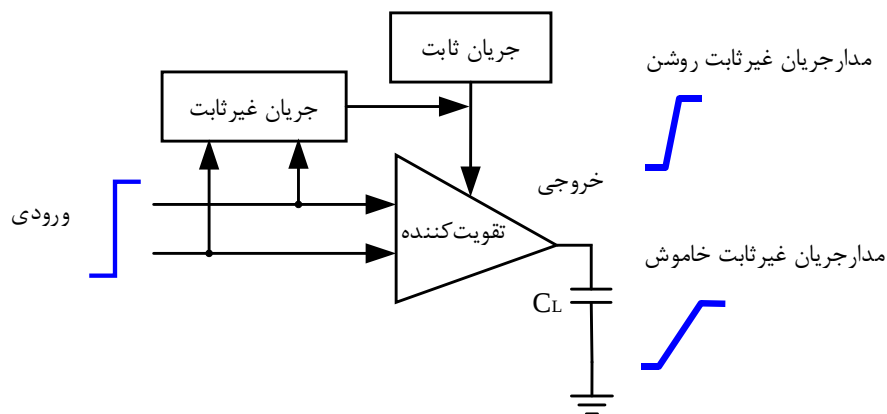
در سال‌های اخیر تقویت‌کننده‌های عملیاتی به صورت گسترده در سیستم‌های آنالوگ و VLSI استفاده شده‌اند. سرعت یکی از ویژگی‌های مهم در تقویت‌کننده‌های عملیاتی است. اگر به ورودی یک تقویت‌کننده عملیاتی ولتاژ پله‌ای (شیب بی‌نهایت) با دامنه بسیار بزرگ داده شود در خروجی شکل موج پله مشاهده نخواهد شد. بیشینه شیب ولتاژ خروجی نسبت به زمان را "نرخ چرخش" SR^1 می‌نامند. به بیان دیگر افزایش ولتاژ خروجی با شیب مشخصی صورت می‌گیرد که این شیب توسط جریانی که خازن خروجی را شارژ می‌کند، تعیین می‌شود. بنابراین اگر دامنه ولتاژ ورودی تغییرات زیادی در زمان کوتاهی داشته باشد، باعث محدود شدن شیب خروجی می‌شود که این محدودیت کاهش سرعت تقویت‌کننده عملیاتی را به دنبال خواهد داشت.

بهبود نرخ چرخش معمولاً مستلزم افزایش جریان تقویت‌کننده‌های عملیاتی و در نتیجه افزایش توان مصرفی است. تقویت‌کننده‌های عملیاتی دوطبقه دارای کاربردهای بسیار زیادی هستند، همچنین بهره بالاتری نسبت به ساختار تک‌طبقه دارند. اما در این تقویت‌کننده‌ها نرخ چرخش با محدودیت بیشتری نسبت به ساختار تک‌طبقه مواجه می‌شود زیرا، جریان هر طبقه بر روی نرخ چرخش تأثیر می‌گذارد. علاوه بر این بهبود نرخ چرخش بدون افزایش قابل توجه توان مصرفی یکی دیگر از عوامل مهم بر کارایی تقویت‌کننده‌ها است. در ادامه به بررسی دقیق‌تر مفهوم نرخ چرخش و روش‌های بهبود نرخ چرخش در تقویت‌کننده‌های عملیاتی پرداخته شده است.

¹ Slew rate

۲-۱ مفهوم نرخ چرخش

با اعمال ورودی پله به تقویت‌کننده عملیاتی مطابق شکل ۱-۱ خروجی به راحتی نمی‌تواند شیب ولتاژ ورودی را دنبال کند بنابراین، برای اینکه خروجی بتواند شیب ورودی را دنبال کند باید خازن شارژ شود از طرفی سرعت شارژ خازن نیز محدود است و ولتاژ خازن نمی‌تواند به صورت ناگهانی پرش داشته باشد بنابراین خازن با شیب معینی شروع به شارژ شدن می‌کند.



شکل ۱-۱ خروجی مدار در زمان اعمال سیگنال بزرگ به ورودی همراه با مدار جریان غیر ثابت

در تقویت‌کننده‌های تفاضلی متداول نرخ چرخش به دو صورت نرخ چرخش مثبت و منفی بیان می‌شود و مقدار آن از رابطه (۱-۱) محاسبه می‌شود.

$$SR = \left. \frac{dV}{dt} \right|_{\max} = \frac{I_{\text{tail}}}{C_L} \quad (1-1)$$

در رابطه (۱-۱) جریان (منبع دنباله) جفت ورودی تفاضلی و C_L خازن بار در گره خروجی است. واحد نرخ چرخش $V/\mu s$ است بنابراین نرخ چرخش در تقویت‌کننده‌ها به این مقادیر بستگی دارد.

البته راه‌های زیادی برای افزایش نرخ چرخش بیان شده است، یک روش برای بهبود میزان نرخ چرخش افزایش جریان تقویت‌کننده‌ها است. اما این روش باعث افزایش توان مصرفی می‌شود بنابراین همواره مصالحه‌ای بین نرخ چرخش و توان مصرفی وجود دارد. تلاش‌های زیادی برای بهبود نرخ چرخش بدون افزایش قابل توجه توان مصرفی صورت گرفته است. بسیاری از محققان برای بهبود مقدار نرخ چرخش مدارهای متعددی را پیشنهاد کرده‌اند که در زمان رخ‌دادن تغییر ناگهانی در دامنه ولتاژ ورودی یک مدار کمکی به عنوان منبع جریان غیرثابت، به جریان اصلی مدار اضافه شود. این ایده در شکل ۱-۱ نشان داده شده است.

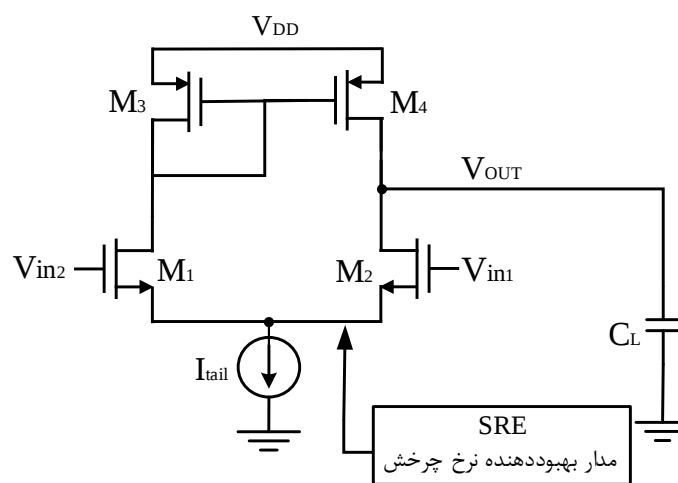
۱-۳ انواع مدارهای بهبوددهنده نرخ چرخش

مطابق شکل ۱-۱ تقویت‌کننده عملیاتی شامل جریان ثابت و جریان غیرثابت می‌باشد. جریان ثابت جریان اصلی تقویت‌کننده عملیاتی را تأمین می‌کند و جریان غیرثابت به صورت موقت روشن می‌شود. جریان غیرثابت افزوده‌شده به این ساختار توانایی تشخیص تغییر وضعیت ولتاژ در ورودی تفاضلی را دارد پس از شناسایی این سیگنال جریان غیرثابت به جریان ثابت افزوده‌شده و سپس هر دو به تقویت‌کننده عملیاتی تزریق می‌شوند. بنابراین در ساختار فوق تنها در لحظه‌ی ورود بیشینه دامنه ولتاژ، جریان به صورت موقت افزایش می‌یابد تا میزان نرخ چرخ را بهبود ببخشد و در نتیجه مدار فقط در آن لحظه توان بیشتری مصرف می‌کند.

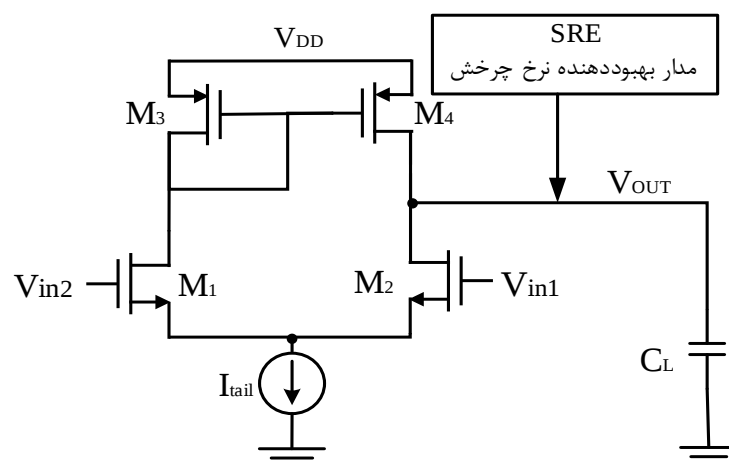
لازم به ذکر است که مدار جریان غیرثابت افزوده‌شده به ساختار اصلی در شکل ۱-۱ باید فضای کمی را اشغال کند، توان مصرفی پایینی داشته باشد و ویژگی‌های تقویت‌کننده عملیاتی پایه از جمله حاشیه فاز و پهنای باند را تخریب نکند. تنها سیگنال‌هایی با دامنه بزرگ می‌توانند مدار کمکی افزوده‌شده (جریان غیرثابت) را فعال کنند. از این حیث، ویژگی‌های سیگنال کوچک بدون تغییر باقی می‌مانند. افزودن جریان غیرثابت یا همان مدار بهبوددهنده نرخ چرخش را SRE^1 می‌نامند.

¹Slew Rate Enhancement

ساختارهای بهبوددهنده نرخ چرخش معمولاً به صورت شکل‌های ۲-۱ و ۳-۱ در مدارهای تفاضلی قرار می‌گیرند. مطابق آنچه که در شکل ۲-۱ مشاهده می‌شود یکی از راه‌های بهبود نرخ چرخش افزودن مدار کمکی به سورس یا درین (باتوجه به نوع ترانزیستورهای ورودی) زوج تفاضلی ورودی است. این شاخه اضافه‌شده در لحظه تغییر وضعیت ناگهانی در ورودی، جریان را به مدار تقویت‌کننده اصلی تزریق می‌کند و باعث بهبود نرخ چرخش مدار می‌گردد.



شکل ۲-۱ افزودن نوع اول مدار بهبوددهنده نرخ چرخش به تقویت‌کننده عملیاتی



شکل ۳-۱ افزودن نوع دوم مدار بهبوددهنده نرخ چرخش به تقویت‌کننده عملیاتی

یکی دیگر از روش‌های بهبود نرخ چرخش افزودن مدار کمکی بهبوددهنده نرخ چرخش به گره خروجی است. مطابق آنچه که در شکل ۱-۳ مشاهده می‌شود افزودن مدار کمکی به این گره باعث افزایش سرعت تخلیه یا شارژ خازن شده و در نتیجه بهبود نرخ چرخش مدار را به همراه دارد. بنابراین با افزایش مسیرهای عبور جریان در هر دو حالت مواجه هستیم این مسیرهای جریان، سرعت شارژ یا سرعت تخلیه خازن را افزایش می‌دهند و در نتیجه میزان نرخ چرخش را بهبود می‌بخشند.

به عبارت دیگر مدارهای SRE خاصیت جریان‌دهی یا جریان‌کشی دارند که همین امر سبب بهبود نرخ چرخش مدار می‌گردد. همچنین در شرایطی که مدار در عملکرد تقویت‌کننده‌ای (سیگنال‌کوچک) قرار دارد، مدار کمکی خاموش است و هیچ توانی را مصرف نمی‌کند. برای مدارهای بهبوددهنده نرخ چرخش ساختارهایی مانند بایاس‌های تطبیقی، تقویت‌کننده‌های کلاس A، AB و همچنین مدارهای مختلف دیگر در پژوهش‌های متعدد بیان شده است [۱-۱۰].

هرکدام از این روش‌ها مشکلاتی دارند که در اینجا به تعدادی از آنها اشاره شده است. برخی از آنها منجر به اتلاف توان در مدار می‌شوند، برخی دیگر مانند آنچه که در [۴] و [۵] پیشنهاد شده است برای کاربردهای ولتاژ پایین مناسب نیستند، علاوه بر این مداری که در [۶] گزارش شده به محدوده ولتاژ ورودی حالت مشترک حساس است و یا مانند مدار کمکی اضافه‌شده در [۷] باعث بهبود نامتقارن نرخ چرخش می‌شوند، تمام ایرادهای ذکر شده باعث محدودیت مدارهای بهبوددهنده نرخ چرخش می‌شود.

۴-۱ روش تحقیق

در سال‌های اخیر استفاده از مدارهایی با توان مصرفی پایین و سرعت بالا بسیار مورد توجه قرار گرفته است. تقویت‌کننده‌هایی با سرعت بالا در بسیاری از سیستم‌های ارتباطی مورد استفاده قرار می‌گیرند. هنگام طراحی همواره یک مصالحه بین ویژگی‌های مختلف از جمله، بهره و پهنای باند وجود دارد.

افزایش بهره معمولاً از طریق کسکود کردن ترانزیستورها یا با استفاده از ساختارهای چندطبقه به دست می‌آید. در روش اول بیشینه دامنه نوسان سیگنال خروجی مخصوصاً در فن‌آوری‌های جدید کاهش می‌یابد و روش دوم نیز افزایش توان مصرفی را به همراه دارد.

در این پایان‌نامه به علت کاربرد وسیع تقویت‌کننده‌های عملیاتی چندطبقه و باتوجه به کم‌رنگ بودن مطالعه‌های اخیر روی بهبود نرخ چرخش این تقویت‌کننده‌ها، مورد بررسی قرار گرفته‌اند. علاوه بر این در ساختارهای دوطبقه محدودیت نرخ چرخش در طبقه اول هنگام اعمال پله باعث محدود شدن نرخ چرخش طبقه‌ی دوم می‌شود که این پدیده یکی دیگر از چالش‌های نرخ چرخش در تقویت‌کننده‌های دوطبقه است. در تقویت‌کننده‌های عملیاتی دوطبقه برای ایجاد پایداری استفاده از خازن جبران‌ساز امری ضروری است که همین خازن تأثیر به‌سزایی بر میزان نرخ چرخش مدار خواهد داشت و منجر به محدودیت بیشتر نرخ چرخش می‌گردد بنابراین، جبران‌سازی و میزان این خازن نیز از اهمیت ویژه‌ای برخوردار است. در این پایان‌نامه با بررسی مدارهای بهبوددهنده نرخ چرخش در پژوهش‌های گذشته مدار بهبوددهنده نرخ چرخش جدیدی ارائه شده است که در لحظه اعمال پله بزرگ (تغییر ناگهانی در سیگنال ورودی تفاضلی) میزان جریان‌کشی از تقویت‌کننده عملیاتی دوطبقه تک‌سر را افزایش داده و باعث بهبود نرخ چرخش شده است.

علاوه بر این، مانند آنچه در پژوهش [۱۰] ذکر شده است با به کارگیری روش شبه گیت شناور^۱ میزان نرخ چرخش در این تقویت‌کننده عملیاتی نیز افزایش یافته است.

همچنین باتوجه به آنچه گفته شد نوع جبران‌سازی و میزان خازن جبران‌ساز نقش به‌سزایی در بهبود نرخ چرخش ایفا می‌کند، بنابراین در ساختار پیشنهادی با تکیه به این موضوع و تغییر نوع جبران‌سازی و کاهش میزان خازن جبران‌ساز به بهبود هرچه بیشتر نرخ چرخش در تقویت‌کننده عملیاتی دوطبقه کمک شایانی شده است.

^۱Quasi Floating Gate

۵-۱ ساختار این پایان نامه

این پایان نامه مشتمل بر پنج فصل می باشد. در فصل دوم مروری بر مفاهیم پایه نرخ چرخش، روش های محاسبه و عوامل تأثیرگذار بر نرخ چرخش بیان می شود. در فصل سوم به بررسی و مقایسه مدارهای بهبوددهنده نرخ چرخش ارائه شده تاکنون پرداخته می شود و برخی از مزایا و نقص های هر ساختار مورد بررسی قرار خواهد گرفت. در فصل چهارم یک تقویت کننده عملیاتی دوطبقه تک سر طراحی شده است. به منظور بهبود نرخ چرخش تقویت کننده عملیاتی نوع جبران سازی تغییر پیدا کرده و سپس مدار بهبوددهنده نرخ چرخش منفی جدیدی ارائه گردیده است. در نهایت نتیجه گیری و پیشنهادهایی برای ادامه کار در آینده در فصل پنجم بیان شده است.

فصل دوم

مفاهیم پایه

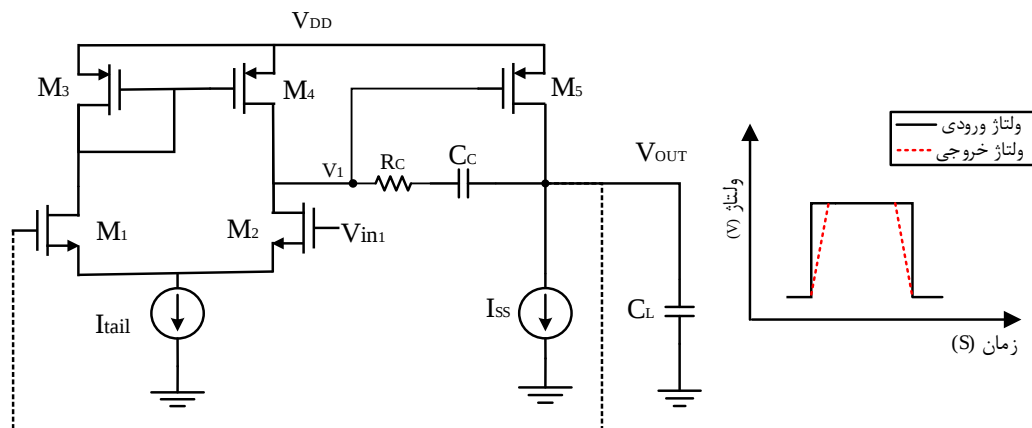
۱-۲ مقدمه

تقویت‌کننده‌های عملیاتی یکی از بخش‌های مهم در سیستم‌های آنالوگ، مدارهای کلیدزنی-خازن و مبدل‌های داده هستند. همانطور که در فصل قبل و پژوهش‌های مختلف بیان شده است یکی از پارامترهای مهم در طراحی تقویت‌کننده‌های عملیاتی سرعت است که بخشی از آن به نرخ چرخش محدود خروجی وابسته است. در این فصل به تحلیل و بررسی مفاهیم اولیه نرخ چرخش در تقویت‌کننده‌های عملیاتی پرداخته شده است. همچنین مفهوم نرخ تغییرات، علل محدودکننده آن و رابطه‌های حاکم بر نرخ چرخش مورد بررسی قرار گرفته است.

۲-۲ نرخ تغییرات خروجی

محدودیت نرخ تغییرات خروجی در تقویت‌کننده‌های عملیاتی هنگام اعمال ورودی با سرعت تغییرات زیاد نمود پیدا می‌کند. به عبارت دیگر اگر به یک تقویت‌کننده عملیاتی دارای بازخورد منفی مانند شکل ۱-۲ یک ورودی پله (ورودی با سرعت تغییرات زیاد) داده شود شکل موج خروجی به صورت پله ایده‌آل نخواهد بود و تغییراتی مانند ولتاژ خروجی شکل ۱-۲ خواهد داشت در واقع خروجی با شیب محدودی ورودی را دنبال خواهد کرد.

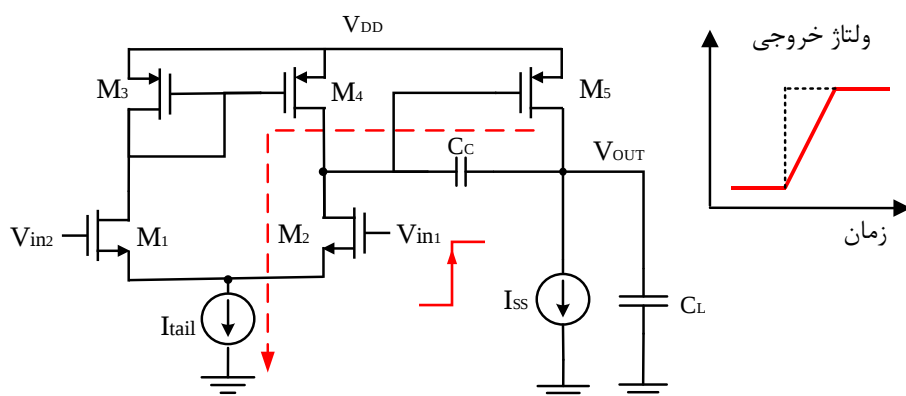
بیشینه شیب تغییرات ولتاژ خروجی در تقویت‌کننده‌های عملیاتی را با یک مشخصه به نام نرخ سرعت تغییرات ولتاژ خروجی یا به صورت خلاصه با SR مشخص می‌کنند [۱-۳].



شکل ۲-۱ مدار داخلی یک تقویت کننده عملیاتی دوطبقه متداول با بازخورد منفی

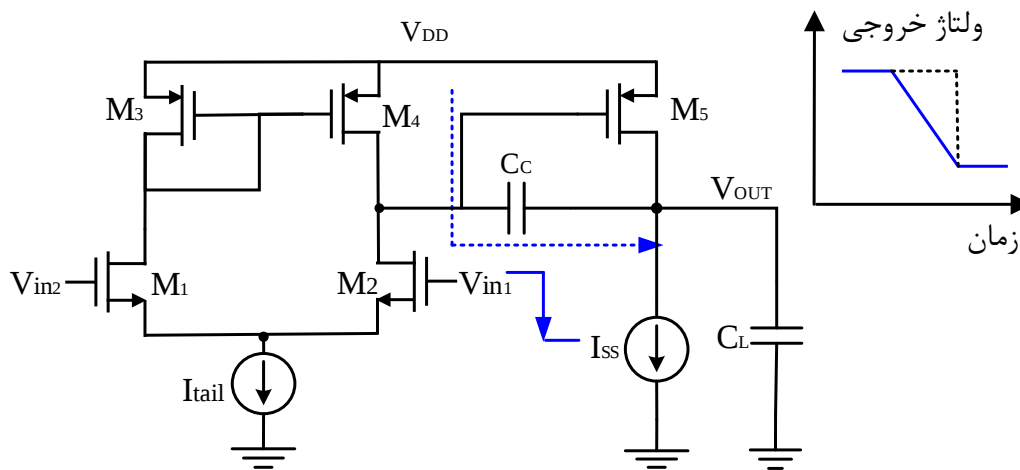
۳-۲ محدودیت نرخ چرخش در تقویت کننده عملیاتی دوطبقه

همانطور که در شکل ۲-۲ مشاهده می گردد با اعمال لبه بالارونده در ورودی V_{in1} ، گیت ترانزیستور M_2 افزایش پیدا کرده و این ترانزیستور روشن می شود در نتیجه تمام جریان I_{tail} از ترانزیستور M_2 می گذرد و ترانزیستور M_1 خاموش می شود سپس ترانزیستور M_3 به دلیل سری بودن با ترانزیستور M_1 نیز خاموش می گردد از طرفی ترانزیستورهای M_4 و M_3 آینه جریان هستند بنابراین جریان ترانزیستور M_4 هم صفر می شود و در نهایت کل جریان I_{tail} از ترانزیستور M_2 و خازن C_C عبور می کند.



شکل ۲-۲ ولتاژ ورودی و خروجی تقویت کننده عملیاتی دوطبقه به ازای لبه بالارونده ورودی [۱]

همانطور که در شکل ۳-۲ مشاهده می‌شود با اعمال لبه پایین‌رونده ورودی نیز به صورت مشابه پدیده فوق تکرار می‌شود. با کاهش ولتاژ گیت ترانزیستور M_2 این ترانزیستور به سرعت خاموش می‌شود و همه جریان I_{tail} از ترانزیستور M_1 می‌گذرد. از این‌رو در این مدت زمان کوتاه کل جریان I_{tail} از ترانزیستور M_1 و نیز ترانزیستورهای آینه جریان M_3 و M_4 عبور می‌کند بنابراین جریان I_{tail} از ترانزیستور M_4 و خازن C_C عبور کرده و میزان نرخ چرخش توسط بیشینه جریان شارژکننده خازن جبران‌ساز C_C تعیین می‌شود.



شکل ۳-۲ ولتاژ ورودی و خروجی تقویت‌کننده دوطبقه به ازای لبه پایین‌رونده ورودی [۱]

۴-۲ محاسبه نرخ چرخش در تقویت‌کننده عملیاتی دوطبقه

برای محاسبه میزان نرخ چرخش کافی است بیشینه نرخ تغییرات ولتاژ خروجی در تقویت‌کننده‌های عملیاتی محاسبه شود لذا طبق رابطه ولتاژ و جریان خازن می‌توان بیان کرد:

$$I_{CC} = C_C \frac{dV_{CC}}{dt} \Rightarrow \frac{dV_{CC}}{dt} = \frac{I_{CC}}{C_C} \quad (۱-۲)$$

از طرفی باتوجه به شکل ۱-۲ جریان منبع دنباله و خازن C_C برابر هستند ($I_{CC}=I_{tail}$) و طبق رابطه (۱-۱) رابطه (۲-۲) به دست می‌آید.

$$dV_{CC} = \frac{I_{tail}}{C_C} dt \Rightarrow \Delta V_{CC} = \frac{I_{tail}}{C_C} \Delta t \Rightarrow SR^+ = \frac{\Delta V_{CC}}{\Delta t} = \frac{I_{tail}}{C_C} \quad (2-2)$$

برای محاسبه بیشینه نرخ تغییرات ولتاژ خروجی تقویت‌کننده عملیاتی دوطبقه و طبق رابطه (۱-۱) نرخ چرخش منفی و مثبت به صورت زیر بیان می‌شود.

$$SR^- = SR^+ = \frac{I_{tail}}{C_C} \quad (3-2)$$

در بخش ۵-۲ یک مدل دقیق‌تر از نرخ چرخش در تقویت‌کننده عملیاتی دوطبقه بیان می‌گردد [۳-۱].

۲-۴-۱ عوامل مؤثر بر نرخ چرخش

در این قسمت عوامل مؤثر بر نرخ چرخش بیان شده است. به دلیل تعامل بین پارامترهای مختلف در مدارهای الکترونیکی بهبود یک شاخص ممکن است تضعیف سایر شاخص‌ها را به دنبال داشته باشد. از این‌رو در کنار بهبود نرخ چرخش تعدادی از ویژگی‌های تقویت‌کننده عملیاتی ممکن است دچار تضعیف شوند در ادامه به بررسی مختصر تعدادی از نقص‌ها و مزایای روش‌های بهبود نرخ چرخش در تقویت‌کننده‌های عملیاتی پرداخته شده است.

۱- یکی از اولین و ساده‌ترین روش‌های بهبود نرخ چرخش افزایش میزان جریان است. باتوجه به رابطه (۲-۴) با افزایش میزان جریان I_{tail} مقدار نرخ چرخش بهبود می‌یابد.

از طرفی با افزایش جریان I_{tail} توان مصرفی تقویت‌کننده بیشتر می‌شود. یکی دیگر از نقص‌های افزایش جریان I_{tail} با فرض ثابت بودن فرکانس گذر بهره واحد ω_u ، افزایش مقدار خازن C_C و در نتیجه افزایش مساحت سطح تراشه می‌باشد.

همانطور که در رابطه (۴-۲) مشاهده می‌گردد با افزایش جریان I_{tail} مقدار ترانسانیی ترانزیستورهای ورودی تفاضلی نیز افزایش می‌یابد.

$$G_m = g_{m1,2} = \sqrt{\mu_n C_{ox} \left(\frac{W}{L}\right)_{1,2} I_{tail}} \quad (۴-۲)$$

پارامترهای $g_{m1,2}$ و $(W/L)_{1,2}$ در رابطه (۴-۲) به ترتیب هدایت انتقالی (ترانسانیی) و ابعاد ترانزیستورهای ورودی تفاضلی (ترانزیستورهای M_1 و M_2) در تقویت‌کننده عملیاتی دوطبقه شکل ۱-۲ است همچنین پارامترهای μ_n و C_{ox} به ترتیب تحرک الکترون و خازن واحد سطح بین گیت و کانال است.

از طرفی طبق رابطه (۵-۲) برای ثابت ماندن فرکانس بهره واحد ω_u ، با افزایش مقدار پارامتر جریان باید مقدار خازن C_C را افزایش داد از این‌رو برای ساخت خازن C_C با مقدار ظرفیت بیشتر نیاز به اشغال سطحی بزرگ‌تر است که همین این امر موجب افزایش مساحت سطح تراشه می‌گردد [۳-۲].

$$\omega_u = \frac{G_m}{C_C} \quad (۵-۲)$$

در رابطه (۵-۲) خازن C_C جبران‌ساز و ω_u فرکانس گذر بهره واحد است.

۲- یکی دیگر از روش‌های بهبود نرخ چرخش کاهش ابعاد جفت ترانزیستورهای ورودی طبقه تفاضلی در تقویت‌کننده‌های عملیاتی (ترانزیستورهای M_1 و M_2) است. با توجه به رابطه (۴-۲) و (۵-۲) برای مقدار خازن C_C در شکل ۱-۲ داریم:

$$C_C = \frac{G_m}{\omega_u} = \frac{\sqrt{\mu_n C_{ox} \left(\frac{W}{L}\right)_{1,2} I_{tail}}}{\omega_u} \quad (۶-۲)$$

با جایگذاری رابطه (۶-۲) در (۳-۲) رابطه (۷-۲) به دست می‌آید.

$$SR = \omega_u \times \frac{I_{tail}}{\sqrt{\mu_n C_{ox} \left(\frac{W}{L}\right)_{1,2} I_{tail}}} = \omega_u \times \sqrt{\frac{I_{tail}}{\mu_n C_{ox} \left(\frac{W}{L}\right)_{1,2}}} \quad (۷-۲)$$

باتوجه به رابطه (۷-۲) می‌توان بیان کرد با کاهش ابعاد ترانزیستورهای M_1 ، M_2 و با فرض ثابت بودن جریان منبع دنباله مقدار نرخ چرخش افزایش می‌یابد.

در روش مذکور با کاهش ابعاد ترانزیستورهای M_1 و M_2 در تقویت‌کننده عملیاتی در کنار بهبود نرخ چرخش میزان بهره ولتاژ باتوجه به رابطه (۴-۲) کاهش می‌یابد.

۳- افزودن مقاومت R_s در پایه سورس ترانزیستورهای ورودی یکی دیگر از روش‌های بهبود نرخ چرخش است. با قراردادن مقاومت R_s در پایه سورس ترانزیستورهای ورودی (ترانزیستورهای M_1 و M_2) شکل ۱-۲ مطابق رابطه (۸-۲) مقدار ترانسانایی کاهش می‌یابد.

$$G_{m,Rs} = \left(\frac{1}{1 + g_{m1,2} R_s} \right) \times g_{m1,2} = k g_{m1,2} = k G_m, \quad k < 1 \quad (۸-۲)$$

پارامترهای G_m و $G_{m,Rs}$ در رابطه (۸-۲) به ترتیب مقدار ترانسانایی در حالت حضور و در صورت عدم حضور مقاومت R_s در پایه سورس ترانزیستورهای ورودی شکل ۱-۲ است. از طرفی با جایگذاری رابطه (۵-۲) در رابطه (۳-۲) رابطه (۹-۲) به دست می‌آید.

$$SR = \frac{I_{tail}}{G_m} \omega_u \quad (۹-۲)$$

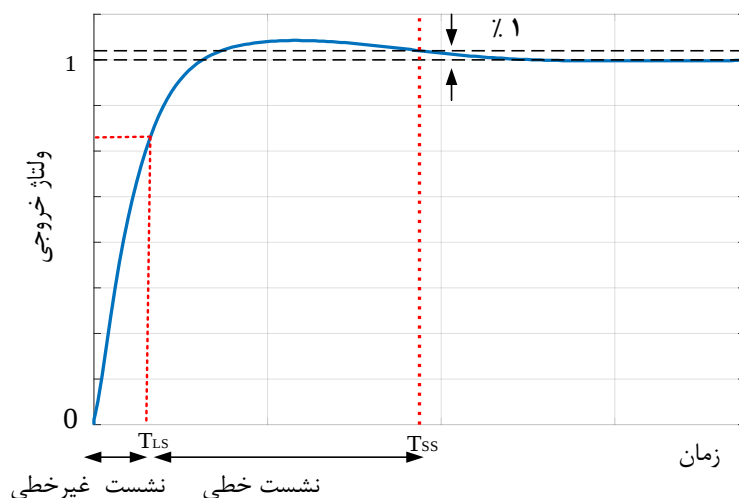
همانطور که در رابطه (۹-۲) مشاهده می‌گردد با کاهش مقدار ترانسانایی مقدار نرخ چرخش افزایش می‌یابد در نتیجه می‌توان بیان نمود که با قراردادن مقاومت در پایه سورس ترانزیستورهای ورودی طبقه تفاضلی یک تقویت‌کننده عملیاتی مقدار نرخ چرخش بهبود می‌یابد [۳-۱].

۵-۲ بررسی دقیق نرخ چرخش در تقویت‌کننده عملیاتی دوطبقه

همانطور که در شکل ۴-۲ و رابطه (۱۰-۲) نشان داده شده است مدت زمان پاسخ تقویت‌کننده به ورودی پله از دو بخش مجزا تشکیل شده است. در واقع ولتاژ خروجی تقویت‌کننده عملیاتی نسبت به زمان دو رفتار مختلف به نام‌های نشست خطی و نشست غیرخطی از خود نشان می‌دهد.

$$T_s = T_{LS} + T_{SS} \quad (۱۰-۲)$$

در رابطه (۱۰-۲) بخش اول همان مدت زمان نرخ چرخش (نشست غیرخطی) یا T_{LS} است و بخش دوم زمان نشست خطی T_{SS} نام دارد. زمان نشست خطی به پهنای باند بهره واحد تقویت‌کننده‌های عملیاتی بستگی دارد این درحالی است که زمان نشست غیرخطی به پارامتری به نام نرخ چرخش وابسته است.



شکل ۴-۲ پاسخ پله یک سیستم مرتبه ۲ [۱۱]

مدت زمانی که طول می‌کشد تا خروجی به گستره معینی حول مقدار نهایی‌اش برسد، زمان نشست (استقرار) T_s^1 نام دارد. تجزیه و تحلیل نرخ چرخش در حوزه زمان برای تقویت‌کننده عملیاتی در [۱۳] گزارش شده است. نتایج به دست‌آمده نشان می‌دهد زمانی که رابطه (۱۱-۲) برقرار باشد میزان نرخ چرخش از طریق رابطه (۳-۲) محاسبه می‌گردد ولی اگر رابطه (۱۱-۲) ارضا نگردد نرخ چرخش محاسبه‌شده از رابطه (۳-۲) میزان درستی نخواهد بود [۱۱-۱۳].

$$I_{ss} > \frac{C_C + C_L}{C_C} I_{tail} \quad (11-2)$$

در رابطه (۱۱-۲) C_L میزان خازن بار است، I_{tail} و I_{ss} به ترتیب جریان‌های طبقه اول و دوم مطابق شکل ۱-۲ می‌باشند. در یک تقویت‌کننده عملیاتی دوطبقه دو حالت ممکن است برای مقدار جریان در طبقه‌ها به وجود آید. حالت اول جریان طبقه دوم را خیلی بزرگ‌تر از جریان طبقه اول فرض می‌کنند و در حالت دوم باتوجه به محدودیت میزان توان مصرفی جریان طبقه دوم را نزدیک جریان طبقه اول انتخاب می‌کنند. در برخی از مطالعه‌ها مانند پژوهش آقای چانگ^۲ فرض می‌کنند که میزان جریان طبقه اول I_{tail} مطابق شکل ۱-۲ بسیار کوچک‌تر از جریان طبقه دوم I_{ss} است اما این فرض برای همه‌ی کاربردها مناسب نیست [۱۱].

آقای یآوری و همکارانش در سال ۲۰۰۵ روابط دقیق‌تری از میزان نرخ چرخش را بیان کردند. باتوجه به شکل ۱-۲ اگر جریان طبقه دوم I_{ss} در مقایسه با جریان طبقه اول I_{tail} خیلی بزرگ انتخاب نگردد باعث می‌شود که، در زمان ورود تغییرات زیاد (سیگنال بزرگ) در جفت ورودی تفاضلی ناحیه کاری ترانزیستور M_4 تغییر کند. در ادامه یک مدل دقیق‌تر برای نرخ چرخش منفی در جفت ورودی NMOS و نرخ چرخش مثبت در جفت ورودی PMOS تقویت‌کننده عملیاتی دوطبقه با جبران‌ساز میلر زمانی که شرایط (۱۱-۲) نمی‌تواند ارضا شود، ارائه گردیده است.

¹ Settling time

² Chung

۲-۵-۱ نرخ چرخش منفی در جفت ورودی NMOS

اگر در شکل ۲-۱ به ورودی V_{in1} یک پله منفی بزرگ اعمال می‌شود و جریان I_{ss} برای پشتیبانی از هر دو جریان I_{tail} و I_{D5} به اندازه کافی بزرگ نباشد ولتاژ درین ترانزیستور M_4 که در شکل ۲-۱ با V_1 نام گذاری شده است، افزایش می‌یابد و در نتیجه ترانزیستور M_5 خاموش می‌شود. هنگامی که ولتاژ درین ترانزیستور M_4 افزایش می‌یابد مقدار ولتاژ درین-سورس ترانزیستور M_4 کاهش می‌یابد از این‌رو ترانزیستور M_4 مجبور خواهد شد از سمت ناحیه اشباع به ناحیه خطی برود این نکته کلیدی برای نوشتن رابطه‌های مورد نیاز برای به دست آوردن مقدار نرخ چرخش منفی است.

هنگامی که ترانزیستور M_4 وارد ناحیه خطی می‌شود جریانی که از طریق خازن جبران‌ساز عبور می‌کند تابع ولتاژ V_1 می‌باشد بنابراین رابطه‌های جریان به منظور به دست آوردن نرخ چرخش منفی مطابق آنچه که در [۱۲] بیان شده، نوشته می‌شود و در نتیجه رابطه (۲-۱۲) به دست می‌آید.

$$SR^- = -\frac{I_{ss}}{C_C + C_L} \left(1 + \frac{\gamma_2}{\Delta V}\right)^{-1} \quad (2-12)$$

در رابطه (۲-۱۲) γ_2 تابعی از I_{tail} ، R_C (مقاومت سری با خازن جبران‌ساز) و ابعاد ترانزیستورهای M_4 و M_5 است. در واقع رابطه (۲-۱۲) نشان می‌دهد که نرخ چرخش در یک تقویت‌کننده عملیاتی دوطبقه با ترانزیستورهای ورودی NMOS تنها تابعی از I_{ss} ، C_C و C_L نیست بلکه، به پارامترهای داخلی تقویت‌کننده عملیاتی و میزان تغییر ولتاژ خروجی ΔV وابسته است.

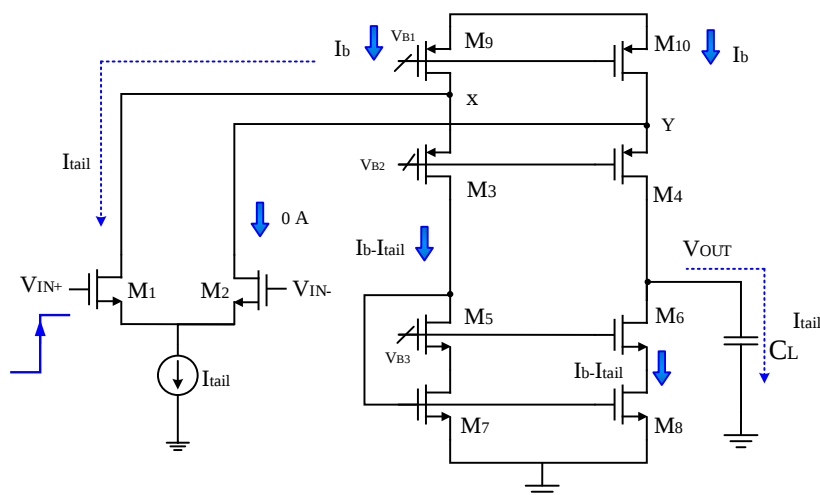
در مدل‌های متداول که قبلاً در کتاب‌ها و پژوهش‌های بسیاری (از جمله پژوهش آقای چانگ) گزارش شده است، مقدار نرخ چرخش مثبت و منفی به صورت ساده به شرح زیر ارائه شده است.

$$SR = \min\left(\frac{I_{tail}}{C_C}, \frac{I_{ss}}{C_C + C_L}\right) \quad (13-2)$$

همانطور که در رابطه‌های (۱۲-۲) و (۱۳-۲) دیده می‌شود نرخ چرخش واقعی می‌تواند بسته به پارامترهای مدار و شرایط بایاس، کمتر یا بیشتر از مقدار پیش‌بینی شده توسط مدل‌های متداول باشد. اگر فرض شود که در رابطه (۱۲-۲) مقدار γ_2 برابر با صفر باشد، مدل ارائه شده به مدل متداول تقلیل پیدا می‌کند. در ضمن نرخ چرخش مثبت در جفت ورودی PMOS را نیز طبق تحلیلی مشابه به صورت دقیق می‌توان محاسبه کرد [۱۲].

۲-۶ نرخ چرخش در تقویت کننده عملیاتی کسکود تاشده

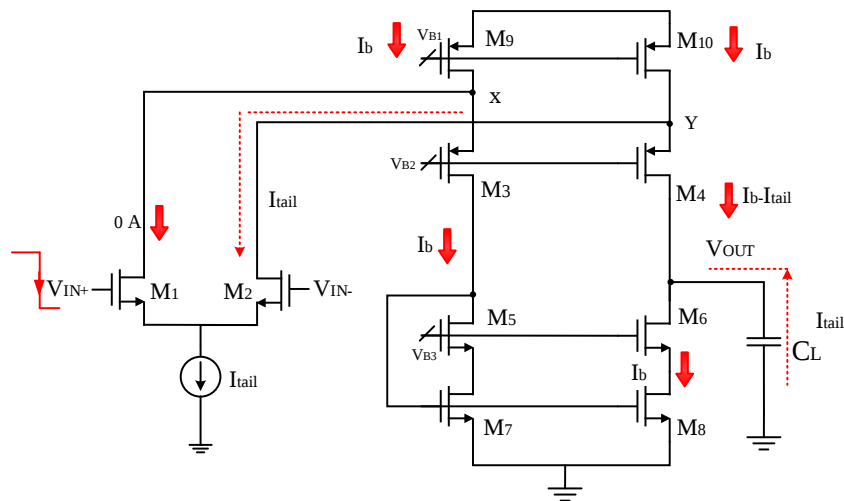
شکل ۲-۵ مدار داخلی تقویت کننده عملیاتی کسکود تاشده^۱ به ازای لبه بالارونده ورودی را نشان می‌دهد. مطابق تحلیل‌های مشابه با اعمال لبه بالارونده کل جریان I_{tail} از ترانزیستور M_1 عبور می‌کند و جریان عبوری از ترانزیستور M_2 صفر می‌شود با توجه به شکل ۲-۵ جریان $I_{tail} - I_b$ از ترانزیستورهای M_3, M_5, M_7 و M_1 می‌گذرد سپس جریان $I_{tail} - I_b$ در ترانزیستورهای M_6 و M_8 آینه شده و در نهایت جریان I_{tail} از خازن C_L عبور می‌کند.



شکل ۲-۵ نرخ چرخش مثبت در تقویت کننده عملیاتی کسکود تاشده [۱۲]

¹ Folded Cascode

همانطور که در شکل ۶-۲ مشاهده می‌شود با اعمال لبه پایین‌رونده در ورودی کل جریان I_{tail} از ترانزیستور M_2 عبور می‌کند و جریان $I_{tail}-I_b$ از ترانزیستور M_4 می‌گذرد، جریان I_b از ترانزیستورهای M_3 ، M_5 و M_7 عبور کرده و توسط ترانزیستورهای M_8 و M_6 آینه شده است در نهایت با نوشتن KCL در گره خروجی تمام جریان I_{tail} از خازن C_L عبور می‌کند. در نتیجه خازن C_L توسط جریان I_{tail} شارژ شده است و مقدار نرخ چرخش مثبت و منفی در تقویت‌کننده عملیاتی کسکود تاشده نیز از رابطه (۳-۲) پیروی می‌کند.



شکل ۶-۲ نرخ چرخش منفی در تقویت‌کننده عملیاتی کسکود تاشده [۱۲]

در جدول ۱-۲ مقایسه اجمالی عملکرد بین تقویت‌کننده عملیاتی دوطبقه و کسکود تاشده بیان شده است [۱۴-۱۰]. باتوجه به جدول ۱-۲ سرعت در مدارهای دوطبقه نسبت به مدار کسکود تاشده پایین‌تر است بنابراین بهبود سرعت در مدارهای دوطبقه از اهمیت بالایی برخوردار است.

جدول ۱-۲ مقایسه اجمالی عملکرد در دو تقویت‌کننده عملیاتی [۳]

نوع تقویت‌کننده عملیاتی	بیشینه نوسان خروجی	بهره	سرعت	توان مصرفی
دوطبقه	زیاد	زیاد	کم	متوسط
کسکود تاشده	متوسط	متوسط	زیاد	متوسط

۷-۲ خلاصه فصل

در این فصل مفاهیم اولیه نرخ چرخش در تقویت‌کننده‌های عملیاتی مورد بررسی قرار گرفت. علاوه بر این نحوه محاسبه نرخ چرخش به صورت دقیق در تقویت‌کننده‌های عملیاتی دوطبقه نیز بیان گردید. همانطور که مطرح شد نرخ چرخش یکی از مهم‌ترین ویژگی‌ها در توصیف عملکرد تقویت‌کننده‌ها برشمرده می‌شود که بهبود آن در تقویت‌کننده‌های عملیاتی دوطبقه با توان مصرفی پایین، یکی از چالش‌های مهم سیستم‌های الکتریکی محسوب می‌گردد.

فصل سوم

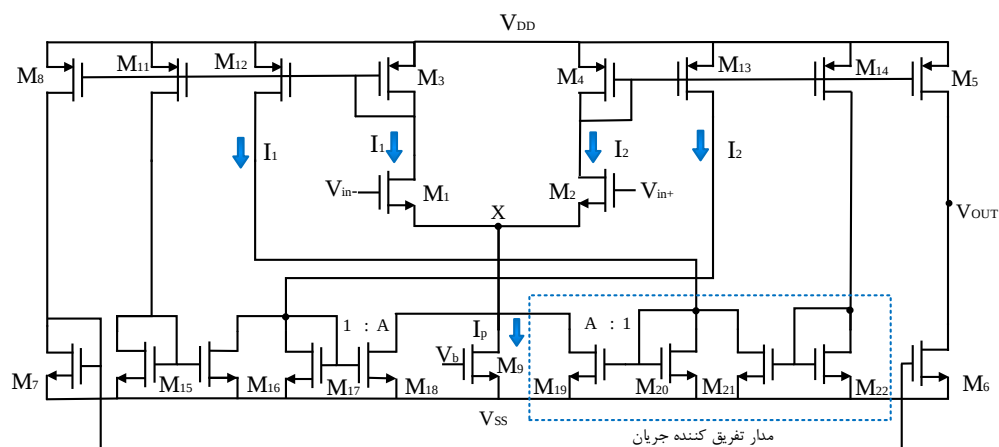
مرور کارهای پیشین

۱-۳ مقدمه

تقویت‌کننده‌های عملیاتی یک بخش مهم در سیستم‌های الکترونیکی هستند. همانطور که در فصل قبل بیان شد نرخ چرخش یکی از ویژگی‌های حائز اهمیت در طراحی تقویت‌کننده‌ها است. از این حیث، روش‌های متعددی برای بهبود نرخ چرخش در پژوهش‌های مختلف گزارش شده است. در این فصل به صورت مختصر به بررسی تعدادی از پژوهش‌های بهبوددهنده نرخ چرخش پرداخته شده است و هدف اصلی آن کاهش کمبودهای فصل گذشته همچنین، بازکردن بیشتر حوزه‌ی مطالعاتی مربوط به روش‌های بهبود نرخ چرخش در تقویت‌کننده‌های عملیاتی و بررسی روش‌های نوین ارائه‌شده در این حیطه است.

۲-۳ بایاس‌های تطبیقی

بایاس تطبیقی یک روش مشهور برای بهبود نرخ چرخش است. در شکل ۱-۳ یک تقویت‌کننده تک‌طبقه با استفاده از طرح بایاس تطبیقی نشان داده شده است. مطابق شکل ۱-۳ همه آینه جریان‌ها نسبت یک دارند اما نسبت A در بین آینه جریان‌های M_{17} به M_{18} و M_{20} به M_{19} برقرار است.



شکل ۱-۳ روش بایاس تطبیقی در تقویت‌کننده [۱۵]

هنگامی که یک سیگنال تفاضلی به ورودی شکل ۱-۳ اعمال می‌شود مقدار جریان I_1 و I_2 توسط ترانزیستورهای M_{11} تا M_{14} در مدار تقویت‌کننده عملیاتی کپی می‌گردد سپس توسط مدار تفریق‌کننده مشخص شده در شکل ۱-۳ جریان $I_2 - I_1$ با ضریب A توسط ترانزیستورهای M_{15} تا M_{22} تقویت شده و به جریان جفت ترانزیستور تفاضلی ورودی (گره x) افزوده می‌شود، در نهایت باتوجه به آنچه که در [۱۵] گزارش شده جریان در گره خروجی طبق رابطه (۱-۳) به دست می‌آید.

$$I_{OUT} = \frac{I_p}{1-A} \left[1 - \frac{2}{(1+A) + (1-A)e^{V_{id}/nV_T}} \right] \quad (1-3)$$

در رابطه (۱-۳) n یک ضریب ناایده‌آلی، V_T^1 ولتاژ حرارتی، I_p بیشینه جریان خروجی و V_{id} ولتاژ تفاضلی ورودی است. با تنظیم مقدار A می‌توان میزان نرخ چرخش را در مقایسه با عدم حضور بایاس تطبیقی بهبود داد. با توجه به رابطه (۱-۳) در حالت سیگنال کوچک ترانسانایی ترانزیستورهای ورودی شکل ۱-۳ از رابطه (۲-۳) به دست آید.

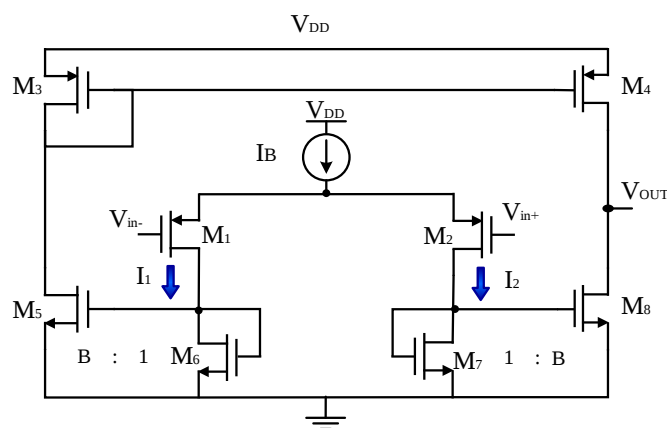
$$g_{m1,2} \approx \frac{2I_p}{nV_T \left[(1+A)^2 \left(1 - \frac{V_{id}}{nV_T} \right) + (1-A)^2 \left(1 - \frac{V_{id}}{nV_T} \right) + 2(1-A^2) \right]} \quad (2-3)$$

رابطه (۲-۳) نشان می‌دهد که با تغییر ولتاژ تفاضلی ورودی $g_{m1,2}$ تغییر می‌کند اگر A برابر صفر باشد ترانسانایی مقداری ثابت است اما اگر A مخالف صفر باشد خطینگی تقویت‌کننده را تخریب می‌کند. بنابراین مدار بایاس تطبیقی نمی‌تواند تفاوت بین عملکرد سیگنال کوچک و سیگنال بزرگ را تشخیص دهد از طرفی اساس کار خطی‌سازی مدار، کاهش وابستگی بهره به سطح ورودی است [۳]. در نتیجه با افزایش سیگنال تفاضلی ورودی ترانسانایی مدار تغییر می‌کند بنابراین خطینگی مدار دچار مشکل می‌شود [۱۵].

¹ Thermal voltage

۳-۳ روش‌های طراحی مدارهای کلاس AB

در مقابل ساختارهای دارای جریان بایاس ثابت یا همان تقویت‌کننده‌های کلاس A تقویت‌کننده‌های دیگری نیز وجود دارد که جریان بایاس آنها ثابت نبوده است، این ساختارها را تقویت‌کننده‌های کلاس AB می‌نامند. در شکل ۲-۳ یک تقویت‌کننده کلاس A نشان داده شده است.



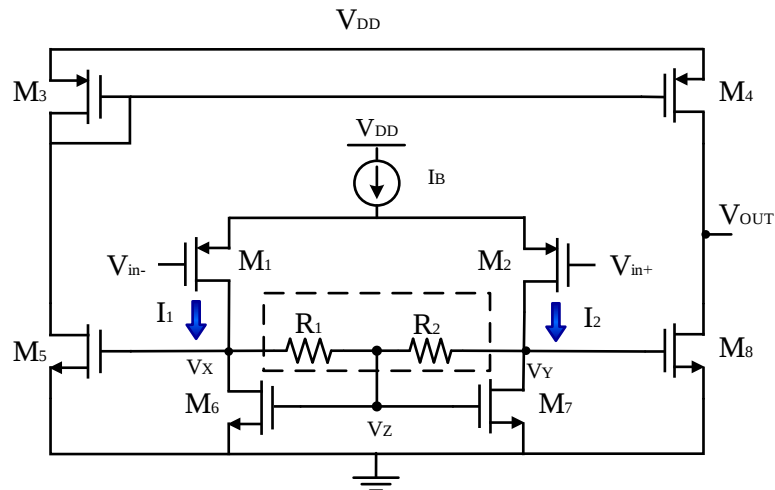
شکل ۲-۳ تقویت‌کننده کلاس A [۱۶]

میزان نرخ چرخش در شکل ۲-۳ همواره از رابطه (۳-۳) پیروی می‌کند.

$$SR = \frac{BI_B}{C_L} \quad (3-3)$$

در رابطه (۳-۳) I_B جریان منبع دنباله تقویت‌کننده عملیاتی است و ضریب B نسبت آینه جریان بین ترانزیستورهای M_7 به M_8 و M_6 به M_5 است. برای بهبود نرخ چرخش در این مدار طبق رابطه (۳-۳) احتیاج به افزایش ضریب B و یا افزایش جریان منبع دنباله I_B است که افزایش هر کدام از این پارامترها باعث افزایش توان مصرفی در مدار می‌شود. برای حل مشکل توان مصرفی ساختارهای جدیدی به نام کلاس AB مطرح گردیده است که با کنترل جریان در حالتی که مدار در عملکرد سیگنال بزرگ است، نرخ چرخش مدار بهبود می‌دهند.

در ساختار شکل ۳-۳ یک نمونه از این مدارها نمایش داده شده است. در شکل ۳-۳ از روش بازخورد حالت مشترک محلی^۱ برای تقویت جریان در تقویت کننده عملیاتی استفاده شده است.

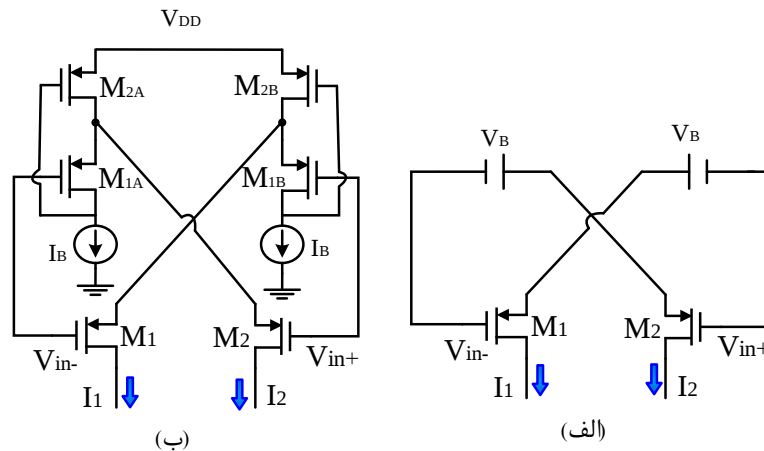


شکل ۳-۳ ساختار تقویت کننده همراه با LCMF [۱۶]

در شرایط بایاس ولتاژ در گره های A و B یکسان است و جریان عبوری از مقاومت ها صفر بوده است. تحت این شرایط نیمی از جریان I_B از هریک از ترانزیستورهای M_6 و M_7 عبور می کند. در حالت سیگنال بزرگ با اعمال یک ولتاژ بزرگ به ورودی تفاضلی و عدم تعادل در I_1 و I_2 ، یک جریان غیر صفر در مقاومت های یکسان R_1 و R_2 ایجاد می کند که باعث از بین رفتن تعادل در ولتاژ گیت ترانزیستورهای M_5 و M_8 می شود در نتیجه جریان خروجی بزرگتری نسبت به تقویت کننده کلاس A شکل ۲-۳ تولید می گردد.

لازم به ذکر است که در تقویت کننده عملیاتی شکل ۳-۳ برای افزایش نرخ چرخش نمی توان مقدار مقاومت های R_1 و R_2 را خیلی بزرگ انتخاب کرد زیرا باعث تخریب حاشیه فاز مدار می گردند [۱۶-۱۸]. ساختارهای دیگری برای بهبود میزان نرخ چرخش در [۱۷] بیان شده است. یک نمونه از این مدارها در شکل ۴-۳ نشان داده شده است.

¹ Local Common Mode Feedback



شکل ۳-۴ (الف) ساختار کلاس AB در طبقه ورودی و (ب) پیاده‌سازی جابه‌جاکننده سطح [۱۷]

در شکل ۳-۴ (الف) $V_{GS1}=V_{GS2}=V_B$ است بنابراین جریان بایاس مدار مقداری ثابت است. برای پیاده‌سازی شکل ۳-۴ (الف) در قسمت (ب) نشان داده شده است. این مدار شامل دو ترانزیستور یکسان M_1 و M_2 که به صورت ضربدری^۱ (دو جابه‌جاکننده سطح^۲) به هم متصل شده‌اند و هر جابه‌جاکننده سطح شامل دو ترانزیستور M_{2A} , M_{1A} و M_{2B} , M_{1B} همچنین منبع جریان I_B است. این طبقه ورودی یک مدار بایاس تطبیقی می‌سازد، وقتی که یک سیگنال بزرگ به ورودی تفاضلی شکل ۳-۴ (ب) اعمال می‌شود جریان خروجی می‌تواند خیلی بزرگ‌تر از جریان I_B باشد که یک جریان قابل تنظیم است بنابراین مدار در کلاس AB عمل می‌کند.

به عبارت دیگر در این ساختار باتوجه به میزان ولتاژ ورودی جریان خروجی افزایش پیدا کرده است که باعث بهبود مقدار نرخ چرخش می‌شود. طبق آنچه در [۱۷] بیان شده، برای V_{id} بزرگ جریان‌های I_1 و I_2 به صورت رابطه‌های (۳-۴) و (۳-۵) است [۱۶-۱۸].

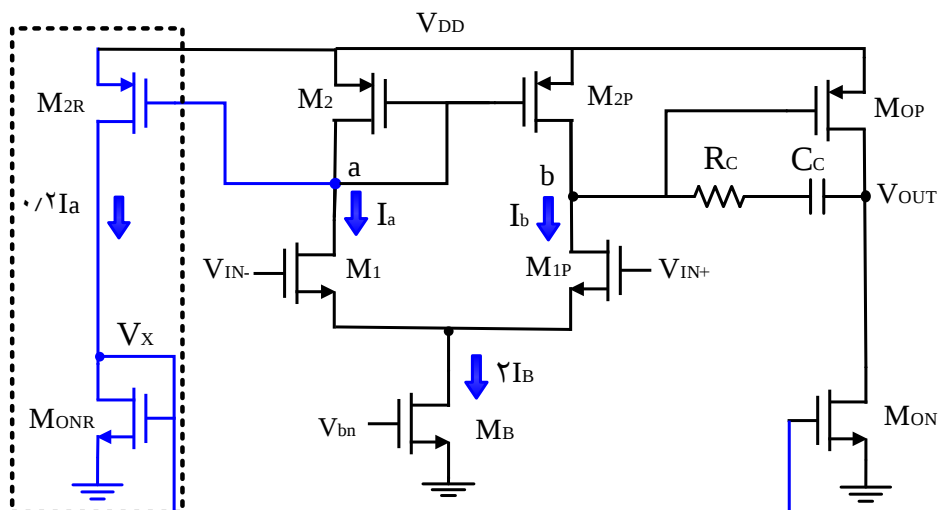
$$I_1 = \frac{\beta_{1,2}}{2} \left(\sqrt{\frac{2I_B}{\beta_{1,2}}} + V_{id} \right)^2, \quad I_2 < I_B, \quad V_{id} > 0 \quad (3-4)$$

¹ Cross Coupled

² Level Shifter

در رابطه (۳-۴) و (۳-۵) پارامتر $\beta_{1,2} = \mu_p C_{ox} (W/L)_{1,2}$ است.

در شکل ۳-۵ یک تقویت‌کننده عملیاتی دوطبقه کلاس AB نشان داده شده است. در این ساختار ترانزیستورهای M_{ONR} و M_{2R} در شاخه‌ی جریان تکرارشونده قرار دارند. همانطور که در شکل ۳-۵ مشخص است با استفاده از دو ترانزیستور M_{ONR} و M_{2R} و کنترل ولتاژ گره X در زمان‌های تغییر ناگهانی ورودی تفاضلی میزان جریان در گره خروجی تغییر می‌کند و به این صورت نرخ چرخش بهبود می‌یابد.



شکل ۳-۵ تقویت کننده عملیاتی دوطبقه با شاخه جریان تکرار شونده [۱۹]

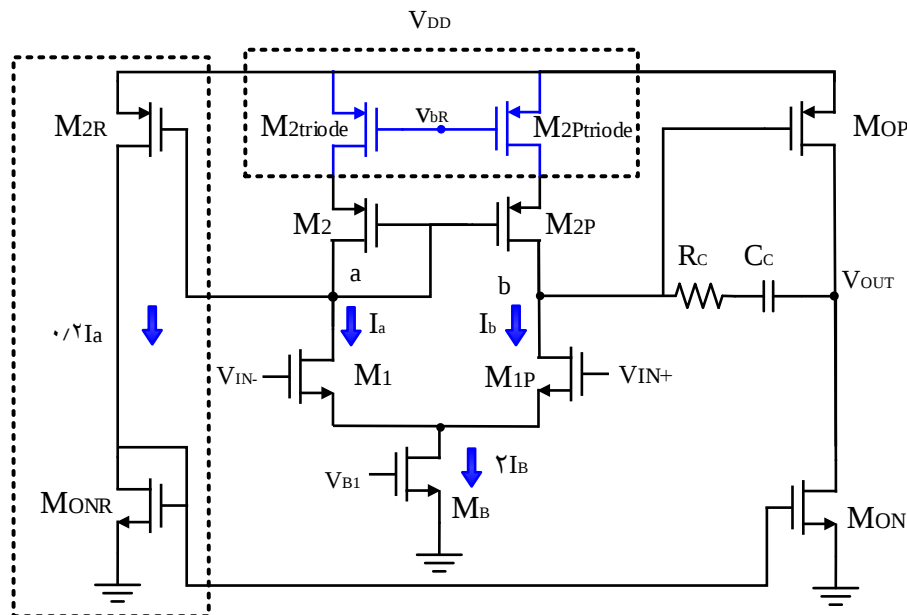
در این مدار زمانی که پله بالارونده به ورودی مثبت اعمال می‌شود مانند آنچه در فصل دوم بیان شد ترانزیستورهای M_1 ، M_2 ، M_{2P} و به تبع آنها ترانزیستورهای M_{2R} و M_{ONR} خاموش می‌شوند بنابراین در شاخه مشخص شده در شکل ۳-۵ جریانی جاری نخواهد شد و ولتاژ گره X نیز کاهش می‌یابد در نهایت ترانزیستور M_{ON} خاموش می‌شود. با خاموش شدن ترانزیستور M_{ON} سهم بیشتری از جریان ترانزیستور M_{OP} وارد خازن‌ها می‌شود و نرخ چرخش مثبت مدار را نسبت به همتای متداول خود یعنی شکل ۲-۱ بهبود می‌یابد. در زمان اعمال پله پایین‌رونده به ورودی مثبت، ولتاژ گیت ترانزیستور M_{2R} کاهش پیدا می‌کند بنابراین جریان بیشتری در شاخه مشخص شده شکل ۳-۵ ایجاد می‌شود همین امر سبب افزایش ولتاژ V_X می‌گردد. با افزایش (ولتاژ V_X) گیت ترانزیستور M_{ON} میزان جریان کشی توسط این ترانزیستور بیشتر شده این در حالی است که ترانزیستورهای M_{1P} و M_{OP} خاموش شده‌اند در نتیجه خازن‌ها سریع‌تر تخلیه می‌شوند و نرخ چرخش منفی مدار بهبود می‌یابد. در این مدار برای یکسان بودن میزان نرخ چرخش منفی باید نسبت ابعاد ترانزیستورهای M_{2R} و M_{ONR} به دقت طراحی گردد [۱۹].

یکی از نقص‌های این ساختار همانطور که در شکل ۳-۵ مشاهده می‌شود افزودن شاخه‌ای به مدار است که همین شاخه باعث ایجاد جریان در ترانزیستورهای M_{2R} و M_{ONR} می‌گردد در نتیجه توان مصرفی مدار را افزایش می‌دهد.

۳-۵ تقویت‌کننده عملیاتی دوطبقه همراه بار تطبیقی و شاخه

جریان تکرار شونده

در تقویت‌کننده عملیاتی دوطبقه کلاس AB شکل ۳-۵ با وارد کردن بار تطبیقی در طبقه ورودی تقویت‌کننده شکل ۳-۶ حاصل می‌شود.



شکل ۳-۶ تقویت کننده عملیاتی دوطبقه همراه بار تطبیقی و شاخه جریان تکرارشونده [۱۹]

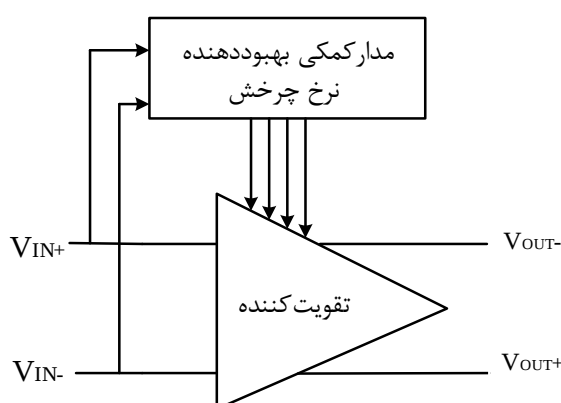
در شکل ۳-۶ ولتاژ V_{bR} به گونه‌ای طراحی شده است که ترانزیستورهای $M_{2triode}$ و $M_{2Ptriode}$ را در شرایط سیگنال کوچک در مرز بین ناحیه خطی و اشباع نگه می‌دارد. مطابق شکل ۳-۶ در حالت سیگنال بزرگ باتوجه به نوع ولتاژ ورودی تفاضلی (لبه بالارونده یا پایین‌رونده) و توضیحات بخش قبل جریان یکی از شاخه‌های I_a یا I_b (جریان ترانزیستورهای M_1 یا M_{1P}) به سرعت افزایش یافته و دیگری به سرعت کاهش می‌یابد بنابراین یکی از ترانزیستورهای $M_{2triode}$ یا $M_{2Ptriode}$ به ناحیه خطی می‌روند.

تغییر ناحیه کاری ترانزیستورهای $M_{2triode}$ یا $M_{2Ptriode}$ منجر به تغییر در ولتاژ سورس-درین آنها شده و باعث ایجاد تغییرات زیادی در ولتاژ گره‌های a و b همچنین ولتاژ گیت ترانزیستورهای M_{ON} یا M_{OP} نسبت به شکل ۳-۵ می‌گردد بنابراین همین امر باعث تولید جریان زیادی در ترانزیستورهای خروجی M_{ON} و M_{OP} شده است در نتیجه میزان نرخ چرخش مدار باتوجه به لبه ورودی (پایین‌رونده یا بالارونده) بهبود می‌یابد [۱۹].

۳-۶ تقویت کننده عملیاتی دوطبقه همراه با افزایش بهره و بهبود

نرخ چرخش

در [۲۰] یک روش برای افزایش بهره و بهبود نرخ چرخش در یک تقویت کننده عملیاتی دوطبقه ارائه شده است. بهبود نرخ چرخش با استفاده از یک مدار ناظر کمکی که در حالت های تغییر وضعیت ناگهانی ورودی به کار می افتد، حاصل شده است. این مدار کمکی در زمان هایی که تقویت کننده در حالت سیگنال کوچک قرار دارد به افزایش بهره مدار کمک می نماید. در شکل ۳-۷ تقویت کننده عملیاتی و مدار کمکی ناظر پیشنهادی برای بهبود نرخ چرخش نشان داده شده است.



شکل ۳-۷ تقویت کننده عملیاتی و مدار کمکی ناظر برای بهبود نرخ چرخش [۲۰]

۳-۶-۱ ساختار مدار کمکی ناظر

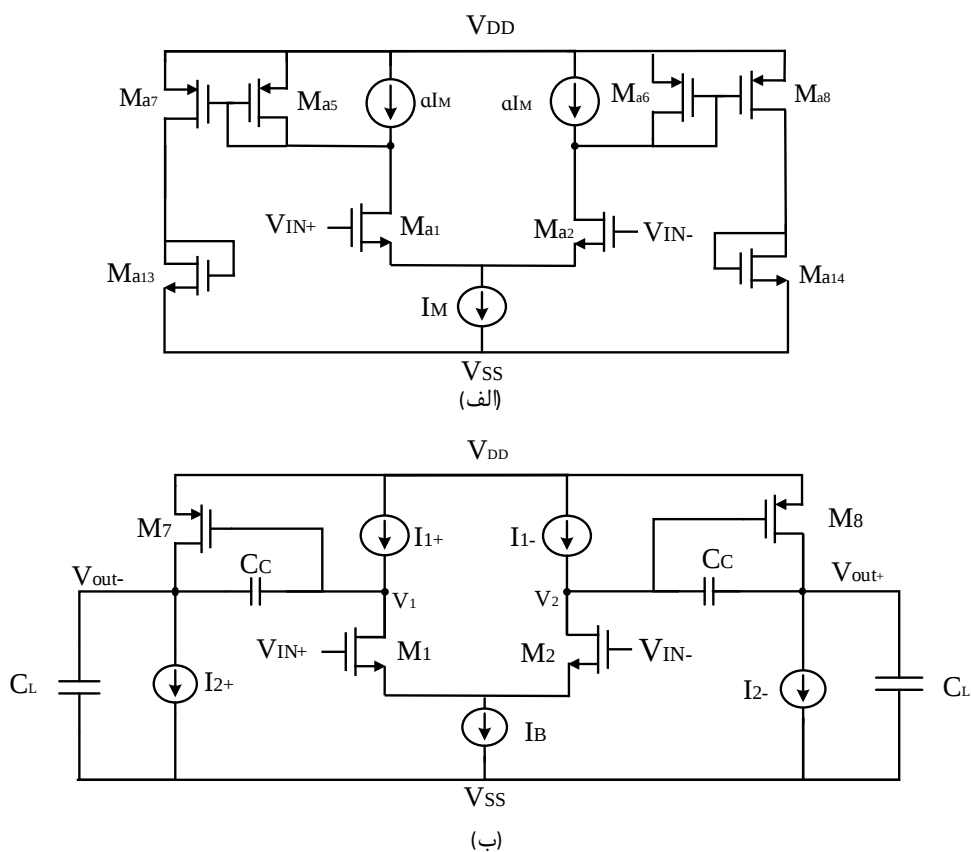
شکل ۳-۸ (الف) مدار ناظر کمکی و شکل ۳-۸ (ب) مدار داخلی تقویت کننده عملیاتی دوطبقه را نشان می دهد. در شکل ۳-۸ (ب) تقویت کننده اصلی و جریان های I_B ، I_{1+} ، I_{1-} ، I_{2+} و I_{2-} (جریان های شارژ کننده خازن جبران ساز) در تقویت کننده عملیاتی دوطبقه مشخص شده است.

در مدار کمکی شکل ۸-۳ (الف) جریان عبوری از ترانزیستورهای M_{a5} و M_{a6} از رابطه (۶-۳) پیروی می کند.

$$I_{Ma5} = I_{Ma6} = \left(\frac{1}{2} - \alpha\right) I_M \quad (۶-۳)$$

باتوجه به شکل ۸-۳ (الف) و رابطه (۶-۳) مشاهده می گردد، که به ازای α بزرگ تر از ۰/۵ جریان های I_{Ma6}

و I_{Ma5} برابر صفر خواهند شد از این رو باید در انتخاب مقدار α به این نکته توجه کرد و مقدار α را کمتر از ۰/۵ انتخاب نمود.

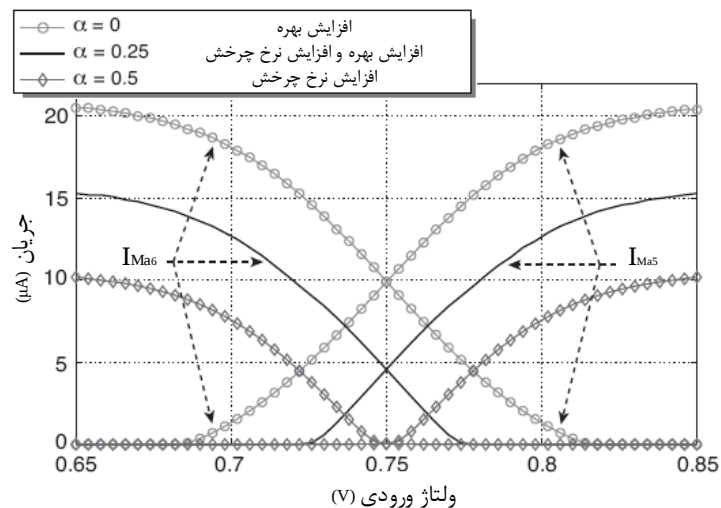


شکل ۸-۳ (الف) مدار کمکی ناظر و (ب) مدار داخلی تقویت کننده عملیاتی دوطبقه [۲۰]

شکل ۹-۳ پاسخ مدار کمکی را به ازای مقادیر مختلف α نشان می دهد. باتوجه به شکل ۹-۳ و پژوهش

[۲۰]، انتخاب مقدار ۰/۵ برای α مدار ناظر کمکی تنها به بهبود نرخ چرخش کمک می کند.

اگر α برابر صفر قرار داده شود مدار ناظر کمکی تنها میزان بهره مدار را افزایش می‌دهد و اگر α برابر ۰/۲۵ انتخاب شود، مدار ناظر کمکی هم میزان بهره مدار و هم نرخ چرخش را افزایش می‌دهد بنابراین با انتخاب صحیح α می‌توان علاوه بر افزایش بهره، نرخ چرخش مدار را نیز بهبود داد.



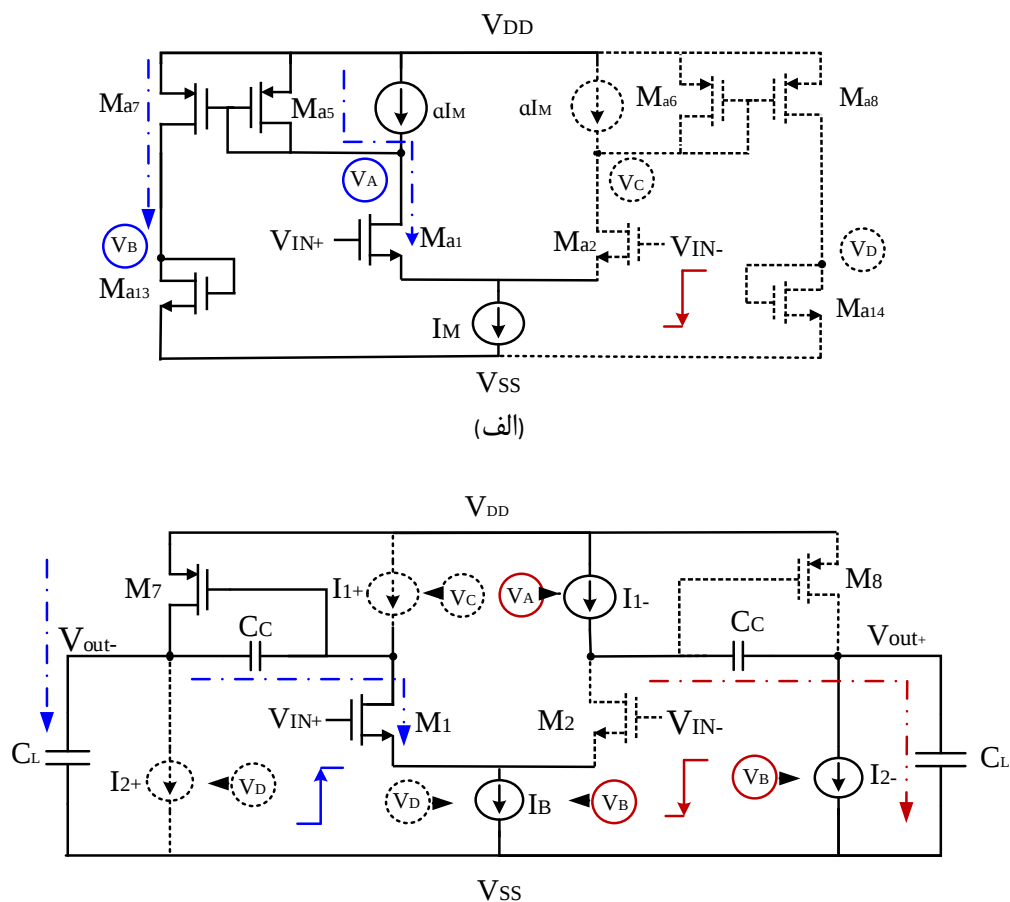
شکل ۳-۹ پاسخ مدار کمکی ناظر برای مقادیر مختلف α [۲۰]

برای بررسی طرز کار مدار کمکی و چگونگی تنظیم منابع جریان I_B ، I_{1+} ، I_{1-} ، I_{2+} و I_{2-} مطابق شکل ۳-۱۰ یک پله بالارونده به ورودی مثبت و معکوس آن به ورودی منفی مدار کمکی و مدار اصلی تقویت‌کننده عملیاتی اعمال شده است.

در صورتی که در شکل ۳-۱۰ (الف) یک پله بالارونده به ورودی مثبت و معکوس آن به ورودی منفی مدار ناظر کمکی اعمال گردد، تقارن بین دو نیمه مدار کمکی از بین می‌رود و ترانزیستور M_{a2} خاموش می‌شود ترانزیستورهای خاموش در شکل ۳-۱۰ به صورت خط‌چین نمایش داده شده است در نتیجه همه جریان منبع I_M از ترانزیستور M_{a1} عبور می‌کند جریان عبوری از ترانزیستور M_{a5} از رابطه (۳-۷) پیروی می‌کند.

$$I_{M_{a5}} = (1 - \alpha) I_M \quad (۳-۷)$$

از طرفی در این حالت در مدار اصلی شکل ۱۰-۳ (ب) ترانزیستورهای M_2 و M_8 خاموش می‌شوند. همانطور که در فصل دوم بیان شد با خاموش شدن نیمی از مدار کمکی شکل ۱۰-۳ (الف) همه جریان از ترانزیستورهای M_{a5} و M_{a1} عبور می‌کند در نتیجه با افزایش جریان در این نیمه از مدار کمکی شکل ۱۰-۳ (الف) ولتاژهای V_A و V_B افزایش می‌یابد.

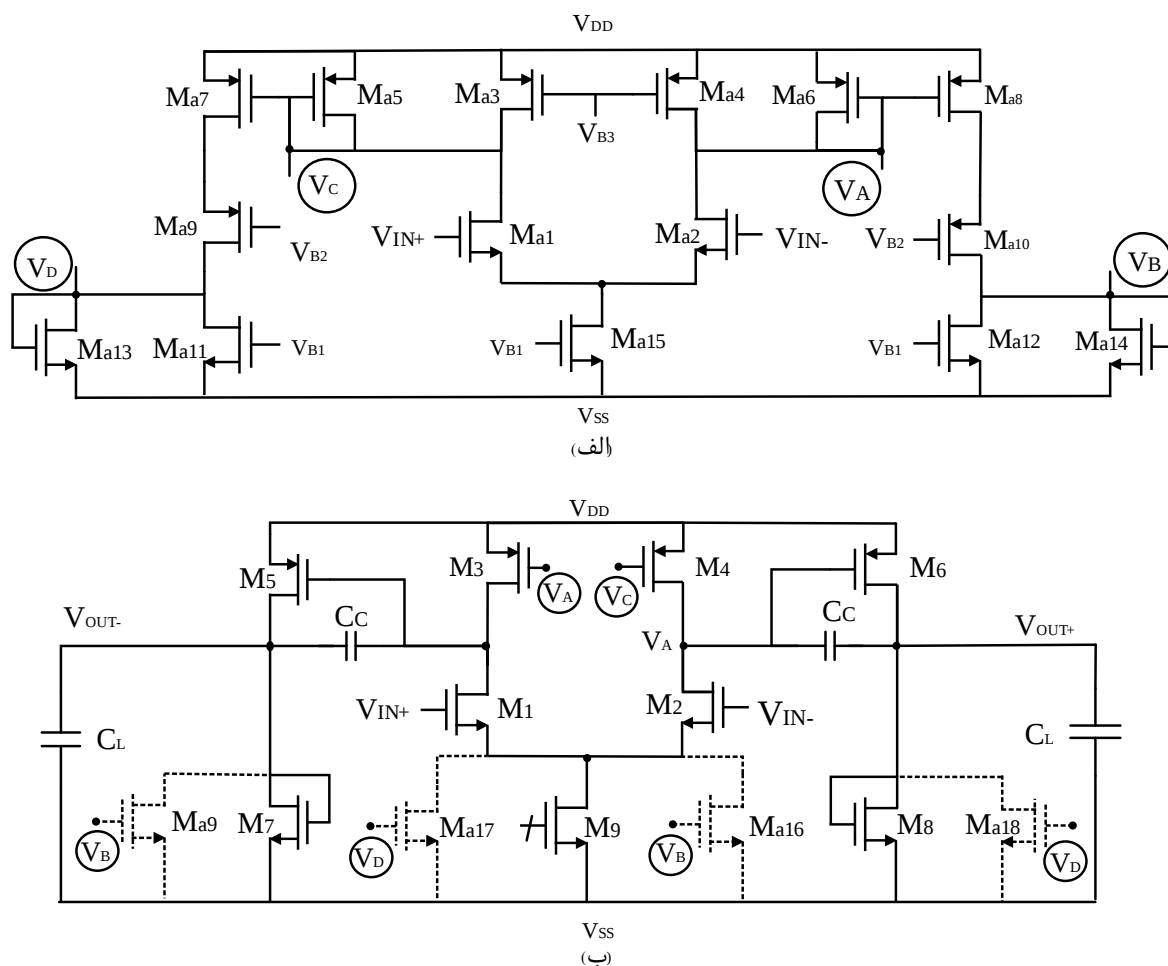


شکل ۱۰-۳ (الف) تغییر ولتاژهای مدار کمکی و (ب) تغییر ولتاژهای تقویت کننده عملیاتی در زمان ورود لبه بالارونده به

ورودی مثبت [۲۰]

طبق شکل ۱۰-۳ (ب) ولتاژ V_A در مدار تقویت کننده دوطبقه اصلی بر روی منبع جریان I_{1-} و ولتاژ V_B بر روی منبع جریان I_B و I_{2-} تأثیر می‌گذارد به عبارت دیگر افزایش ولتاژ V_A موجب افزایش جریان I_{1-} و افزایش ولتاژ V_B موجب افزایش جریان‌های I_B و I_{2-} در تقویت کننده اصلی شکل ۱۰-۳ (ب) می‌گردد و بدین صورت نرخ چرخش مدار می‌یابد.

با اعمال یک پله پایین‌رونده به پایه مثبت و معکوس آن به پایه منفی ورودی به صورت مشابه ولتاژ گره‌های V_A ، V_B ، V_C و V_D تحلیل می‌گردند. بنابراین در مدار کمکی متناسب با نوع ورودی (لبه بالارونده یا پایین‌رونده) ولتاژهای V_A ، V_B ، V_C و V_D مدار کمکی شکل ۱۱-۳ (الف)، افزایش یا کاهش می‌یابد از این‌رو در این روش به منظور افزایش مقدار نرخ چرخش از ولتاژهای V_A ، V_B ، V_C و V_D در مدار کمکی برای تنظیم منابع جریان I_{B1} ، I_{B2} ، I_{C1} ، I_{C2} و I_{D1} ، I_{D2} در مدار اصلی شکل ۱۱-۳ (ب) استفاده شده است.



شکل ۱۱-۳ (الف) ولتاژهای V_A ، V_B ، V_C و V_D در مدار کمکی و (ب) نحوه اتصال ولتاژهای V_A ، V_B ، V_C و V_D از مدار کمکی

به مدار اصلی [۲۰]

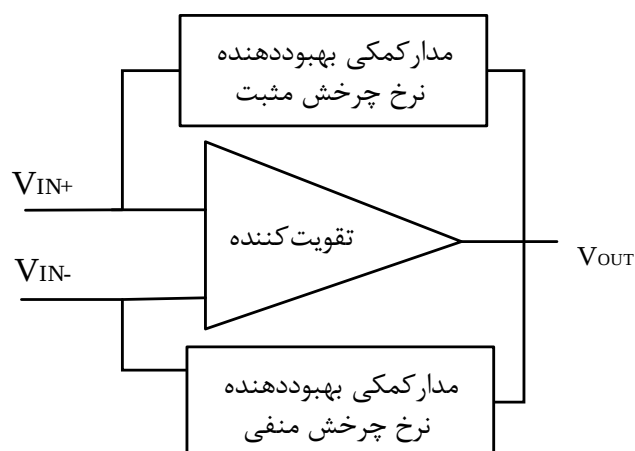
همانطور که در شکل ۱۱-۳ مشاهده می‌شود ولتاژهای V_A ، V_B ، V_C و V_D به گیت ترانزیستورهایی که نقش منابع جریان I_B ، I_{1+} ، I_{1-} و I_{2+} و I_{2-} را ایفا می‌کنند، وصل شده است در نتیجه با افزایش/کاهش ولتاژهای V_A ، V_B ، V_C و V_D ولتاژ گیت ترانزیستورهای مذکور نیز افزایش/کاهش یافته و در نهایت جریان‌های I_B ، I_{1+} ، I_{1-} ، I_{2+} و I_{2-} متعاقباً افزایش/کاهش می‌یابند [۲۰].

لازم به ذکر است که سطح سیلیکون اشغال‌شده توسط این مدار به صورت قابل توجهی بزرگ است.

۷-۳ تقویت‌کننده عملیاتی دوطبقه به همراه مدار بهبوددهنده نرخ

چرخش

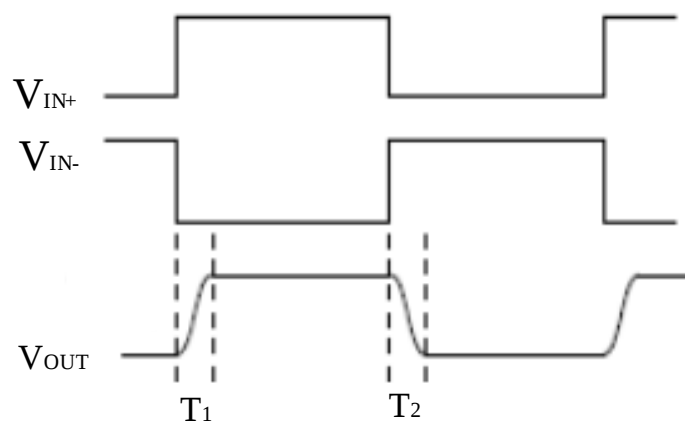
در [۲۱] برای بهبود نرخ چرخش مثبت و منفی تقویت‌کننده دوطبقه تک‌سر، از دو نوع مدار کمکی مختلف استفاده شده است. این مدارهای نظارت‌کننده شروع عملیات سیگنال بزرگ را تشخیص و جریان جفت ورودی تفاضلی را در مدت زمان کوتاهی افزایش می‌دهد در نتیجه با افزایش جریان جفت ورودی تفاضلی (منبع دنباله) میزان نرخ چرخش نیز بهبود می‌یابد همچنین از آنجایی که دوره تزریق جریان بسیار کوتاه است، توان مصرفی آن نیز قابل چشم‌پوشی می‌باشد. نمودار کلی این ایده در شکل ۱۲-۳ نشان داده شده است.



شکل ۱۲-۳ نمودار کلی مدار بهبوددهنده نرخ چرخش [۲۱]

۳-۷-۱ مدار بهبوددهنده نرخ چرخش مثبت

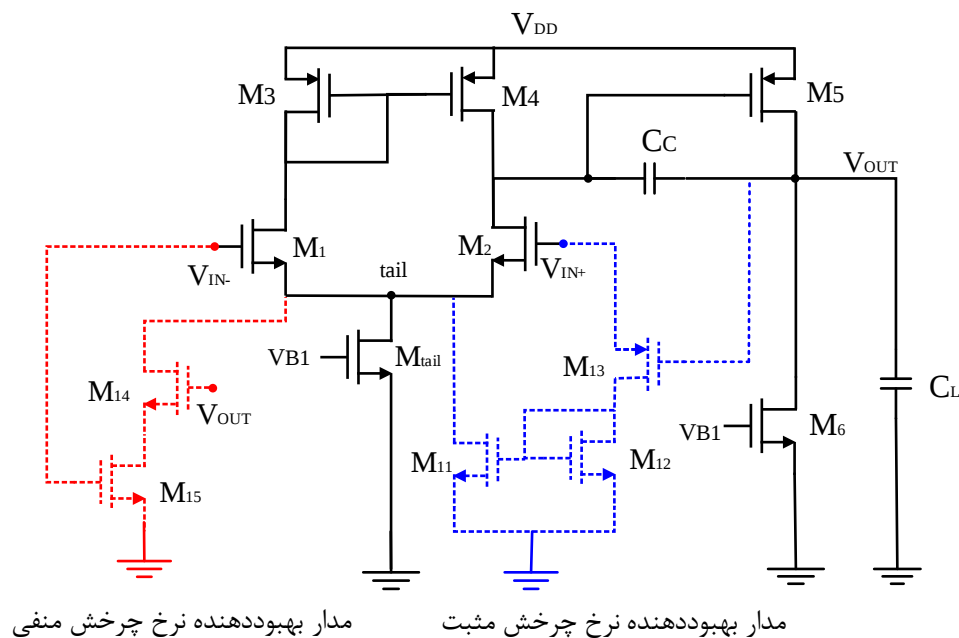
در [۲۱] باتوجه به ساختار نامتقارن تقویت‌کننده عملیاتی تک‌سر دو نوع مدار کمکی مختلف برای ارتباط با دو ورودی مثبت و منفی که هر یک مسئول بهبود نرخ چرخش مثبت و منفی مدار می‌باشد، پیشنهاد شده است. شکل موج خروجی و دو ورودی مثبت و منفی تقویت‌کننده عملیاتی در شکل ۳-۱۳ نشان داده شده است.



شکل ۳-۱۳ ولتاژ ورودی و خروجی تقویت‌کننده عملیاتی و اختلاف فاز بین آنها

در طول گذار همیشه بین شکل موج‌ها یک تأخیر وجود دارد این تأخیرها با T_1 و T_2 در شکل ۳-۱۳ نشان داده شده است. در شکل ۳-۱۴ مدارهای کمکی اضافه‌شده به تقویت‌کننده اصلی نشان داده شده است. با توجه به شکل ۳-۱۴ در آغاز عملیات نرخ چرخش مثبت، ورودی مثبت به بیشینه مقدار خود می‌رسد ولی ولتاژ خروجی هنوز در مقدار کمینه خود قرار دارد بنابراین ترانزیستور M_{13} در حالت روشن قرار می‌گیرد و جریان تولیدشده توسط ترانزیستور M_{13} از طریق ترانزیستورهای M_{12} و M_{11} که به صورت آینه جریان به هم متصل شده‌اند به گره tail تزریق می‌شود.

از طرفی ترانزیستور M_{13} در حالت روشن باقی می‌ماند تا زمانی که ولتاژ خروجی به سطحی برسد که تفاوت بین مقدار آن سطح ولتاژ و ورودی مثبت کمتر از ولتاژ آستانه ترانزیستور M_{13} باشد پس از این مرحله، مدار کمکی تا زمان عملیات نرخ چرخش مثبت بعدی در حالت خاموش قرار می‌گیرد و از اتلاف توان جلوگیری می‌کند. این روش تنها باعث بهبود نرخ چرخش مثبت گردیده است و هیچ تأثیری بر نرخ چرخش منفی مدار ندارد.



شکل ۳-۱۴ تقویت کننده عملیاتی به همراه مدارهای بهبوددهنده نرخ چرخش مثبت و منفی [۲۱]

۳-۷-۲ مدار بهبوددهنده نرخ چرخش منفی

هنگامی که ورودی مثبت از بیشینه مقدار خود به کمینه مقدار شروع به کاهش می‌کند همان اتفاق توصیف شده در بخش قبل، برای طرف دیگر جفت تفاضلی اتفاق می‌افتد. همانطور که در شکل ۳-۱۳ نشان داده شده است. زمانی که ورودی منفی افزایش می‌یابد، ولتاژ خروجی کاهش پیدا می‌کند.

مانند نرخ چرخش مثبت این کاهش ولتاژ خروجی بلافاصله اتفاق نمی‌افتد و دارای یک تأخیر به اندازه T_2 است به صورت کلی برای مدارهای تک‌سر اندازه تأخیر T_2 با تأخیر T_1 برابر نیست. برای کاهش این تأخیر و بهبود نرخ چرخش منفی یک مدار نظارت‌کننده که در طول نرخ چرخش منفی جریان به تقویت‌کننده عملیاتی تزریق می‌کند، ارائه گردیده است. این مدار نیز در شکل ۳-۱۴ نشان داده شده است.

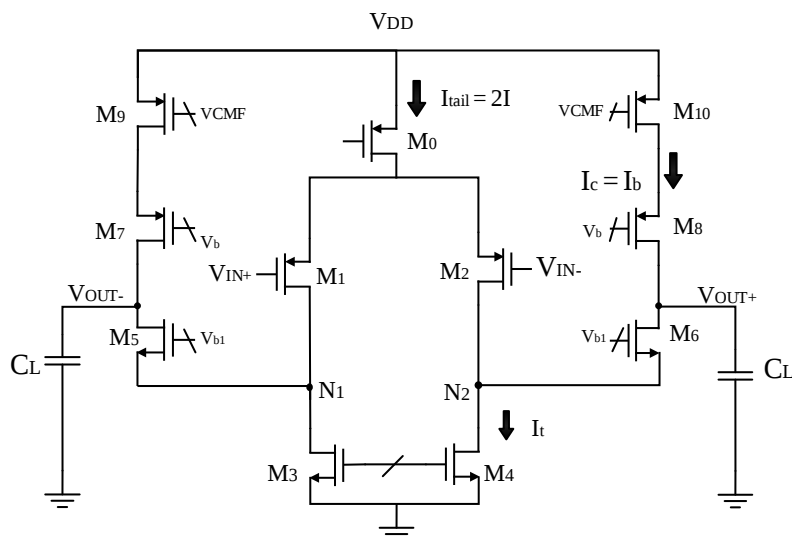
مطابق شکل ۳-۱۴ ترانزیستورهای M_{14} و M_{15} تنها در صورتی که خروجی تقویت‌کننده و ورودی منفی نزدیک بیشینه مقدار خود باشند، روشن می‌شوند این اتفاق در آغاز نرخ چرخش منفی رخ می‌دهد زمانی که ورودی منفی به بیشینه مقدار خود رسیده است و خروجی هنوز در بیشینه مقدار خود قرار دارد. مدار بهبوددهنده نرخ چرخش منفی تا زمانی که ولتاژ خروجی به مقدار $V_{th14} + V_{ds15}$ برسد روشن باقی می‌ماند در این لحظه ترانزیستور M_{14} خاموش می‌شود و هیچ جریانی را از طریق مدار کمکی تزریق نخواهد شد. در عبارت فوق V_{th14} ولتاژ آستانه ترانزیستور M_{14} و V_{ds15} ولتاژ درین-سورس ترانزیستور M_{15} است.

همانطور که انتظار می‌رود بهبود نرخ چرخش برای دو طرح مذکور متقارن نیست و برای طراحی مجدد باید ملاحظات بیشتری در نظر گرفته شود. در واقع مدارهای بهبوددهنده نرخ چرخش مثبت و منفی باید به گونه‌ای طراحی گردند که میزان نرخ چرخش مثبت و منفی با یکدیگر برابر شوند بنابراین ترانزیستورهای M_{14} و M_{15} برای رسیدن به بیشینه نرخ چرخش ممکن طراحی می‌شوند و سپس ترانزیستورهای M_{11} تا M_{13} نیز برای رسیدن به همان نرخ طراحی می‌گردند [۲۱].

۳-۸ بهبود نرخ چرخش در تقویت‌کننده عملیاتی کسکود تاشده

در فن‌آوری CMOS و ابعاد نانومتر تقویت‌کننده‌های عملیاتی کسکود تاشده به دلیل مزایایی از جمله محدوده وسیع ورودی حالت مشترک بسیار مورد استفاده قرار می‌گیرند.

از طرفی مقدار نرخ چرخش تقویت‌کننده‌های کسکود تاشده توسط منبع جریان دنباله محدود می‌شود بنابراین برای بهبود نرخ چرخش در یک تقویت‌کننده عملیاتی کسکود تاشده نیاز به افزایش جریان است. تاکنون روش‌های متعددی برای بهبود نرخ چرخش در تقویت‌کننده‌های عملیاتی کسکود تاشده ارائه گردیده است اما برخی از آنها را نمی‌توان در کاربردهای ولتاژ پایین مورد استفاده قرار داد و یا فقط نرخ چرخش منفی یا مثبت مدار را بهبود می‌دهد. مدار کمکی ارائه‌شده در [۲۲] مقدار نرخ چرخش منفی و مثبت تقویت‌کننده عملیاتی را به صورت قابل توجهی بهبود می‌بخشد در شکل ۳-۱۵ یک تقویت‌کننده کسکود تاشده (متداول) نشان داده شده است.

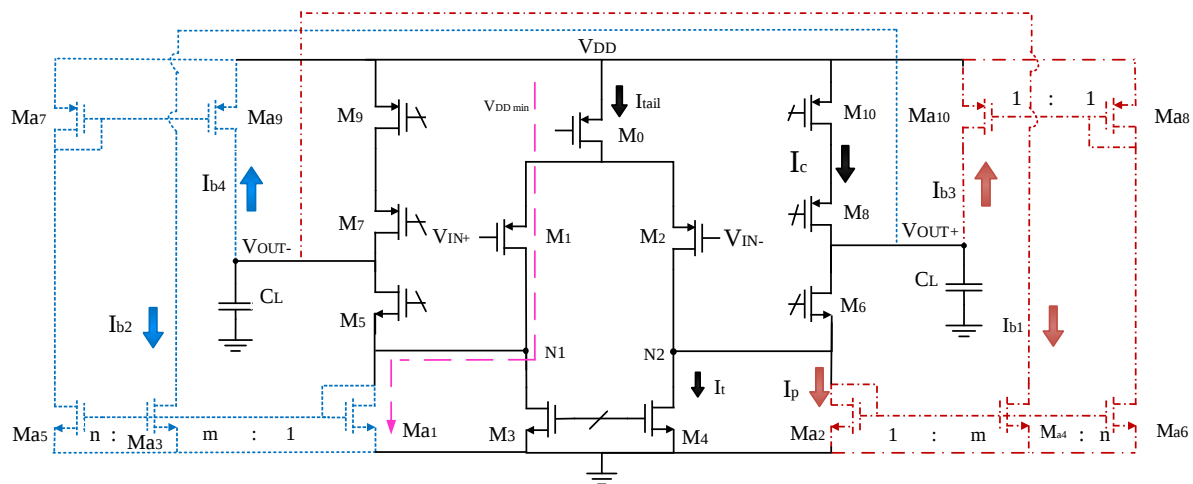


شکل ۳-۱۵ مدار تقویت‌کننده عملیاتی کسکود تاشده متداول

مطابق شکل ۳-۱۵ هنگامی که یک پله بالارونده به ورودی V_{IN+} اعمال می‌گردد، ترانزیستور M_1 خاموش می‌شود و همه جریان I_{tail} از مسیر ترانزیستور M_2 عبور می‌کند. اگر فرض شود که جریان ترانزیستور M_8 کمتر از نصف جریان منبع دنباله (I_{tail}) باشد در این صورت جریان I_{tail} بزرگ‌تر از جریان ترانزیستورهای M_3 و M_4 (جریان I_t) خواهد بود بنابراین ولتاژ گره N_2 افزایش می‌یابد تا زمانی که ترانزیستورهای M_0 و M_2 وارد ناحیه خطی گردند و جریان‌هایشان به مقدار I_t کاهش پیدا کند. با اعمال KCL در گره‌های خروجی نرخ چرخش منفی و مثبت به دست می‌آید سپس نرخ چرخش تفاضلی از طریق رابطه (۳-۸) محاسبه می‌شود [۲۲].

$$SR_{FC} = \frac{2I}{C_L} \quad (۸-۳)$$

لازم به ذکر است هنگامی که زمان نرخ چرخش مثبت به پایان می‌رسد مدت زمان زیادی طول می‌کشد تا ترانزیستورهای M_0 و M_2 از ناحیه خطی دوباره به ناحیه اشباع بازگردند. برای بهبود میزان نرخ چرخش و همچنین برای جلوگیری از رفتن ترانزیستورها به ناحیه خطی در مدت زمانی که ورودی تغییر ناگهانی داشته، یک مدار کمکی جدید در شکل ۱۶-۳ پیشنهاد شده است.



شکل ۱۶-۳ مدار تقویت‌کننده عملیاتی کسکود تاشده به همراه مدار بهبود نرخ چرخش [۲۲]

در شکل ۱۶-۳ ترانزیستورهای M_{a1} تا M_{a10} به مدار تقویت‌کننده عملیاتی کسکود تاشده شکل ۱۵-۳ افزوده شده است تمام این ترانزیستورهای اضافه‌شده در حالت سیگنال کوچک در ناحیه زیرآستانه کار می‌کنند در نتیجه تأثیر آنها بر عملکرد مدار شکل ۱۵-۳ قابل چشم‌پوشی است. این مدار کمکی افزوده شده در شکل ۱۶-۳ هنگامی که یک ولتاژ مثبت بزرگ به ورودی V_{IN+} اعمال می‌گردد از افزایش بیش از حد ولتاژ گره N_2 جلوگیری می‌کند. در این حالت ترانزیستور M_{a1} روشن می‌شود و جریان را به سمت پایین (جریان کشی) هدایت می‌کند در نتیجه اجازه نمی‌دهد که ولتاژ گره N_2 بیشتر از مقدار ولتاژ گیت-سورس افزایش یابد بنابراین در این صورت ترانزیستور M_0 در ناحیه اشباع باقی می‌ماند.

طبق مسیر مشخص شده در شکل ۱۶-۳ حداقل میزان ولتاژ تغذیه از رابطه (۹-۳) به دست می‌آید و در صورتی که رابطه (۹-۳) در مدار برقرار باشد، جریان ترانزیستور M_0 در مقدار I_{tail} باقی مانده و دیگر مانند شکل ۱۵-۳ کاهش نمی‌یابد.

$$V_{DD} > V_{th,n} + V_{OV,n} + 2V_{OV,p} \quad (9-3)$$

در رابطه (۹-۳) $V_{OV,p}$ و $V_{OV,n}$ به ترتیب ولتاژ اضافه تحریک ترانزیستورهای NMOS و PMOS است. در شکل ۱۶-۳ جریان ترانزیستور M_{a1} با دو نسبت مختلف m و n به ترتیب در ترانزیستورهای M_{a5} و M_{a3} کپی می‌شود سپس این جریان از طریق ترانزیستورهای M_{a7} و M_{a9} و مسیرهای مشخص شده در شکل ۱۶-۳ به گره‌های خروجی تقویت‌کننده عملیاتی تزریق می‌گردد. به صورت مشابه این پدیده برای ترانزیستورهای M_{a2} ، M_{a4} ، M_{a6} ، M_{a8} و M_{a10} رخ می‌دهد و با اعمال KCL در گره‌های خروجی شکل ۱۶-۳ نرخ چرخش مثبت و منفی به ترتیب از رابطه‌های (۱۰-۳) و (۱۱-۳) محاسبه می‌گردد.

$$SR^+ = (n - 0.5)I_{tail} + (1 - n)I_t \quad (10-3)$$

$$SR^- = (m + 0.5)I_{tail} - mI_t \quad (11-3)$$

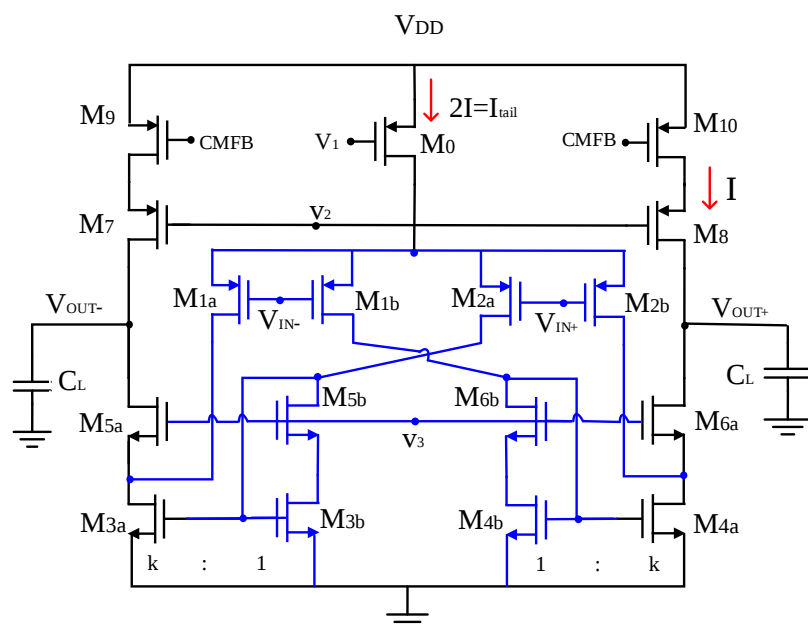
در رابطه‌های (۱۰-۳) و (۱۱-۳) n و m طبق شکل ۱۶-۳ نسبت آینه جریان بین ترانزیستورهای M_{a3} تا M_{a8} است.

افزایش پارامترهای n و m به ترتیب مقدار نرخ چرخش منفی و مثبت را بهبود می‌دهد از طرفی برای اینکه مقدار نرخ چرخش منفی و مثبت با هم برابر باشند باید $n = m + 1$ انتخاب شود. علاوه بر این باتوجه به مسائل مربوط به پایداری نسبت n و m را نمی‌توان بزرگ و خودسرانه انتخاب کرد [۲۲].

۹-۳ بهبود نرخ چرخش در تقویت کننده عملیاتی کسکود تاشده با

بازیابی جریان

در سال های اخیر در تقویت کننده های کسکود تاشده برای بهبود نرخ چرخش، ساختار جدیدی به نام کسکود تاشده با بازیابی جریان^۱ ارائه شده است که این مدار پیشنهادی در شکل ۱۷-۳ نشان داده شده است. در واقع با تغییر در مدار کسکود تاشده متداول شکل ۱۵-۳ و با حفظ همان میزان توان مصرفی به مدار شکل ۱۷-۳ تبدیل شده است.



شکل ۱۷-۳ کسکود تاشده با بازیابی جریان [۲۳]

در این مدار با شکستن ابعاد ترانزیستورهای ورودی تفاضلی در شکل ۱۵-۳ و تبدیل آنها به چهار ترانزیستور M_{1a} , M_{1b} , M_{2a} , M_{2b} و اتصال ضربدری آنها با ترانزیستورهای M_{4a} , M_{4b} , M_{3a} و M_{3b} صورت گرفته است. ترانساینایی تقویت کننده کسکود تاشده با بازیابی جریان شکل ۱۷-۳ از رابطه زیر محاسبه می گردد.

¹ Recycling Folded Cascode

$$G_{m,RFC} = g_{m1a}(1+k) \quad (12-3)$$

ضریب k در رابطه (۱۲-۳) نسبت بین آینه جریان‌های M_{3a} ، M_{3b} ، M_{4a} و M_{4b} است و g_{m1a} ترانسانایی ترانزیستورهای ورودی تفاضلی شکل ۱۷-۳ است.

یکی از مزیت‌های تقویت‌کننده کسکود تاشده با بازیابی جریان بهره بالای این ساختار نسبت به همتای متداول خود، در شکل ۱۵-۳ است بنابراین طبق رابطه (۱۲-۳) ترانسانایی تقویت‌کننده عملیاتی شکل ۱۷-۳ با ضریب k افزایش می‌یابد.

در تقویت‌کننده کسکود تاشده شکل ۱۵-۳ میزان جریان در ترانزیستورهای M_3 و M_4 مقدار ثابتی است، ایده اصلی تقویت‌کننده کسکود تاشده با بازیابی جریان تغییر در این مقدار ثابت بوده است در واقع با استفاده از آینه جریان و ضریب k میزان جریان را با حفظ همان توان مصرفی به نحوی تغییر می‌دهد، که منجر به بهبود بیشتر نرخ چرخش مدار می‌گردد.

برای محاسبه نرخ چرخش در ساختار شکل ۱۷-۳ فرض کنید به ورودی V_{IN+} پله پایین‌رونده و به ورودی V_{IN-} پله بالارونده بزرگی اعمال گردد. طبق تحلیل‌های مشابه از ترانزیستورهای M_{1a} و M_{1b} جریانی نمی‌گذرد بنابراین ترانزیستور M_{4a} و M_{4b} نیز در ناحیه قطع خواهند بود ولتاژ درین ترانزیستور M_{4a} شروع به افزایش می‌کند و به دنبال آن ولتاژ سورس ترانزیستور M_{6a} افزایش می‌یابد این در حالی است که ولتاژ گیت ترانزیستور M_{6a} در مقدار ولتاژ V_3 ثابت نگه داشته شده است، بنابراین ترانزیستور M_{6a} به سمت ناحیه قطع می‌رود در نتیجه ترانزیستور M_{2b} وارد ناحیه خطی (عمیق) می‌گردد و هیچ جریانی از ترانزیستور M_{2b} نمی‌گذرد در نهایت کل جریان I_2 از ترانزیستور M_{2a} می‌گذرد سپس این جریان با ضریب k توسط آینه جریان M_{3b} در ترانزیستور M_{3a} کپی می‌شود.

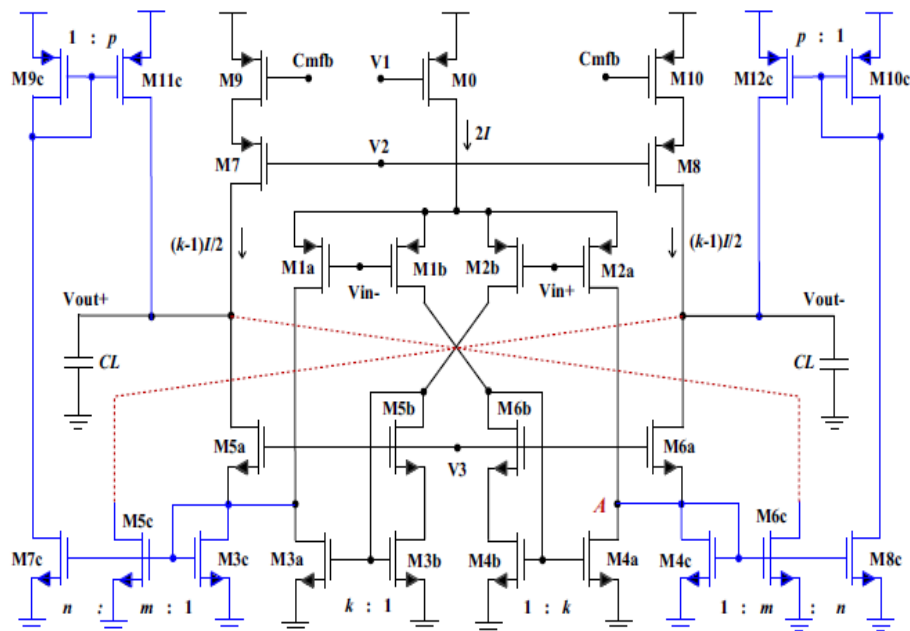
می‌توان نشان داد که نرخ چرخش مثبت و منفی تقویت‌کننده کسکود تاشده با بازیابی جریان به ترتیب از رابطه‌های (۱۳-۳) و (۱۴-۳) پیروی می‌کنند.

در [۲۶] نیز کسکود تاشده با بازیابی جریان همراه بایاس تطبیقی شکل ۳-۴ با هم ترکیب شده‌اند و در نتیجه نرخ چرخش مدار بسیار بهبود یافته است [۲۶-۲۳].

$$SR_{RFC}^{+} = \frac{2k-1}{C_L} I \quad (۱۳-۳)$$

$$SR_{RFC}^{-} = -\frac{I}{C_L} \quad (۱۴-۳)$$

در برخی از پژوهش‌های دیگر مانند آنچه که در شکل ۳-۱۸ نشان داده شده، مدار بهبوددهنده نرخ چرخش ۳-۱۶ را به کسکود تاشده با بازیابی جریان اضافه می‌کنند در نتیجه علاوه بر دستیابی به بهره بالا، با انتخاب صحیح نسبت آینه جریان‌ها میزان نرخ چرخش به مقدار قابل توجهی بهبود می‌دهند.



شکل ۳-۱۸ کسکود تاشده با بازیابی جریان به همراه مدار بهبوددهنده نرخ چرخش [۲۵]

می‌توان با تحلیل مشابه بخش‌های قبل نشان داد که در مدار شکل ۱۸-۳ میزان نرخ چرخش تفاضلی از (۱۵-۳) محاسبه می‌گردد.

$$SR_{RFC-SRE} = \frac{k+np+m}{C_L} I \quad (15-3)$$

در رابطه (۱۵-۳) مطابق با شکل ۱۸-۳ ضریب p نسبت آینه جریان بین ترانزیستورهای M_{10C} ، M_{12C} و M_{11C} ، M_{9C} است.

اخیراً در برخی از ساختارها با تکرار کردن روش بازیابی جریان مانند آنچه در [۲۸] بیان شده است به نرخ چرخش بالاتری نیز دست یافته‌اند اما هرچه مدارهای بیشتری به منظور بهبود نرخ چرخش به ساختار اصلی تقویت‌کننده عملیاتی اضافه گردد علاوه بر اشغال فضای بسیار زیاد، طراحی مدار را پیچیده‌تر می‌کنند. به عنوان مثال یک مشکل اصلی روش RFC تخریب حاشیه فاز مدار است که در صورت گسترش مدار شکل ۱۷-۳ به ساختارهای چندطبقه با مشکل پایداری روبه‌رو خواهند شد بنابراین باتوجه به نوع کاربرد همواره باید یک مصالحه بین پارامترهای مختلف مدار برقرار باشد [۲۷-۲۹].

نرخ چرخش شکل‌های ۱۵-۳، ۱۷-۳ و ۱۸-۳ در جدول ۱-۳ با هم مقایسه شده است.

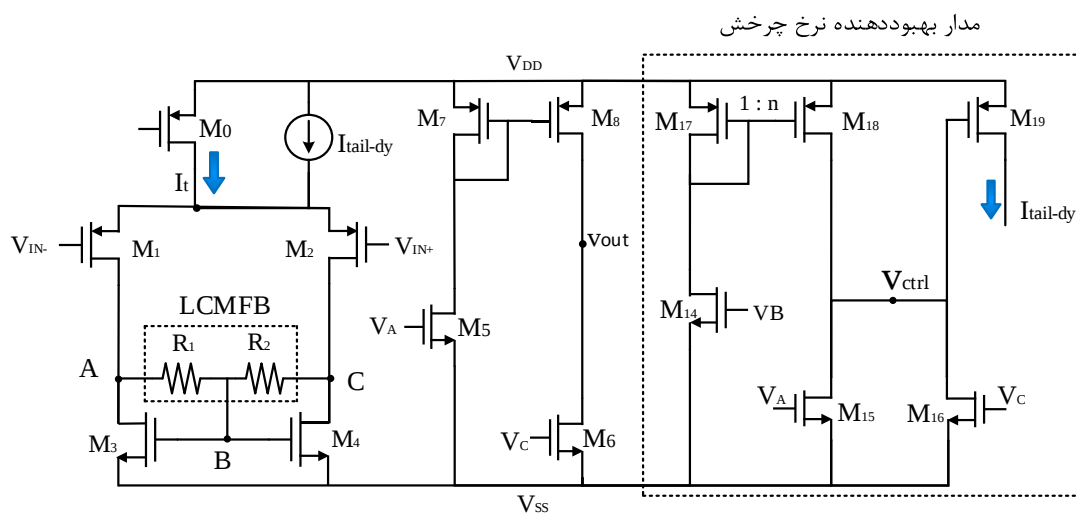
جدول ۱-۳ مقایسه نرخ چرخش در سه ساختار کسکود تاشده

ساختار	کسکود تاشده با بازیابی جریان به همراه مدار SRE	کسکود تاشده با بازیابی جریان	کسکود تاشده
نرخ چرخش	$SR_{RFC-SRE} = \frac{k+np+m}{C_L} I$	$SR_{RFC} = \frac{2k}{C_L} I$	$SR_{FC} = \frac{2}{C_L} I$

۱۰-۳ تقویت کننده عملیاتی دوطبقه به همراه مدار بهبوددهنده نرخ

چرخش و LCMFB

در شکل ۱۹-۳ تقویت کننده عملیاتی دوطبقه تک سر به همراه مدار بهبوددهنده نرخ چرخش نشان داده شده است. مدار بهبوددهنده نرخ چرخش مشخص شده در شکل ۱۹-۳ در حالت سیگنال کوچک خاموش است. همانطور که مشاهده می شود سورس ترانزیستور M_{19} به گره مشترک جفت ترانزیستور ورودی وصل شده است و تنها زمانی که ترانزیستور M_{19} روشن شود جریان بزرگی به تقویت کننده اصلی تزریق می شود. یکی از تفاوت های عمده شکل ۱۹-۳ با مدارهای بهبوددهنده نرخ چرخش در پژوهش های گذشته این است که مدار تشخیص زمان نرخ چرخش به جای اتصال به گره های ورودی تقویت کننده عملیاتی به گره های داخلی مدار متصل شده است به عبارت دیگر تشخیص زمان رخ دادن نرخ چرخش برعهده دو گره A و C می باشد [۷].



شکل ۱۹-۳ تقویت کننده عملیاتی دوطبقه به همراه مدار بهبوددهنده نرخ چرخش و LCMFB [۷]

در مدار شکل ۱۹-۳ ترانزیستورهای M_{14} ، M_{15} و M_{16} دارای ابعاد یکسان می باشند درحالی که بین ابعاد ترانزیستورهای M_{17} و M_{18} نسبت n برقرار است.

در مدار شکل ۳-۱۹ ضریب n باید به گونه‌ای انتخاب شود که در حالت سیگنال کوچک ترانزیستورهای M_{15} و M_{16} در ناحیه اشباع و ترانزیستور M_{18} در ناحیه خطی قرار داشته باشد، تنها در این صورت مدار بهبوددهنده نرخ چرخش هیچ تأثیری بر پارامترهای سیگنال کوچک مدار نخواهد داشت. برای اطمینان از اینکه ترانزیستور M_{19} در حالت سیگنال کوچک در ناحیه قطع قرار دارد باید، V_{DS18} کمتر از ولتاژ آستانه ترانزیستور M_{19} باشد. پس از ورود یک سیگنال تفاضلی به ورودی تقویت‌کننده عملیاتی ولتاژ گره‌های V_A و V_C به ترتیب به اندازه‌ی $V_B + \Delta V$ و $V_B - \Delta V$ تغییر می‌کنند که ΔV در واقع میزان افزایش ولتاژ است. طبق آنچه که در [۷] بیان شده است هنگامی که شرط (۳-۱۶) برقرار باشد هر دو ترانزیستور M_{15} و M_{16} در ناحیه اشباع هستند و زمانی که شرط (۳-۱۷) برقرار شود یکی از ترانزیستورهای M_{15} یا M_{16} وارد ناحیه قطع می‌شوند، مقدار ΔV_{on} توسط ترانزیستور M_{14} تنظیم شده است.

$$|\Delta v| < V_{on} \quad (۳-۱۶)$$

$$|\Delta v| > V_{on} \quad (۳-۱۷)$$

وقتی که $|\Delta V|$ برابر با مقدار ΔV_{on} باشد در این صورت ترانزیستور M_{18} در ناحیه اشباع قرار دارد و ترانزیستورهای M_{15} یا M_{16} در مرز بین ناحیه اشباع و خطی کار می‌کنند. اگر $|\Delta V|$ بیشتر افزایش پیدا کند به سرعت یکی از ترانزیستورهای M_{15} یا M_{16} وارد ناحیه خطی یا قطع می‌شود این در حالی است، که ترانزیستور M_{18} همچنان در ناحیه اشباع باقی مانده است پس یکی از ترانزیستورهای M_{15} یا M_{16} در ناحیه اشباع باقی خواهد ماند در نتیجه ولتاژ گره V_{ctrl} به مقدار V_{ss} نزدیک می‌شود و ترانزیستور M_{19} وارد ناحیه اشباع می‌شود در این صورت مانند شکل ۳-۱۹ جریان $I_{tail-dy}$ را به صورت موقت به تقویت‌کننده عملیاتی تزریق می‌کند. مدار بهبوددهنده نرخ چرخش در این پژوهش دارای یک ولتاژ از پیش تعریف شده (ΔV_{on}) است که هیچ تأثیری بر عملکرد سیگنال کوچک مدار ندارد و تنها در حالت سیگنال بزرگ نرخ چرخش را بهبود می‌بخشد [۷ و ۳۰].

۱۱-۳ خلاصه فصل

در این فصل روش‌های بهبود نرخ چرخش در تقویت‌کننده‌های عملیاتی مورد بررسی قرار گرفته شد. روش‌های ابتدایی بهبود نرخ چرخش مانند تقویت‌کننده‌های کلاس A، چون جریان بایاس آنها ثابت است برای افزایش نرخ چرخش باید توان زیادی مصرف شود. برای رفع این مشکل تقویت‌کننده‌های کلاس AB به همراه مدارهای بایاس تطبیقی بیان شد در این تقویت‌کننده‌ها جریان بایاس ثابت نیست و می‌تواند نرخ چرخش تقویت‌کننده عملیاتی را بدون افزایش قابل توجه توان مصرفی بهبود ببخشند، اما در بسیاری از این مدارها خطینگی تقویت‌کننده‌ها دچار مشکل می‌شوند و یا برای کاربردهای ولتاژ پایین مناسب نیستند.

برای بهبود نرخ چرخش مدارهای دیگری مانند تقویت‌کننده کسکود تاشده و یا کسکود تاشده با بازیابی جریان بیان شد اما این مدارها حاشیه فاز تقویت‌کننده را با مشکل روبه رو می‌سازند همچنین در صورت گسترش آنها به ساختارهای دوطبقه و چندطبقه این مشکل بیشتر پدیدار می‌گردد و نیاز به جبران‌سازی را امری ضروری می‌سازد که به خازن جبران‌ساز بزرگ‌تری احتیاج دارند و از طرفی افزایش خازن نرخ چرخش مدار را محدودتر می‌کند.

روش‌های نوین بهبود نرخ چرخش عموماً با استفاده از یک مدار ناظر کمکی حاصل می‌گردد این مدارها تنها در حالت سیگنال بزرگ روشن می‌شوند سپس جریانی را به صورت موقت به تقویت‌کننده اصلی تزریق می‌کنند و در سایر حالت‌ها خاموش بوده در نتیجه تأثیری بر پارامترهای سیگنال کوچک مدار ندارند.

در پژوهش‌های مختلف روش‌های متعددی برای بهبود نرخ چرخش ارائه شده است از نقص‌های موجود در برخی از این روش‌ها می‌توان به افزایش توان مصرفی، مناسب نبودن برای کاربردهای ولتاژ پایین، عدم تقارن نرخ چرخش مثبت و منفی، افزودن پیچیدگی به مدار اصلی و همچنین بالا بردن فضای اشغالی بر روی سیلیکون اشاره کرد که در این فصل مزایا و نقص‌های این روش‌ها مورد مطالعه و بررسی قرار گرفته شد.

فصل چهارم

طراحی و شبیه‌سازی یک تقویت‌کننده دو طبقه

با نرخ چرخش بهبود یافته

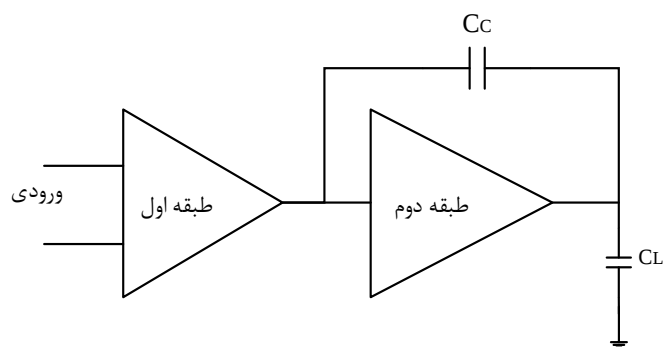
۱-۴ مقدمه

در فصل‌های قبل به تحلیل و بررسی نرخ چرخش و روش‌های بهبود نرخ چرخش در تقویت‌کننده‌های عملیاتی دوطبقه پرداخته شد. در این فصل با تکیه بر مفاهیم فصل‌های گذشته ساختار جدیدی برای بهبود نرخ چرخش تقویت‌کننده عملیاتی دوطبقه پیشنهاد شده است.

در مدار پیشنهادی به منظور بهبود نرخ چرخش سه گام مهم برداشته شده است. با توجه به فصل‌های گذشته می‌دانیم که میزان خازن جبران‌ساز در تقویت‌کننده‌های عملیاتی دوطبقه یکی از پارامترهای مؤثر در مقدار نرخ چرخش است پس در ابتدا با تغییر نوع جبران‌سازی که باعث کاهش میزان خازن جبران‌ساز شده است، نرخ چرخش مدار بهبود داده شده است. در مرحله دوم با به‌کارگیری روش QFG مورد مطالعه در [۱۰] مجدداً نرخ چرخش بهبود یافته است و در مرحله سوم به منظور برابری نرخ چرخش مثبت و منفی مدار ناظر کمکی جدیدی ارائه شده است. این مدار ناظر کمکی تغییر ناگهانی ورودی منفی را تشخیص می‌دهد و در این زمان به تخلیه خازن کمک می‌کند در نتیجه نرخ چرخش منفی را بهبود می‌دهد. قابل ذکر است ساختار پیشنهادی با استفاده از نرم‌افزار ADS و در تکنولوژی TSMC 0.18 μm RF-CMOS شبیه‌سازی شده است.

۲-۴ طراحی مدار

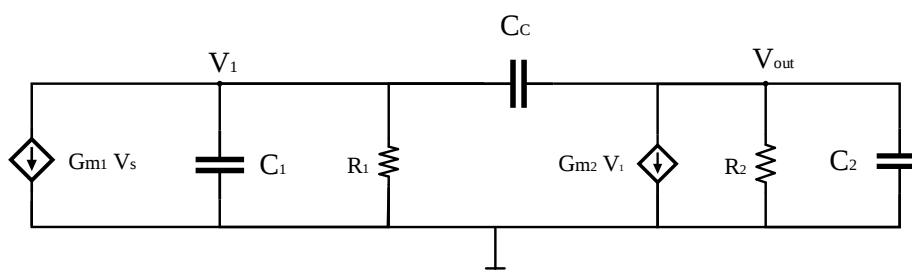
در بسیاری از مدارهای الکترونیکی از تقویت‌کننده‌های چندطبقه مانند شکل ۱-۴ استفاده می‌شود. تقویت‌کننده‌های عملیاتی دوطبقه به علت داشتن بهره و بیشینه دامنه نوسان بالا بسیار مورد استفاده قرار می‌گیرند که طبقه اول بهره بالا و طبقه دوم بیشینه دامنه نوسان بالا را فراهم می‌کند. در این قسمت به طراحی یک تقویت‌کننده عملیاتی دوطبقه تک‌سر با جبران‌سازی میلر پرداخته شده است.



شکل ۴-۱ نمودار کلی تقویت کننده عملیاتی دوطبقه با جبران سازی میلر

۴-۲-۱ تابع تبدیل مدار با جبران سازی مستقیم

تقویت کننده های عملیاتی یک طبقه ذاتاً پایدار می باشند و معمولاً پاسخ فرکانسی بسیار خوبی دارند. تقویت کننده های عملیاتی چند طبقه قطب های متعددی به پاسخ فرکانسی مدار اضافه می کنند که باعث تخریب حاشیه فاز می شود و مدار را دچار نوسان می کنند پس تقویت کننده باید اصلاح شود تا حاشیه فاز افزایش یابد. به این فرآیند "جبران سازی" گفته می شود. دو روش به نام های روش مستقیم^۱ و روش غیرمستقیم^۲ برای جبران سازی تقویت کننده های عملیاتی در اینجا ذکر شده است. در شکل ۴-۲ مدل سیگنال کوچک تقویت کننده عملیاتی دوطبقه با جبران سازی میلر (روش مستقیم) را نشان می دهد. باتوجه به مدل پیش رو با نوشتن تابع تبدیل، صفر و قطب ها مطابق رابطه های (۴-۱) تا (۴-۴) محاسبه می شود.



شکل ۴-۲ مدل سیگنال کوچک تقویت کننده عملیاتی دوطبقه [۲]

¹ Direct Compensation

² Indirect Compensation

$$P_1 = \frac{1}{G_{m2} R_2 R_1 C_C} \quad (1-4)$$

$$P_2 = \frac{G_{m2}}{C_2} \quad (2-4)$$

$$Z = \frac{G_{m2}}{C_C} \quad (3-4)$$

$$GBW = A_0 P_1 = \frac{G_{m1}}{C_C} \quad (4-4)$$

در رابطه‌های فوق P_1 ، P_2 و G_{m1} ، G_{m2} به ترتیب قطب‌ها و ترانسانایی‌های طبقه اول و دوم هستند همچنین Z صفر تابع تبدیل و R_1 ، R_2 به ترتیب مقاومت‌های دیده شده از گره‌های V_1 و گره خروجی است. علاوه بر این A_0 بهره ولتاژ و GBW پهنای باند تقویت‌کننده عملیاتی است. مقدار خازن C_2 نیز طبق رابطه (4-5) و شکل (4-3) محاسبه می‌شود.

$$C_2 = C_{db5} + C_{db6} + C_{gd6} + C_L \approx C_L \quad (5-4)$$

در رابطه (4-5) C_{db} و C_{gd} به ترتیب خازن‌های درین-بالک و گیت-درین ترانزیستورها است که از مقدار این خازن‌های پارازیتی در مقابل خازن C_L صرف نظر شده است. برای اینکه اثر صفر بر پاسخ فرکانسی مدار کاهش داده شود فرض $Z = 10 \text{ GBW}$ در نظر گرفته شده است بنابراین:

$$G_{m2} = 10 G_{m1} \quad (6-4)$$

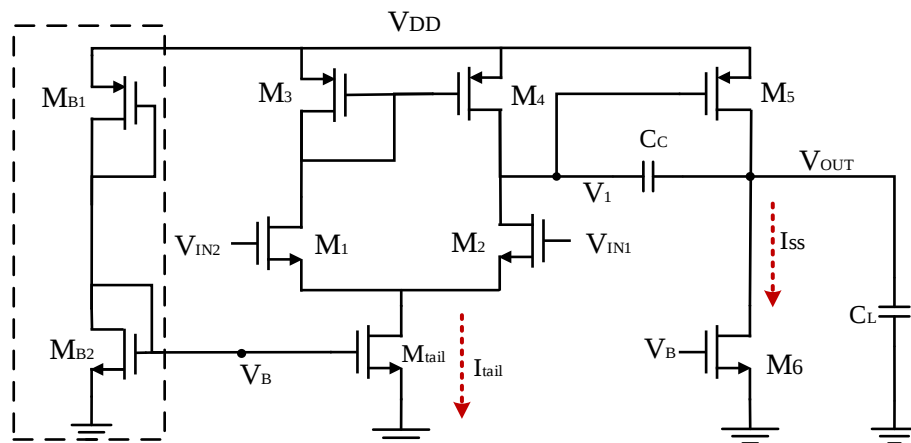
$$\phi_M = \tan^{-1} \left(\frac{GBW}{Z} \right) - \tan^{-1} \left(\frac{GBW}{P_1} \right) - \tan^{-1} \left(\frac{GBW}{P_2} \right) \quad (7-4)$$

$$\phi_M = \begin{cases} 60 & P_2 \geq 2.2 \text{ GBW} \\ 45 & P_2 \geq 1.22 \text{ GBW} \end{cases} \quad (8-4)$$

در رابطه (۷-۴) پارامتر ϕ_M حاشیه فاز تقویت کننده عملیاتی است. باتوجه به رابطه های (۲-۴)، (۴-۴) و

(۶-۴) رابطه (۹-۴) بین حاشیه فاز مدار و خازن ها محاسبه می شود.

$$\phi_M = \begin{cases} 60 & C_C \geq 0.22 C_L \\ 45 & C_C \geq 0.12 C_L \end{cases} \quad (۹-۴)$$



شکل ۳-۴ تقویت کننده عملیاتی دوطبقه با جبران سازی مستقیم

از طرفی طبق روابط بیان شده در فصل دوم نرخ چرخش از کمینه مقدار عبارت (۲-۱۴) حاصل می گردد

با فرض اینکه رابطه (۴-۱۰) بین جریان طبقه ها برقرار باشد رابطه (۴-۱۲) به دست می آید.

$$I_{SS} = A I_{tail} \quad A > 0 \quad (۴-۱۰)$$

$$\frac{A}{C_C + C_L} > \frac{1}{C_C} \Rightarrow C_C > \frac{1}{A-1} C_L \quad (۴-۱۱)$$

بنابراین با ترکیب رابطه (۴-۹) برای فاز ۶۰ درجه و رابطه (۴-۱۱) مقدار $A = 5/54$ به دست خواهد آمد.

در واقع برای اینکه نرخ چرخش توسط جریان طبقه دوم محدود نشود و حاشیه فاز مطلوب (در اینجا ۶۰

درجه) به دست آید، باید جریان طبقه دوم حداقل $5/54$ برابر جریان طبقه اول انتخاب شود.

روابط فوق از دیدگاه طراحی تقویت کننده می تواند مفید واقع شود و در واقع ارتباط بین توان، نرخ چرخش و حاشیه فاز مطلوب مدار را بیان می کند که در طراحی تقویت کننده عملیاتی دوطبقه پیش رو این عبارت (ارتباط بین جریان طبقه ها) لحاظ شده است. مشخصات تقویت کننده عملیاتی مورد استفاده در این پژوهش در جدول ۴-۱ ذکر شده است.

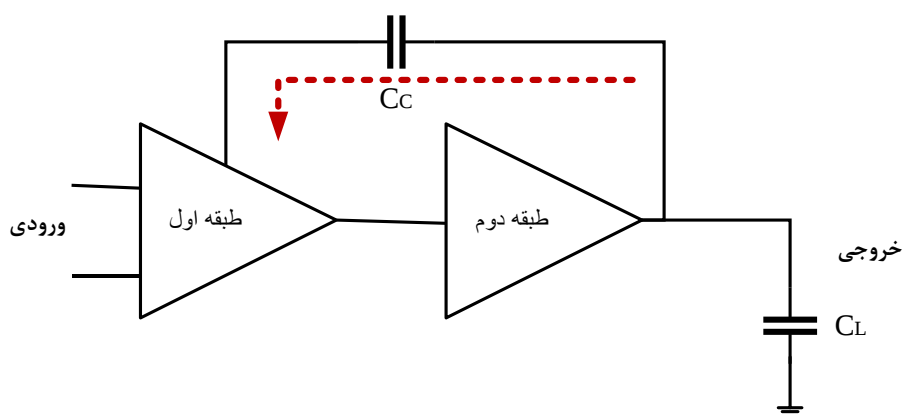
جدول ۴-۱ مشخصات تقویت کننده دوطبقه تک سر با جبران سازی مستقیم

مشخصات	تحلیل دستی	شبیه سازی
بهره (dB)	۷۰	۶۶
توان مصرفی (μW)	۵۴۰	۵۵۴
حاشیه فاز (deg)	۶۰	۶۶
نرخ چرخش ($V/\mu s$)	۸۶	۸۱
C_C (fF)	۵۰۰	۵۰۰
C_L (pF)	۱	۱
فرکانس گذر بهره واحد (MHz)	۵۰	۴۹
ولتاژ حالت مشترک ورودی (V)	۰/۸ - ۱/۶	۰/۸ - ۱/۶
طول ترانزیستورها (μm)	۰/۵	۰/۵

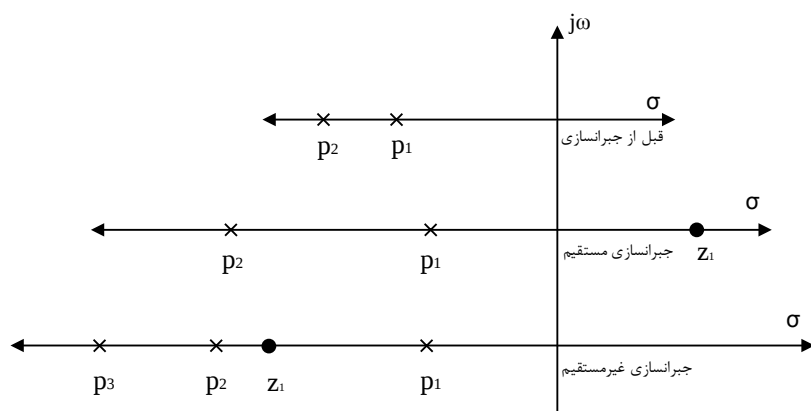
۴-۳ جبران سازی غیرمستقیم

در تقویت کننده های دوطبقه هر طبقه یک قطب ایجاد می کند که در جبران سازی میلر خازن جبران ساز یک صفر نیز به تابع تبدیل مدار اضافه می کند، این صفر می تواند اثر نامطلوبی در مدار بگذارد و باعث کاهش حاشیه فاز مدار شود.

همچنین در جبران‌سازی میلر برای رسیدن به حاشیه فاز مناسب باید مقدار خازن نسبتاً بزرگی برای جبران‌سازی انتخاب نمود که همین امر سبب افزایش زمان استقرار تقویت‌کننده عملیاتی می‌گردد [۳]. در واقع اگر جبران‌سازی به گونه‌ای باشد که صفر ایجاد شده سمت راست نباشد یا خیلی دور باشد و نیز خازن جبران‌ساز کوچک‌تر انتخاب شود سرعت مدار افزایش می‌یابد. شکل ۴-۴ و ۵-۴ به ترتیب جبران‌سازی غیرمستقیم و مکان هندسی صفر و قطب‌ها را نشان داده شده است. همانطور که در شکل ۵-۴ مشاهده می‌کنید در جبران‌سازی غیرمستقیم با استفاده از صفر سمت چپ ایجاد شده می‌توان تأثیر قطب دوم را کاهش داد بنابراین حاشیه فاز مدار بهبود می‌یابد [۳۰-۳۳].



شکل ۴-۴ نمودار کلی تقویت‌کننده عملیاتی دو طبقه با جبران‌سازی غیرمستقیم [۳۱]



شکل ۵-۴ مکان هندسی صفر و قطب‌ها قبل و بعد از جبران‌سازی مستقیم و غیرمستقیم

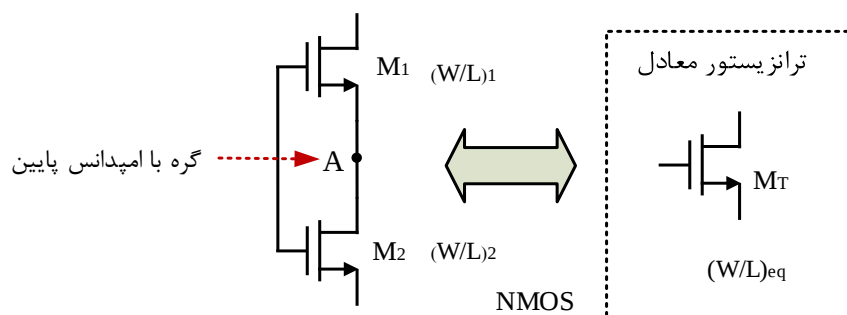
۴-۳-۱ ساختار کسکود مرکب

برای جبران سازی غیرمستقیم از ساختاری به نام کسکود مرکب در ورودی تقویت کننده عملیاتی دوطبقه استفاده شده است که این قسمت به معرفی این ساختار می پردازد. مدار شکل ۴-۶ ساختار کسکود مرکب را نشان می دهد مطابق شکل ۴-۶ رابطه های (۴-۱۲) و (۴-۱۳) به دست می آید.

$$V_{DS2} = V_{GS2} - V_{GS1} \quad (4-12)$$

$$V_{OV2} = V_{GS2} - V_{th} \quad (4-13)$$

مطابق روابط فوق $V_{DS2} < V_{OV2}$ و ترانزیستور M_2 همواره در ناحیه خطی قرار دارد اما ترانزیستور M_1 در ناحیه اشباع می باشد و چون ترانزیستور M_2 همواره در ناحیه خطی است گره A امپدانس پایین است.



شکل ۴-۶ ساختار کسکود مرکب ترانزیستور NMOS [۳۱]

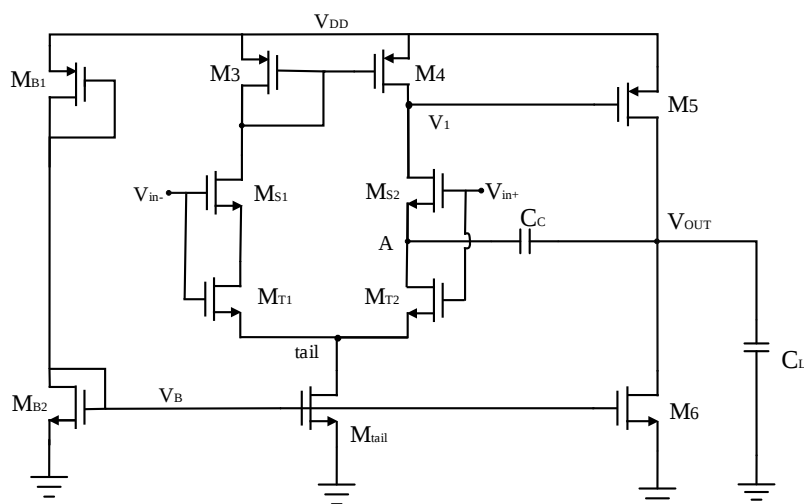
مطابق آنچه که در [۳۱] بیان شده و با نوشتن روابط جریان ترانزیستورها در ناحیه اشباع و ترایود، ترانزیستوری با ساختار کسکود مرکب معادل با ترانزیستوری با رابطه (۴-۱۴) است. رابطه (۴-۱۵) با توجه به شکل ۴-۶ با فرض یکسان بودن طول یا پهنای ترانزیستورها از رابطه (۴-۱۴) به دست می آید.

$$I_{D1} = \frac{1}{2} \frac{\left(\frac{W}{L}\right)_1 \times \left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2} (V_{GS2} - V_{th1})^2 \quad (14-4)$$

$$\frac{W_T}{L_T} = \begin{cases} \frac{W_T}{L_1 + L_2} & W_1 = W_2 \\ \frac{W_1 W_2}{W_1 + W_2} \times \frac{1}{L_T} & L_1 = L_2 \end{cases} \quad (15-4)$$

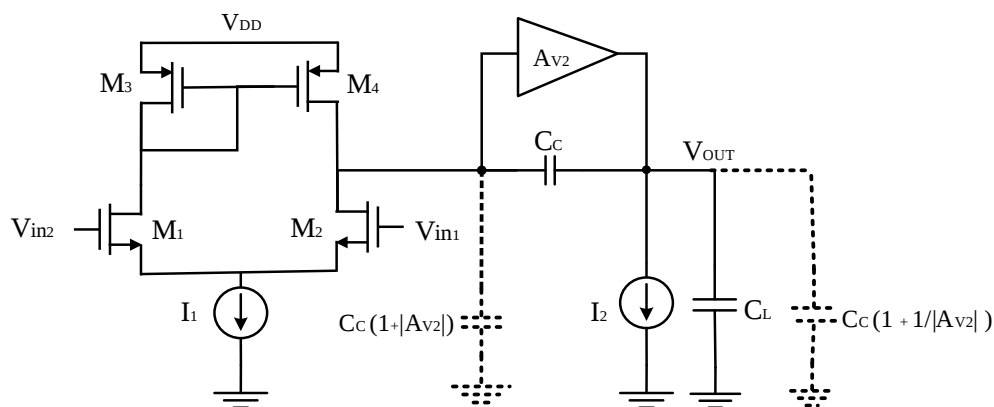
۴-۳-۲ مدل سیگنال کوچک جبران سازی غیرمستقیم

در شکل ۷-۴ تقویت کننده عملیاتی دوطبقه تک سر با ساختار کسکود مرکب در ورودی ترسیم شده است. همانطور که در شکل ۷-۴ نشان داده شده، خازن جبران ساز C_C در این جبران سازی به جای اتصال به گره خروجی طبقه اول به گره داخلی مدار یعنی گره A متصل شده است. همانطور که می دانید مکان قطب با ثابت زمانی RC دیده شده از آن گره نسبت عکس دارد.

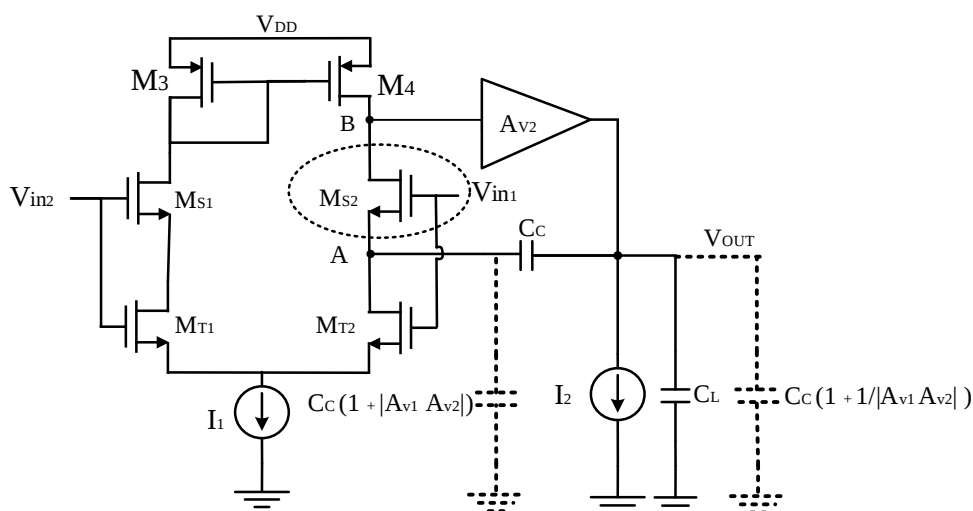


شکل ۷-۴ مدار تقویت کننده عملیاتی دوطبقه با جبران سازی غیرمستقیم [۳۱]

باتوجه به بخش قبل گره A امپدانس پایینی دارد همچنین خازن جبران ساز C_C در جبران سازی مستقیم فقط حول طبقه دوم مانند شکل ۸-۴ متصل شده است اما در جبران سازی غیرمستقیم مانند آنچه در شکل ۹-۴ نشان داده شده است، خازن جبران ساز C_C علاوه بر طبقه دوم حول ترانزیستور M_{S2} نیز قرار دارد. در شکل های ۸-۴ و ۹-۴ به ترتیب قضیه میلر بر روی میزان خازن جبران ساز C_C در جبران سازی مستقیم و غیرمستقیم نشان داده شده است. در شکل ۹-۴ بهره از نقطه A تا B با A_{V1} مشخص شده و با اعمال قضیه میلر عبارت $(C_C (1 + |A_{V1}A_{V2}|))$ با فرض $(A_{V2} < 0)$ نسبت به جبران سازی مستقیم کاهش پیدا کرده است.

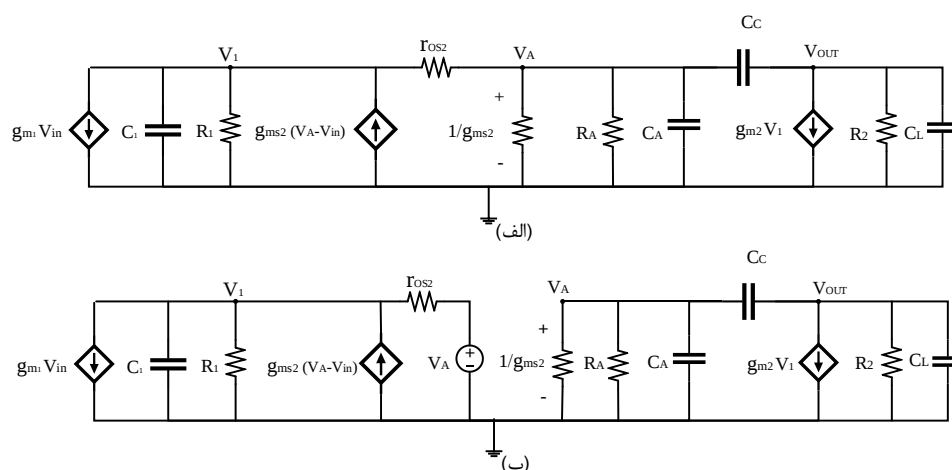


شکل ۸-۴ اثر میلر در جبران سازی مستقیم



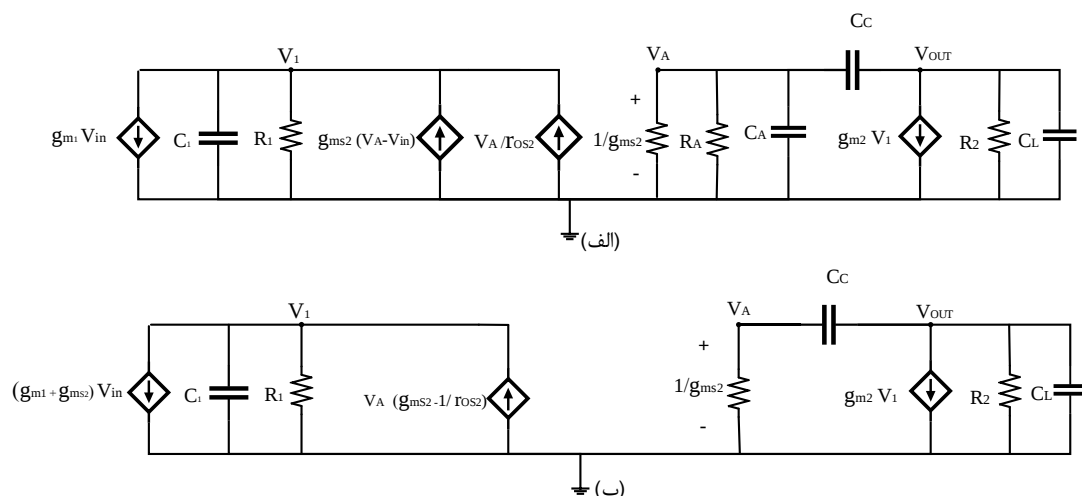
شکل ۹-۴ اثر میلر در جبران سازی غیرمستقیم

در نتیجه گره A در این ساختار قطب سومی به مدار اضافه می‌کند اما به علت امپدانس پایین و کاهش اثر خازن C_C (بقیه خازن‌ها صرف نظر شده) موجود در این گره، حاصل ضرب عبارت RC کاهش می‌یابد و قطب حاصل از گره A به فرکانس‌های بالا منتقل می‌شود پس تأثیری بر پاسخ فرکانسی مدار نمی‌گذارد. برای به دست آوردن تابع تبدیل و محاسبه صفر و قطب‌ها باید مدل سیگنال کوچک مدار ترسیم گردد. در این بخش مدار معادل تقریبی شکل ۷-۴ بیان شده است که مدل پیشنهادی با تقریب بسیار مناسبی به مدل اصلی بسیار نزدیک است. مدار معادل تقریبی سیگنال کوچک شکل ۷-۴ به صورت شکل ۱۰-۴ است.



شکل ۱۰-۴ (الف) مدل سیگنال کوچک تقویت‌کننده دوطبقه با جبران‌سازی غیرمستقیم و (ب) مدل ساده شده [۳۱]

اگر فرض کنیم I_{OS2} بزرگ باشد مدار شکل ۱۰-۴ (ب) به صورت شکل ۱۱-۴ به دست می‌آید.



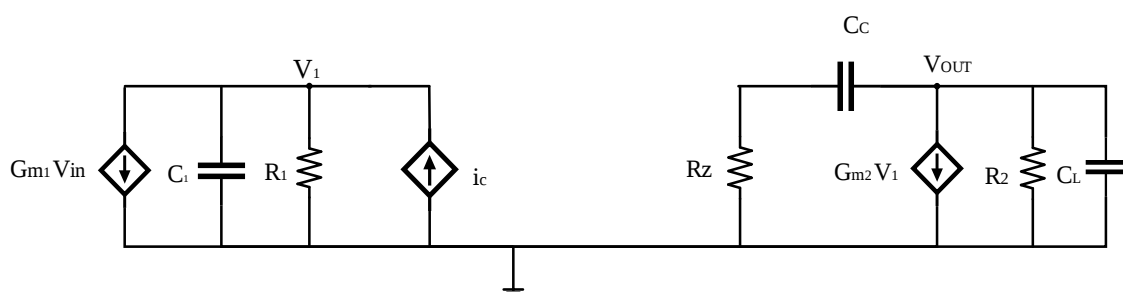
شکل ۱۱-۴ (الف) تبدیل منبع ولتاژ به منبع جریان و (ب) تقویت‌کننده عملیاتی دوطبقه با فرض r_{OS2} بزرگ [۳۱]

در شکل ۱۱-۴ با فرض‌های (۲۵-۴) تا (۲۷-۴) شکل نهایی ۱۲-۴ به دست می‌آید.

$$i_c = g_{mS2} V_A \quad (۱۶-۴)$$

$$g_{ms2} \gg \frac{1}{R_A}, \frac{1}{r_{os2}} \quad C_C \gg C_A \quad (۱۷-۴)$$

$$R_Z = \frac{1}{g_{ms2}} \parallel \frac{1}{SC_A} \parallel R_A \approx \frac{1}{g_{ms2}} \quad (۱۸-۴)$$



شکل ۱۲-۴ مدل نهایی تقویت‌کننده عملیاتی دوطبقه با جبران‌سازی غیرمستقیم [۳۱]

پس از نوشتن تابع تبدیل شکل ۱۲-۴ صفر و قطب‌های آن به صورت زیر محاسبه می‌شود.

$$P_1 = -\frac{1}{R_1 R_2 G_{m2} C_C} \quad (۱۹-۴)$$

$$P_2 = -\frac{G_{m2} C_C}{C_L C_1} \quad (۲۰-۴)$$

$$Z_1 = -\frac{1}{R_Z C_C} \quad (۲۱-۴)$$

در این جبران‌سازی باتوجه به رابطه (۲۰-۴) قطب دوم با ضریب C_C/C_1 از مبدأ دور می‌شود بنابراین نسبت به جبران‌سازی میلر با خازن جبران‌ساز کمتری به حاشیه فاز مطلوب می‌توان دست پیدا کرد. علاوه بر این یک صفر در سمت چپ ایجاد می‌شود که می‌توان آن را روی (نزدیک) قطب غیرغالب اول قرار داد در این صورت تأثیر قطب غیرغالب اول کاهش می‌یابد [۳۰-۳۳].

در طراحی تقویت‌کننده با جبران‌سازی غیرمستقیم از همان تقویت‌کننده عملیاتی دوطبقه طراحی شده در جدول ۱-۴ استفاده شده است تنها تفاوت شکل ۳-۴ با مدار شکل ۷-۴ استفاده از کسکود مرکب در جفت ترانزیستورهای ورودی تفاضلی است و ابعاد سایر ترانزیستورها تغییر نکرده است.

باتوجه به رابطه (۴-۱۵) با یکسان فرض کردن طول ترانزیستورها، W ترانزیستورهای جفت ورودی تفاضلی شکل ۷-۴ مطابق با رابطه (۴-۲۲) به دست می‌آید. در جدول ۲-۴ ابعاد نهایی ترانزیستورهای شکل ۷-۴ ذکر شده است.

$$W_T = \frac{W_{S1} \times W_{T1}}{W_{S1} + W_{T1}} = \frac{3.75 \times 2.51}{3.75 + 2.51} = 1.5 \quad (۴-۲۲)$$

جدول ۲-۴ نسبت ابعاد ترانزیستورها در شکل ۷-۴

ترانزیستور	تعداد و ابعاد ترانزیستورها (μm)	
	جبران‌سازی غیرمستقیم	جبران‌سازی مستقیم
$M \times \left(\frac{W}{L}\right)_{1,2}$	-	$1 \times \frac{1.5}{0.5}$
$M \times \left(\frac{W}{L}\right)_{S1,2}$	$1 \times \frac{3.75}{0.5}$	-
$M \times \left(\frac{W}{L}\right)_{T1,2}$	$1 \times \frac{2.51}{0.5}$	-
$M \times \left(\frac{W}{L}\right)_{3,4}$	$1 \times \frac{5}{0.5}$	$1 \times \frac{5}{0.5}$
$M \times \left(\frac{W}{L}\right)_5$	$1 \times \frac{52}{0.5}$	$1 \times \frac{52}{0.5}$
$M \times \left(\frac{W}{L}\right)_6$	$1 \times \frac{62}{0.5}$	$1 \times \frac{62}{0.5}$
$M \times \left(\frac{W}{L}\right)_{tail}$	$1 \times \frac{11.75}{0.5}$	$1 \times \frac{11.75}{0.5}$

طبق رابطه (۲۲-۴) و (۵-۲) بین ترانسانی‌های ترانزیستورهایی که ساختار کسکود مرکب دارند و ترانزیستور معادل آنها مطابق آنچه که در شکل ۴-۶ نمایش داده شده بود رابطه (۲۳-۴) برقرار است.

$$g_{mT} \approx \sqrt{2} g_{m1} \quad (۲۳-۴)$$

۴-۴ شبیه‌سازی

در این قسمت نتایج حاصل از شبیه‌سازی در نرم افزار ADS همچنین روند طراحی و بهبود نرخ چرخش در تقویت‌کننده عملیاتی دوطبقه تک‌سر شرح داده شده است.

۴-۴-۱ پاسخ فرکانسی جبران‌سازی مستقیم و غیرمستقیم

نتایج شبیه‌سازی برای تقویت‌کننده عملیاتی دوطبقه شکل ۴-۳ که در جبران‌سازی مستقیم با خازن جبران‌ساز ۵۰۰ فمتو فاراد قرار دارد حاشیه فاز ۶۱ درجه، بهره ۶۶ dB و فرکانس بهره واحد ۵۰ مگاهرتز به دست آمده است.

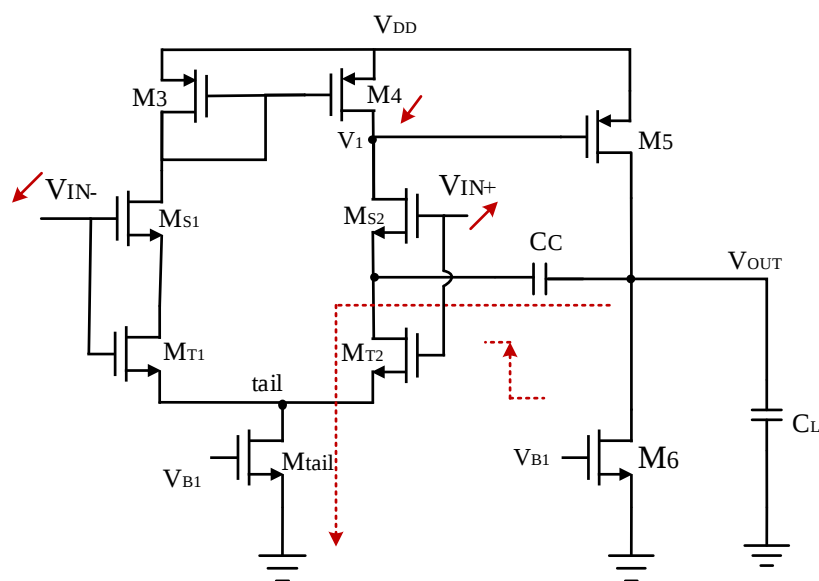
در جبران‌سازی غیرمستقیم شکل ۴-۷ مقدار خازن جبران‌ساز به ۲۵۰ فمتو فاراد کاهش پیدا کرده است و همانطور که بیان شد با دور شدن قطب دوم مدار (قطب غیرغالب اول) و به علت وجود صفر سمت چپ میزان حاشیه فاز ۶۱ درجه به دست آمده است همچنین میزان بهره طبق رابطه (۲۳-۴) ۳ dB افزایش پیدا کرده است، اما فرکانس گذر بهره واحد طبق رابطه (۴-۴) با کاهش میزان خازن جبران‌ساز و افزایش بهره طبقه اول به مقدار ۱۲۸ مگاهرتز رسیده است.

۴-۴-۲ پاسخ پله جبران‌سازی مستقیم و غیرمستقیم

برای بررسی پاسخ پله شکل ۴-۱ ابتدا مدار در بازخورد منفی واحد بسته می‌شود.

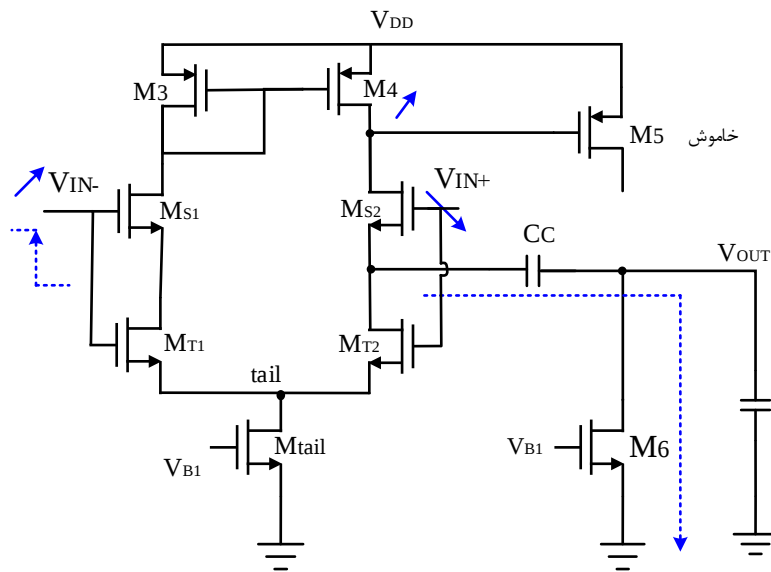
برای اینکه مدار در حالت سیگنال بزرگ قرار بگیرد باید حداقل ولتاژ اعمالی از $\sqrt{2}$ برابر ولتاژ آستانه جفت ترانزیستورهای ورودی (ترانزیستورهای M_1 و M_2) بزرگتر باشد و با توجه به ولتاژ حالت مشترک مدار، ولتاژ پله‌ای با دامنه‌ی 0.8 به ورودی تقویت‌کننده تفاضلی اعمال می‌شود.

در جبران‌سازی غیرمستقیم شکل ۷-۴ با کاهش میزان خازن نرخ چرخش مثبت و منفی بهبود پیدا می‌کند علاوه بر این مطابق شکل ۱۳-۴ با اعمال لبه بالارونده به ورودی V_{IN+} منجر به روشن شدن ترانزیستور M_5 می‌گردد و جریان ترانزیستور M_5 به خاطر تغییر بیشتر ولتاژ گره V_1 نسبت به همتای متداول خود بیشتر شده است، در نتیجه نرخ چرخش مثبت مدار بهبود می‌یابد.



شکل ۱۳-۴ اعمال لبه بالارونده به ساختار شکل ۷-۴

مطابق شکل ۱۴-۴ به صورت مشابه با اعمال پله منفی به ورودی مدار شکل ۷-۴ با نصف‌شدن مقدار خازن جبران‌ساز نرخ چرخش منفی مدار نیز نسبت به همتای متداول خود بیش از دو برابر بهبود پیدا کرده است.

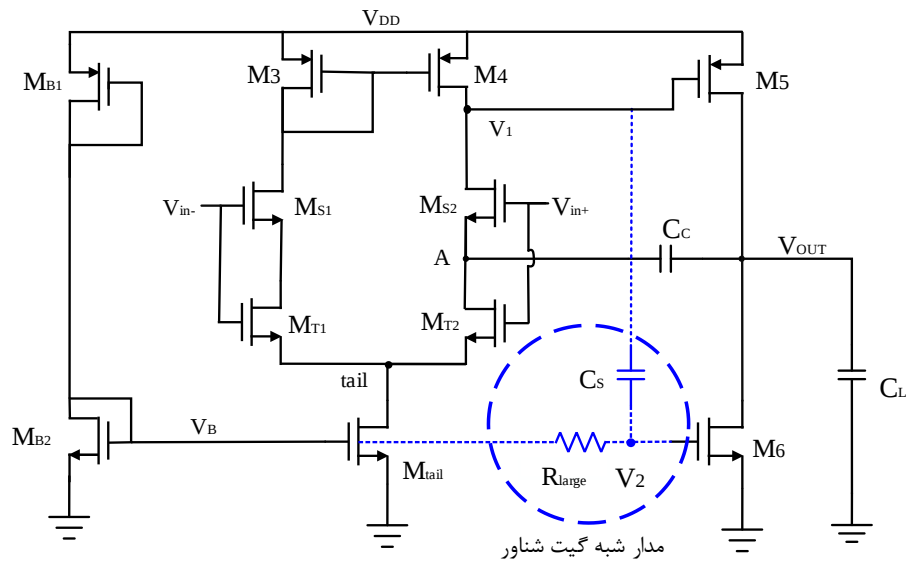


شکل ۴-۱۴ اعمال لبه پایین‌رونده به ساختار شکل ۴-۷

۴-۳ بهبود نرخ چرخش در جبران‌سازی غیرمستقیم

همانطور که در شکل ۴-۳ مشخص است تقویت‌کننده عملیاتی دوطبقه تک‌سرمداری نامتقارن است و به همین علت میزان نرخ چرخش مثبت و منفی با هم برابر نیست با عوض کردن نوع جبران‌سازی و کاهش خازن جبران‌ساز میزان نرخ چرخش مثبت و منفی مدار بهبود یافته است اما همچنان میزان نرخ چرخش مثبت با نرخ چرخش منفی با هم برابر نیست.

در این قسمت برای بهبود هرچه بیشتر نرخ چرخش از روش بیان شده در [۱۰] استفاده شده است. با افزودن خازن و مقاومت در تقویت‌کننده عملیاتی شکل ۴-۷ ساختار جدیدی به نام شبه گیت شناور به صورت شکل ۴-۱۵ به دست می‌آید. مطابق شکل ۴-۱۵ خازن C_S بین گره‌های V_1 و V_2 قرار دارد همچنین مقاومت R_{Large} بین گره V_2 و گیت ترانزیستور M_{tail} متصل شده است در حالت DC خازن C_S اتصال باز است و چون جریان در گیت ترانزیستورها صفر است، ولتاژ گیت-سورس ترانزیستور M_6 با ولتاژ گیت-سورس ترانزیستور M_{tail} برابر است.



شکل ۴-۱۵ جبران سازی غیرمستقیم به همراه مدار شبه گیت شناور

با اعمال لبه بالارونده به ورودی مثبت شکل ۴-۱۵ ولتاژ گره V_1 کاهش می یابد و در این زمان چون خازن C_S تغییر ناگهانی ولتاژ را نمی پذیرد تغییر ولتاژ در گره V_1 را به گره V_2 منتقل می کند بنابراین گیت ترانزیستور M_6 با توجه به رابطه (۴-۲۴) ولتاژ تحریک کمتری را حس می کند. به عبارت دیگر به علت کاهش ولتاژ گره V_2 میزان جریان کشی در ترانزیستور M_6 به شدت کاهش می یابد، در نتیجه خازن جبران ساز C_C با سرعت بیشتری شارژ شده و باعث بهبود نرخ چرخش مثبت مدار می گردد.

$$I_D = \frac{1}{2} \beta (V_{GS} - V_{th})^2 \quad (۴-۲۴)$$

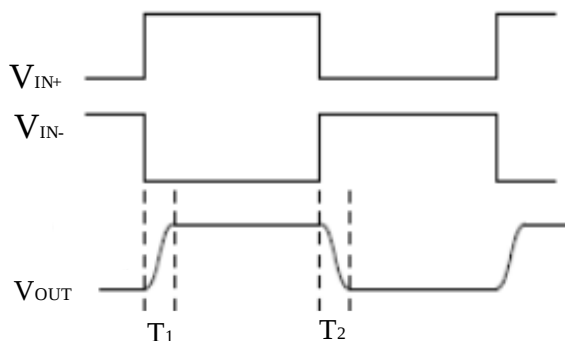
با اعمال لبه پایین رونده به صورت مشابه ولتاژ گره V_1 افزایش می یابد پس گیت ترانزیستور M_6 طبق رابطه (۴-۲۴) ولتاژ تحریک بیشتری را حس می کند بنابراین میزان جریان کشی ترانزیستور M_6 نیز افزایش می یابد از طرفی گیت ترانزیستور M_5 ولتاژ تحریک کمتری را حس می کند و میزان جریان دهی توسط ترانزیستور M_5 به شدت کاهش می یابد در نتیجه خازن جبران ساز با سرعت بیشتری تخلیه شده و نرخ چرخش منفی بهبود پیدا می کند. همانطور که در روش شبه گیت شناور بیان شد ولتاژ گیت طبقه دوم تقویت کننده عملیاتی در زمان سیگنال بزرگ به شدت در حال تغییر است.

نتایج حاصل از شبیه‌سازی نشان می‌دهد که نرخ چرخش مثبت و منفی به ترتیب $1/3$ و $2/3$ برابر شده است ولی همچنان میزان نرخ چرخش مثبت و منفی با هم برابر نیست. همچنین نتایج شبیه‌سازی پاسخ فرکانسی نشان می‌دهد که خازن C_s حول طبقه دوم تقویت‌کننده عملیاتی قرار می‌گیرد که همین امر باعث تغییر مکان قطب دوم می‌شود و قطب دوم مدار را از مبدا دورتر می‌کند سپس با این تغییر حاشیه فاز مدار 11 درجه بهبود می‌یابد.

۴-۴-۴ ساختار پیشنهادی مدار بهبوددهنده نرخ چرخش منفی

باتوجه به بخش‌های قبل تغییر نوع جبران‌سازی و استفاده از ساختار QFG باعث بهبود نرخ چرخش مثبت و منفی شده است ولی همچنان میزان نرخ چرخش مثبت و منفی با هم برابر نیست. در این قسمت یک مدار ناظر کمکی جدید پیشنهاد می‌شود. این مدار کمکی تنها باعث بهبود نرخ چرخش منفی مدار می‌گردد. مدار ناظر کمکی پیشنهادی فقط در زمان اعمال لبه پایین‌رونده در ورودی شکل ۴-۱۶ روشن شده و سپس خاموش می‌گردد بنابراین روی سایر ویژگی‌های سیگنال کوچک مدار تأثیر نمی‌گذارد.

شکل موج ساده‌ای از خروجی و دو ورودی مثبت و منفی تقویت‌کننده عملیاتی در شکل ۴-۱۶ نشان داده شده است.

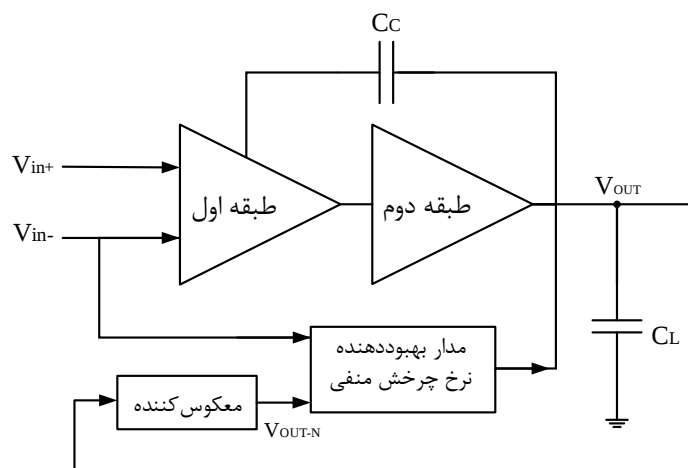


شکل ۴-۱۶ موج ورودی و خروجی تقویت‌کننده عملیاتی و اختلاف فاز بین آنها

مطابق شکل ۴-۱۶ در طول گذار ولتاژ از مقدار کمینه به بیشینه یا برعکس، همیشه بین شکل موجهای ورودی و خروجی یک تأخیر وجود دارد. در شکل ۴-۱۶ این تأخیرها به عنوان T_1 و T_2 مشخص شده است در واقع کاهش این تأخیر هدف اصلی ایده بوده و باید کوتاهتر گردد.

برخی از مدارهای کمکی که در پژوهشهای گذشته مورد مطالعه قرار گرفت جریان را به گره‌ای که منبع دنباله حضور دارد تزریق می‌کنند اما به دلیل وجود محدودیت توان مصرفی این جریان تزریقی تنها در زمان تغییر وضعیت ناگهانی ورودی انجام می‌شود و پس از آن خاموش می‌گردد.

باتوجه به اینکه این زمان در مقایسه با کل زمان عملکرد تقویت‌کننده کوچک است، از این‌رو توان بسیار کمی به مدار اضافه می‌کند. نمودار مدار پیشنهادی در شکل ۴-۱۷ نشان داده شده است.

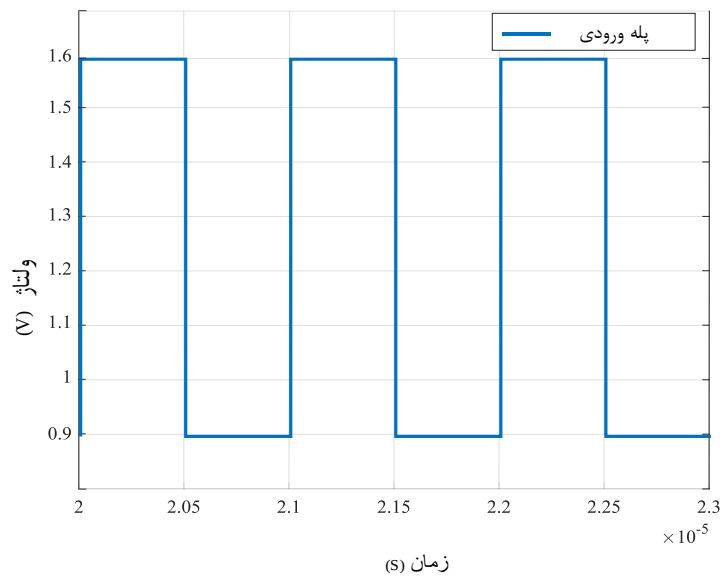


شکل ۴-۱۷ نمودار کلی مدار بهبوددهنده نرخ چرخش منفی

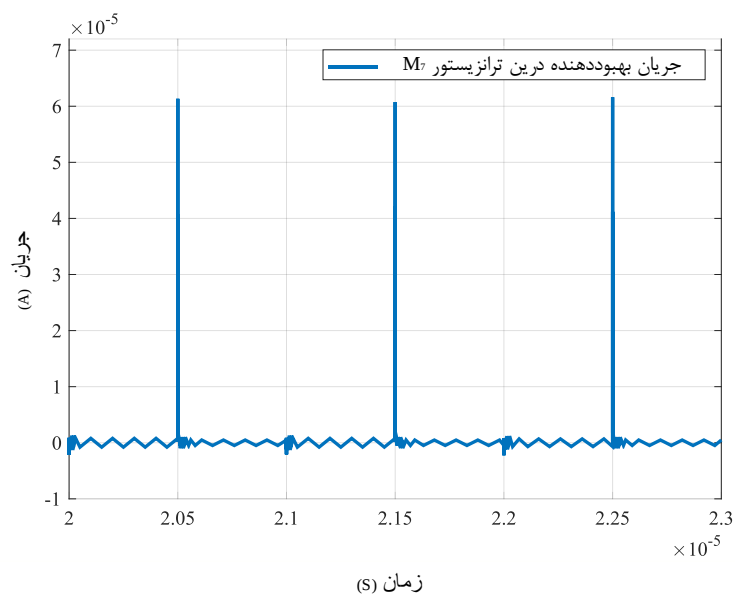
در ابتدا با استفاده از یک مدار معکوس‌کننده ولتاژ خروجی مدار وارونه شده است. سپس از اختلاف بین ورودی و خروجی که در بازه‌ی زمانی T_2 رخ می‌دهد وجود پله منفی تشخیص داده می‌شود، طبق مدار پیشنهادی شکل ۴-۱۸ میزان جریان‌کشی مدار در این لحظه افزایش می‌یابد بنابراین نرخ چرخش منفی مدار بهبود پیدا می‌کند و در نتیجه با تنظیم مقدار دقیق جریان نرخ چرخش مثبت و منفی با هم برابر می‌شوند.

شکل ۴-۱۸ مدار شکل ۴-۱۵ به همراه مدار پیشنهادی بهبوددهنده نرخ چرخش منفی

 γ_*



شکل ۴-۱۹ پله ورودی در تقویت کننده عملیاتی



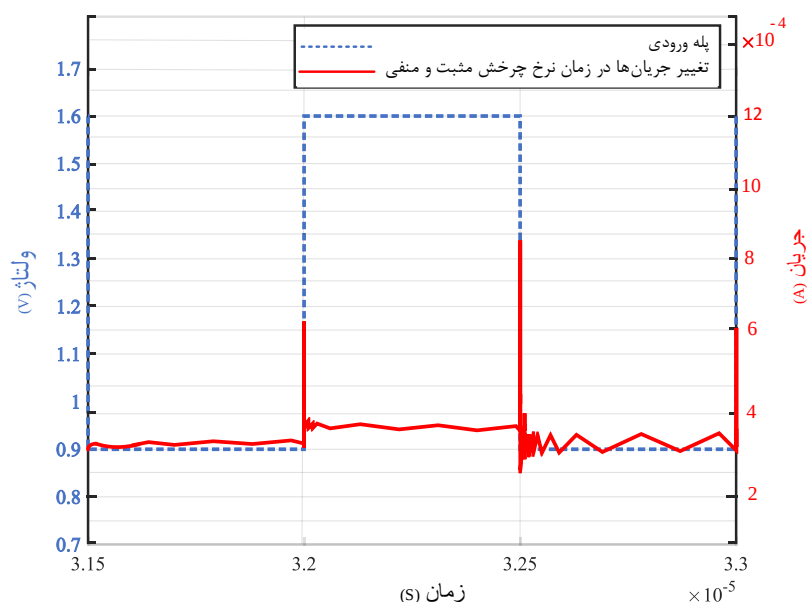
شکل ۴-۲۰ جریان بهبوددهنده در ترانزیستور M_7 تقویت کننده عملیاتی

به عبارت دیگر جریان معینی در لحظه ورود لبه پایین رونده (پله منفی) در ترانزیستور M_7 ایجاد می شود سپس با انتخاب ابعاد مناسب در آینه جریان های M_8 و M_9 می توان به نرخ چرخش منفی مطلوب دست پیدا کرد. ترانزیستورهای M_7 ، M_8 و M_9 نیز باید به دقت طراحی شوند به صورتی که جریان نشتی مدار در حالت خاموش تقریباً صفر گردد.

همچنین اندازه نسبی این ترانزیستورها نیز به نوبه خود در زمان روشن و خاموش مدار کمکی مهم است. دیر خاموش شدن مدار کمکی باعث افزایش جریان نشتی خواهد شد که در واقع منجر به افزایش توان مصرفی می‌گردد همچنین زود خاموش شدن آن نیز میزان بهبود نرخ چرخش منفی را تعیین می‌کند.

در واقع ترانزیستورهای M_7 ، M_8 ، M_9 و باید به گونه‌ای انتخاب گردند که مدار کمکی تا زمانی که خروجی به کمینه مقدار خود بسیار نزدیک گردد، روشن باقی بماند. مقدار جریان در مدار بهبوددهنده نرخ چرخش منفی به گونه‌ای طراحی شده است که میزان نرخ چرخش مثبت با نرخ چرخش منفی برابر شود. شکل ۴-۲۱ تغییر مقدار جریان‌ها در لحظه ورود لبه بالارونده و پایین‌رونده ولتاژ را نشان می‌دهد همانطور که مشاهده می‌شود میزان این جریان‌ها یکسان نیست زیرا تقویت‌کننده عملیاتی تکسر نامتقارن بوده است.

برای اینکه نرخ چرخش متقارن در مدار تکسر به دست بیاید باید در حالت نرخ چرخش منفی جریان بیشتری نسبت به جریان نرخ چرخش مثبت مصرف شود. مدار طراحی شده نرخ چرخش منفی در این پژوهش نرخ چرخش منفی را دو برابر می‌کند تا نرخ چرخش متقارن حاصل شود.



شکل ۴-۲۱ تغییر جریان‌ها در زمان نرخ چرخش مثبت و منفی در تقویت‌کننده عملیاتی

۴-۵ نتایج تحقیق

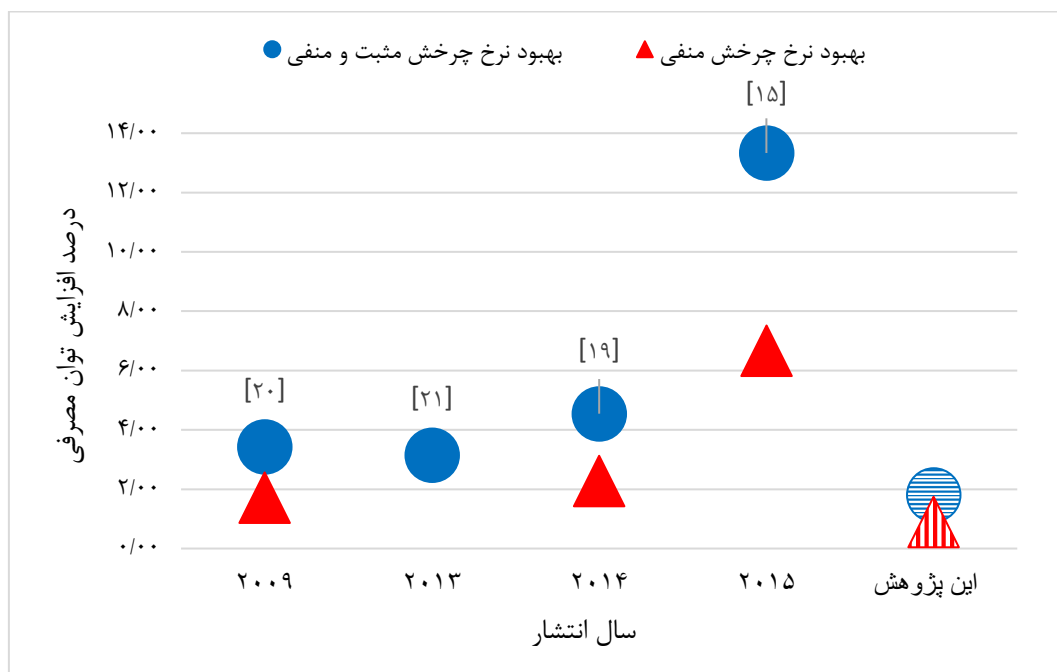
در این تحقیق به تحلیل و بررسی نرخ چرخش در تقویت‌کننده‌های عملیاتی دوطبقه پرداخته شد و نرخ چرخش در تقویت‌کننده عملیاتی دوطبقه تک‌سر بهبود قابل توجهی یافته است. مدار نهایی در این تحقیق توانسته است نسبت به همتای متداول خود نرخ چرخش مثبت و منفی در گوشه پروسه TT به ترتیب ۷/۶ و ۱۰ برابر افزایش داده شده است.

افزایش نرخ چرخش کاهش زمان استقرار را به همراه دارد بنابراین زمان استقرار مثبت و منفی به ترتیب ۲/۸ و ۳/۶ برابر کاهش یافته است که همین امر باعث بهبود سرعت مدار می‌گردد.

علاوه بر این میزان خازن جبران‌ساز یکی دیگر از عوامل مؤثر بر نرخ چرخش تقویت‌کننده‌های عملیاتی چندطبقه می‌باشد. باتوجه به این موضوع با تغییر بسیار جزئی در ساختار متداول تقویت‌کننده عملیاتی دوطبقه تک‌سر شکل ۳-۴ و با حفظ همان توان مصرفی و مشخصات سیگنال‌کوچک، میزان خازن جبران‌ساز نصف شد و نرخ چرخش مدار افزایش پیدا کرده است در نتیجه استفاده از این نوع جبران‌سازی میزان فضای اشغالی توسط سیلیکون را کم کرده است.

یکی از مزیت‌های مدار بهبوددهنده نرخ چرخش منفی نسبت به مدارهای گزارش‌شده در پژوهش‌های پیشین این است که مدار بهبوددهنده نرخ چرخش منفی پیشنهادی توان بسیار کمی به تقویت‌کننده عملیاتی اضافه می‌کند زیرا در حالت سیگنال‌کوچک مدار بهبوددهنده نرخ چرخش منفی خاموش است.

مطابق آنچه که در شکل ۴-۲۲ نشان داده شده، مدار بهبوددهنده نرخ چرخش منفی پیشنهادی در این ساختار در مقایسه با سایر مدارهای بهبوددهنده نرخ چرخش منفی میزان توان مصرفی کمتری دارد.



شکل ۴-۲۲ مقایسه توان مصرفی بعد از افزودن مدار بهبوددهنده نرخ چرخش

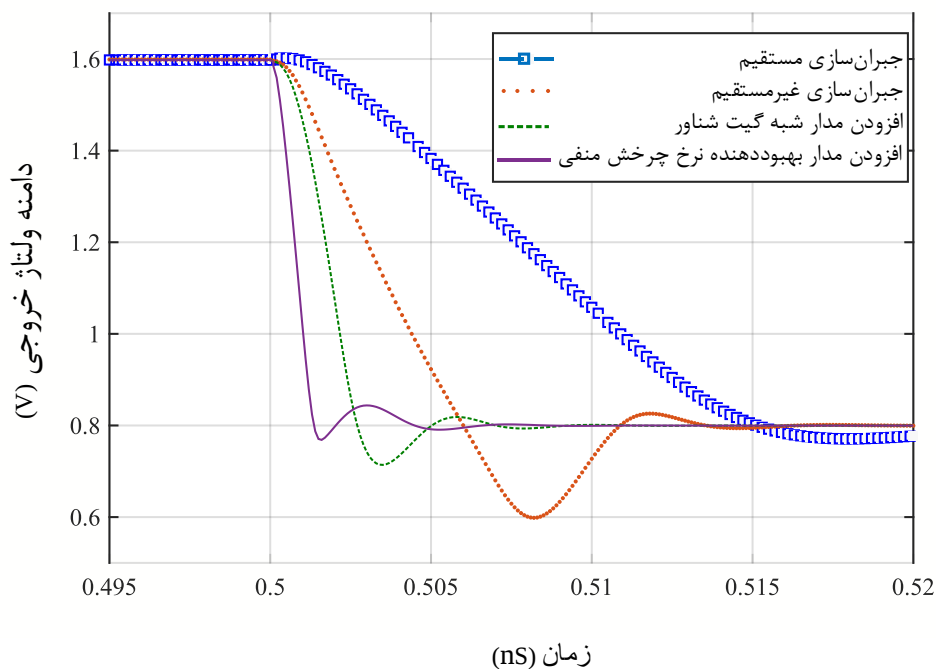
در جدول ۳-۴ ابعاد نهایی ترانزیستورها و مدار بهبوددهنده نرخ چرخش منفی ذکر شده است.

جدول ۳-۴ ابعاد نهایی ترانزیستورهای شبیه‌سازی شده مدار شکل ۴-۱۸

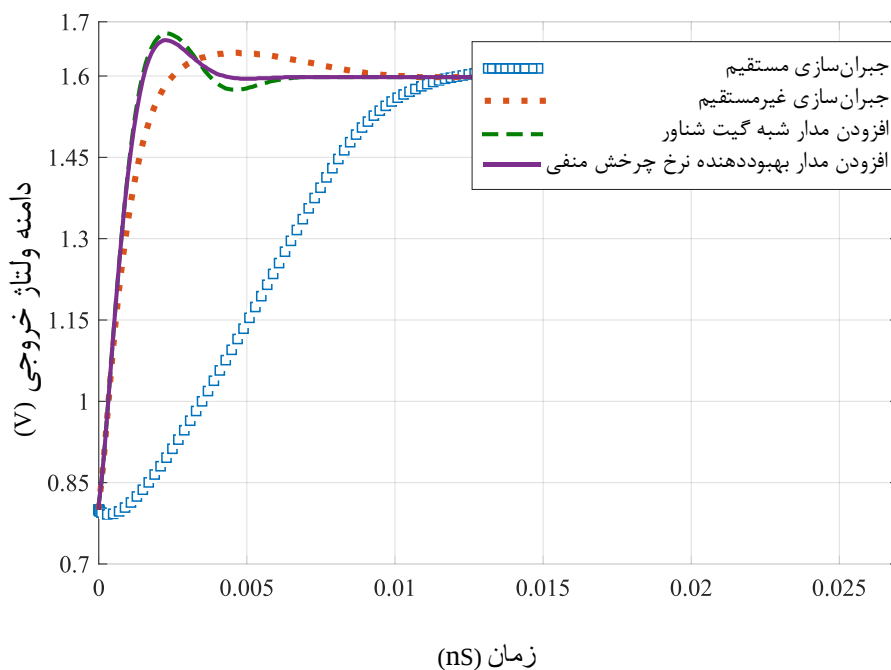
نسبت W/L	ترانزیستور	نسبت W/L	ترانزیستور
۳۱/۶۶	M_7	۷/۵	$M_{S1,2}$
۱/۲۲	M_8	۵	$M_{T1,2}$
۱۶/۶۶	M_9	۱۰	$M_{3,4}$
۰/۴۴	M_{10}	۱۰۴	M_5
۰/۴۴	M_{11}	۱۲۴	M_6
		۲۳/۴۴	M_{tail}

همانطور که بیان شد در این پژوهش سه گام مهم برای بهبود میزان نرخ چرخش برداشته شد. شکل‌های

۲۳-۴ و ۲۴-۴ نتایج حاصل از شبیه‌سازی‌ها و روند بهبود نرخ چرخش منفی و مثبت به ترتیب نمایش می‌دهد.

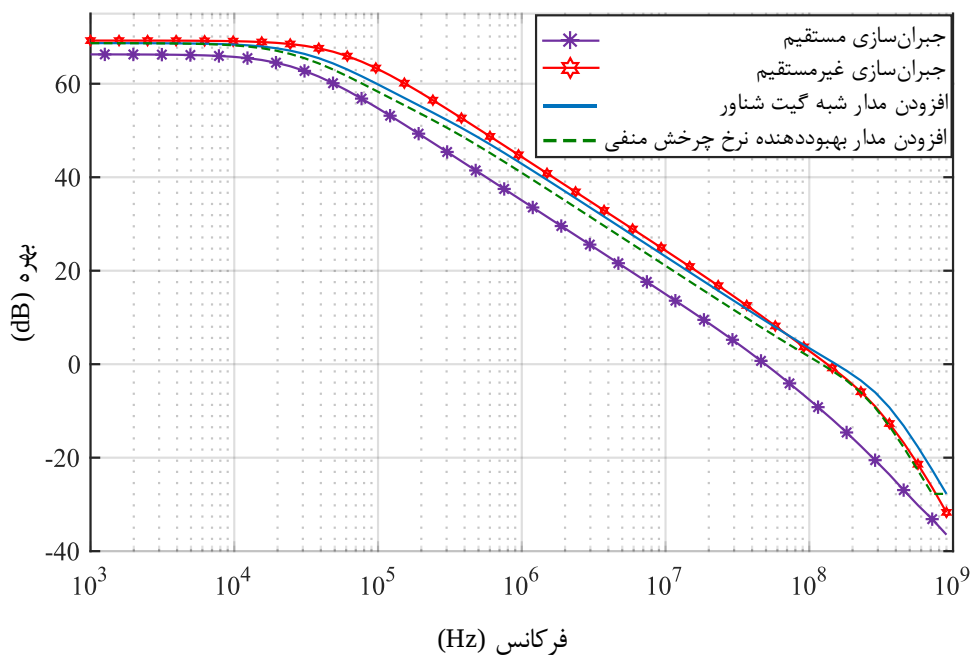


شکل ۲۳-۴ روند بهبود نرخ چرخش منفی در ساختار پیشنهادی

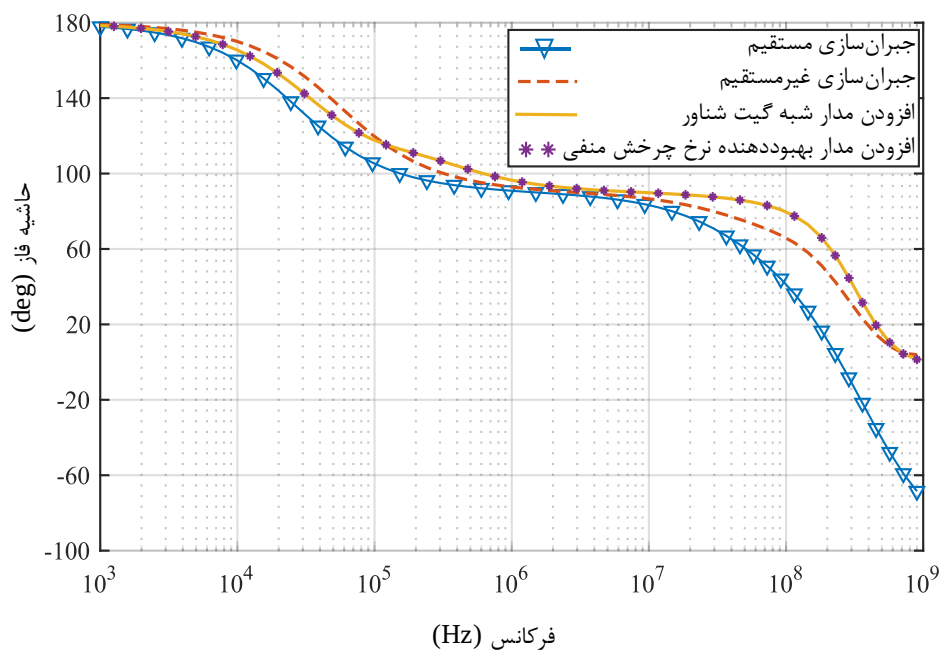


شکل ۲۴-۴ روند بهبود نرخ چرخش مثبت در ساختار پیشنهادی

شکل‌های ۴-۲۵ و ۴-۲۶ میزان تغییر پاسخ فرکانسی در هر مرحله از این پژوهش را نشان می‌دهد. مدار بهبود دهنده نرخ چرخش منفی به علت وجود خازن‌های انگلی اندکی بر پاسخ فرکانسی مدار تأثیر می‌گذارد.



شکل ۴-۲۵ مقایسه میزان بهره در ساختار پیشنهادی



شکل ۴-۲۶ مقایسه حاشیه فاز ساختار پیشنهادی

جدول ۴-۴ نتایج شبیه‌سازی پاسخ فرکانسی مدار را در گوشه‌های مختلف پروسه نشان می‌دهد. در این مدار فرکانس گذر بهره واحد نسبت به همتای متداول خود ۲/۹ برابر شده است و حاشیه فاز ۶ درجه افزایش یافته است بنابراین مدار نهایی در کنار افزایش نرخ چرخش پاسخ فرکانسی مدار را نیز بهبود بخشیده است.

جدول ۴-۴ نتایج حاصل از شبیه‌سازی پاسخ فرکانسی مدار نهایی در گوشه‌های مختلف پروسه

پارامترها	PVT	جبران‌سازی مستقیم	جبران‌سازی غیرمستقیم	افزودن مدار شبه گیت شناور	افزودن مدار بهبوددهنده نرخ چرخش منفی
بهره (dB)	TT	۶۶	۶۹	۶۹	۶۹
	SS	۶۶	۶۹	۶۹	۶۹
	FS	۶۵	۶۸	۶۸	۶۸
	SF	۶۲	۶۴	۶۴	۶۴
	FF	۶۱	۶۴	۶۴	۶۴
حاشیه فاز (deg)	TT	۶۱	۶۱	۷۲	۷۲
	SS	۶۲	۶۳	۷۲	۷۲
	FS	۵۹	۵۹	۷۰	۷۴
	SF	۶۵	۶۸	۶۸	۷۵
	FF	۶۱	۶۰	۷۲	۷۲
فرکانس گذر بهره واحد (MHz)	TT	۴۹	۱۲۸	۱۴۶	۱۴۴
	SS	۴۱	۱۰۴	۱۳۶	۱۱۵
	FS	۴۶	۱۲۱	۱۴۷	۱۵۷
	SF	۴۹	۱۳۳	۱۴۷	۱۴۵
	FF	۵۶	۱۵۰	۲۱۱	۱۶۷

مدار پیشنهادی در هر مرحله و در گوشه‌های مختلف پروسه شبیه‌سازی شده و میزان توان مصرفی، نرخ چرخش مثبت و منفی همچنین زمان استقرار در جدول ۴-۵ ذکر شده است. برای مقایسه مدار پیشنهادی با کارهای گذشته معیار شایستگی زیر در جدول ۴-۵ استفاده شده است [۱۵].

$$FOM_L = \frac{SR_{average} \times C_L}{Power} \left(\frac{V}{\mu S} \frac{pF}{\mu W} \right) \quad (۲۵-۴)$$

جدول ۴-۵ نتایج حاصل از شبیه‌سازی پاسخ زمانی مدار نهایی در گوشه‌های مختلف پروسه

پارامترها	PVT	جبران‌سازی مستقیم	جبران‌سازی غیرمستقیم	افزودن مدار شبه گیت شناور	افزودن مدار بهبوددهنده نرخ چرخش منفی
توان مصرفی (μW)	TT	۵۵۴	۵۵۵	۵۵۹	۵۶۴
	SS	۴۴۷	۴۵۱	۴۵۳	۴۵۸
	FS	۴۸۶	۴۸۹	۴۹۳	۵۰۰
	SF	۶۴۰	۶۳۸	۶۴۳	۶۴۷
	FF	۶۸۹	۶۹۵	۶۹۷	۷۰۴
نرخ چرخش مثبت (V/ μs)	TT	۸۰	۴۶۴	۶۲۰	۶۱۸
	SS	۶۷	۴۳۰	۵۵۰	۵۶۰
	FS	۷۲	۳۹۹	۵۷۸	۵۶۲
	SF	۹۱	۵۳۰	۶۴۰	۶۷۰
	FF	۹۷	۵۰۰	۶۹۰	۶۹۰
زمان استقرار مثبت (μs)	TT	۱۰	۷/۷	۵/۴	۳/۵
	SS	۱۳	۸/۶	۶/۸	۵/۶
	FS	۱۲	۷/۹	۵/۶	۴/۵۱
	SF	۱۰	۷/۷	۵/۲	۳
	FF	۹/۵	۶/۷	۴	۳/۴
نرخ چرخش منفی (V/ μs)	TT	۶۲	۱۳۶	۳۱۰	۶۱۸
	SS	۶۲	۱۱۲	۲۶۴	۴۷۰
	FS	۵۰	۱۲۰	۲۹۰	۸۰۰
	SF	۶۲	۱۵۸	۳۵۰	۵۳۰
	FF	۶۷	۱۷۰	۳۷۰	۸۴۰
زمان استقرار منفی (μs)	TT	۲۲	۱۲	۸/۸	۶/۱
	SS	۲۲	۱۵	۹/۳	۳
	FS	۲۴	۱۴	۸/۴	۷/۱
	SF	۲۱	۱۱	۷/۵	۵
	FF	۱۹	۱۰	۶/۲	۵/۲
FOM _L ($\frac{V \text{ pF}}{\mu S \mu W}$)	TT	۰/۱۳	۰/۵۴	۰/۸۴	۱/۱

در جدول ۴-۶ میزان درصد تغییر پارامترها در هر مرحله نسبت به مرحله قبل ذکر شده است. طبق جدول ۴-۶ تعویض نوع جبران سازی نرخ چرخش مثبت مدار را ۸۲/۵۴٪ افزایش داده است از طرفی با افزودن مدار شبه گیت شناور نرخ چرخش مثبت مدار مجدداً ۳۳/۶۲٪ افزایش پیدا کرده است این در حالی است که میزان توان مصرفی تنها به میزان ۰/۷۲٪ افزایش یافته است.

همانطور که مشاهده می گردد مدار نرخ چرخش منفی پیشنهادی تأثیری روی سایر پارامترهای دیگر از جمله نرخ چرخش مثبت، بهره و حاشیه فاز ندارد.

جدول ۴-۶ مقایسه درصد تغییر پارامترها در روند بهبود نرخ چرخش

پارامترها	PVT	جبران سازی غیرمستقیم نسبت به مستقیم	افزودن مدار شبه گیت شناور نسبت به غیر جبران سازی مستقیم	افزودن مدار بهبوددهنده نرخ چرخش منفی نسبت به مدار گیت شناور
توان مصرفی	TT	۰/۱۸٪	۰/۷۲٪	۰/۸۹٪
نرخ چرخش مثبت	TT	۸۲/۵۴٪	۳۳/۶۲٪	-۰/۳۲٪
زمان استقرار مثبت	TT	-۲۹/۸۷٪	-۲۹/۸۷٪	-۳۵/۲٪
نرخ چرخش منفی	TT	۵۸/۰۹٪	۱۲۷/۹۴٪	۹۹/۳۵٪
زمان استقرار منفی	TT	-۸۳/۳۳٪	-۲۶/۶۷٪	-۳۰/۶۸٪
بهره	TT	۴/۳۵٪	۰/۰۰٪	۰/۰۰٪
حاشیه فاز	TT	۰/۰۰٪	۱۸/۰۳٪	۰/۰۰٪
فرکانس گذر بهره واحد	TT	۶۱/۷۲٪	۱۴/۰۶٪	-۱/۳۷٪

در ضمن عملکرد و میزان اثر بخشی مدار پیشنهادی با ساختارهای مشابه از سال ۲۰۰۹ تا ۲۰۱۹ مقایسه شده است و نتایج حاصل از این مقایسه به صورت خلاصه در جدول ۴-۷ بیان شده است.

باتوجه به جدول ۴-۷ بسیاری از پارامترها از جمله توان مصرفی و میزان بهره ولتاژ پیشنهادی این تحقیق از تعدادی از مراجع بررسی شده کمتر و در مقایسه با بعضی از موارد تقریباً در یک سطح قرار دارد.

جدول ۴-۷ مقایسه مشخصات مدار پیشنهادی با ساختارهای مشابه

سال انتشار	پژوهش	فن آوری (nm)	تعداد طبقه	ولتاژ تغذیه (V)	بهره (dB)	حاشیه فاز (deg)	نرخ چرخش منفی (V/ μ s)	نرخ چرخش مثبت (V/ μ s)	C_L (pF)	توان (μ W)	$FOM_L (\frac{V \cdot pF}{\mu s \cdot \mu W})$	UGBW (MHz)
۲۰۲۰	این پژوهش	۱۸۰	۲	۱/۸	۶۹	۷۲	۶۱۸	۶۱۸	۱	۵۶۴	۱/۱	۱۴۴
۲۰۱۹	[۲۴]	۱۸۰	۳	۱/۸	۱۰۵	۵۳	۱۴	۱۴	۵	۸۵۰	۰/۰۷۸	۲۳۱
۲۰۱۷	[۲۹]	۶۵	۲	۰/۵	۵۰/۷	۷۲	۴/۲	۴/۲	۱	۳/۹۵	۱/۰۸	۱۶/۶۱
۲۰۱۷	[۱]	۱۸۰	۲	۱/۸	۵۹	۶۴	۳۵۰	۳۵۶	۲	۶۸۰	۱/۰۳	۵۲
۲۰۱۷	[۳۰]	۱۸۰	۲	۱/۸	۹۶	۵۹	۸۲۶	۸۲۶	۱	۷۹۰۰	۰/۱۹۲	۳۷۴
۲۰۱۷	[۲۶]	۱۸۰	۲	۱/۸	۸۷	۶۴	۵۳	۵۳	۱	۳۱۸	۰/۳۴	۲۴
۲۰۱۶	[۱۸]	۱۸۰	۳	۰/۷	۵۷	۶۰	۱/۸	۳/۸	۲۰	۵۲/۴	۲/۲	-
۲۰۱۶	[۱۴]	۱۸۰	۱	۱/۸	۶۷	۶۹	۷۹۳	۷۹۳	۰/۲۵	۹۲۰	۰/۲۱	۵۸۱
۲۰۱۵	[۳۱]	۶۵	۴	۱/۲	۱۰۱	۵۸	۲۶۶	۲۶۶	۵	۱۵۶۰	۰/۸۵۲	۳۳۰
۲۰۱۵	[۸]	۱۸۰	۲	۱/۸	۱۴۰	۶۳	۰/۲۵	۰/۲۵	۱۰۰۰	۳۶۰	۰/۶۹	-
۲۰۱۴	[۲۵]	۱۸۰	۲	۱/۸	۸۲	۵۵	۰/۰۲	۰/۰۲	۱۵	۰/۳۹۶	۰/۵۸	۰/۰۱۷
۲۰۱۴	[۳۲]	۱۸۰	۲	۱/۸	۶۰	۵۵	۶۰	۶۰	۱۵	۱۷۱۰	۰/۵۶	-
۲۰۱۴	[۱۹]	-	۲	۳/۳	۶۸	۷۳	۲۲	۲۴	۳۰	۱۳۸۰	۰/۴۵	-
۲۰۱۴	[۱۹]	-	۲	۳/۳	۷۵	۷۸	۱۶	۲۴	۳۰	۱۳۶۰	۰/۳۷	-
۲۰۱۴	[۱۹]	-	۲	۳/۳	۷۰	۷۷	۱۹	۲۴	۳۰	۱۳۶۰	۰/۴۳	-
۲۰۰۹	[۱۳]	۱۸۰	۲	۱/۸	۷۴	-	۲۶/۶	۲۶/۶	۱/۷۵	۳۶۲	۰/۱۲۹	۱۶۰

همانطور که مشاهده شد مدار نهایی این پژوهش در مقایسه با ساختارهای مشابه عملکرد قابل قبولی دارد. مدار بهبوددهنده نرخ چرخش منفی پیشنهادی با تنظیم نسبت ابعادی ترانزیستورها می‌تواند نرخ چرخش منفی را بیشتر افزایش دهد اما به دلیل حفظ تقارن بین نرخ چرخش مثبت و منفی در جدول ۴-۷ ذکر نشده است. مدار کمکی پیشنهادی می‌تواند تا ۱۹ برابر میزان نرخ چرخش منفی مدار را بهبود دهد همچنین به علت سادگی آن در مقایسه با سایر مدارهای نرخ چرخش منفی می‌تواند کاربرهای وسیع‌تری نیز داشته باشد.

فصل پنجم

جمع‌بندی و پیشنهادها

۵-۱ جمع بندی

نتایج به دست آمده در این پژوهش نشان می دهد که روش های بهبود میزان نرخ چرخش در تقویت کننده های عملیاتی چندطبقه به صورت کلی شامل سه رویکرد زیر بوده است:

- رویکرد اول انتخاب مناسب مقدار خازن جبران ساز و نوع جبران سازی تقویت کننده عملیاتی است. تغییر نوع جبران سازی و کاهش ظرفیت خازن به منظور سرعت بخشیدن به عملیات شارژ و تخلیه خازن جبران ساز C_C به بهبود نرخ چرخش مدار کمک شایانی می کند.

- رویکرد دوم استفاده از روش هایی برای سرعت بخشیدن به عملیات شارژ و یا تخلیه خازن جبران ساز C_C می باشد. با توجه به ساختار مدار می توان میزان جریان دهی و جریان کشی هر طبقه را کنترل کرد. به عنوان مثال استفاده از ساختارهای کلاس AB در ورودی تقویت کننده عملیاتی، استفاده از روش QFG و یا حتی استفاده از روش های LCMF در عین سادگی و فواید دیگر، باعث بهبود نرخ چرخش مدار نیز می گردند.

- رویکرد سوم استفاده از مدارهای کمکی است به منظور نظارت بر شرایط و تنظیم بهینه جریان شارژ و تخلیه خازن جبران ساز C_C و خازن بار C_L در زمان های تغییر وضعیت ناگهانی ورودی استفاده می شوند. از طرفی در زمان هایی که تقویت کننده عملیاتی در حالت سیگنال کوچک قرار دارد می توانند خاموش باشند، تا توانی به مدار اضافه نکنند و یا حتی در این زمان مدار ناظر کمکی می تواند روشن باشد و پارامترهای سیگنال کوچک مدار را ارتقا ببخشد.

مدار کمکی پیشنهادی توانسته با مصرف توان بسیار کم نرخ چرخش منفی تقویت کننده عملیاتی دوطبقه تک سر را به صورت قابل توجهی بهبود دهد.

در اکثر مدارهای کمکی افزایش جریان شارژ و تخلیه خازن جبران ساز C_C و خازن بار C_L منجر به افزایش توان مصرفی و تخریب بهره، پهنای باند، فرکانس بهره واحد و یا افزایش مساحت تراشه می‌گردد اما مدار پیشنهادی در این پژوهش فارغ از مشکلات ذکر شده است.

با بررسی ایده‌های مطرح‌شده در مراجع موجود مشاهده می‌شود که بسیاری از پژوهش‌های ارائه‌شده در زمینه بهبود متقارن، فقط به تقویت‌کننده‌های عملیاتی کاملاً تفاضلی پرداخته‌اند و ایده‌های کمتری برای بهبود متقارن مثبت و منفی برای تقویت‌کننده عملیاتی تک‌سر ارائه شده است.

همچنین به دلیل تفاوت در رفتار تقویت‌کننده‌های عملیاتی تک‌سر هنگام رخ دادن نرخ چرخش مثبت و منفی، برخی از این روش‌ها فقط قادر به بهبود نرخ چرخش مثبت یا منفی تقویت‌کننده‌های عملیاتی تک‌سر می‌باشد و به صورت متقارن نرخ چرخش مثبت و منفی را بهبود نمی‌دهند.

از این رو ساختار ترکیبی و مدار پیشنهادی به بهبود متقارن میزان نرخ چرخش مثبت و منفی تقویت‌کننده عملیاتی تک‌سر کمک شایانی کرده است. تقویت‌کننده عملیاتی دوطبقه تک‌سر در این پایان‌نامه در کنار حفظ سادگی مدار و توان مصرفی کم نرخ چرخش را به صورت متقارن و به میزان قابل توجهی افزایش داده است. نتایج شبیه‌سازی تقویت‌کننده عملیاتی دوطبقه تک‌سر پیشنهادی در گوشه‌های مختلف پروسه FS ، FF ، TT ، SF و SS در جدول ۴-۴ و ۵-۴ نشان می‌دهد که بعد از اضافه کردن مدار کمکی بهبوددهنده نرخ چرخش منفی تقویت‌کننده عملیاتی در گوشه‌های مختلف پروسه FS ، FF ، TT ، SF و SS از عملکرد قابل قبولی برخوردار است.

در این تحقیق به بررسی نرخ چرخش در تقویت‌کننده‌های عملیاتی دوطبقه تک‌سر پرداخته شد. مدار ترکیبی به همراه مدار بهبوددهنده نرخ چرخش منفی پیشنهادی، با مصرف ۱/۸٪ ($10 \mu W$) توان، نرخ چرخش مثبت را تقریباً ۷/۶ و نرخ چرخش منفی ۱۹ برابر نسبت به همتای متداول خود افزایش می‌دهد.

علاوه بر آن زمان نشست مثبت و منفی به ترتیب ۲/۸ و ۳/۶ برابر کاهش یافته است و سرعت مدار نهایی نسبت به ساختار متداول آن بهبود قابل توجهی پیدا کرده است.

لازم به ذکر است که در این پژوهش خازن جبران ساز C_c در تقویت کننده عملیاتی دوطبقه متداول نصف شده
نیمی از این خازن در جبران سازی غیر مستقیم مورد استفاده قرار گرفت و نیم دیگر این خازن در روش QFG
برای طبقه دوم مصرف شد در واقع با حفظ همان میزان خازن (سطح سلیکون اشغالی تقریباً یکسان) نرخ
چرخش مثبت و منفی به ترتیب $7/7$ و $5/4$ برابر بهبود یافته است.

۵-۲ پیشنهاد برای ادامه کار

همانطور که می دانید اکثر پارامترها در الکترونیک به شدت با یکدیگر در ارتباط می باشد و بهبود یک پارامتر
ممکن است باعث تضعیف سایر پارامترهای مدار شود بر این اساس، همواره یک مصالحه میان اجزای مختلف
مدار وجود دارد از این رو پیشنهاد می گردد:

- رابطه و میزان تأثیرگذاری نرخ چرخش مدار و مدارهای SRE بر روی پارامترهایی SNR، THD و PSRR مورد بررسی قرار گیرد.
- علاوه بر موارد ذکر شده با استفاده از منابع جریان غیرخطی در [۱۶] و جایگذاری آنها در مدار شکل ۳-۵ می توان میزان تغییر در ولتاژ گره X را کنترل کرد و نرخ چرخش منفی مدار را بیشتر بهبود بخشید بنابراین می توان با طراحی دقیق مشکل عدم تقارن در مدار تقویت کننده های عملیاتی دوطبقه تک سر را تقلیل داد.
- همچنین استفاده از زوج دارلینگتون در مدارهای افزایش نرخ چرخش منفی شکل ۳-۱۴ می تواند محدودیت افزایش نرخ چرخش منفی مدار را کاهش دهد.

مراجع

- [۱] یعقوبی کریموی، نازنین زهرا؛ عباس گلمکانی و رضا یعقوبی کریموی، ۱۳۹۶، "یک طراحی جدید برای بهبود آهنگ چرخش تقویت‌کننده‌های عملیاتی تفاضلی دوطبقه تک‌سرکم‌توان"، *فصلنامه مهندسی برق و الکترونیک ایران* ۱۴.
- [2] Gray, P.R., et al., "Analysis and design of analog integrated circuits," 5th Edition. Wiley, 2001.
- [3] Razavi, B., "Design of analog CMOS integrated circuits." McGraw-Hill Science, 2001.
- [4] R. Castello, and P.R Gray, "A high-performance micropower switched-capacitor filter", *IEEE Journal of Solid-State Circuits*, vol.20, no.6, pp.1122-1132, 1985.
- [5] H. Karrari, H. Faraji Baghtash and E. Najafi Aghdam, "A high speed single-pole two-stage fully differential amplifier with intrinsic CMFB", *Analog Integrated Circuits and Signal Processing*, vol. 90, no. 1, pp. 207-216, 2016.
- [6] R. Klinke, B.J. Hosticka, and H. Pflaederer, "A very-high-slew-rate CMOS operational amplifier", *IEEE Journal of Solid-State Circuits*, vol.24, no.3, pp.744-746, Jun 1989.
- [7] B. Huang and D. Chen, "A simple slew rate enhancement technique with improved linearity and preserved small signal performance", *2014 IEEE 57th International Midwest Symposium on Circuits and Systems (MWSCAS)*, 2014.
- [8] S. Saponara, "Slew-rate Boosted Amplifier Integrated in a Digital Input Driver for Automotive Actuator Control Units", *Analog Integrated Circuits and Signal Processing*, vol. 84, no. 2, pp. 325-331, 2015.
- [9] A. Mesri, M. Pirbazari, K. Hadidi and A. Khoei, "High gain two-stage amplifier with positive capacitive feedback compensation", *IET Circuits, Devices & Systems*, vol. 9, no. 3, pp. 181-190, 2015.

- [10] J. Ramirez-Angulo, R. Carvajal, J. Galan and A. Lopez-Martin, "A free but efficient low-voltage class-AB two-stage operational amplifier", *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 53, no. 7, pp. 568-571, 2006.
- [11] C. Chuang, "Analysis of the settling behavior of an operational amplifier", *IEEE Journal of Solid-State Circuits*, vol. 17, no. 1, pp. 74-80, 1982.
- [12] M. Yavari, N. Maghari and O. Shoaie, "An accurate analysis of slew rate for two-stage CMOS opamps", *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 52, no. 3, pp. 164-167, 2005.
- [13] F. Wang and R. Harjani, "An improved model for slewing behavior of opamps," *IEEE Trans. Circuits Syst. II, Analog Digit. Signal Process.*, vol. 42, no. 10, pp. 679–681, 1995.
- [14] M. Pourabdollah, "A new gain-enhanced and slew-rate-enhanced folded-cascode op amp", *Analog Integrated Circuits and Signal Processing*, vol. 88, no. 1, pp. 43-56, 2016.
- [15] C. Cai and D. Chen, "A slew-rate enhancement technique for fully differential amplifier without inducing Trojan state", *2015 IEEE 58th International Midwest Symposium on Circuits and Systems (MWSCAS)*, 2015.
- [16] J. Galan, A. Lopez-Martin, R. Carvajal, J. Ramirez-Angulo and C. Rubia-Marcos, "Super Class-AB OTAs With Adaptive Biasing and Dynamic Output Current Scaling", *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 54, no. 3, pp. 449-457, 2007.
- [17] A. Lopez-Martin, S. Baswa, Jaime Ramirez-Angulo and R. Carvajal, "Low-Voltage Super class AB CMOS OTA cells with very high slew rate and power efficiency", *IEEE Journal of Solid-State Circuits*, vol. 40, no. 5, pp. 1068-1077, 2005.
- [18] E. Cabrera-Bernal, S. Pennisi, A. Grasso, A. Torralba and R. Carvajal, "0.7-V Three-Stage Class-AB CMOS Operational Transconductance Amplifier", *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 63, no. 11, pp. 1807-1815, 2016.
- [19] J. Aguado-Ruiz, A. Lopez-Martin, J. Lopez-Lemus and J. Ramirez-Angulo, "Power Efficient Class AB Op-Amps With High and Symmetrical Slew Rate", *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 22, no. 4, pp. 943-947, 2014.

- [20] A. Perez, Y. Nithin Kumar, E. Bonizzoni and F. Maloberti, "Slew-rate and gain enhancement in two stage operational amplifiers", *2009 IEEE International Symposium on Circuits and Systems*, 2009.
- [21] B. Kassiri and M. Deen, "Slew-rate enhancement for a single-ended low-power two-stage amplifier", *2013 IEEE International Symposium on Circuits and Systems (ISCAS2013)*, 2013.
- [22] M. Rezaei, E. Zhian-Tabasy and S. Ashtiani, "Slew rate enhancement method for folded-cascode amplifiers", *Electronics Letters*, vol. 44, no. 21, p. 1226, 2008.
- [23] R. Assaad and J. Silva-Martinez, "Enhancing general performance of folded cascode amplifier by recycling current", *Electronics Letters*, vol. 43, no. 23, p. 1243, 2007.
- [24] P. Kuo and S. Tsai, "An Enhanced Scheme of Multi-Stage Amplifier With High-Speed High-Gain Blocks and Recycling Frequency Cascode Circuitry to Improve Gain-Bandwidth and Slew Rate", *IEEE Access*, vol. 7, pp. 130820-130829, 2019.
- [25] M. Akbari and O. Hashemipour, "Enhancing transconductance of ultra-low-power two-stage folded cascode OTA", *Electronics Letters*, vol. 50, no. 21, pp. 1514-1516, 2014.
- [26] A. Sarkar and S. Panda, "Design of a power efficient, high slew rate and gain boosted improved recycling folded cascode amplifier with adaptive biasing technique", *Microsystem Technologies*, vol. 23, no. 9, pp. 4255-4262, 2017.
- [27] M. Yavari and T. Moosazadeh, "A single-stage operational amplifier with enhanced transconductance and slew rate for switched-capacitor circuits", *Analog Integrated Circuits and Signal Processing*, vol. 79, no. 3, pp. 589-598, 2014.
- [28] A. Ghaemnia and O. Hashemipour, "An ultra-low power high gain CMOS OTA for biomedical applications", *Analog Integrated Circuits and Signal Processing*, vol. 99, no. 3, pp. 529-537, 2019.
- [29] A. Ragheb and H. Kim, "Ultra-low power OTA based on bias recycling and subthreshold operation with phase margin enhancement", *Microelectronics Journal*, vol. 60, pp. 94-101, 2017.

- [30] S. Anisheh, H. Shamsi and M. Mirhassani, "Positive feedback technique and split-length transistors for DC-gain enhancement of two-stage op-amps", *IET Circuits, Devices & Systems*, vol. 11, no. 6, pp. 605-612, 2017.
- [31] Y. Xie and Z. Zhu, "A high speed four-stage operational amplifier in 65 nm CMOS", *Analog Integrated Circuits and Signal Processing*, vol. 86, no. 1, pp. 133-140, 2015.
- [32] A. Mirvakili and V. Koomson, "Passive frequency compensation for high gain-bandwidth and high slew-rate two-stage OTA", *Electronics Letters*, vol. 50, no. 9, pp. 657-659, 2014.
- [33] A. Esmaili, H. Babazadeh, K. Hadidi and A. Khoei, "Bulk driven indirect feedback compensation technique for low-voltage applications", *2013 21st Iranian Conference on Electrical Engineering (ICEE)*, 2013.

Abstract

Integrated circuit designers, along with the improvement of CMOS technology and the scale down of transistor dimensions and supply voltages are looking for low-power and high-speed operational amplifiers. Improving the slew rate without increasing the power consumption is one of the major challenges in amplifier design. Therefore, in this research, the slew rate and efficiency of the two-stage operational amplifiers discussed in the previous works, have been investigated. According to the presented structures in previous studies, a different structure to improve the slew rate of the two-stage single-ended operational amplifier has been proposed. The results of this study shows that the positive and negative slews in this two-stage single-ended Op Amp by using a new auxiliary monitor circuit, the QFG method on the second stage, changing the compensation type and for a load capacitor of 1 pF and supply voltage of 1.8 V in the TT process corner have increased 7.6 and 10 times respectively, compared to its conventional structure. The proposed auxiliary circuit in this structure causes to increase in the negative slew rate in the single-ended two-stage operational amplifier. The operating time of the auxiliary monitor circuit is very short. Therefore, the power consumption has increased only by 0.89 %. On the other hand, the auxiliary circuit has little effect on the gain, bandwidth and the phase margin of the operational amplifier and can be ignored. In this two-stage Op Amp, the indirect compensation is used that despite of Miller (direct) compensation, results in increase of bandwidth, reduce in the compensation capacitor size and having higher slew rate.

The simulation results in ADS software using TSMC 0.18 μ m RF-CMOS technology at process corners of TT, FF, SS, SF and FS show that the auxiliary circuit at at process corners has acceptable performance. As a result, the proposed structure in this research, along with circuit simplicity and low power consumption, has been able to increase the positive and negative slew rates symmetrically. This structure has a gain of 69 dB, a phase margin of 72 deg, a frequency gain of 144 MHz and a symmetrical slew rate of 618 V/ μ s. Also, the power consumption of this circuit is 564 μ W, which leads to having 1/1 competency factor.

Keywords: Single-Ended Two-Stage Operational Amplifier, Symmetric Slew rates, Settling time, Low power, Indirect Compensation, Quasi floating gate.



Shahrood University of Technology

Faculty of electrical and robotics engineering

MSc Thesis in Electronic Integrated Circuits Engineering

Design and simulation of two-stage slew rate-enhanced operational amplifier

By: Mahnaz Ashoori

Supervisors:

Dr. Emad Ebrahimi

Dr. Mohamadreza Ashraf

January 2021