

لَهُ الْحُكْمُ وَإِلَيْهِ الْنُّصْرَةُ



دانشکده مهندسی برق و رباتیک

پایان نامه کارشناسی ارشد مهندسی مدارهای مجتمع الکترونیک

طراحی و شبیه‌سازی نوسان‌ساز متعامد با سلف فعال

نگارنده : عاطفه ابراهیمی

استاد راهنما :

دکتر عماد ابراهیمی

شهریور ۱۳۹۷

تقدیم به

پدر و مادر عزیز و مهربانم که در سختی‌ها و دشواری‌های زندگی همواره یاوری دلسوز و فداکار و پشتیبانی محکم و مطمئن برایم بوده‌اند.
همچنین همسر عزیزم که سایه‌ی مهربانیش سایه سار زندگی ام می‌باشد، او که اسوه صبر و تحمل بوده و مشکلات مسیر را برایم تسهیل نمود.

تعهد نامه

اینجانب عاطفه ابراهیمی دانشجوی دوره کارشناسی ارشد رشته برق-الکترونیک
دانشکده برق و رباتیک دانشگاه صنعتی شاهرود نویسنده پایان نامه طراحی و شبیه سازی
نوسان ساز متعامد با سلف فعال تحت راهنمایی دکتر عmad ابراهیمی متعهد می شوم.

• تحقیقات در این پایان نامه توسط اینجانب انجام شده است و از صحت و اصالت برخوردار است .

• در استفاده از نتایج پژوهش‌های محققان دیگر به مرجع مورد استفاده استناد شده است .

• مطالب مندرج در پایان نامه تاکنون توسط خود یا فرد دیگری برای دریافت هیچ نوع مدرک یا امتیازی در هیچ جا ارائه نشده است .

• کلیه حقوق معنوی این اثر متعلق به دانشگاه صنعتی شاهرود می باشد و مقالات مستخرج با نام « دانشگاه صنعتی شاهرود » و یا « Shahrood University of Technology » به چاپ خواهد رسید .

• حقوق معنوی تمام افرادی که در به دست آمدن نتایج اصلی پایان نامه تأثیرگذار بوده اند در مقالات مستخرج از پایان نامه رعایت می گردد.

• در کلیه مراحل انجام این پایان نامه ، در مواردی که از موجود زنده (یا بافت‌های آنها) استفاده شده است ضوابط و اصول اخلاقی رعایت شده است .

• در کلیه مراحل انجام این پایان نامه ، در مواردی که به حوزه اطلاعات شخصی افراد دسترسی یافته یا استفاده شده است اصل رازداری ، ضوابط و اصول اخلاق انسانی رعایت شده است .

تاریخ

امضای دانشجو

مالکیت نتایج و حق نشر

کلیه حقوق معنوی این اثر و محصولات آن (مقالات مستخرج ، کتاب ، برنامه های رایانه ای ، نرم افزار ها و تجهیزات ساخته شده است) متعلق به دانشگاه صنعتی شاهرود می باشد . این مطلب باید به نحو مقتضی در تولیدات علمی مربوطه ذکر شود .

استفاده از اطلاعات و نتایج موجود در پایان نامه بدون ذکر مرجع مجاز نمی باشد.

چکیده

در سیستم‌های مخابراتی امروزی، نوسان‌سازهای متعامد از جمله بخش‌های کلیدی و مهم به شمار می‌آیند. از جمله کاربردهای آن‌ها می‌توان به ساختارهای حذف تصویر، تبدیل مستقیم QPSK، بازیابی کلاک و داده اشاره کرد. ساختارهای متفاوتی برای نوسان‌سازهای متعامد ارائه شده است که از میان آن‌ها نوسان‌سازهای متعامد LC به دلیل نویز فاز مناسب دارای کاربردهای زیادی می‌باشد. اما علی‌رغم این ویژگی، به دلیل وجود سلف‌های غیرفعال در این ساختارها، فضای زیادی روی تراشه اشغال می‌کنند و در کاربردهایی که بعد تراشه مهم است به کارگیری آن‌ها با مشکل روبرو می‌شود. از این‌رو سلف‌های فعال به دلیل حجم اشغالی کمتر، ضریب کیفیت بالا و قابلیت تنظیم مورد توجه طراحان قرار می‌گیرند. با وجود این مزایا، عملکرد نویز نامناسب، غیرخطی بودن، توان مصرفی زیاد و وابستگی به دما و پرسه از جمله معایب آنها به شمار می‌آید. از آنجا که تابع حساسیت نویز فاز نوسان‌ساز کولپیتس، نسبت به نوسان‌ساز اتصال ضربدری بهتر است، در ساختار پیشنهادی این پایان‌نامه هسته نوسان‌ساز متعامد با کولپیتس جایگزین شده است و از سلف فعال در مدار تانک آن استفاده شده تا حجم کمتری روی تراشه اشغال شود. همچنین در ساختار مدار از المان‌های کم نویز یا فاقد نویز برای تزویج استفاده شده است تا تأثیر مخرب سلف‌های فعال در نویز فاز تا حد امکان کاهش یابد. از طرفی با انتخاب سلف فعال با ضریب کیفیت بالا سعی در بهبود بیشتر نویز فاز گردیده است. ساختار پیشنهادی دارای نویز فاز $10.6/\sqrt{Hz}$ - در آفست فرکانسی $1MHz$ از فرکانس مرکزی $0.8 GHz$ می‌باشد همچنین توان مصرفی در ولتاژ تغذیه $1.8V$ برابر $1mW$ است.

قابل ذکر است مدار پیشنهادی در نرم افزار ADS در تکنولوژی TSMC $0.18\mu m$ RF-CMOS شبیه‌سازی شده است. همچنین در نرم افزار Cadence-IC در تکنولوژی TSMC $0.18\mu m$ RF- CMOS با یک چاهک جانمایی و شبیه سازی بعد از جانمایی نیز انجام شده است که نتایج آن تاییدکننده عملکرد مناسب مدار پیشنهادی است.

کلمات کلیدی: نوسان ساز متعامد، سلف فعال، نویز فاز، قابلیت تنظیم

فهرست مطالب

۱	فصل اول
۲	۱-۱ مقدمه
۲	۱-۲-۱ انواع روش‌های تولید سیگنال‌های چندفازه
۲	۱-۲-۱-۱ فیلترهای چندفازی CR-CR
۳	۱-۲-۱-۲ مدار تقسیم کننده فرکانس
۴	۱-۲-۱-۳ نوسانسازهای حلقوی
۴	۱-۲-۱-۴ نوسانساز تانک LC
۵	۱-۲-۱-۵ انگیزه تحقیق
۵	۱-۲-۱-۶ روش تحقیق
۶	۱-۲-۱-۷ بخش‌بندی پایان‌نامه
۷	فصل دوم
۸	۱-۲-۲ مقدمه
۸	۱-۲-۲-۱ ساختار ژیراتور- خازن
۱۰	۱-۲-۲-۲-۱ پیاده‌سازی ترارسانایی
۱۱	۱-۲-۲-۲-۱ ساختار ژیراتور- خازن تفاضلی بدون تلفات
۱۳	۱-۲-۲-۲-۱ ساختار ژیراتور- خازن تک سر دارای تلفات
۱۵	۱-۲-۲-۲-۱ ساختار ژیراتور- خازن تفاضلی دارای تلفات
۱۷	۱-۲-۲-۲-۲ ویژگیهای سلف فعال
۱۷	۱-۲-۲-۲-۳-۱ بازه فرکانسی
۱۸	۱-۲-۲-۲-۳-۲ تنظیم اندوکتانس
۱۹	۱-۲-۲-۲-۳-۳-۲ ضریب کیفیت

۲۲.....	۴-۳-۲ نویز
۲۲.....	۵-۳-۲ خطسانی
۲۲.....	۶-۳-۲ پایداری
۲۳.....	۷-۳-۲ حساسیت به منبع تغذیه
۲۴.....	۴-۲ پیاده‌سازی سلف فعال تکسر در سطح ترانزیستور
۲۴.....	۱-۴-۲ سلف فعال پایه
۲۶.....	۲-۴-۲ سلف فعال با استفاده مجدد از جریان
۲۷.....	۳-۴-۲ سلف فعال با ولتاژ تغذیه کم
۲۸.....	۴-۴-۲ سلف فعال با پایداری بیشتر
۲۹.....	۵-۴-۲ Hara سلف فعال
۳۰.....	۶-۴-۲ سلف فعال کنترل شونده با مقاومت
۳۱.....	۷-۴-۲ سلف فعال قابل تنظیم با خازن
۳۲.....	۸-۴-۲ سلف فعال با ضریب کیفیت بهبودیافته
۳۳.....	۹-۴-۲ سلف فعال با منبع ولتاژ کم
۳۳.....	۱۰-۴-۲ سلف فعال با بازه فرکانسی وسیع
۳۴.....	۱۱-۴-۲ سلف فعال کسکود
۳۶.....	۱۲-۴-۲ سلف فعال کسکود بهبود یافته

فصل سوم

۳۸.....	۱-۳ مقدمه
۳۹.....	۲-۳ نوسان‌ساز تانک LC
۴۰.....	۳-۳ نویز فاز نوسان‌سازها
۴۲.....	۴-۳ نوسان‌سازهای LC با سلف فعال

۳-۵ نوسان‌سازهای متعامد با سلف‌های فعال ۴۴

۳-۵-۱ نوسان‌ساز متعامد با ترارسانایی تفاضلی ۴۴

۳-۵-۲ نوسان‌ساز متعامد با ترارسانایی قابل کنترل ۴۵

۳-۵-۳ نوسان‌ساز متعامد قابل برنامه ریزی ۴۶

۳-۵-۴ نوسان‌ساز با سیگنال خروجی متعامد و ۸ فازه ۵۰

۳-۵-۵ نوسان‌ساز چند فازه با فرکانس ۱۱-۶ GHz ۵۲

فصل چهارم

۴-۱ مقدمه ۵۶

۴-۲ ساختار پیشنهادی ۵۶

۴-۲-۱ ساختار سلف ۵۸

۴-۲-۲ ساختار هسته‌ی نوسان‌ساز ۶۲

۴-۲-۳ نوسان‌ساز کولپیتس بهبود یافته ۶۴

۴-۲-۴ شبیه‌سازی ساختار پیشنهادی ۶۵

۴-۲-۴-۱ تعریف معیار شایستگی ۷۱

۴-۲-۴-۲ جانمایی ساختار پیشنهادی ۷۳

۴-۲-۴-۳ نتایج شبیه‌سازی بعد از جانمایی ۷۵

فصل پنجم

۵-۱ نتیجه‌گیری ۷۸

۵-۲ پیشنهادها ۷۸

فهرست شکل‌ها

شکل ۱-۱: فیلتر پلی فاز RC-CR	۲
شکل ۲-۱: مدار تقسیم کننده فرکانس	۳
شکل ۳-۱: مدار گیت وارونگر	۴
شکل ۴-۱: نوسان‌ساز حلقوی	۴
شکل ۱-۵: نوسان‌ساز متعامد LC	۵
شکل ۱-۲: ساختار ژیراتور خازن	۹
شکل ۲-۲: تقویت کننده گیت مشترک	۱۰
شکل ۲-۳: ساختار تقویت کننده تفاضلی	۱۱
شکل ۲-۴: شبکه ژیراتور-خازن تفاضلی بدون تلفات	۱۲
شکل ۲-۵: ساختار ژیراتور-خازن تک سر دارای تلفات	۱۳
شکل ۲-۶: مدار معادل RLC	۱۴
شکل ۲-۷: ساختار ژیراتور-خازن تفاضلی دارای تلفات	۱۶
شکل ۲-۸: دیاگرام بد ساختار ژیراتور-خازن دارای تلفات	۱۸
شکل ۲-۹: حساسیت ضریب کیفیت به R_s	۲۰
شکل ۲-۱۰: حساسیت ضریب کیفیت به R_p	۲۱
شکل ۲-۱۱: ساختار اول سلف فعال پایه	۲۵
شکل ۲-۱۲: ساختار دوم سلف فعال پایه	۲۵
شکل ۲-۱۳: ساختار سلف فعال با استفاده مجدد از جریان	۲۷
شکل ۲-۱۴: ساختار سلف فعال با ولتاژ تغذیه کم	۲۸

شکل ۱۵-۲: ساختار سلف فعال با پایداری بیشتر	۲۹
شکل ۱۶-۲: ساختار سلف فعال Hara	۲۹
شکل ۱۷-۲: ساختار سلف فعال کنترل شونده با مقاومت.	۳۰
شکل ۱۸-۲: ساختار سلف فعال قابل تنظیم با خازن	۳۱
شکل ۱۹-۲: ساختار سلف فعال با ضریب کیفیت بهبود یافته	۳۲
شکل ۲۰-۲: ساختار سلف فعال با منبع ولتاژ کم	۳۳
شکل ۲۱-۲: ساختار سلف فعال با بازه فرکانسی وسیع	۳۴
شکل ۲۲-۲: ساختار سلف فعال کسکود	۳۵
شکل ۲۳-۲: ساختار سلف فعال کسکود بهبود یافته	۳۶
شکل ۱-۳: بلوک دیاگرام تابع تبدیل حلقه بسته	۳۸
شکل ۲-۳: نوسان‌ساز اتصال ضربدری LC	۳۹
شکل ۳-۳: اثر نویز روی شکل موج خروجی	۴۱
شکل ۴-۳: خروجی ایدهال و خروجی نویزی	۴۱
شکل ۵-۳: نمایش نویز فاز	۴۲
شکل ۶-۳: نوسان‌ساز LC با مقاومت منفی مکمل NMOS	۴۲
شکل ۷-۳: نوسان‌ساز LC با مقاومت منفی PMOS و NMOS	۴۳
شکل ۸-۳: نوسان‌ساز متعامد با ترارسانایی تفاضلی	۴۵
شکل ۹-۳: سلف به کاررفته در نوسان‌ساز متعامد قابل کنترل	۴۵
شکل ۱۰-۳: مدل سیگنال کوچک و مدار معادل سلف	۴۶
شکل ۱۱-۳: سلف به کاررفته در نوسان‌ساز متعامد قابل برنامه ریزی	۴۷
شکل ۱۲-۳: سلف فعال با فیدبک مقاومتی	۴۸

شکل ۳-۳: وابستگی ضریب کیفیت به مقاومت.....	۴۹
شکل ۳-۴: نوسان‌ساز متعامد قابل برنامه ریزی.....	۵۰
شکل ۳-۵: سلف به کاررفته در نوسان‌ساز چندفازه.....	۵۱
شکل ۳-۶: نوسان‌ساز متعامد چند فازه.....	۵۲
شکل ۳-۷: خروجی نوسان‌ساز متعامد چند فازه.....	۵۲
شکل ۳-۸: نوسان‌ساز چند فازه با فرکانس ۱۱-۶ GHz.....	۵۳
شکل ۴-۱: ساختار نوسان‌ساز پیشنهادی.....	۵۷
شکل ۴-۲: ساختار اصلی سلف فعال.....	۵۸
شکل ۴-۳: سلف فعال به کاررفته در ساختار پیشنهادی.....	۵۹
شکل ۴-۴: مدار معادل یک سلف فعال.....	۵۹
شکل ۴-۵: تاثیر خازن روی ضریب کیفیت.....	۶۰
شکل ۴-۶: تاثیر خازن روی مقدار اندوکتانس.....	۶۱
شکل ۴-۷: ساختار تفاضلی پیاده‌سازی شده در سطح ترانزیستور.....	۶۱
شکل ۴-۸: تاثیر اعمال ضربه بر ولتاژ خروجی.....	۶۲
شکل ۴-۹: نوسان‌ساز کولپیتس.....	۶۳
شکل ۴-۱۰: نوسان‌ساز کولپیتس بهبود یافته.....	۶۴
شکل ۴-۱۱: فاز سلف شبیه‌سازی شده.....	۶۵
شکل ۴-۱۲: اندازه امپدانس خروجی.....	۶۶
شکل ۴-۱۳: ساختار نوسان‌ساز متعامد پیشنهادی.....	۶۷
شکل ۴-۱۴: تغییرات فرکانس با ولتاژ کنترل سلف.....	۶۹

۶۹.....	شکل ۱۵-۴: نویز فاز ساختار پیشنهادی
۷۰.....	شکل ۱۶-۴: ولتاژهای متعامد خروجی
۷۰.....	شکل ۱۷-۴: تحلیل مونت کارلو برای خطای فاز
۷۵.....	شکل ۱۸-۴: ولتاژهای خروجی بعد از جانمایی
۷۵.....	شکل ۱۹-۴: نویز فاز نوسان‌ساز متعامد بعد از جانمایی
۷۶.....	شکل ۲۰-۴: جانمایی ساختار پیشنهادی

فهرست جدول‌ها

جدول ۱-۴: پارامترهای ساختار پیشنهادی	۶۸
جدول ۲-۴: مقایسه عملکرد ساختار پیشنهادی با ساختارهای موجود	۷۲
جدول ۳-۴: مقایسه ساختار پیشنهادی با ساختار اتصال ضربدری	۷۳
جدول ۴-۴: مقادیر پارامترهای جانمایی	۷۴
جدول ۵-۴: مقایسه مساحت نوسان‌ساز LC با نوسان‌ساز متعامد پیشنهادی	۷۴

فصل اول

مقدمه

۱-۱ مقدمه

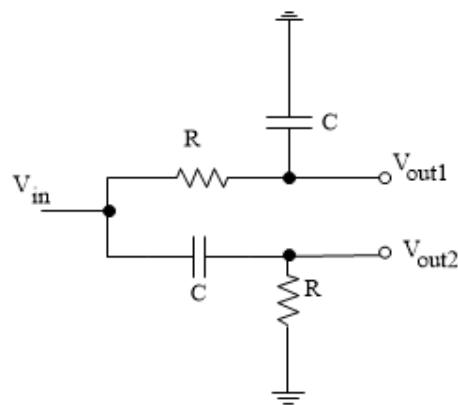
به موازات افزایش تقاضا برای نوسان‌سازهایی با نویز فاز کم، توان مصرفی کم و سطح اشغالی کم ساختارهای متفاوتی برای نوسان‌سازهای متعامد ارائه شده است. با توجه به کاربردهای زیاد نوسان سازهای متعامد در سیستم‌های مخابراتی و نقش تأثیرگذار آن‌ها بر عملکرد سیستم‌های مخابراتی، طراحی آن‌ها بیش از پیش مورد توجه طراحان قرار می‌گیرد.

روش متعددی برای ایجاد سیگنال‌های چند فازه ارائه شده است. از جمله روش‌های موجود می‌توان استفاده از فیلترهای پلی فاز RC-CR، مدارهای تقسیم کننده فرکانس که مبتنی بر فلیپ-فلاب‌ها می‌باشند، نوسان‌سازهای حلقوی و نوسان‌سازهای تانک LC را نام برد.

۱-۲ انواع روش‌های تولید سیگنال‌های چندفازه

۱-۲-۱ فیلترهای چندفازی^۱ RC-CR

در این روش طبق شکل ۱-۱ سیگنال ورودی از مسیر بالا به صورت:



شکل ۱-۱: فیلتر پلی فاز [۱] RC-CR

$$V_{out1} = \frac{1}{RSC + 1} V_{in} \quad (1-1)$$

^۱ Poly-Phase

است که سیگنال خروجی ۴۵- درجه اختلاف فاز نسبت به سیگنال ورودی خواهد داشت و از

مسیر پایین به صورت :

$$V_{out2} = \frac{RSC}{RSC + 1} V_{in} \quad (2-1)$$

خواهد بود که در این حالت سیگنال خروجی نسبت به سیگنال ورودی ۴۵+ درجه اختلاف فاز دارد.

بنابراین تفاضل دو خروجی ۹۰ درجه نسبت به سیگنال ورودی اختلاف فاز خواهد داشت.

اما این روش به دلیل خطای فاز زیاد و توان مصرفی بالا در کاربردهای دقیق مورد استفاده قرار

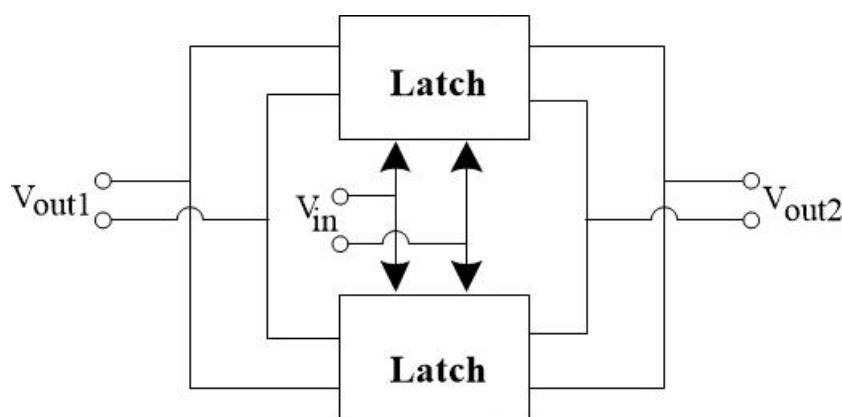
نمی‌گیرد [۲].

۱-۲-۲- مدار تقسیم کننده فرکانس

همان‌طور که در شکل ۱-۲ مشاهده می‌شود در این ساختار فرکانس ورودی توسط فلیپ‌فلاب

پایه - پیرو^۱ بر دو تقسیم می‌شود و درصورتی که چرخه کار^۲ ۵۰٪ باشد خروجی‌ها متعامد خواهند

بود [۲].



شکل ۱-۲: مدار تقسیم کننده فرکانس [۲]

از جمله مشکلات این ساختار می‌توان به توان مصرفی زیاد و خطای فاز زیاد اشاره کرد.

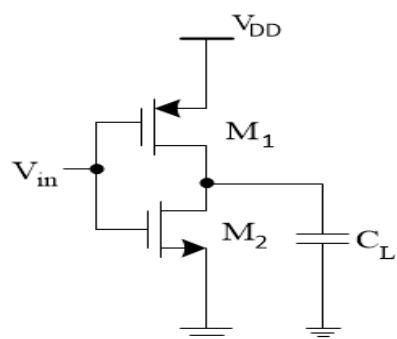
¹ Master-Slave Flip Flop

² Duty- cycle

۳-۲-۱ نوسان‌سازهای حلقوی

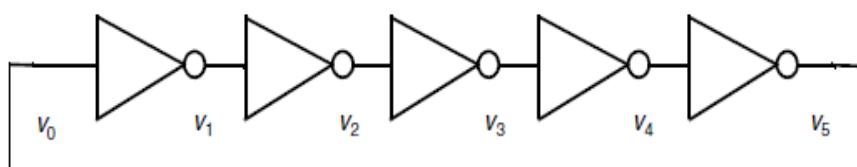
نوسان‌ساز حلقوی از تعداد فردی گیت وارون‌گر که در یک حلقه فیدبک قرار گرفته اند، تشکیل شده است [۳].

شکل ۱-۳ یک گیت وارون‌گر را نشان می‌دهد.



شکل ۱-۳: مدار گیت وارونگر [۳]

یک نوسان‌ساز حلقوی به صورت شکل ۴-۱ است.



شکل ۱-۴: نوسان‌ساز حلقوی [۴]

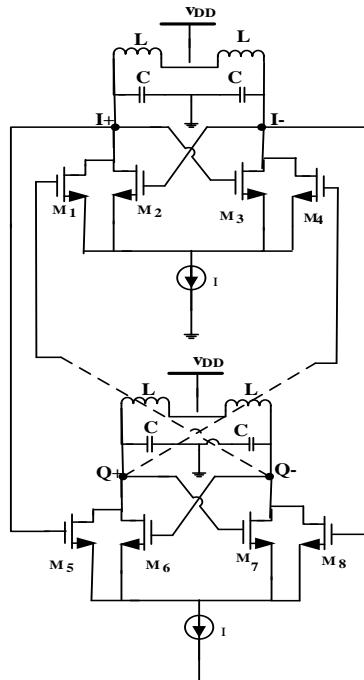
از آن‌جا که برای تولید سیگنال‌های متعامد به تعداد زوجی از وارون‌گرهای نیاز است، نوسان‌ساز حلقوی در حالت قفل قرار خواهد گرفت. یک روش برای رفع این مشکل استفاده از سلول تأخیر CML است. بنابراین با استفاده از این ساختار می‌توان سیگنال‌های متعامد و چندفازه تولید کرد. از معاوی این ساختار می‌توان نویز فاز بالا و توان مصرفی زیاد را ذکر کرد.

۴-۲-۱ نوسان‌ساز تانک LC

نوسان‌سازهای تانک LC از نظر نویز فاز و توان مصرفی نسبت به سایر ساختارها برتری دارد. در

این ساختارها که از هسته نوسان‌ساز و مدار تزویج تشکیل شده‌اند، تزویج به روش‌های مختلفی انجام

می‌شود. شکل ۱-۵ یک نمونه از نوسان‌سازهای متعامد را نشان می‌دهد که در آن تزریق توسط هارمونی مرتبه اول و به صورت هم‌فاز-غیر هم‌فاز انجام می‌شود. به این ترتیب سیگنال‌های متعامد ایجاد می‌شود.



شکل ۱-۵: نوسان‌ساز متعامد LC [۵]

۱-۳ انگیزه تحقیق

از آن جا که در نوسان‌سازهای تانک LC از سلف‌های غیرفعال استفاده می‌شود و این نوسان‌سازها در کنار مزایایی مانند نویز فاز مناسب و توان مصرفی کم، سطح زیادی را روی تراشه به خود اختصاص می‌دهند و قابلیت تنظیم ندارند. در کاربردهایی که باید حجم تراشه کم باشد و یا فرکانس‌های متعدد مورد نیاز است ایده به کارگیری سلف‌های فعال به جای سلف‌های غیرفعال در تانک نوسان‌سازهای متعامد، شکل می‌گیرد.

۱-۴ روش تحقیق

همان‌طور که ذکر شد به موجب رشد سریع شبکه‌های بی‌سیم که با افزایش باند فرکانسی از

چندین مگاهرتز به چندین گیگاهرتز همراه هستند وجود فرستنده‌هایی که توان مصرفی کمی دارند و تعداد زیادی از استانداردهای بی‌سیم را پوشش می‌دهند، یک نیاز محسوب می‌شود. برای تحقیق این فرستنده‌ها پیاده‌سازی یک نوسان‌گر کنترل شونده با ولتاژ به صورت تمام مجتمع با بازه تنظیم فرکانسی وسیع یک چالش به شمار می‌آید. در نوسان‌گرهای تانک LC که به طور گسترده در مدارهای فرکانس رادیویی استفاده می‌شوند بازه تنظیم به کمتر از ۱۰٪ محدود می‌شود که برای کاربردهای پهن باند کافی نیست [۷].

ساختارهایی که تاکنون برای نوسان‌سازهای متعامد ارائه شده است به دلیل استفاده از سلف‌های پسیو سطح زیادی روی تراشه اشغال می‌کنند و بازه تنظیم کوچکی دارند. در این پایان‌نامه سعی بر این شده است با به کارگیری سلف‌های فعال بازه تنظیم افزایش یابد. همچنین تزریق از طریق عناصر اصلی مدار انجام شده و با قرار دادن المان‌های کم نویز، نویز فاز مدار تا حد امکان کم باشد. علاوه بر این با توجه به این که نوسان‌ساز کولپیتس به دلیل این که از نظر نویز فاز رفتار بهتری نسبت به نوسان‌ساز اتصال ضربدری دارد، هسته نوسان ساز با کولپیتس جایگزین شده است.

۱-۵-بخش‌بندی پایان‌نامه

این پایان‌نامه شامل پنج فصل می‌باشد. در فصل دوم انواع مختلف ساختارهای سلف‌های فعال بررسی می‌شود و مزایا و معایب هرکدام ذکر خواهد شد همچنین ویژگی‌ها و اصطلاحات مربوط به سلف‌های فعال توضیح داده خواهد شد. در فصل سوم انواع نوسان‌سازهای متعامد با سلف‌های فعال بررسی می‌شوند. در فصل چهارم به بیان ساختار پیشنهادی و مقایسه عملکرد آن با ساختارهای موجود می‌پردازیم. در نهایت در فصل پنجم نتیجه‌گیری انجام شده و ارائه پیشنهادهایی برای آینده بیان می‌شود.

فصل دوم

بررسی ساختارهای مختلف سلف های

فعال

۱-۲ مقدمه

از آن جا که سلفهای غیرفعال قابلیت تنظیم زیادی ندارند و مساحت زیادی روی تراشه اشغال می کنند و با توجه به نیاز روزافزون به قطعات کوچک و قابل کاشت در بدن انسان، سلفهای فعال نقش مهمی در مدارهای مجتمع پیدا می کنند.

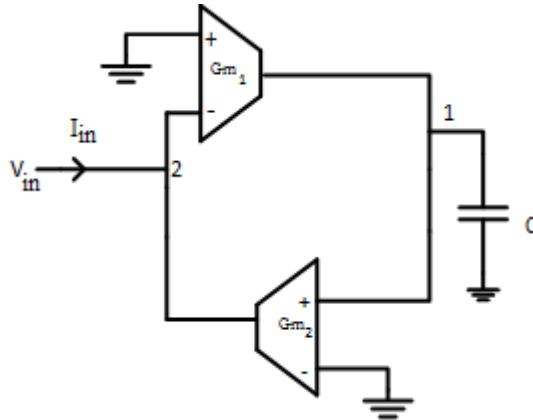
با توجه به این که اندوکتانس سلفهای فعال توسط ولتاژ کنترل تغییر می کند، بازه فرکانسی بیشتری را نسبت به سلفهای غیرفعال تحت پوشش قرار می دهد. اما از معایب آنها نویز زیاد و توان مصرفی قابل ملاحظه نسبت به سلفهای غیرفعال است. یکی از ساختارهای متداول برای ایجاد سلف فعال ساختار ژیراتور^۱ خازن است.

۲-۲ ساختار ژیراتور - خازن

ژیراتور از ۲ ترارسانایی پشت به پشت تشکیل شده است. همان‌طور که در شکل ۱-۲ مشاهده می کنیم، اگر به یکی از درگاههای آن خازن متصل شود شبکه ژیراتور - خازن نامیده می شود. اگر امپدانس ورودی و خروجی ترارسانایی بینهایت باشد و مقدار ترارسانایی ثابت باشد، شبکه ژیراتور - خازن بدون تلفات خواهد بود در نتیجه کل جریان خروجی ترارسانایی G_{m1} وارد خازن موجود در گره ۱ می شود.

حال با فرض آنکه سلوولهای G_m دارای امپدانس بزرگی هستند، به محاسبه امپدانس دیده شده از ورودی V_{in} شکل ۱-۲ می پردازیم.

¹ Gyrator



[۸]. ساختار ژیراتور-خازن

$$I_{in} = (-G_{m2}V_1) = -G_{m2}V_1 \quad (1-2)$$

در این رابطه G_m ترارسانایی هر سلول است.

همچنین داریم:

$$V_1 = \frac{1}{SC} I_{Cap} \quad (2-2)$$

که در این رابطه I_{Cap} جریان وارد شده به خازن است.

ولتاژ گره ۱ از ضرب جریان وارد شده به این گره در امپدانس خازن موجود در این گره قابل محاسبه است.

$$V_1 = +\frac{1}{SC} G_{m1} V_2 \text{ و } V_{in} = V_2 \Rightarrow V_1 = +\frac{1}{SC} G_{m1} V_{in} \quad (3-2)$$

حال برای محاسبه ادمیتانس، جریان ورودی را به ولتاژ ورودی تقسیم می کنیم.

$$y_2 = \frac{I_{in}}{V_{in}} = \frac{G_{m2}V_1}{+V_1 SC \frac{1}{G_{m1}}} = +\frac{1}{SC \left(\frac{1}{G_{m1} G_{m2}} \right)} \Rightarrow L = \frac{C}{G_{m1} G_{m2}} \quad (4-2)$$

از این رو پورت ۲ شبکه فوق مثل یک الگاگر تک سر بدون تلفات رفتار می کند که اندوکتانس آن از معادله (۴-۲) به دست می آید. بنابراین شبکه ژیراتور - خازن به عنوان یک سلف رفتار می کند که

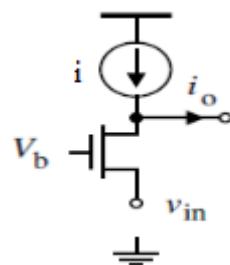
سلف ایجاد شده سلف فعال ژیراتور - خازن نامیده می شود.

اندوکتانس این سلف فعال با ظرفیت بار خازنی رابطه مستقیم دارد و با ترارسانایی (G_{m2}, G_{m1}) رابطه عکس دارد بنابراین شبکه ژیراتور - خازن بدون تلفات در کل بازه فرکانسی خاصیت القایی دارد . فقط باید توجه داشت که در این ساختار ترارسانایی مسیر مستقیم باید منفی باشد و ترارسانایی مسیر فیدبک مثبت باشد.

۱-۲-۲ پیاده‌سازی ترارسانایی

ترارسانایی شبکه ژیراتور - خازن به روش‌های مختلفی قابل پیاده‌سازی است. در کاربردهای متعدد انتظار می‌رود سلف‌های فعالی طراحی شود که از بازه فرکانسی وسیع برخوردار بوده، توان مصرفی کمی داشته باشد، سطح سیلیکون کمی اشغال کند و تا حد امکان ساده طراحی شود. یکی از عناصر مهم تشکیل دهنده سلف‌های فعال سلول ترارسانایی آن‌ها است. سلول ترارسانایی از ساختارهای ساده و پایه شامل گیت مشترک، درین مشترک و زوج تفاضلی که ترارسانایی مثبت ایجاد می‌کنند و سورس مشترک که ترارسانایی منفی ایجاد می‌کند، تشکیل می‌شود.

از آنجا که سلول ترارسانایی تعیین کننده رفتار سلف است ابتدا به بررسی آن‌ها می‌پردازیم. به طور مثال ساختار گیت مشترک را بررسی می‌کنیم.

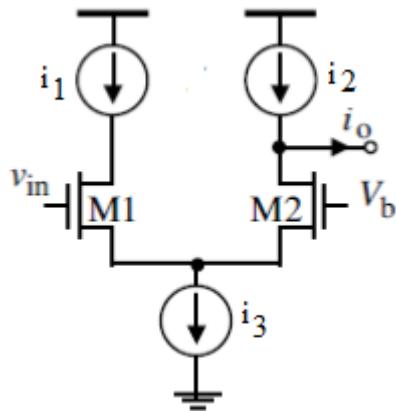


شکل ۲-۲: تقویت کننده گیت مشترک [۸]

طبق شکل ۲-۲ اگر V_{in} افزایش یابد آنگاه V_{gs} کم شده، با کاهش V_{gs} جریان ترانزیستور نیز

کاهش می یابد. با توجه به این که i_0 ثابت است، i_0 زیاد می شود که نشان دهنده یک ترارسانایی مثبت است.

برای زوج تفاضلی نیز در شکل ۲-۳ با افزایش ولتاژ V_{gsM_1} افزایش یافته و در نتیجه افزایش i_{D_1} و i_{S_1} را به دنبال خواهد داشت. از این رو سهم بیشتری از i_3 به M_1 می رسد پس جریان کم می شود و چون i_2 ثابت است i_0 زیاد می شود پس ترارسانایی این زوج تفاضلی نیز مثبت است.



شکل ۲-۳. ساختار تقویت کننده تفاضلی [۸]

در ادامه ساختارهای ژیراتور - خازن تکسر و تفاضلی را در دو حالت دارای تلفات و بدون تلفات بررسی خواهیم کرد.

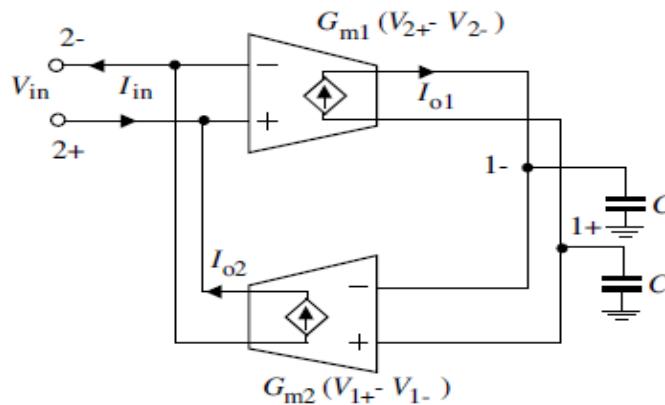
۲-۲-۲ ساختار ژیراتور - خازن تفاضلی بدون تلفات

همان طور که در شکل ۴-۲ نشان داده شده است، در صورتی که هیچ کدام از ترمینالهای سلف به زمین و یا منبع تغذیه وصل نشود، سلف شناور نامیده می شود. این سلفها نیز با جایگذاری ترارسانایی تکسر با تفاضلی به روش های مختلفی قابل پیاده سازی خواهند بود.

اکنون برای محاسبه ادمیتانس ورودی شکل ۴-۲ و سپس محاسبه اندوکتانس آن با نوشتن روابط KCL و KVL در گره های ورودی و خروجی مدار خواهیم داشت:

$$V_{in} = V_{2+} - V_{2-} \quad (5-2)$$

$$V_{1+} = \frac{-1}{SC} G_{m1} (V_{2+} - V_{2-}) \quad (6-2)$$



شکل ۲-۴: شبکه ژیراتور- خازن تفاضلی بدون تلفات [۸]

$$V_{1-} = \frac{1}{SC} G_{m1} (V_{2+} - V_{2-}) \quad (7-2)$$

ولتاژ خروجی از حاصل ضرب جریان وارد شده به گره خروجی و امپدانس موجود در این گره

حاصل می شود.

$$\frac{I_{in}}{V_{in}} = - \frac{\frac{G_{m2}}{SC} G_{M1} (V_{2+} - V_{2-})}{V_{2+} - V_{2-}} \quad (8-2)$$

اکنون برای محاسبه ادمیتانس جریان ورودی را به ولتاژ ورودی تقسیم می کنیم.

$$Y = \frac{2G_{m2}G_{m1}}{sc} = \frac{1}{sc(\frac{1}{2G_{m2}G_{m1}})} \quad (9-2)$$

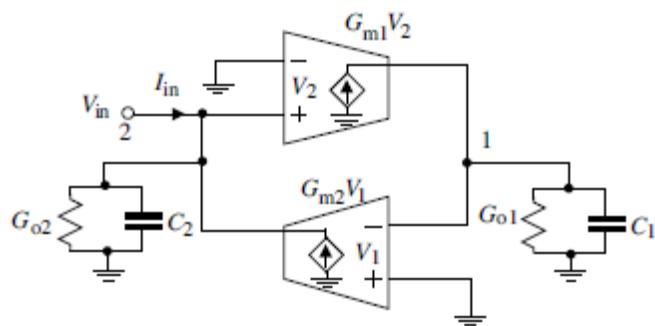
رابطه‌ی (۹-۲) نشان دهنده ادمیتانس یک سلف است.

$$L = \frac{C}{2G_{m2}G_{m1}} \quad (10-2)$$

همان طور که مشاهده می شود مقدار اندوکتانس نصف حالت تک سر خواهد بود.

۳-۲-۲ ساختار ژیراتور- خازن تک سر دارای تلفات

از آن جا که امپدانس خروجی یا ورودی سلول G_m محدود است، معمولا سلف فعال ایجاد شده دارای تلفات می باشد. بنابراین شبکه ژیراتور- خازن در یک بازه فرکانسی خاص، خاصیت القایی خواهد داشت. در شکل ۲-۵ رسانایی در گره ۱ و ۲ توسط G_{o1} و G_{o2} نشان داده شده است .



شکل ۲-۵: ساختار ژیراتور- خازن تک سر دارای تلفات [۸]

G_{o1} به خاطر محدود بودن امپدانس خروجی تراسانایی ۱ و محدود بودن امپدانس ورودی تراسانایی ۲ در نظر گرفته شده است. برای تسهیل در محاسبات فرض می کنیم G_{m1} و G_{m2} ثابت باشند. حال با نوشتן KCL در گره ۱ و ۲ داریم:

$$G_{m1}v_{in} = v_1(sc_1 + G_{o1}) \quad (11-2)$$

در این رابطه G_m تراسانایی و G_0 ادمیتانس خروجی هر سلول است.

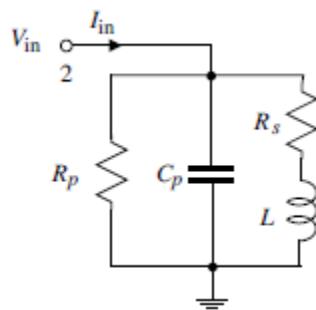
$$I_{in} = -G_{m2}(-v_1) + (G_{o2} + sc_2)v_{in} \quad (12-2)$$

بنابراین خواهیم داشت:

$$\frac{I_{in}}{V_{in}} = G_{o2} + sc_2 + \frac{1}{sc_1 \frac{1}{G_{m1}G_{m2}} + G_{o1} \frac{1}{G_{m1}G_{m2}}} \quad (13-2)$$

ادمیتانس دیده شده طبق رابطه (13-2)، نشان دهنده یک شبکه RLC مانند شکل ۶-۲ است که

پارامترهای آن به صورت زیر تعریف می شود :



[۸] مدار معادل RLC

$$R_p = \frac{1}{G_{o2}}, \quad C_p = C_2, \quad R_s = \frac{G_{o1}}{G_{m1}G_{m2}}, \quad L = \frac{C_1}{G_{m1}G_{m2}} \quad (14-2)$$

بنابراین وقتی تلفات ترارسانایی در نظر گرفته شود شبکه ژیراتور- خازن مثل یک سلف دارای تلفات رفتار می کند که مقاومت پارازیتی موازی با R_p و خازن موازی با C_p و مقاومت سری با R_s نشان داده شده است. بدیهی است که به منظور کاهش تلفات مقاومتی، R_p باید بیشینه و R_s کمینه باشد.

از معادله (14-2) دو نکته مهم استنباط می شود [۸] :

- امپدانس ورودی و خروجی محدود سلول G_m بر اندوکتانس سلف فعال بی تأثیر است.
- از G_{o2} و C_2 ناشی می شوند و G_{o1} و C_1 فقط بر L و R_p موثر خواهند بود.

برای محاسبه فرکانس تشیدید شبکه RLC از معادله زیر استفاده می کنیم.

$$\omega_o = \frac{1}{\sqrt{LC_p}} = \sqrt{\frac{G_{m1}G_{m2}}{c_1c_2}} = \sqrt{\omega_{t1}\omega_{t2}} \quad (15-2)$$

که در این رابطه

$$\omega_{t_{1,2}} = \frac{G_{m_{1,2}}}{c_{1,2}} \quad (16-2)$$

$\omega_{t_{1,2}}$ فرکانس قطع ترارسانایی است.

ω_0 بیشترین فرکانسی است که سلف فعال در آن به درستی عمل می‌کند. فرکانس تشدید سلف فعال توسط فرکانس قطع ترارسانایی تنظیم می‌شود.

برای تحلیل رفتار سیگنال کوچک سلف فعال از مدار معادل RLC استفاده می‌شود و از آن جا که اندوکتانس به بایاس dc ترارسانایی و بیشینه سوینینگ سیگنال وابسته است، برای تعیین رفتار سیگنال بزرگ استفاده نمی‌شود [۸].

وقتی رسانایی قرار گرفته در گره ۱ و ۲ بدون تلفات باشد فاز امپدانس سلف ایجاد شده برابر $\frac{\pi}{2}$ است. اما به دلیل وجود مقاومت‌های R_p و R_S خطای فاز ایجاد می‌شود و فاز امپدانس سلف ایجاد شده از $\frac{\pi}{2}$ انحراف پیدا می‌کند و اختلاف فاز زیاد می‌شود. فاز امپدانس ایجاد شده باید ثابت باشد و تا حد امکان به $\frac{\pi}{2}$ نزدیک باشد.

امپدانس ورودی و خروجی محدود ترارسانایی‌هایی که سلف فعال را تشکیل می‌دهند ضریب کیفیت را نیز تحت تأثیر قرار می‌دهند و سبب محدود شدن آن می‌شوند. از آن جا که برای کاربردهای مثل فیلترهای میان‌گذر و حذف تصویر به سلف فعال با ضریب کیفیت بزرگ نیاز است، معمولاً روش افزایش Q استفاده می‌شود.

۴-۲-۲ ساختار ژیراتور- خازن تفاضلی دارای تلفات

همان‌طور که در شکل ۷-۲ نشان داده شده است، ساختار ژیراتور- خازن تفاضلی دارای تلفات

هم مشابه حالت تک سر است. حال برای محاسبه ادمیتانس ورودی با فرض اینکه ترارسانایی‌ها ثابت خواهند بود، رابطه KCL را در گره های $1 \pm$ و $2 \pm$ می‌نویسیم. جریان خروجی ترارسانایی G_{m1} از رابطه ۱۷-۲ به دست می‌آید.

$$I = G_{m1}(V_2^+ - V_2^-) \quad (17-2)$$

برای محاسبه ولتاژ هر گره حاصل ضرب جریان ورودی به آن گره و امپدانس موجود در آن گره را محاسبه می‌کنیم.

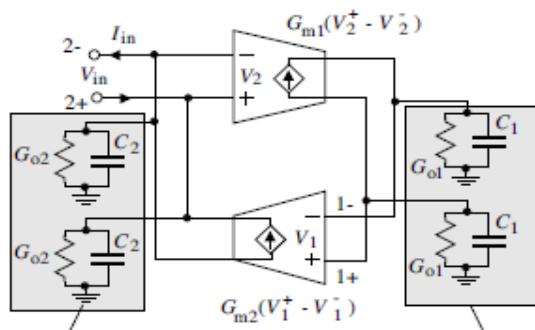
$$V_1^+ = -G_{m1}(V_2^+ - V_2^-) \left(\frac{1}{SC_1 + G_{01}} \right) \quad (18-2)$$

$$V_1^- = G_{m1}(V_2^+ - V_2^-) \left(\frac{1}{SC_1 + G_{01}} \right) \quad (19-2)$$

$$V_{in} = V_2^+ - V_2^- = \frac{2I_{in}}{SC_2 + G_{02}} + \frac{2G_{m2}(V_1^+ - V_1^-)}{SC_2 + G_{02}} \quad (20-2)$$

$$Y_{in} = \frac{SC_2}{2} + \frac{G_{02}}{2} + \frac{1}{\frac{SC_1}{2G_{m1}G_{m2}} + \frac{G_{01}}{2G_{m1}G_{m2}}} \quad (21-2)$$

بنابراین ادمیتانس ورودی طبق رابطه (۲۱-۲) به دست می‌آید.



شکل ۲: ساختار ژیراتور- خازن تفاضلی دارای تلفات [۸]

۳-۲ ویژگی‌های سلف فعال

در این بخش به بررسی ویژگی‌های یک سلف فعال می‌پردازیم. این ویژگی‌ها شامل بازه فرکانسی، قابلیت تنظیم اندوکتانس، ضریب کیفیت، نویز، خطسانی، پایداری و حساسیت به منبع تغذیه است.

۱-۳-۲ بازه فرکانسی

سلف فعال بدون تلفات در کل بازه فرکانسی خاصیت القایی دارد، در حالی که سلف دارای تلفات فقط در یک بازه فرکانسی خاص خاصیت القایی دارد. برای محاسبه بازه فرکانسی القایی به محاسبه امپدانس مدار معادل RLC می‌پردازیم.

$$Z = \frac{R_S + R_P S L}{(L C_P R_P) \left(S^2 + S \left(\frac{R_S}{L} + \frac{1}{C_P R_P} \right) + \frac{R_S + R_P}{L C_P R_P} \right)} \quad (22-2)$$

در یک مدار مرتبه ۲ داریم :

$$S^2 + 2\alpha S + \omega_0^2 = 0 \quad (23-2)$$

که در این رابطه ω_0 فرکانس تشدید و α ضریب تضعیف نامیده می‌شود [۸].

از حل معادله (۲۳-۲) قطب‌های مدار به دست می‌آید که در رابطه (۲۴-۲) نشان داده شده است.

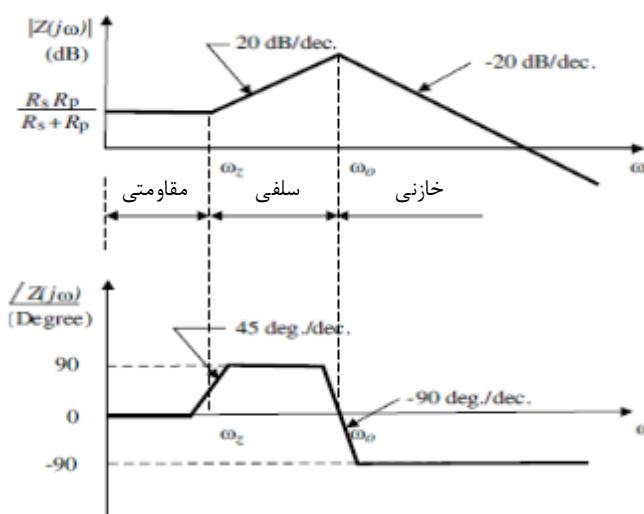
$$\omega_P = \sqrt{\frac{R_P + R_S}{L C_P R_P}} \quad (24-2)$$

برای اینکه نوسان ایجاد شود باید α برابر صفر شود. بنابراین با شرط این‌که $R_S \ll R_P$ است، خواهیم داشت:

$$\omega_P \approx \sqrt{\frac{1}{L C_P}} = \omega_0 \quad (25-2)$$

اکنون با محاسبه فرکانس صفر و قطب شبکه RLC دیاگرام بد ساختار ژیراتور-خازن دارای تلفات را

بررسی می کنیم. شکل ۲-۲ دیاگرام بد را نشان می دهد.



شکل ۲-۲: دیاگرام بد ساختار ژیراتور- خازن دارای تلفات [۸]

مشاهده می شود که شبکه ژیراتور- خازن وقتی فرکانس ورودی آن از فرکانس صفر مدار کوچکتر باشد، مقاومتی است. به ازای $\omega_0 < \omega < \omega_z$ القایی و به ازای $\omega > \omega_0$ خازنی است. پس بازه فرکانسی که مدار خاصیت القایی دارد فرکانس های کمتر از ω_0 و بیشتر از ω_z است.

همچنین مشاهده شده است که R_P روی بازه فرکانسی سلف فعال هیچ تأثیری ندارد. R_S فرکانس قطع پایین ناحیه القایی را تعیین می کند و باند بالای ناحیه القایی توسط ω_0 تعیین می شود [۸]، که ω_0 توسط فرکانس قطع ترarsانایی های تشکیل دهنده سلف فعال تعیین می شود. برای داشتن بیشترین بازه فرکانسی اندوکتیو R_S و C_P باید حداقل باشند.

۲-۳-۲ تنظیم اندوکتانس

در بسیاری از کاربردها مانند فیلترها و نوسان سازها و حلقه قفل فاز به یک سلف فعال با بازه تنظیم وسیع اندوکتانس نیاز است. طبق رابطه (۱۴-۲) اندوکتانس سلف فعال با تغییر بار خازنی و یا تغییر ترarsانایی سلول های G_m تشکیل دهنده سلف فعال قابل تغییر و تنظیم است [۸] که معمولا

تنظیم توسط خازن در تکنولوژی استاندارد CMOS به وسیله خازن ورکتور انجام می‌شود. دو نوع ورکتور وجود دارد به اسم ورکتور پیوند p-n و ورکتور MOS. که در این پایان‌نامه از ورکتور MOS استفاده شده است.

تنظیم مقدار رسانایی توسط تغییر نقطه کار dc ترارسانایی‌ها انجام می‌شود که این رهیافت باعث ایجاد بازه تنظیم وسیع رسانایی و در نتیجه بازه تنظیم وسیع اندوکتانس می‌شود. تنظیم غیر ریز اندوکتانس سلف فعال از طریق تنظیم رسانایی انجام می‌شود، در حالی که تنظیم ورکتور به عنوان تنظیم دقیق در نظر گرفته می‌شود.

۳-۳-۲ ضریب کیفیت

ضریب کیفیت یک سلف توسط نسبت انرژی خالص مغناطیسی ذخیره شده در سلف به تلفات مقاومتی آن در یک سیکل نوسان تعیین می‌شود [۸]. وقتی سلف فعال در کاربردهایی از قبیل نوسان‌سازها استفاده می‌شود اندوکتانس آن یک تابع از سوئینگ ولتاژ و جریان نوسان‌ساز است. برای تعیین ضریب کیفیت و شرح دادن عملکرد نوسان‌ساز در یک نویز فاز خاص تعریف دیگری برای ضریب کیفیت وجود دارد که سوئینگ ولتاژ یا جریان سلف فعال مورد نیاز است [۸].

همان‌طور که می‌دانیم قسمت موهومی امپدانس، انرژی را ذخیره می‌کند و قسمت حقیقی امپدانس انرژی را تلف می‌کند. بنابراین ضریب کیفیت را می‌توان به صورت زیر تعریف نمود:

$$Q = \frac{I_m(Z)}{Re(Z)} \quad (26-2)$$

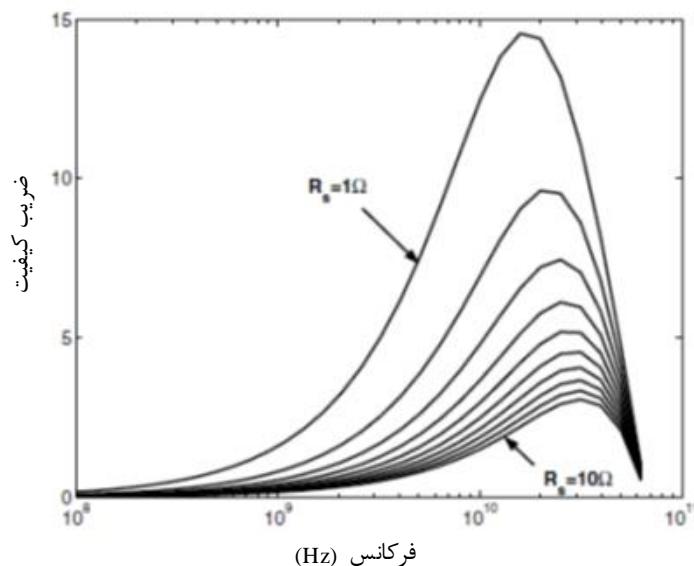
طبق (۲۵-۲)، ضریب کیفیت سلف فعال با تلفات برابر است با:

$$Q = \left(\frac{\omega L}{R_s}\right) \frac{R_p}{R_p + R_s(1 + \left(\frac{\omega L}{R_s}\right)^2)} \left[1 - \frac{R_s^2 C_p - \omega^2 L C_p}{L}\right] \quad (27-2)$$

عبارت اول رابطه فوق ضریب کیفیت را در فرکانس های پایین تعیین می کند. و قسمت دوم و سوم در فرکانس های بالا تاثیرگذار خواهند بود.

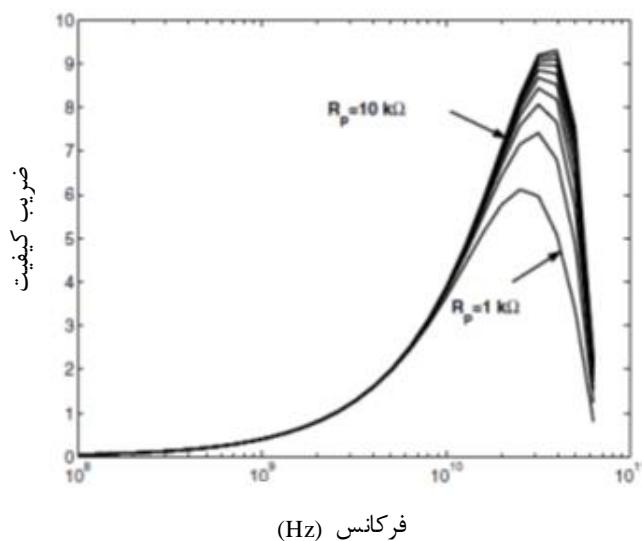
در شکل ۹-۲ و ۱۰-۲ به ترتیب حساسیت ضریب کیفیت سلف فعال نسبت به R_s و R_p نشان

داده شده است.



شکل ۹-۲: حساسیت ضریب کیفیت به R_s [۸]

همان طور که مشاهده می شود با افزایش R_s ضریب کیفیت کم می شود.



شکل ۱۰-۲: حساسیت ضریب کیفیت به R_p [۸]

طبق شکل ۱۰-۲ با افزایش R_p ضریب کیفیت زیاد می شود.

مشاهده می شود قسمت اول رابطه ۲۶-۲ در تعیین مقدار ضریب کیفیت بسیار موثر است.

برای افزایش ضریب کیفیت، R_s باید حداقل شود چهار رهیافت برای کاهش R_s وجود دارد.

- طبق (۱۴-۲) با افزایش امپدانس خروجی سلول با ترارسانایی مثبت، R_s کم می شود و

ضریب کیفیت افزایش می یابد. بنابراین باید از ترارسانا با امپدانس خروجی بزرگ استفاده شود.

- از آنجا که مقدار ترارسانایی به طور مستقیم به جریان بایاس و ابعاد ترانزیستورها

وابسته است با افزایش جریان بایاس یا افزایش عرض ترانزیستورها G_m زیاد می شود.

باتوجه به رابطه (۱۴-۲) با افزایش R_s مقدار G_{m1} و G_{m2} کم شده و متعاقبا باعث افزایش ضریب کیفیت می شود.

- یکی از راه کارهای موجود برای افزایش امپدانس خروجی ترارسانایی، استفاده از ساختار

کسکود است. در نتیجه G_{o1} کاهش یافته و موجب کاهش مقاومت سری و افزایش

ضریب کیفیت می شود.

- استفاده از یک مقاومت منفی موازی در گره خروجی ترارسانایی مثبت برای خنثی

- کردن مقاومت پارازیتی خروجی نیز موجب کاهش مقاومت سری می شود.

۴-۳-۲ نویز

سلف فعال نسبت به همتای مارپیچی خود نویز بیشتری دارد. برای محاسبه نویز شبکه ژیراتور

- خازن منابع نویز ولتاژ و جریان ارجاع داده شده به ورودی ساختار سلف فعال بررسی می شود[۸].

۵-۳-۲ خطسانی

در ساختار ژیراتور- خازن فرض شده است که ترارسانایی های تشکیل دهنده سلف فعال خطی

هستند این فرض زمانی معتبر خواهد بود که سوئینگ ولتاژ ورودی ترارسانایی ها کوچک باشد. وقتی

سوئینگ ولتاژ بزرگ باشد ترارسانایی ها رفتار خطی نخواهند داشت و سلف فعال ایجاد شده خطی

نخواهد بود.

اگر فرض کنیم که ترارسانایی ترانزیستورها ثابتاند و ترانزیستورها در ناحیه اشباع بایاس شده

اند، در این صورت ماکریم سوئینگ ولتاژ سلف های فعال توسط شرایط اشباع ترانزیستورها تعیین

می شود. وقتی ترانزیستورها وارد ناحیه ترایود می شوند ترارسانایی از g_m به g_{ds} تبدیل شده و غیر

خطی می شود باید تاکید شود وقتی ترانزیستور از ناحیه اشباع به ترایود وارد می شود، با فرض ثابت

ماندن بار خازنی همچنان شبکه ژیراتور خازن خاصیت اندوکتیو دارد.

۶-۳-۲ پایداری

سلف های مبتنی بر ساختار ژیراتور خازن سیستم های فیدبک منفی هستند. پایداری سیستم-

هایی که در آن ها از سلف های فعال استفاده می شود به پایداری سلف فعال به کار رفته بستگی دارد.

امپدانس دیده شده از خروجی شبکه ژیراتور خازن دارای تلفات تک سر به صورت زیر است :

$$Z = \frac{SC_1 + G_{01}}{S^2 C_1 C_2 + S(C_1 + C_2) + G_{m1} G_{m2}} \quad (28-2)$$

با فرض اینکه $G_m \gg G_0$ است، قطب‌های سیستم طبق رابطه زیر بدست می‌آید.

$$p_{1,2} = \frac{C_1 + C_2}{2C_1 C_2} \left[-1 \pm \sqrt{1 - \frac{4C_1 C_2 G_{m1} G_{m2}}{(C_1 + C_2)^2}} \right] \quad (29-2)$$

قطب‌ها در نیمه چپ s-plane قرار می‌گیرند پس سیستم پایدار است.

۷-۳-۲ حساسیت به منبع تغذیه

در سیستم‌های ترکیبی آنالوگ و دیجیتال نوسان‌های منبع تغذیه عمدتاً در اثر نویز کلیدزنی به

وجود می‌آید [۹]. با فرض این‌که منبع تغذیه از V_{DD} تا $V_{DD} + \Delta V_{DD}$ تغییر می‌کند، که ΔV_{DD} یکتابع تصادفی با میانگین صفر است، برای محاسبه اثر تغییرات منبع تغذیه روی سلف طبق [۱۰] داریم:

$$S_{VDD}^L = \frac{V_{DD}}{L} \frac{\partial L}{\partial V_{DD}} \quad (30-2)$$

این تغییرات سلف در اثر تغییر نقطه کار dc ایجاد می‌شود. با فرض این‌که مقدار خازن با

تغییرات منبع تغذیه تغییر نمی‌کند طبق (۱۴-۲) خواهیم داشت:

$$\frac{\partial L}{\partial V_{DD}} = -L \left(\frac{1}{G_{m1}} \frac{\partial L}{\partial G_{m1}} + \frac{1}{G_{m2}} \frac{\partial L}{\partial G_{m2}} \right) \quad (31-2)$$

بنابراین

$$S_{VDD}^L = -(S_{VDD}^{G_{m1}} + S_{VDD}^{G_{m2}}) \quad (32-2)$$

طبق این رابطه حساسیت مقدار سلف به تغییرات منبع تغذیه به تغییرات ترارسانایی‌ها وابسته است.

برای حداقل شدن این تغییرات باید از ترارسانایی با G_m ثابت استفاده کرد.

۴-۲ پیاده‌سازی سلف فعال تکسر در سطح ترانزیستور

نیاز روز افزون به فرکانس تشدید بالا ایجاد می‌کند که ترارسانایی‌های سازنده سلف فعال تا حد امکان ساده طراحی شود تا المان‌های پارازیتی کمی داشته باشد. همچنین مصرف توان تا حد امکان کم باشد و سطح کمی روی تراشه اشغال کند. اغلب سلف‌های فعال مبتنی بر ژیراتور - خازن از یک ساختار سورس مشترک به عنوان ترارسانایی منفی و گیت مشترک یا تفاضلی به عنوان ترارسانایی مثبت استفاده می‌کند. این ترارسانایی‌های پایه ساختار ساده‌ای دارند متعاقباً فرکانس قطع آن‌ها بالا بوده و مساحت کمی اشغال می‌کنند.

بار خازنی ترارسانایی‌ها با استفاده از خازن‌های ذاتی (C_{gs}) ترانزیستورهای تشکیل دهنده ترارسانایی محقق می‌شوند تا باند بالای بازه فرکانسی سلف فعال را به حداقل برسانند. ورکتور اغلب با خازن گیت سورس موازی می‌شود تا اندوکتانس سلف فعال را تنظیم کنند.

در این بخش هم پیاده‌سازی مداری و هم ویژگی‌های سلف‌های فعال CMOS بررسی می‌شود.

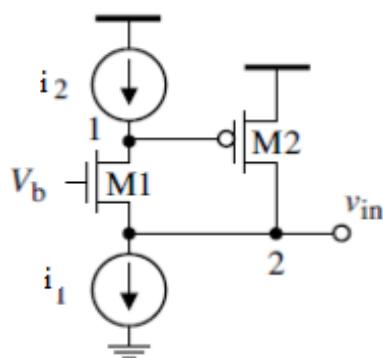
برای راحت شدن تحلیل فرض می‌کنیم:

- ولتاژ آستانه NMOS و PMOS برابر V_T است.
- ولتاژ اشباع NMOS و PMOS برابر V_{sat} است.
- فقط c_{gs} را در نظر می‌گیریم و از بقیه خازن‌های پارازیتی صرف‌نظر می‌شود.
- کمترین افت ولتاژ در منابع جریان بایاس و منابع جریان بار برابر v_{sat} است.

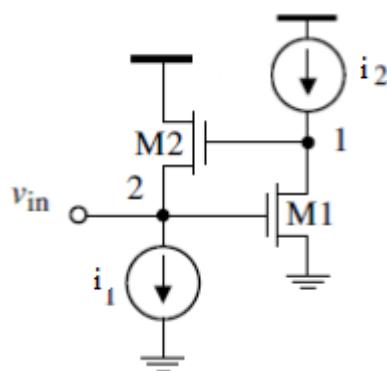
۱-۴-۲ سلف فعال پایه

ساختار سلف فعال پایه در شکل‌های ۱۱-۲ و ۱۲-۲ نشان داده شده است. در شکل ۱۱-۲ ترارسانایی مثبت گیت مشترک و ترارسانایی منفی سورس مشترک است و در شکل ۱۲-۲ ترارسانایی مثبت از نوع درین مشترک و ترارسانایی منفی سورس مشترک است و تمام ترانزیستورها در ناحیه

فعال بایاس می شوند. مزیت قابل ذکر شکل ۱۲-۲ این است که تمام ترانزیستورها NMOS هستند که برای کاربردهای فرکانس بالا مناسب‌تر است.



شکل ۱۱-۲. ساختار اول سلف فعال پایه [۸]



شکل ۱۲-۲. ساختار دوم سلف فعال پایه [۸]

براساس ساختار ژیراتور-خازن تکسر دارای تلفات، با تحلیل شکل ۱۱-۲ و معادل قرار دادن آن با شکل ۲-۵ داریم:

$$C_1 = C_{gs2}, G_{o1} \approx g_{o1}, G_{m1} \approx g_{m1} \quad (33-2)$$

و همچنین

$$C_2 = C_{gs1}, G_{o2} = g_{m1}, G_{m2} \approx g_{m2} \quad (34-2)$$

بنابراین پارامترهای مدار معادل RLC از روابط زیر بدست می‌آید.

$$R_S = \frac{g_{o1}}{g_{m1}g_{m2}} \quad (35-2)$$

$$R_p = \frac{1}{g_{m1}} \quad (36-2)$$

$$L = \frac{C_{gs2}}{g_{m1} g_{m2}} \quad (37-2)$$

$$C_p = C_{gs1} \quad (38-2)$$

همان طور که از معادلات فوق مشاهده می شود از معاویت این ساختار این است که R_p تقریباً

کوچک است و سبب محدود شدن ضریب کیفیت سلف فعال می شود. همچنین R_s بزرگ است که ضریب کیفیت را کاهش می دهد. در محاسبه ضریب کیفیت سلف فعال از اثر مقاومت سری پارازیتی R_s چشم پوشی می شود. در صورتی که R_p کوچک باشد، ضریب کیفیت برابر است با

$$Q \approx \frac{R_p}{\omega L} = \frac{\omega_{t2}}{\omega} \quad (39-2)$$

۲-۴-۲ سلف فعال با استفاده مجدد از جریان [۱۳، ۱۲، ۱۱]

با توجه به این که در ساختار سلف پایه R_s بزرگ است یکی از راههای کاهش آن استفاده از ترارسانایی های کسکود است. شکل ۲-۴-۲ دو حالت از این سلف فعال را نشان می دهد.

در مدل NMOS این ساختار ترارسانایی مثبت از نوع گیت مشترک و ترارسانایی منفی سورس مشترک است. براساس ساختار ژیراتور- خازن داریم:

$$C_1 = C_{gs2}, G_{01} \approx g_{01} + g_{02} \quad (40-2)$$

و

$$G_{m1} = g_{m1}, C_2 = C_{gs1} \quad (41-2)$$

و

$$G_{m2} = -g_{m2}, G_{02} = \frac{1}{g_{m1}} \quad (42-2)$$

بنابراین پارامترهای مدار معادل RLC به صورت زیر خواهد بود.

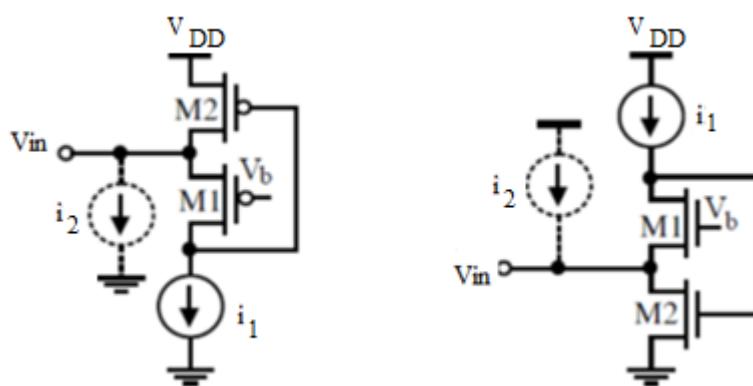
$$C_P = C_{gs1} \quad R_P = \frac{1}{g_{m1}} \quad L = \frac{C_{gs2}}{g_{m1}g_{m2}} \quad R_S = \frac{g_{o1} + g_{o2}}{g_{m1}g_{m2}} \quad (43-2)$$

منبع جریان اضافی i_2 برای افزایش ترارسانایی ترانزیستور M_2 استفاده می شود که باند بالای

فرکانس را بدون کاهش ضریب کیفیت، افزایش می دهد.

در طراحی کاربردی i_2 توسط طبقه قبلی مهیا می شود به همین دلیل به این روش استفاده

مجدد از جریان می گویند.



شکل ۱۳-۲: ساختار سلف فعال با استفاده مجدد از جریان [۱۱]

از معایب اصلی این ساختار مشکل بودن شرایط بایاس آن است.

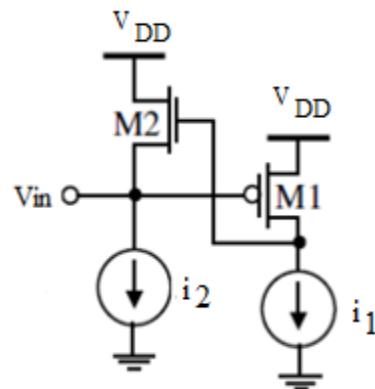
۲-۴-۳- سلف فعال با ولتاژ تغذیه کم [۱۴]

شکل ۱۴-۲ پیاده سازی سلف فعال با ولتاژ تغذیه کم را نشان می دهد. در این ساختار نیز

ترانزیستور M_2 ترارسانایی مثبت و M_1 ترارسانایی منفی را تشکیل می دهند.

مزیت اصلی این ساختار این است که به کمترین میزان ولتاژ تغذیه نیاز دارد که برابر

$V_T + 2V_{sat}$ است.



شکل ۱۴-۲. ساختار سلف فعال با ولتاژ تغذیه کم [۱۴]

در این ساختار نیز مانند ساختار قبل پارامترهای مدار معادل RLC قابل محاسبه است.

$$C_2 = C_{gs1} \quad C_1 = C_{gs2} \quad G_{o1} = \frac{1}{r_{o1}} \quad G_{o2} = \frac{1}{g_{m2}} \quad G_{m1} = -g_{m1} \quad G_{m2} = g_{m2} \quad (۴۴-۲)$$

۴-۴-۲ سلف فعال با پایداری بیشتر [۱۵]

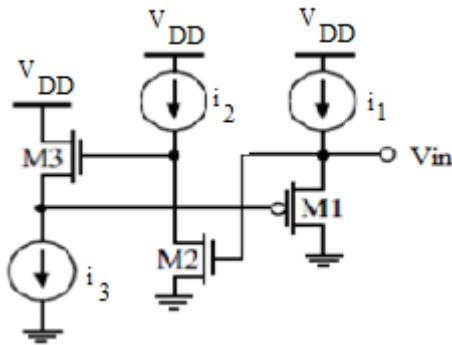
در [۱۵] یک سلف فعال با ولتاژ تغذیه کم و پایداری بیشتر ارائه شده است که در شکل ۱۵-۲

نشان داده شده است. همان‌طور که مشخص است در این ساختار نسبت به شکل ۱۴-۲ ترانزیستور

M_3 اضافه شده است که باعث می‌شود شرایط سخت بایاس راحت‌تر ایجاد شود. همه‌ی ترانزیستورها

در ناحیه فعال بایاس می‌شوند تا سلف ایجاد شده از نظر پایداری عملکرد بهتری داشته باشد. بررسی

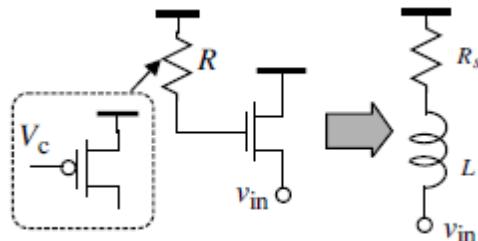
عملکرد این ساختار نیز همانند ساختارهای قبل انجام می‌شود.



شکل ۱۵-۲. ساختار سلف فعال با پایداری بیشتر [۱۵]

۱۶-۴-۵ سلف فعال Hara

این ساختار طبق شکل ۱۶-۲ از یک ترانزیستور و یک مقاومت تشکیل شده است. که مقاومت به کار رفته با ترانزیستور قابل پیاده‌سازی است.



شکل ۱۶-۲. ساختار سلف فعال Hara [۱۶]

با کمک مدل سیگنال کوچک امپدانس ورودی به صورت زیر قابل محاسبه است.

$$z \approx \left(\frac{1}{R c_{gs} c_{gd}} \right) \frac{S R c_{gd} + 1}{s^2 + s \frac{g_m}{c_{gs}} + \frac{g_m}{R c_{gs} c_{gd}}} \quad (45-2)$$

با فرض این‌که $c_{gs} \gg c_{gd}$, $g_m \gg g_0$ فرکانس نوسان از رابطه زیر به‌دست می‌آید.

$$\omega_0 = \sqrt{\frac{g_m}{R c_{gs} c_{gd}}} \quad (46-2)$$

$$\omega_z = \frac{1}{R c_{gd}} \quad \omega_t = \frac{g_m}{c_{gs}} \quad (47-2)$$

مقاومت سری و اندوکتانس مدار معادل RLC از روابط زیر محاسبه می‌شوند.

$$R_S = \frac{g_m + \omega^2 C_{gs}^2 R}{g_m^2 + \omega^2 C_{gs}^2} \quad (48-2)$$

$$L = \frac{C_{gs}(g_m R - 1)}{g_m^2 + \omega^2 C_{gs}^2} \quad (49-2)$$

طبق رابطه فوق باید $g_m R > 1$ باشد. بنابراین

$$R_S = \frac{\frac{1}{g_m} + \left(\frac{\omega}{\omega_t}\right)^2 R}{1 + \left(\frac{\omega}{\omega_t}\right)^2} \simeq \frac{1}{g_m} \quad (50-2)$$

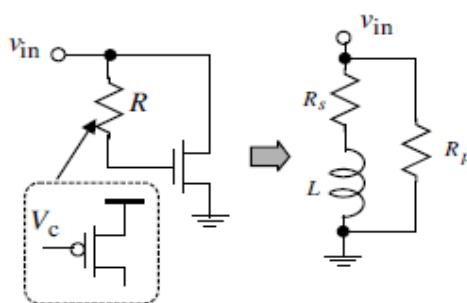
$$L = \frac{R}{\omega_t [1 + \left(\frac{\omega}{\omega_t}\right)^2]} \simeq \frac{R}{\omega_t} \quad (51-2)$$

از رابطه (49-2) مشخص می شود که مقدار سلف مستقیماً به مقدار مقاومت وابسته است و با

مقاومت تنظیم می شود.

۶-۴-۲ سلف فعال کنترل شونده با مقاومت

در [۱۷] ساختاری ارائه شده است که مقدار ادمیتانس آن با مقاومت قابل تنظیم است.



شکل ۲: ساختار سلف فعال کنترل شونده با مقاومت [۱۷]

طبق شکل ۱۷-۲ ادمیتانس ورودی از رابطه زیر به دست می آید.

$$y_{in} = \frac{1}{R} + \frac{1}{\frac{SRC_{gs}}{g_m - \frac{1}{R}} + \frac{1}{g_m - \frac{1}{R}}} \quad (52-2)$$

پارامترهای مدار معادل RLC نیز به صورت زیر محاسبه می شود.

$$R_S = \frac{1}{g_m - \frac{1}{R}}, R_P = R, L = \frac{RC_{GS}}{g_m - \frac{1}{R}} \quad (53-2)$$

برای اینکه $R_S, L > 0$ باشند باید $\frac{1}{R} > g_m$ باشد.

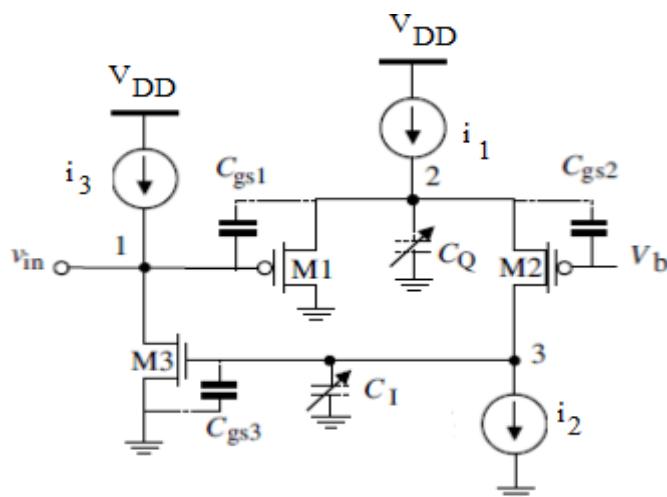
۷-۴-۲ سلف فعال قابل تنظیم با خازن [۱۸]

سلف فعال ارائه شده در [۱۸] در شکل ۷-۲ نشان داده شده است. در این ساختار ترارسانایی مثبت تفاضلی و ترارسانایی منفی سورس مشترک است.

با فرض این که $C_{GS1} = C_{GS2} = C_{GS}$, $g_{m1} = g_{m2} = g_m$ از رابطه ۵۲-۲

قابل محاسبه است.

$$Y_{in} = \frac{1}{S(\frac{2C_{GS3}}{g_m g_{m3}})} + s\left(\frac{C_{GS}}{2}\right) \quad (54-2)$$



شکل ۱۸-۲. ساختار سلف فعال قابل تنظیم با خازن [۱۸]

طبق (۵۳-۲) مشاهده می شود از موادی شدن یک سلف با یک خازن یک سلف فعال محقق

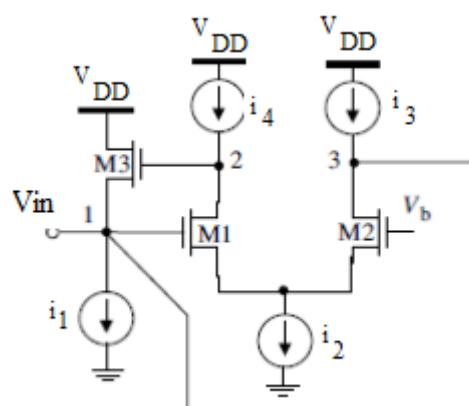
می شود.

همچنین مشخص می شود با افزایش خازن گیت سورس M_3 ، مقدار اندوکتانس سلف افزایش

می‌یابد. این کار توسط موازی کردن C_1 با استفاده از ورکتور تحقق می‌یابد و به این ترتیب اندوکتانس قابل تنظیم می‌شود.

۴-۸-۲ سلف فعال با ضریب کیفیت بهبود یافته

رویکرد اصلی در ارائه این ساختار بهبود ضریب کیفیت است. برای افزایش ضریب کیفیت اثر مقاومت‌های پارازیتی R_S و R_P باید جبران‌سازی شود. طبق [۱۹] مقاومت R_S سری با سلف می‌تواند یک مقاومت موازی جایگزین شود. برای افزایش ضریب کیفیت یک مقاومت منفی به اندازه R_P موازی می‌کنیم، این مقاومت منفی با فیدبک محقق می‌شود. شکل ۱۹-۲ ساختار این سلف را نشان می‌دهد.



شکل ۱۹-۲: ساختار سلف فعال با ضریب کیفیت بهبود یافته [۱۹]

در این ساختار زوج تفاضلی ۲ کاربرد مشخص دارد :

- به عنوان ترارسانایی عمل می‌کند.

• مقاومت منفی مورد نیاز بین ترمینال ورودی و زمین ایجاد می‌کند تا مقاومتی پارازیتی

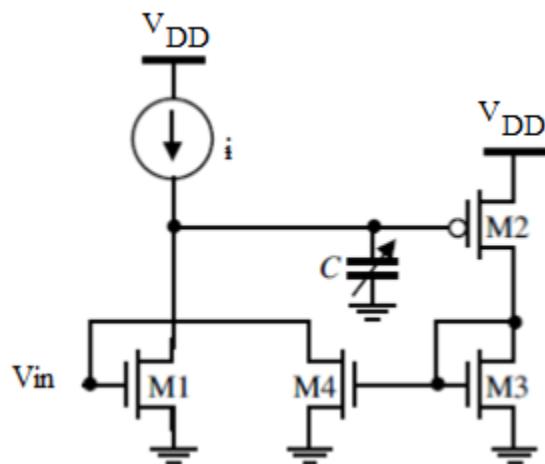
سلف فعال را از بین ببرد به این ترتیب موجب افزایش ضریب کیفیت می‌شود.

ضریب کیفیت مدار مذکور از رابطه زیر به دست می‌آید.

$$Q = \frac{\sqrt{g_{m3}g_{m1}C_{gs1}C_{gs3}}}{\frac{C_{gs1}}{r_{o1}} + \frac{2C_{gs3}}{r_{o3}}} \quad (۵۵-۲)$$

۹-۴-۲ سلف فعال با منبع ولتاژ کم

در [۲۰] همان طور که در شکل ۲۰-۲ می بینیم فقط دو ترانزیستور بین V_{DD} و زمین وصل شده که برای کاربردهای با ولتاژ تغذیه کم مناسب است.



شکل ۲۰-۲: ساختار سلف فعال با منبع ولتاژ کم [۲۰]

ترانزیستور M_1 ترارسانایی منفی و $M_{2,3,4}$ ترارسانایی مثبت را ایجاد می کند. به این ترتیب ترارسانایی های تشکیل دهنده سلف فعال در این ساختار از روابط زیر به دست می آید.

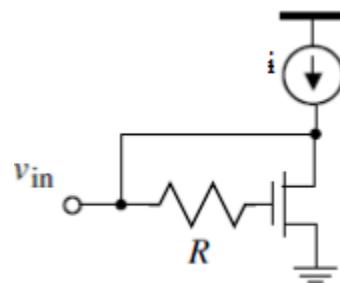
$$G_{m2} = g_{m1} \quad G_{m1} = \frac{g_{m2}g_{m4}}{g_{m3}} \quad (56-2)$$

برای تنظیم مقدار سلف یک ورکتور بین گیت M_2 و زمین قرار می گیرد.

۱۰-۴-۲ سلف فعال با بازه فرکانسی وسیع

در [۲۱] یک سلف فعال BiCMOS معرفی شده است که همتای آن در تکنولوژی CMOS در

شکل ۲۱-۲ مشاهده می شود.



شکل ۲-۲: ساختار سلف فعال با بازه فرکانسی وسیع [۸]

امپدانس ورودی این ساختار طبق رابطه زیر است:

$$Z = \frac{1}{g_m} \frac{SRC_{gs} + 1}{S \frac{C_{gs}}{g_m} + 1} \quad (57-2)$$

طبق رابطه فوق مقدار سلف با مقاومت قابل تغییر است. به منظور داشتن $L > 0$ و $R_S > 0$

باید $Rg_m > 1$ باشد این شرایط همچنین باعث می شود $\omega_z > \omega_p$ باشد. در کاربردهای

عملی باید $Rg_m \gg 1$ باشد تا بازه فرکانسی مؤثر حداکثر شود.

۱۱-۴-۲ سلف فعال کسکود

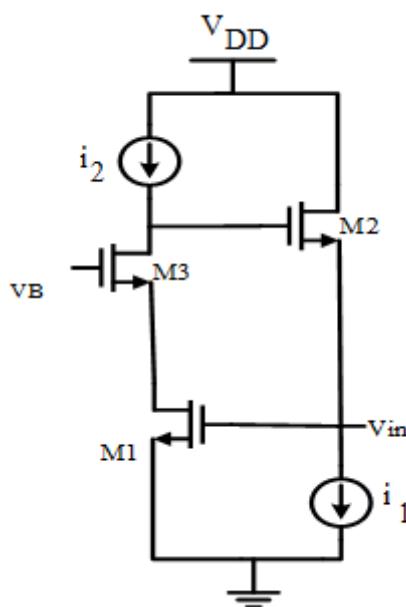
قبل‌اً اشاره شد که برای داشتن بیشترین بازه فرکانسی اندوکتیو باید ω_z حداقل و ω_0 حداکثر

باشد. به دلیل این که ω_0 توسط فرکانس قطع ترارسانایی‌ها تنظیم می‌شود بیشینه شدن آن مشکل

است. فرکانس صفر سلف فعال توسط $\omega_z = \frac{g_{01}}{C_{gs2}}$ تعیین می‌شود به عبارت دیگر توسط افزایش C_{gs2}

یا کاهش g_{01} ، فرکانس صفر، حداقل می‌شود.

برای کاهش g_{01} در [۲۲] ساختاری پیشنهاد شده است که در شکل ۲۲-۲ دیده می‌شود.



شکل ۲-۲۲. ساختار سلف فعال کسکود [۲۲]

با محاسبه امپدانس ساختار فوق مشخص می شود که فرکانس صفر نسبت به حالت غیر کسکود کاهش می یابد، زیرا ساختار کسکود از طریق کاهش باند پایین بازه‌ی فرکانسی به طور موثر بازه فرکانسی را افزایش می دهد. همچنین مشخص می شود مقدار اندوکتانس سلف نسبت به حالت غیر کسکود تغییری نمی کند اما مقاومت سری کم و مقاومت موازی زیاد می شود که هردو مورد باعث افزایش ضریب کیفیت می شوند. به طور خلاصه ساختار کسکود ویژگی های جالبی دارد از جمله:

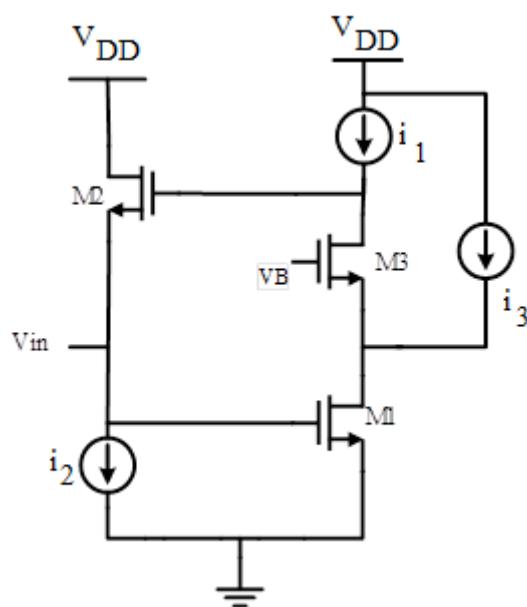
- افزایش باند فرکانسی توسط کاهش فرکانس صفر
- بهبود ضریب کیفیت در اثر کاهش فرکانس صفر
- بهبود ضریب کیفیت توسط کاهش R_S و افزایش R_P
- عدم کاهش باند بالای فرکانس
- عدم کاهش مقدار سلف
- حداقل V_{DD} در حالت غیر کسکود برابر $V_T + 2V_{sat}$ و در حالت کسکود $2V_T + V_{sat}$

عیب اصلی این ساختار این است که اندوکتانس و ضریب کیفیت به طور مجرما قابل تنظیم

نیستند.

۱۲-۴-۲ سلف فعال کسکود بهبود یافته

در [۲۳] ساختاری ارائه شده است که با دوباره مصرف کردن جریان عیب ساختار قبل را برطرف می کند. ساختار سلف فعال بهبود یافته در شکل ۲۳-۲ نشان داده شده است.



شکل ۲-۲۳. ساختار سلف فعال کسکود بهبود یافته [۲۳]

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_{gs1}C_{gs2}}} \quad (۵۸-۲)$$

$$Q(\omega_0) = \frac{g_{m3}}{g_{o1}g_{o3}} \sqrt{\frac{g_{m1}g_{m2}C_{gs2}}{C_{gs1}}} \quad (۵۹-۲)$$

طبق (۵۶-۲) و (۵۷-۲) ω_0 با تغییر g_{m1} و g_{m2} تنظیم می شود در حالی که ضریب کیفیت

توسط تغییر g_{m3} تنظیم می شود. پس تنظیم ضریب کیفیت به ω_0 وابسته نیست. با این وجود چون

تنظیم ω_0 روی Q تاثیر می گذارد بعد از هر تنظیم، ω_0 با ضریب کیفیت تعدیل می شود.

فصل سوم

بررسی انواع نوسان‌سازهای متعامد با

سلف فعال

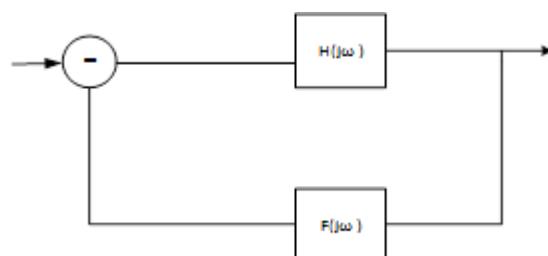
۱-۳ مقدمه

نوسان‌سازهای مورد استفاده در انتقال داده از طریق شبکه‌های باسیم به دلیل وجود تعداد زیادی از فاز کلک و بازه تنظیم وسیع عمدتاً از نوع نوسان‌سازهای حلقوی هستند. در مقابل نوسان‌سازهای مورد استفاده در انتقال داده از طریق شبکه‌های بی‌سیم به دلیل اهمیت نویز فاز و نیز به دلیل این‌که این ساختارها پهن باند نیستند، اغلب از نوسان‌سازهای تانک LC استفاده می‌شود.

نوسان‌سازها سیستم‌هایی با فیدبک مثبت هستند. یک نویز یا یک اغتشاش که یا داخلی تولید می‌شود و یا از خارج وارد می‌شود، سبب ایجاد نوسان خواهد شد. از آن‌جا که دامنه نویز یا اغتشاش بسیار کوچک است، نوسان‌ساز مثل یک سیستم خطی عمل می‌کند. در ابتدای نوسان، سوئینگ ولتاژ نوسان‌ساز کوچک است. طبق شکل ۱-۳ تابع تبدیل حلقه بسته یک نوسان‌ساز به صورت زیر است [۱] :

$$H_c(j\omega) = \frac{H(j\omega)}{1 + H(j\omega)F(j\omega)} \quad (1-3)$$

که در این رابطه $H(j\omega)$ تابع تبدیل مسیر مستقیم، $F(j\omega)$ تابع تبدیل مسیر فیدبک و $H_c(j\omega)$ تابع تبدیل حلقه بسته می‌باشد. تحت شرایط زیر که با عنوان معیار بارک-هاوزن شناخته می‌شود، سیستم بهره نامحدود خواهد داشت.



شکل ۱-۳: بلوک دیاگرام تابع تبدیل حلقه بسته

$$H(j\omega)F(j\omega) = -1 \quad (2-3)$$

به عبارت دیگر

$$|H(j\omega)F(j\omega)| = 1 \quad (3-3)$$

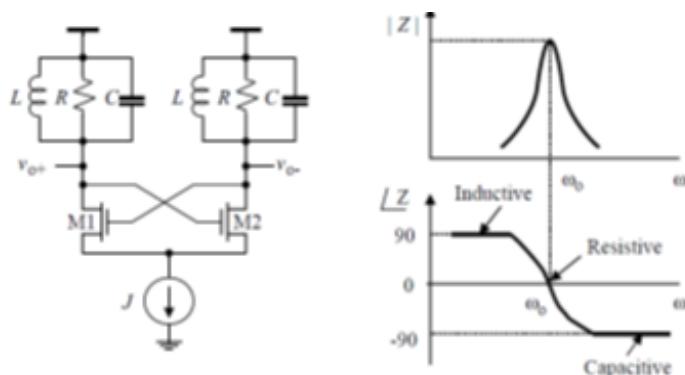
و

$$\angle H(j\omega)F(j\omega) = -180^\circ \quad (4-3)$$

اگرچه نویز و یا اغتشاش توسط یک بھره نامحدود تقویت می‌شود، در نوسان‌سازها یک مکانیسم محدودکننده دامنه وجود دارد که باعث می‌شود ولتاژ محدود در خروجی نوسان‌ساز ظاهر شود.

۲-۳ نوسان‌ساز تانک LC

یک نوسان‌ساز باید بھره ولتاژ کافی برای فراهم کردن شرط بارک‌هاوزن را داشته باشد. می‌دانیم بھره حلقه برابر با مقدار $g_m Z$ است، که Z امپدانس تانک است بنابراین طبق شکل ۲-۳ باید:



شکل ۲-۳: نوسان‌ساز اتصال- ضربدری [1]

$$g_m > \frac{1}{Z} \quad (5-3)$$

باشد.

در فرکانس تشدييد تانک LC ايده‌آل يعني $Z(j\omega_0) = \frac{1}{\sqrt{LC}}$ است، بھره ولتاژ

بسیار بزرگ خواهد بود. برای تانک دارای تلفات امپدانس تانک در فرکانس تشدييد برابر با

$$Z(j\omega_0) = R_p \quad (6-3)$$

خواهد بود که R_p مقاومت موازی تانک است. اگر از خازن ترانزیستورها چشم‌پوشی کنیم بهره ولتاژ تقویت‌کننده با تانک دارای تلفات به عنوان بار، در فرکانس تشدید تانک برابر با

$$A_v \approx -g_m R_p \quad (7-3)$$

خواهد بود. به دلیل وجود خازن‌های ترانزیستورها جابجایی فاز از 180° - کمتر خواهد بود.

بنابراین اگر تانک دارای تلفات باشد برای شروع نوسان باید یک مقاومت منفی برای خنثی کردن تلفات تانک وجود داشته باشد. اضافه کردن مقاومت منفی دو مزیت دارد:

- طبقه تقویت نوسان‌ساز بهره ولتاژ بزرگی برای شروع نوسان خواهد داشت.

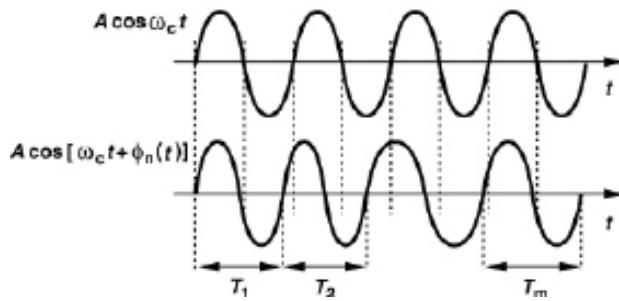
- تلفات تانک به اندازه کافی کم خواهد بود تا یک نوسان با دامنه ثابت ایجاد شود.

۳-۳ نویز فاز نوسان‌سازها

خروجی یک نوسان‌ساز ایده‌آل کاملاً متناوب بوده و به صورت $x(t) = A \cos \omega_c t$ خواهد بود و نقاط گذر از صفر دقیقاً در ضرایب صحیح دوره تناوب قرار دارند [1]. اما در نوسان‌سازهای واقعی به دلیل وجود المان‌های دارای نویز مانند ترانزیستور، این نقاط گذر از صفر از مکان‌های صحیح خود فاصله می‌گیرند. به عبارت دیگر شکل موج خروجی به صورت زیر است.

$$x(t) = A \cos(\omega_c t + \varphi_n(t)) \quad (8-3)$$

که $\varphi_n(t)$ یک مقدار تصادفی است و نویز فاز نامیده می‌شود. این پدیده در شکل ۳-۳ نمایش داده شده است.

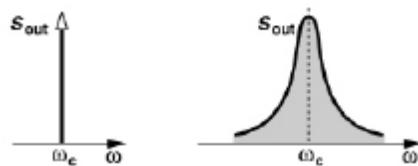


شکل ۳-۳: اثر نویز روی شکل موج خروجی [۱]

با توجه به این‌که $\varphi_n(t)$ یک مقدار کوچک است، سیگنال خروجی به صورت

$$x(t) = A \cos(\omega_c t) - A \sin(\omega_c t) \sin(\varphi_n(t)) = A \varphi_n(t) \sin(\omega_c t) - A \cos(\omega_c t) \quad (9-3)$$

است. همان‌طور که مشاهده می‌شود، سیگنال خروجی ایده‌آل فقط شامل یک ضربه در ω_c است اما سیگنال واقعی از ω_c فاصله می‌گیرد و به شکل ۴-۳ خواهد بود.



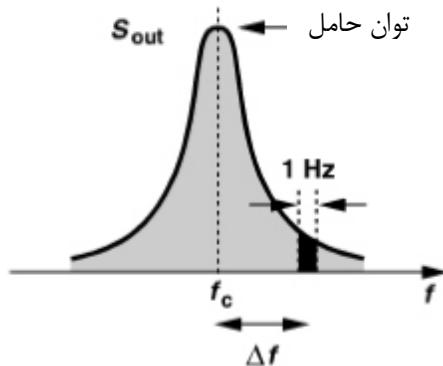
شکل ۴-۳: خروجی ایده‌آل و خروجی نویزی [۱]

نسبت توان نویز در یک آفست فرکانسی از فرکانس حامل به توان سیگنال حامل در پهنه‌ای باند

به عنوان نویز فاز شناخته می‌شود [۱].

$$L_{total}(\Delta\omega) = 10 \log \left[\frac{S_{sideband}(\omega_0 + \Delta\omega, 1\text{Hz})}{S_{carrier}} \right] \quad (10-3)$$

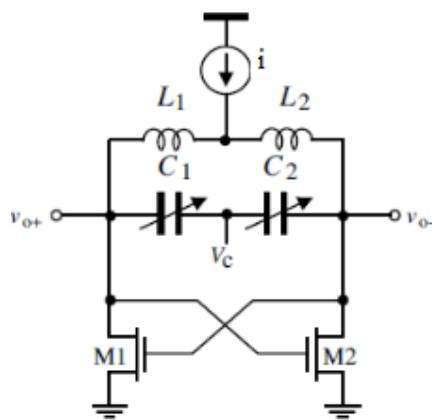
در این رابطه $S_{carrier}$ توان سیگنال حامل و طبق شکل ۵-۳ $S_{carrier}(\omega_0 + \Delta\omega, 1\text{Hz})$ توان موجود در آفست فرکانسی $\Delta\omega$ از فرکانس حامل با پهنه‌ای باند 1Hz است.



[۱] شکل ۳-۵: نمایش نویز فاز

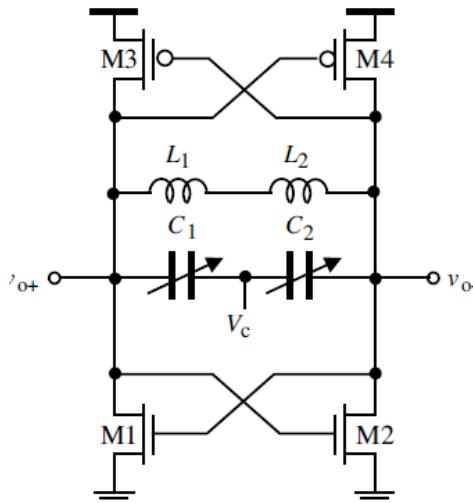
۴-۳ نوسان‌سازهای LC با سلف فعال

مزیت کلیدی نوسان‌سازهای LC با سلف‌های مارپیچی در مقایسه با نوسان‌سازهای حلقوی نویز فاز کم آن‌ها است. این نوع نوسان‌سازها به طور عمدۀ در ارتباطات بی‌سیم و در مواردی که نویز فاز از اهمیت زیادی برخوردار است استفاده می‌شوند. در شکل‌های ۷-۳ و ۶-۳ دو ساختار متقابل این نوع نوسان‌سازها نشان داده شده است.



[۸] شکل ۳-۶: نوسان‌ساز LC با مقاومت منفی NMOS

در شکل ۷-۳ دو زوج اتصال- ضربدری برای جبران تلفات تانک به کار گرفته شده است. دامنه نوسان در ساختار شکل ۶-۳ تقریباً دو برابر این ساختار است. در مقابل ساختار شکل ۳-۷ توان مصرفی کمتری دارد.



شکل ۷-۳: نوسان‌ساز LC با مقاومت منفی مکمل PMOS و NMOS [۸]

تنظیم فرکانس در این نوسان‌سازها عمدتاً توسط تغییر خازن تانک صورت می‌پذیرد چون تغییر سلف نسبتاً مشکل می‌باشد. خازن متغیر توسط ورکتور محقق می‌شود. طبق بررسی‌های انجام شده نوسان‌سازهای LC بازه تنظیم فرکانس کوچک، تقریباً در حدود ۱۰٪ دارند [۸]. از جمله معایب نوسان‌سازهای LC می‌توان به موارد زیر اشاره کرد:

- یک عیب قابل ذکر این نوسان‌سازها این است که سلف‌های مارپیچی مساحت زیادی در هنگام ساخت روی سیلیکون اشغال می‌کنند. نه تنها مقدار اندوکتانس سلف‌های مارپیچی کم است بلکه میزان سطح اشغالی متناسب با مقدار اندوکتانس است.
- فرکانس رزونانس سلف‌های مارپیچی توسط اندوکتانس سلف و خازن پارازیتی بین مارپیچ و زیرلایه تعیین می‌شود. چون سطح زیادی توسط فلز برای ایجاد سلف اشغال می‌شود، خازن زیر لایه- مارپیچ فلزی بزرگ خواهد بود که موجب کاهش فرکانس رزونانس سلف می‌شود.

- ضریب کیفیت کم؛ تلفات اهمی سلف‌های مارپیچی در فرکانس‌های بالا عمدتاً به دلیل اثر پوستی ایجاد می‌شود که با R_s نشان داده می‌شود. در اثر عبور جریان در اطراف سلف میدان مغناطیسی ایجاد می‌شود و باعث شکل‌گیری جریانی می‌شود که با

تغییرات میدان مغناطیسی مخالفت می‌کند، این پدیده باعث ایجاد یک مقاومت به نام R_{eddy} می‌شود. این مقاومتها ضریب کیفیت سلف را کاهش می‌دهند (حدود کمتر از [۲۰].

اگرچه این مقاومتها با مقاومت منفی قابل خنثی شدن هستند اما در فرکانس‌های بالا این روش به دلیل این‌که مقاومتها منفی شبکه‌های فعال هستند و مقاومت پارازیتی سلف به شدت تابع فرکانس است، نتیجه خوبی ندارد.

سلف‌های فعال چندین مزیت قابل توجه نسبت به سلف‌های ماربیچی دارند از جمله سطح اشغالی کوچک روی سیلیکون، اندوکتانس بزرگ و قابل تنظیم و قابلیت پیاده‌سازی در تکنولوژی CMOS را دارند. علی‌رغم این مزایا نوسان‌سازهایی که با این سلف‌ها طراحی می‌شوند با دو مشکل مواجه هستند.

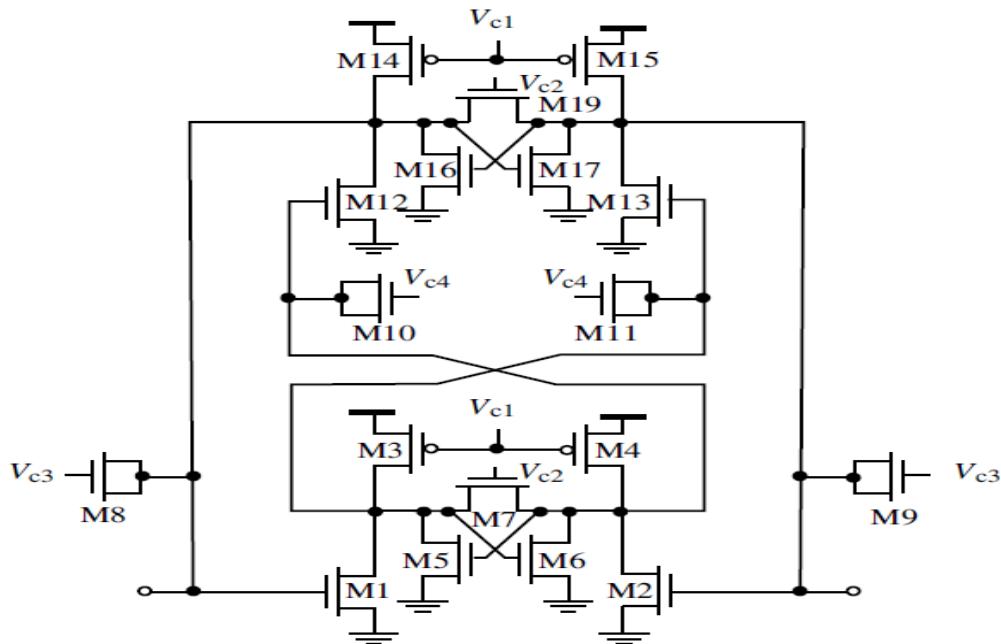
- نویز فاز زیاد

- گستره پویایی محدود

۳-۵ نوسان‌سازهای متعامد با سلف‌های فعال

۳-۵-۱ نوسان‌ساز متعامد با ترارسانایی تفاضلی [۲۴، ۲۵]

همان‌طور که در شکل ۳-۸ مشاهده می‌شود ترارسانایی‌هایی به کاررفته در سلف این نوسان‌ساز از نوع تفاضلی هستند. ترانزیستورهای M_{7-19} و M_{16-22} مقاومت منفی را به وجود می‌آورند که توسط v_{c2} کنترل می‌شود. خازن‌های ورکتور نیز با ترانزیستورهای M_{8-11} پیاده‌سازی می‌شوند. همچنین ترانزیستورهای M_{1-4} و M_{12-15} سلف فعال را تشکیل می‌دهند. تنظیم کلی فرکانس نوسان توسط v_{c1} و تنظیم دقیق فرکانس توسط v_{c3} و v_{c4} انجام می‌شود. این ساختار در تکنولوژی CMOS μm با منبع تغذیه ۱/۸ ولت پیاده‌سازی شده است.



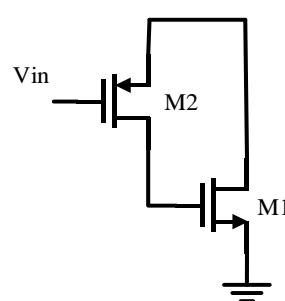
شکل ۳-۸: نوسان‌ساز متعامد با ترارسانایی تفاضلی [۲۴ و ۲۵]

توان مصرفی برابر 12 mW می‌باشد و سطح سیلیکون مصرفی برابر 0.09 mm^2 است.

۳-۵-۲ نوسان‌ساز متعامد با ترارسانایی قابل کنترل

نوسان‌ساز معرفی شده در [۲۶] در تکنولوژی CMOS $0.18 \mu\text{m}$ با ۶ لایه فلز پیاده‌سازی شده

است ساختار سلف به کاررفته در این نوسان‌ساز در شکل ۳-۹ نشان داده شده است.

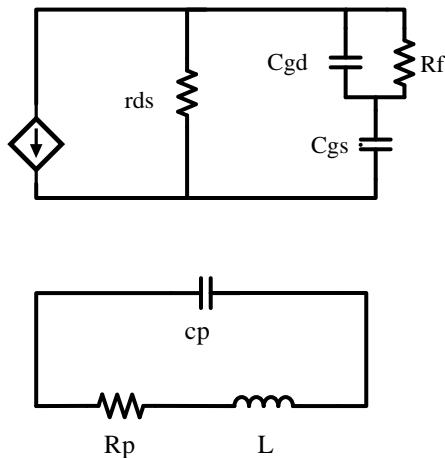


شکل ۳-۹: سلف به کاررفته در نوسان‌ساز متعامد قابل کنترل [۲۶]

در واقع یک تقویت کننده سورس مشترک با یک فیدبک مقاومتی است که به جای مقاومت از

ترانزیستور استفاده شده است. مقدار آندوکتانس سلف با v_{in} تنظیم می‌شود.

مدل سیگنال کوچک و مدار معادل سلف در شکل ۳-۱۰ نشان داده شده است.



شکل ۱۰-۳: مدل سیگنال کوچک و مدار معادل سلف [۲۶]

طبق این مدار معادل داریم

$$R_p = \frac{1}{g_m} \quad (11-3)$$

$$C_p = C_{gs} + C_{gd}g_mR_f \quad (12-3)$$

$$L = \frac{R_f(C_{gd} + C_{gs})}{g_m} \quad (13-3)$$

طبق این رابطه مقدار سلف با R_f و g_m قابل کنترل است. در این نوسان‌ساز فرکانس مرکزی

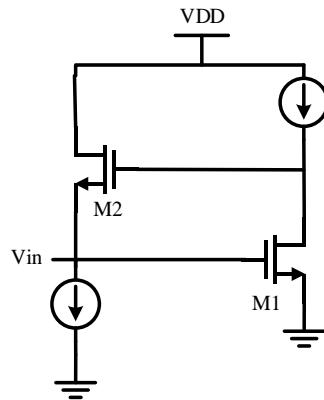
dBc/Hz، بازه تنظیم فرکانس ۳۵۰ MHz، نویز فاز در آفست ۱ MHz از فرکانس مرکزی ۵ GHz

-۷۴/۶ است و توان مصرفی هسته نوسان ساز ۶/۸۶ mW می‌باشد.

از معایب این مدار می‌توان به بازه تنظیم کوچک و نویز فاز نامناسب اشاره کرد.

۳-۵-۳ نوسان‌ساز متعامد قابل برنامه ریزی

سلف به کاررفته در نوسان‌ساز [۲۷] یک سلف تکسر در شکل ۱۱-۳ نشان داده شده است.



شکل ۱۱-۳: سلف به کاررفته در نوسان‌ساز متعامد قابل برنامه ریزی [۲۷]

رسانایی دیده شده از ورودی طبق رابطه زیر محاسبه می‌شود.

$$Y_{in} = SC_{gs1} + r_{o2} + \frac{(SC_{gs2} + g_{m2})(r_{o1} + g_{m1})}{SC_{gs2} + r_{o1}} \quad (14-3)$$

طبق مدل RLC پارامترهای مدار معادل RLC به صورت زیر خواهد بود.

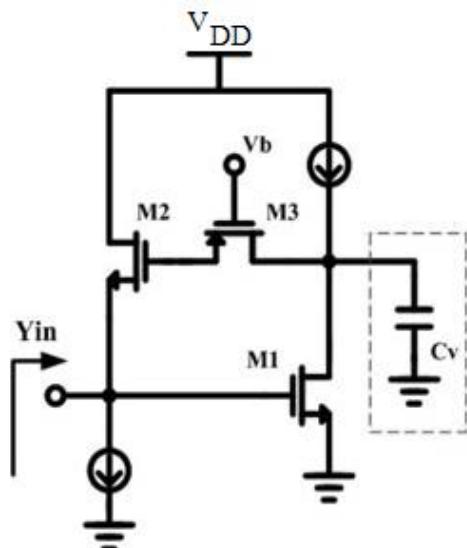
$$R_s = \frac{r_{o1}}{g_{m1}g_{m2}}, L = \frac{C_{gs2}}{g_{m1}g_{m2}}, G = \frac{1}{r_{o2}} + g_{m1}, C = C_{gs1} \quad (15-3)$$

همان‌طور که می‌دانیم با کاهش G (رسانایی موازی) ضریب کیفیت افزایش می‌یابد.

یکی از راههای افزایش ضریب کیفیت استفاده از مقاومت فیدبک [۲۸] است. این روش در شکل ۱۲-۳ نشان داده شده است. در این شکل مقاومت فیدبک با ترانزیستور M_3 پیاده‌سازی شده است از این‌رو مقدار مقاومت و نیز اندوکتانس سلف قابل کنترل و تنظیم می‌شود. بنابراین پارامترهای مدار معادل RLC به صورت زیر تغییر خواهند کرد.

$$G = \frac{1}{r_{o2}} + \frac{g_{m1}}{1+R_F r_{o1}}, \quad L = \frac{C_{gs2}(1+R_F r_{o1})}{g_{m1}g_{m2}} \quad (16-3)$$

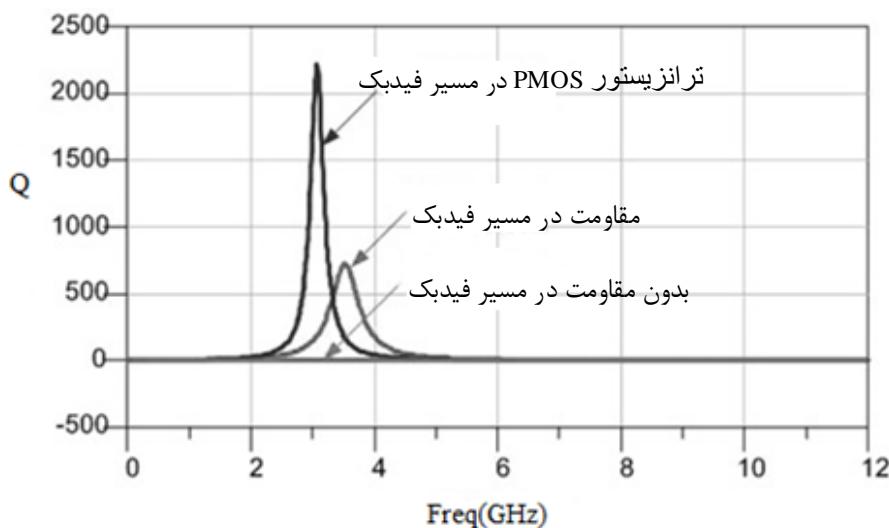
همان‌طور که مشاهده می‌شود، مقاومت سری و خازن تغییری نخواهند کرد. در طراحی صحیح مقدار $1 > R_F \times r_{o1}$ است. به این ترتیب رسانایی موازی به طور قابل توجه کم می‌شود و ضریب کیفیت بهبود می‌یابد.



شکل ۱۲-۳: سلف فعال با فیدبک مقاومتی [۲۷]

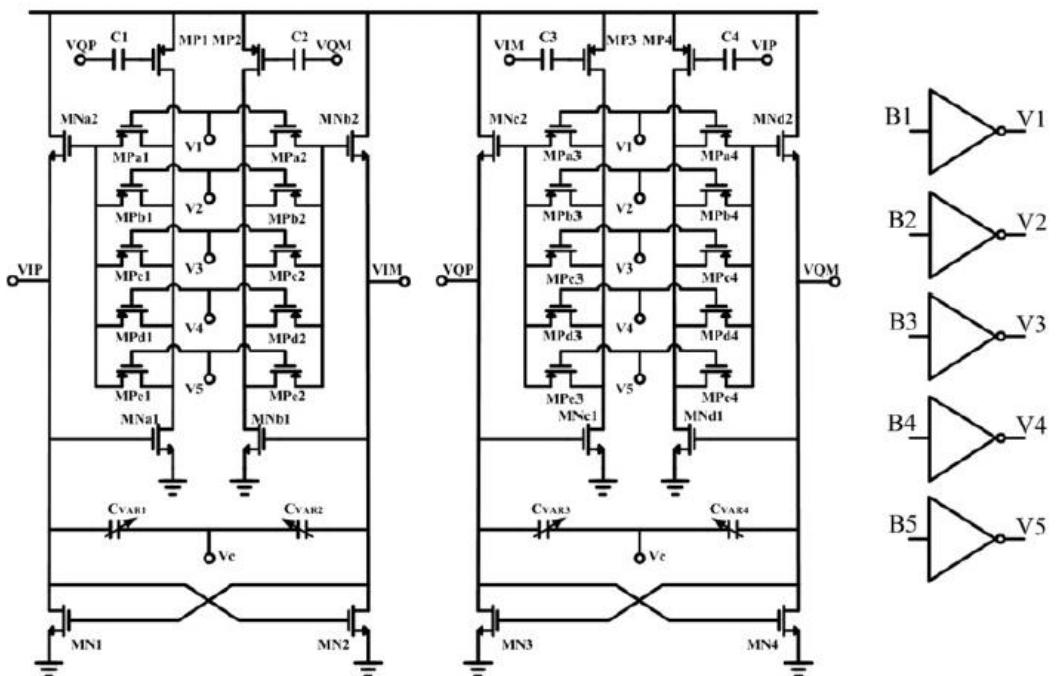
همانطور که در شکل ۱۳-۳ مشخص است، با توجه به اضافه شدن مقاومت، مقدار اندوکتانس سلف نیز افزایش یافته و متعاقباً فرکانس نوسان کاهش می‌یابد. بنابراین از این ساختار برای کاربردهایی که ضریب کیفیت مهم است، استفاده می‌شود.

از آن جا که در بسیاری از کاربردها به سیگنال‌های متعامد نیاز است این سلف فعال در ساختار یک نوسان‌ساز متعامد قابل برنامه ریزی به کاررفته است. شکل ۱۴-۳ این نوسان‌ساز متعامد را نشان می‌دهد که با بیت‌های B_{1-5} کنترل می‌شود.



شکل ۱۳-۳: وابستگی ضریب کیفیت به مقاومت [۲۷]

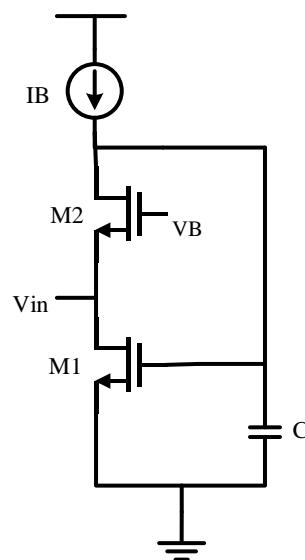
همان‌طور که در شکل مشخص است، ترانزیستورهای PMOS که نقش مقاومت فیدبک را دارند و با ولتاژهای کنترل V_{1-5} کنترل می‌شوند سبب ایجاد یک نوسان‌ساز متعامد چند بانده می‌شوند. تزویج در این مدار از طریق ترانزیستورهای PMOS سلف فعال و به صورت هم فاز-غیر هم فاز صورت می‌پذیرد.



[۲۷] شکل ۳: نوسان‌ساز متعامد قابل برنامه ریزی

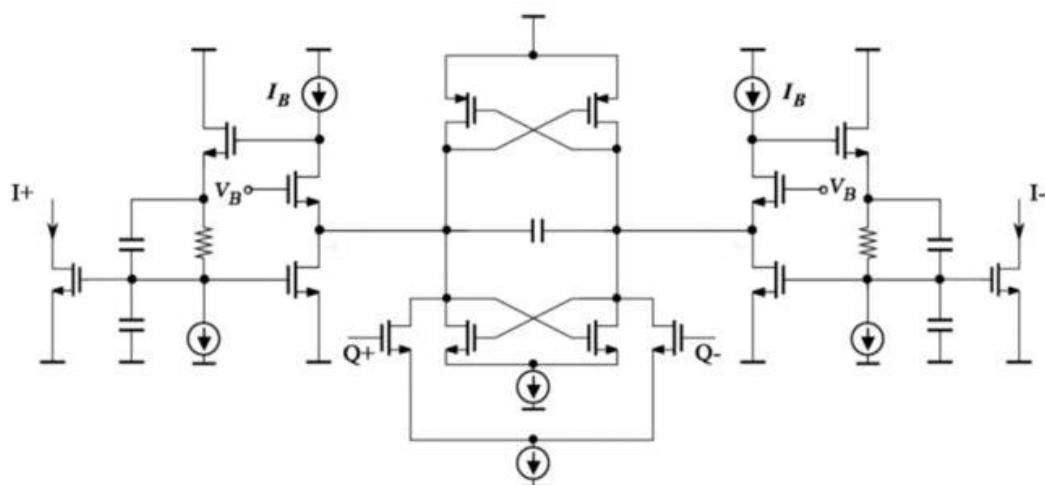
با زه فرکانسی تحت پوشش توسط این نوسان‌ساز $2/0.6 \text{ GHz}$ است. نویز فاز نوسان‌ساز متعامد از فرکانس مرکزی 2 GHz در آفست فرکانسی 3 MHz برابر با $-81/4 - 104/3 \text{ dBc/Hz}$ می‌باشد. توان مصرفی این نوسان‌ساز 44 mW می‌باشد.

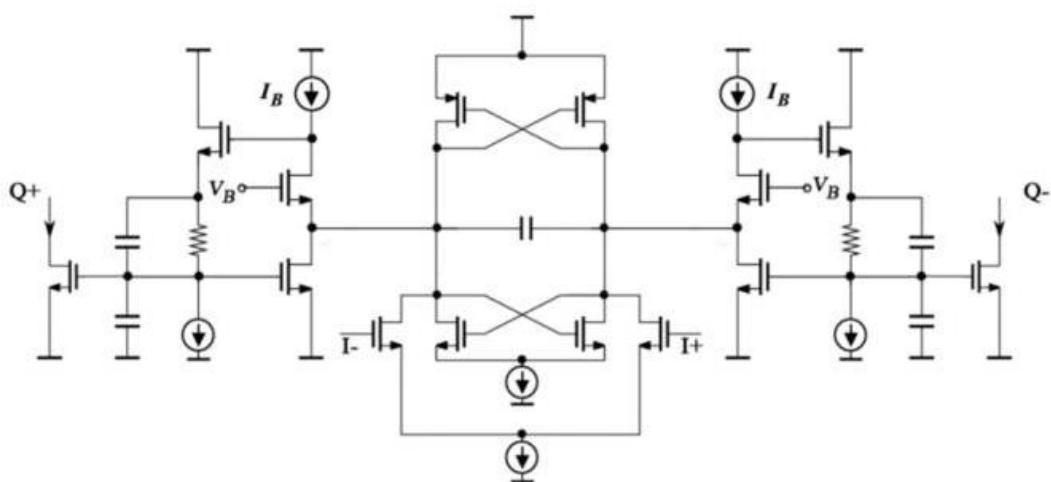
۴-۵-۳ نوسان‌ساز با سیگنال خروجی متعامد و ۸ فازه
ساختار اصلی سلف فعال به کاررفته در نوسان ساز [۲۹] به صورت شکل ۳ ۱۵-۳ است.



شکل ۱۵-۳: سلف به کاررفته در نوسان‌ساز چندفازه [۲۹]

همانطور که در شکل ۱۶-۳ مشخص است از دو زوج اتصال ضربدری به عنوان هسته نوسان‌ساز استفاده شده است. برای تزریق سیگنال‌های خروجی یک نوسان‌ساز به دیگری از ترانزیستور استفاده شده است، یعنی از روش تزریق موازی استفاده شده است.

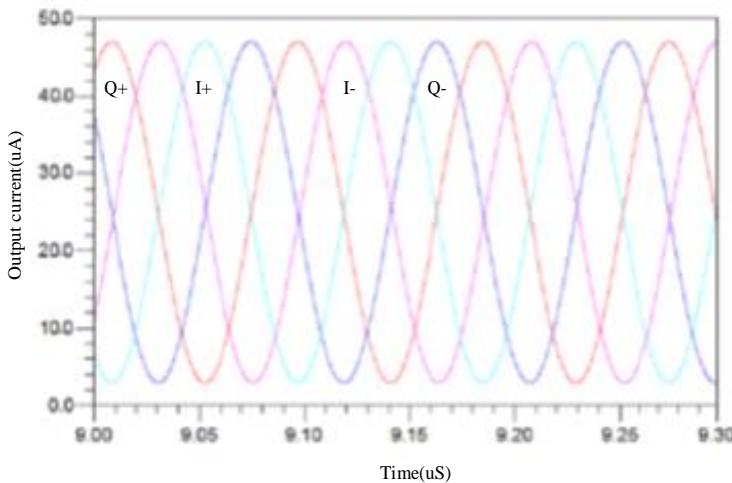




شکل ۳-۱۶: نوسان‌ساز متعامد چندفازه [۲۹]

در نهایت خروجی‌های متعامد به صورت زیر است. همان‌طور که در شکل ۱۷-۳ دیده می‌شود،

خروجی‌ها ۹۰ درجه نسبت به یکدیگر اختلاف فاز دارند.



شکل ۳-۱۷: خروجی نوسان‌ساز متعامد چندفازه [۲۹]

۳-۵-۵ نوسان‌ساز چند فازه با فرکانس ۱۱-۶ GHz

سلف فعال به کاررفته در نوسان‌ساز [۳۰] از نوع تمام تفاضلی است. ترانزیستورهای M_{1-6}

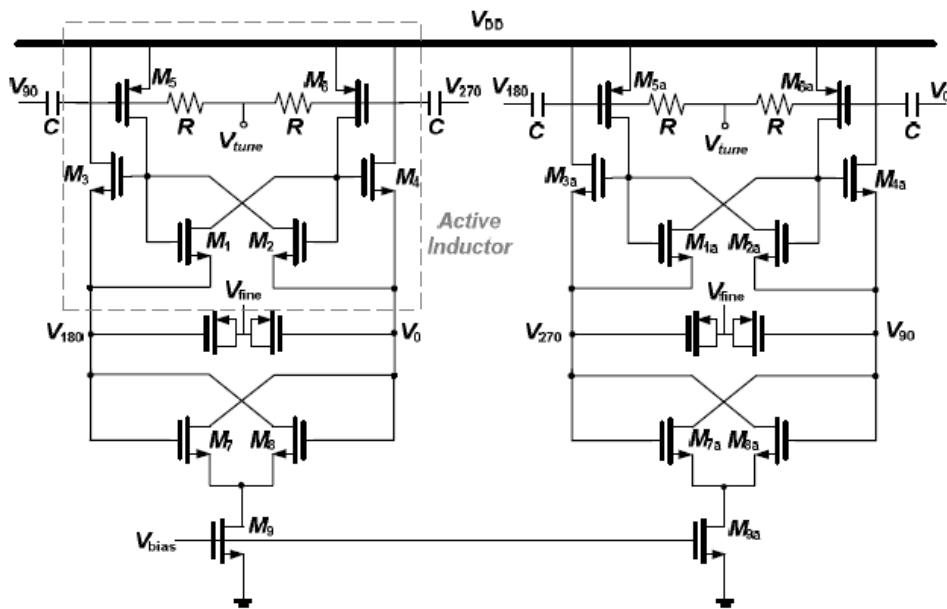
ساختار سلف را تشکیل می‌دهند. مقدار اندوکتانس معادل با ولتاژ V_{tune} کنترل می‌شود. با توجه به

این که هسته نوسان‌ساز از نوع اتصال ضربدری است این مدار خود بایاس بوده و نیاز به مدار بایاس

ندارد.

در این نوسان‌ساز یک ترانزیستور به عنوان منبع جریان در نظر گرفته شده است. این منبع جریان کل جریان مصرفی را تعیین می‌کند و باعث می‌شود سوئینگ خروجی به فرکانس وابسته نباشد. اگرچه این ترانزیستور سوئینگ را کاهش داده و سبب افزایش نویز فاز می‌شود اما در کاهش اثر نویز منبع تغذیه و همچنین کاهش اثر تغییرات پروسه، موثر است. برای افزایش سوئینگ ولتاژ از منبع تغذیه $V_{\text{VDD}} = 1/5 \text{ V}$ استفاده شده است.

شکل ۱۸-۳ ساختار این نوسان‌ساز را نشان می‌دهد.



شکل ۱۸-۳: نوسان‌ساز متعامد با فرکانس $11-6\text{GHz}$ [۳۰]

تزریق از طریق ترانزیستورهای تشکیل دهنده سلف و خازن صورت می‌گیرد. این مدار در تکنولوژی CMOS IBM $0.13\text{ }\mu\text{m}$ طراحی و پیاده‌سازی شده است. بازه فرکانسی تحت پوشش این ساختار از $5/5\text{ GHz}$ تا $9/2\text{ GHz}$ است و گستره تنظیم 58% می‌باشد. نویز فاز این نوسان‌ساز متعامد در آفست فرکانسی 1 MHz از فرکانس مرکزی $9/2\text{ GHz}$ برابر 95 dBc/Hz - می‌باشد و توان مصرفی $31-12\text{ mW}$ می‌باشد.

باتوجه به این‌که در بین ساختارهای موجود، نویز فاز از مقدار مناسبی برخوردار نبوده در فصل بعد سعی شده است، ساختاری با نویز فاز بهتر ارائه شود.

فصل چهارم

تحلیل و طراحی نوسان‌ساز متعامد

پیشنهادی

۱-۴ مقدمه

در فصل‌های قبل انواع سلف‌های فعال و به کارگیری آن‌ها در نوسان‌سازهای متعامد بررسی شد.

با توجه به مدارهای بررسی شده، در این فصل ساختاری ارائه خواهد شد که ضمن تزریق هماهنگ مرتبه اول از لحاظ نویز فاز نیز بهبود یافته است.

در این پایان‌نامه از طریق جایگزینی هسته نوسان‌ساز اتصال ضربدری با هسته کولپیتس نویز فاز بهبود می‌یابد. ضمن این که برای تزریق هماهنگ مرتبه اول از هیچ عنصر اضافه‌ای استفاده نشده است و تزریق از طریق ترانزیستورهای تشکیل دهنده سلف فعال انجام شده است. بنابراین ساختار پیشنهادی نویز فاز مناسبی داشته و از معیار شایستگی خوبی برخوردار است.

قابل ذکر است ساختار پیشنهادی در این پایان‌نامه در نرم افزار Cadence و در تکنولوژی TSMC $0.18\mu\text{m}$ RF-CMOS از جانمایی مدار پیشنهادی نیز انجام شده است.

۲-۴ ساختار پیشنهادی

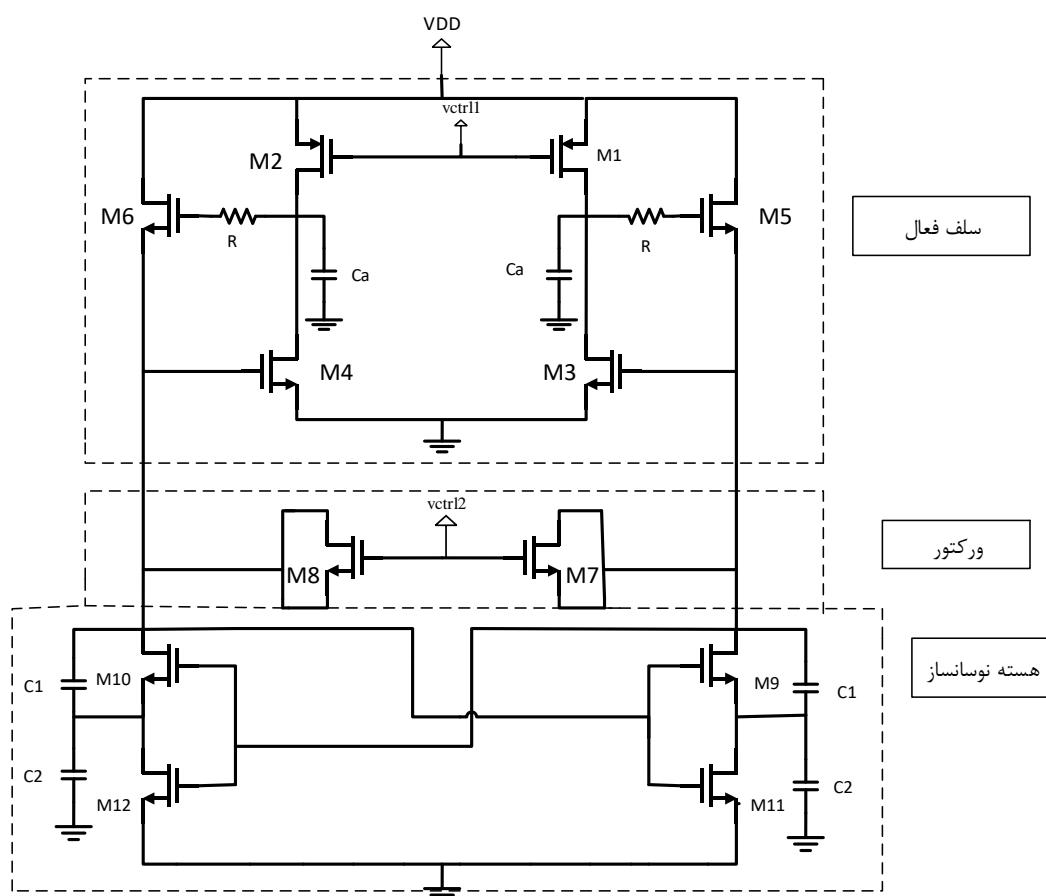
از آن‌جا که سلف‌های فعال از نویز فاز مناسبی برخوردار نیستند و به کارگیری آن‌ها در مدار تانک نوسان‌ساز موجب می‌شود خروجی نوسان‌ساز نیز نویز فاز مناسبی دارا نباشد، ایده به کارگیری نوسان‌ساز کولپیتس به جای اتصال ضربدری شکل گرفت تا نویز فاز کل نوسان‌ساز متعامد بهبود داده شود.

ساختار پیشنهادی در این پایان‌نامه شامل دو سلف فعال تکسر است که با اضافه شدن مقاومت و خازن ضریب کیفیت آن بهبود یافته است [۳۱]. همچنین در ورکتورهای به کاررفته درین و سورس

به هم متصل می‌باشند و بالک به زمین متصل است و هسته نوسان‌ساز ساختار کولپیتس بهبود یافته انتخاب شده است.

همانطور که گفته شد نوسان‌سازهای اتصال ضربدری نسبت به کولپیتس نویز فاز بالاتری دارند بنابراین در این ساختار پیشنهادی هسته نوسان‌ساز با کولپیتس جایگزین شده است تا نویز فاز بهبود پیدا کند.

ساختار نوسان‌ساز پایه (یک هسته نوسان‌ساز متعامد) پیشنهادی در شکل ۴-۱ نشان داده شده است.

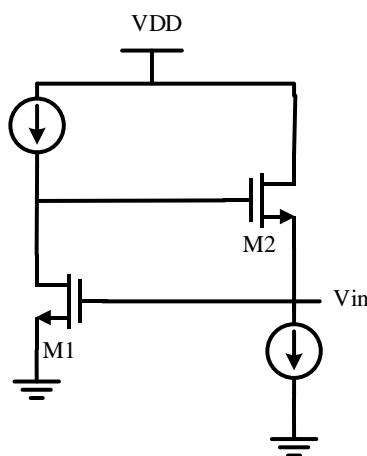


شکل ۴-۱: ساختار نوسان‌ساز پیشنهادی

در ادامه به بررسی قسمت‌های تشکیل دهنده نوسان‌ساز می‌پردازیم.

۱-۲-۴ ساختار سلف

سلف فعال ارائه شده در [۳۱] به علت طراحی نسبتاً ساده و ضریب کیفیت بالای آن برای ساخت مدار تانک نوسان‌ساز متعامد پیشنهادی در این پایان نامه مورد استفاده قرار گرفته است. ساختار اصلی سلف طبق شکل ۲-۴ از ۲ ترانزیستور NMOS و ۲ منبع جریان تشکیل شده است. که در آن ترانزیستور M_1 ترارسانایی منفی و ترانزیستور M_2 ترارسانایی مثبت را ایجاد می‌کند.



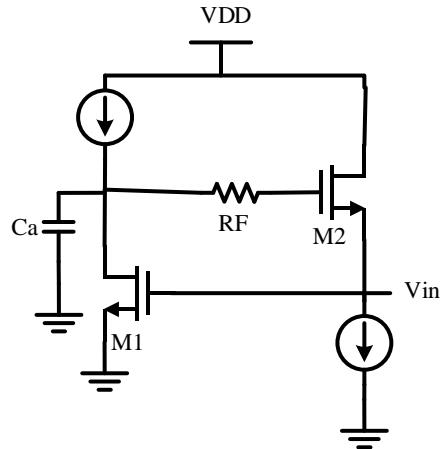
[۳۱] شکل ۲-۴: ساختار اصلی سلف فعال

با نوشتن روابط KVL و KCL ادمیتانس دیده شده از گره ورودی به صورت زیر خواهد بود.

$$Y_{in} = SC_{gs1} + \frac{1}{r_{o2}} + \frac{1}{\frac{1}{g_{m1}g_{m2}r_{o1}} + \frac{SC_{gs2}}{g_{m1}g_{m2}}} \quad (1-4)$$

که در آن C_{gs1} خازن گیت سورس M_1 , r_{o1} و r_{o2} مقاومت خروجی ترانزیستورها و g_{m1} و g_{m2} ترارسانایی هر ترانزیستور است. در رابطه فوق قسمت اول بیانگر خازن معادل، قسمت دوم مقاومت موازی معادل و قسمت آخر سلف و مقاومت سری پارازیتی را نشان می‌دهد.

حال طبق شکل ۳-۴ با قرار دادن مقاومت R_f بین درین ترانزیستور M_1 گیت ترانزیستور M_2 و اضافه نمودن خازن C_a در درین M_1 رابطه Y_{in} به صورت زیر خواهد شد.

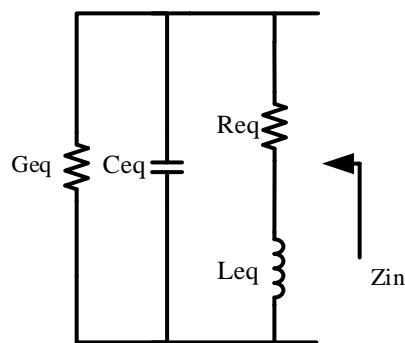


شکل ۳-۴: سلف به کاررفته در ساختار پیشنهادی [۳۱]

$$Y_{in} = SC_{gs1} + \frac{1}{r_{o2}} + \frac{(g_{m2} + SC_{gs2})(g_{m1} + g_{ds1} + SC_a)}{(g_{ds1} + SC_a)(1 + SC_{gs2}R_f) + SC_{gs2}} \quad (۳-۴)$$

در این رابطه R_f مقاومت فیدبک و C_a خازن اضافه شده است.

بنابراین طبق مدار معادل زیر خواهیم داشت.



شکل ۴-۴: مدار معادل یک سلف فعال

$$C_{eq} = C_{gs1} + \frac{C_a C_{gs2} (1 + g_{ds2} R_f)}{(C_a) + C_{gs2} (1 + g_{ds1} R_f)} \quad (۴-۴)$$

$$G_{eq} = g_{ds2} + \frac{C_a g_{m2} + C_{gs1} g_{ds1} + C_{gs2} (g_{m1} + g_{ds1}) - \omega^2 C_a C_{gs1} C_{gs2} R_f}{C_a + C_{gs2} (1 + g_{ds1} R_f)} \quad (۴-۵)$$

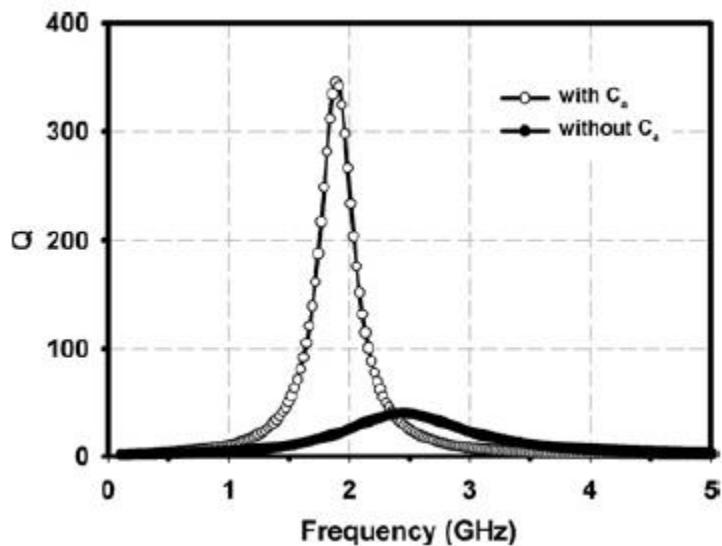
$$L_{eq} = \frac{C_a + C_{gs2} (1 + g_{ds1} R_f)}{g_{m2} (g_{m1} + g_{ds1})} \quad (۴-۶)$$

$$R_{eq} = \frac{g_{ds1} - \omega^2 C_a C_{gs2} R_f}{g_{m2}(g_{m1} + g_{ds1})} \quad (6-4)$$

در روابط فوق ω فرکانس نوسان و C_{gs} خازن گیت سورس ترانزیستورها و g_{ds} رسانایی بین درین و سورس ترانزیستورها است.

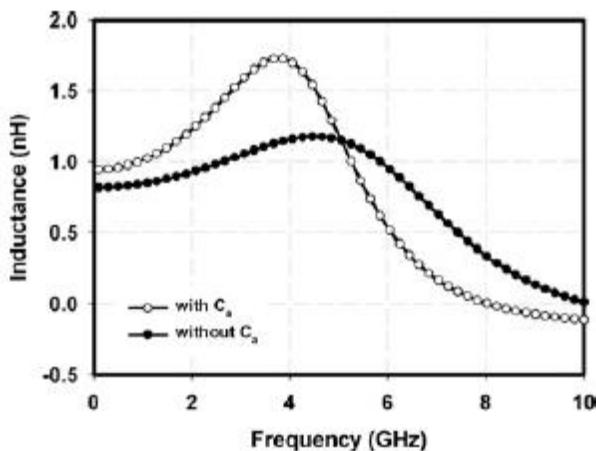
همان‌طور که مشخص است اضافه کردن خازن C_a طبق رابطه (3-4) باعث افزایش خازن معادل و طبق (4-5) باعث افزایش سلف معادل می‌شود و براساس رابطه (6-4) باعث کاهش R_{eq} می‌شود. بنابراین مقدار اندوکتانس و ضریب کیفیت سلف بهبود می‌یابد.

در شکل‌های ۴-۵ و ۶-۴ تاثیر خازن روی ضریب کیفیت و مقدار اندوکتانس سلف نشان داده شده است.



شکل ۴-۵: تاثیر خازن روی ضریب کیفیت [۳۱]

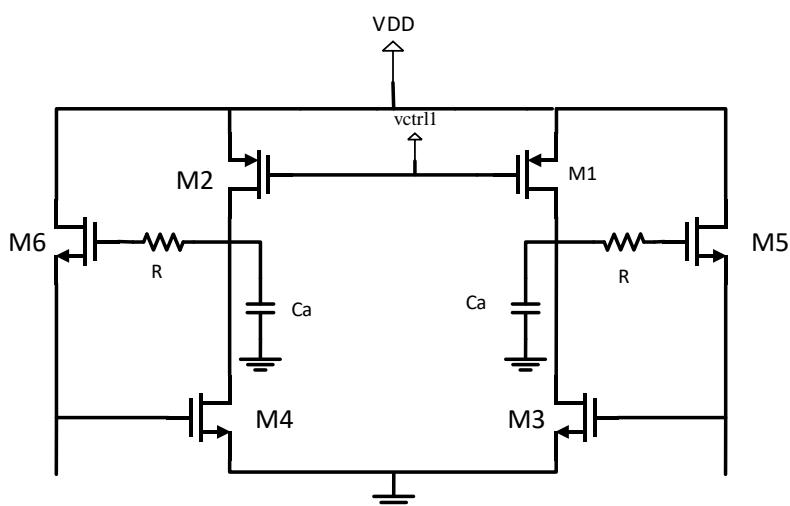
همان‌طور که مشخص است با اضافه شدن خازن C_a در درین M_1 ضریب کیفیت به میزان چشم‌گیری افزایش می‌یابد.



شکل ۴-۶: تاثیر خازن روی مقدار اندوکتانس [۳۱]

طبق شکل ۴-۶ خازن C_a باعث می‌شود مقدار اندوکتانس افزایش یابد ولی همان‌طور که در شکل مشاهده می‌شود، بازه القایی کاهش می‌یابد، به دلیل اینکه با افزایش فرکانس رفتار القایی به ازای فرکانس کوچکتری افزایشی است.

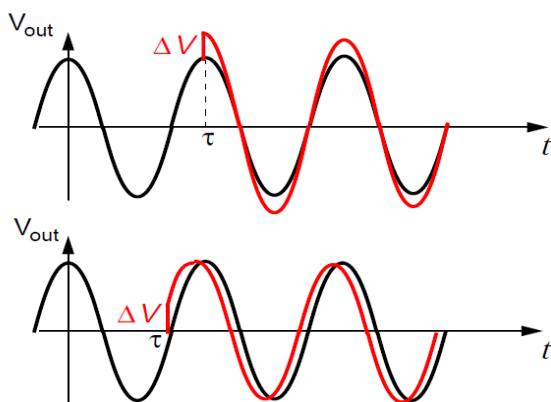
اگر منابع جریان را با ترانزیستور پیاده‌سازی شود ساختار تفاضلی سلف به صورت شکل ۷-۴ خواهد بود. ترانزیستورهای M_1 و M_2 همان منبع جریان I_1 شکل ۲-۴ هستند که با ترانزیستورهای PMOS پیاده‌سازی شده است.



شکل ۷-۴: ساختار سلف تفاضلی پیاده‌سازی شده در سطح ترانزیستور [۳۱]

۱-۲-۴ ساختار هسته‌ی نوسان‌ساز

شرط شروع نوسان در نوسان‌سازهای کولپیتس در مقایسه با نوسان‌سازهای اتصال ضربدری سخت‌تر است اما طبق [۳۲] نوسان‌ساز کولپیتس در مقایسه با اتصال ضربدری نسبت به نویز عناصر فعال حساسیت کمتری دارد و تابع حساسیت ضربه بهتری دارد. در [۳۳] حاجی میری نشان می‌دهد که تابع حساسیت نویز فاز در کل دوره تنابوب یکسان نبوده و حداقل مقدار آن در زمان گذر از صفر رخ می‌دهد. مثلاً فرض کنید جریان نویز به صورت ضربه و به‌طور متنابوب به تانک LC اعمال شود. حال اگر این ضربه در نقاط بیشینه و کمینه ولتاژ خروجی ایجاد شود فقط باعث تغییر دامنه می‌شود اما اگر در نقاط گذر از صفر اعمال شود، سبب تغییر فاز شدید می‌شود. شکل ۸-۴ نشان می‌دهد که اعمال ضربه در نقاط گذر از صفر به جایه‌جایی فاز منجر خواهد شد.



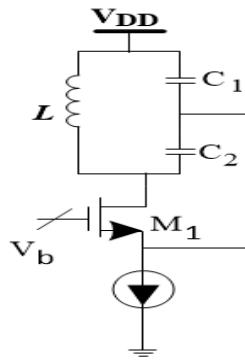
شکل ۸-۴: تاثیر اعمال ضربه به ولتاژ خروجی [۳۳]

تابع حساسیت ضربه که با $\Gamma(X)$ نشان داده می‌شود طبق رابطه زیر نویز فاز خروجی را تحت تاثیر قرار می‌دهد [۳۳].

$$L(\Delta\omega) = \frac{i_n^2}{2q_{max}^2 \Delta f} \frac{\Gamma_{eff,rms}^2}{\Delta\omega^2} \quad (8-4)$$

که در این رابطه $\Delta\omega$ آفست فرکانسی از فرکانس حامل، $\frac{i_n^2}{\Delta f}$ چگالی توان جریان نویز اعمال شده

و $\Gamma_{eff,rms}$ مقدار موثر تابع حساسیت است q_{max} حداکثر بار جابه جا شده دوسر خازن است. اگر معادلات نویز فاز و تابع حساسیت در نوسان ساز کولپیتس را مورد مطالعه قرار دهیم [۳۳]، ملاحظه می شود که تابع حساسیت ضربه این نوسان ساز در نقاط گذر از صفر مقدار کمتری نسبت به نوع اتصال ضربدری دارد. اما همان طور که بیان شد شرط شروع نوسان در نوسان ساز کولپیتس کمی سخت تر ایجاد می شود. طبق شرط بارکوزن برای نوسان ساز کولپیتس تکسر شکل ۹-۴ به روابط زیر می رسیم . [۶]



شکل ۹-۴: نوسان ساز کولپیتس [۶]

اگر در یک نوسان ساز داشته باشیم:

$$\omega_0^2 = \frac{1}{LC_{eq}} \quad (8-4)$$

که در این رابطه ω_0 فرکانس نوسان و C_{eq} خازن معادل تانک است.

$$\frac{1}{C_{eq}} = \frac{1}{C_1} + \frac{1}{C_2} \quad (9-4)$$

آنگاه:

$$g_m R = \frac{C_1}{C_2} \left(1 + \frac{C_1}{C_2}\right)^2 \quad (10-4)$$

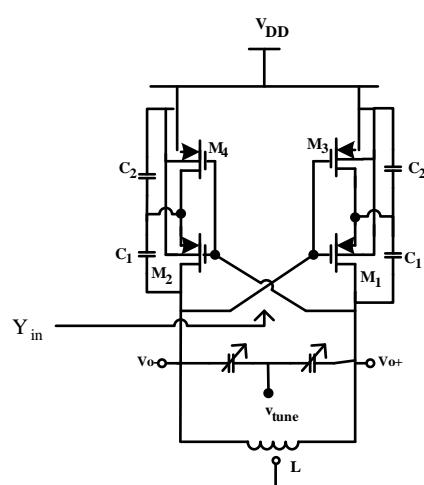
در این رابطه R مقاومت پارازیتی تانک است. در نوسان ساز کولپیتس شرط لازم برای شروع نوسان $g_m R \geq 4$ خواهد بود در صورتی که شرط نوسان در اتصال ضربدری $g_m R \geq 1$ است.

بنابراین باید مقاومت منفی بزرگتری ایجاد شود.

۱-۲-۴ نوسان‌ساز کولپیتس بهبود یافته

ساختارهایی برای بهبود شرط نوسان در مقالات متعدد ارائه شده است. یکی از این ساختارها نوسان‌ساز کولپیتس بهبود یافته به روش افزایش بهره است. این روش با ایجاد بهره بین گیت و سوپر ترانزیستور، سب افزایش مقاممت خود را به دنیا آن افزایش بدهد. همچنان که در اینجا مورد بررسی قرار گرفته است.

در [۳۴] این تکنیک در نوسان‌ساز کولپیتس نیز به کار گرفته شده است و بهره‌های بین گیت و سورس، هر ترازنیستور، قرار گفته است. شکل ۱۰-۴ این نوسان‌ساز را نشان می‌دهد.



شکل ۴-۱۰: نوسان ساز کولیسترس، بهبود یافته [۳۴]

با محاسبه قسمت حقیقی، ادمیتانس، دیده شده از دریان، ترانزیستورهای M_1 و M_2 ، این طه (۴)

۱۰) به دست خواهد آمد.

$$Re(y_{in}) = -\frac{g_m \omega^2 C_2 (2C_1 + C_2)}{g_m^2 + \omega^2 (C_1 + C_2)^2} \quad (11-4)$$

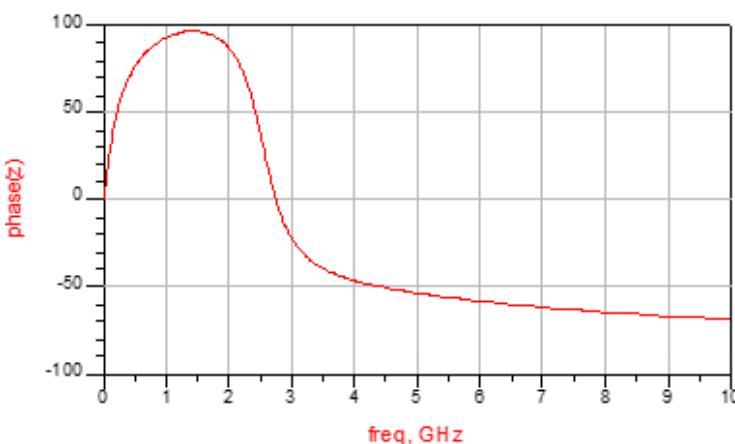
در حالی که قسمت حقیقی ادمیتانس کولپیتس تفاضلی ساده طبق رابطه (۴-۱۱) است.

$$Re(y_{in}) = -\frac{g_m \omega^2 C_2 C_1}{g_m^2 + \omega^2(C_1 + C_2)^2} \quad (12-4)$$

از آن جا که برای شروع نوسان باید مقاومت منفی هسته نوسان ساز تلفات تانک را خنثی کند، با مقایسه روابط (۱۱-۴) و (۱۲-۴) مشخص می شود که در کولپیتس بهبود یافته مقدار مقاومت منفی ایجاد شده $(2 + \frac{C_1}{C_2})$ برابر می شود به عبارت دیگر شرط نوسان راحت تر رخ می دهد.

۲-۲-۴ شبیه سازی ساختار پیشنهادی

ابدا برای این که مشخص شود سلف فعال به کاررفته در نوسان ساز پیشنهادی رفتار سلفی دارد، با قرار دادن منبع ولتاژ دوسر سلف و مشاهده نسبت جریان به ولتاژ نتایج زیر به دست می آید. به عبارت دیگر اندازه امپدانس و فاز امپدانس ورودی مدار در شکل های ۱۱-۴ و ۱۲-۴ رسم شده است.

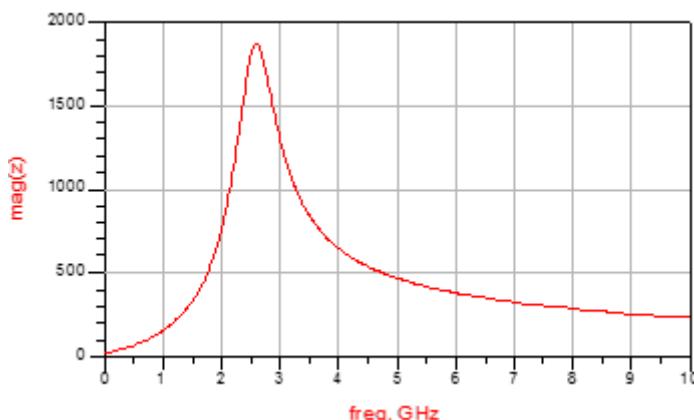


شکل ۱۱-۴: فاز سلف شبیه سازی شده

همان طور مشاهده می شود فاز امپدانس تولیدی در بخشی از بازه فرکانسی بین صفر تا ۹۰ درجه است. در نتیجه این مدار در بازه فرکانسی صفر تا حدود $2/5\text{GHz}$ مانند یک سلف است. علاوه بر فاز اندازه امپدانس یک سلف نیز باید با افزایش فرکانس، افزایش یابد. شکل ۱۲-۴ نشان می دهد که تا فرکانس $2/5\text{GHz}$ امپدانس افزایشی است، پس مدار فوق نشان دهنده یک سلف تفاضلی است.

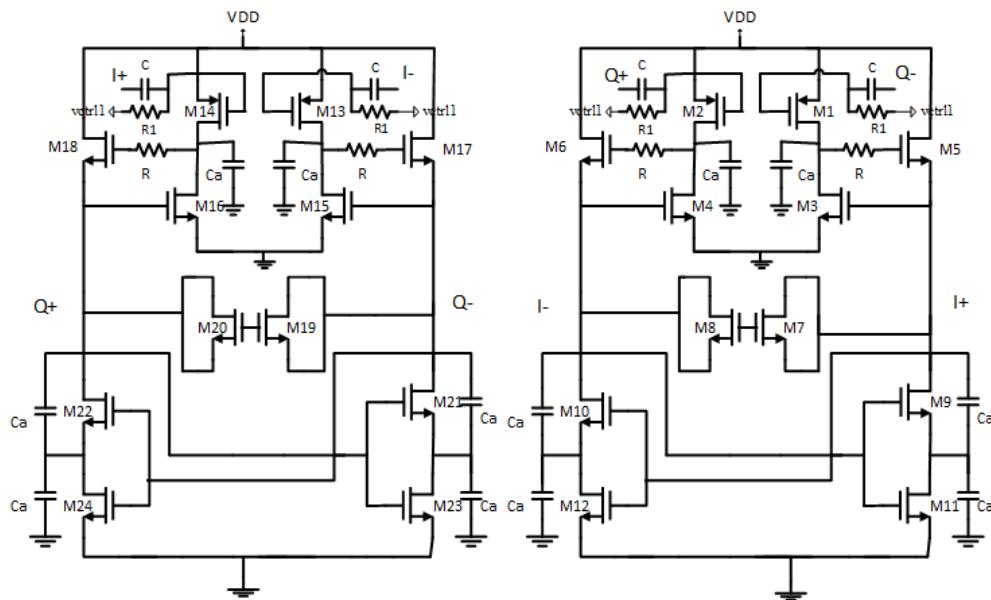
ضریب کیفیت این سلف نیز که همان نسبت مقدار حقیقی به مقدار موهومی امپدانس است.

پس از شبیه سازی به ازای ولتاژ کنترل $1/1$ ولت، برابر $362/5$ محاسبه گردید که مقدار بزرگ و قابل ملاحظه ای است.



شکل ۱۲-۴: اندازه امپدانس خروجی

اکنون با توجه به این که هدف اصلی پایان‌نامه ارائه یک نوسان‌ساز متعامد با سلف فعال است، با استفاده از هسته نوسان‌ساز پیشنهادی در شکل ۱-۴ و تزریق مناسب هماهنگ‌های اول به ارائه یک نوسان‌ساز متعامد جدید می‌پردازیم. در شکل ۱۳-۴ ساختار نوسان‌ساز متعامد پیشنهادی نشان داده شده است. همان‌طور که در شکل ۱۳-۴ ملاحظه می‌شود برای ایجاد سیگنال‌های متعامد از روش تزریق هم‌فاز-غیر هم‌فاز [۵] هماهنگ‌های مرتبه اول بهره برد شده است. به طوری که برای تزریق هماهنگ‌ها از یک نوسان‌ساز به نوسان دیگر هیچ عنصر فعال و نویزی استفاده نشده است و از ترانزیستورهای M_1 , M_2 , M_{13} و M_{14} که در واقع در ساختار سلف فعال وجود دارد بهره برد شده است. یعنی این ترانزیستورها علاوه بر عملکرد خود در سلف فعال به عنوان منبع جریان به عنوان المان‌های تزویج نیز عمل می‌کنند. بدین منظور بایاس ترانزیستورهای M_1 , M_2 , M_{14} و M_{13} که قبلاً بهم متصل بودند را جدا نموده‌ایم و از طریق مقاومت‌های R_1 آن‌ها را به V_{ctrl1} متصل می‌نماییم. آنگاه برای آنکه ولتاژ DC گره خروجی بر نقطه کار این ترانزیستورها تاثیرگذار نباشد در مسیر سیگنال‌های تزریق شده از خازن‌های C استفاده نموده‌ایم.



شکل ۱۳-۴: ساختار نوسان ساز متعامد پیشنهادی

حال با در نظر گرفتن توان مصرفی و فرکانس کاری مورد نظر و با فرض یک مقدار ثابت

برای ولتاژ کنترل سلف و ابعاد ترانزیستور M_5 طراحی انجام می شود. سپس با داشتن فرکانس مورد نظر و مشخص بودن مقدار سلف، ظرفیت خازن مورد نیاز مشخص می شود. بنابراین ابعاد ترانزیستورهای ورکتور تعیین می شود. طراحی هسته نوسان ساز نیز از شرط بارکوزن و همچنین با در نظر گرفتن این مورد که مقاومت منفی هسته نوسان ساز باید تلفات تانک LC را خنثی کند، انجام می شود. لازم به ذکر است تمامی ترانزیستورها در ناحیه فعال بایاس شده اند.

جدول ۱-۴ مقادیر پارامترهای موجود در شکل ۱۳-۴ را نشان می دهد.

جدول ۱-۴ پارامترهای ساختار پیشنهادی

پارامترها	مقادیر	پارامترها	مقادیر
$M_{11}, M_{12}, M_{23}, M_{24}$	$\frac{50\mu m}{0.18\mu m}$	M_1, M_2, M_{13}, M_{14}	$\frac{50\mu m}{0.18\mu m}$
$M_9, M_{10}, M_{21}, M_{22}$	$\frac{60\mu m}{0.18\mu m}$	M_3, M_4, M_{15}, M_{16}	$\frac{65\mu m}{0.18\mu m}$
C_a	0.1 pF	M_5, M_6, M_{17}, M_{18}	$\frac{36\mu m}{0.18\mu m}$
C_1	0.2 pF	M_7, M_8, M_{19}, M_{20}	$\frac{60\mu m}{0.18\mu m}$
C_2	1 pF	R	$2.8 \text{ K}\Omega$
C	0.1 pF	R_1	$0.09 \text{ K}\Omega$

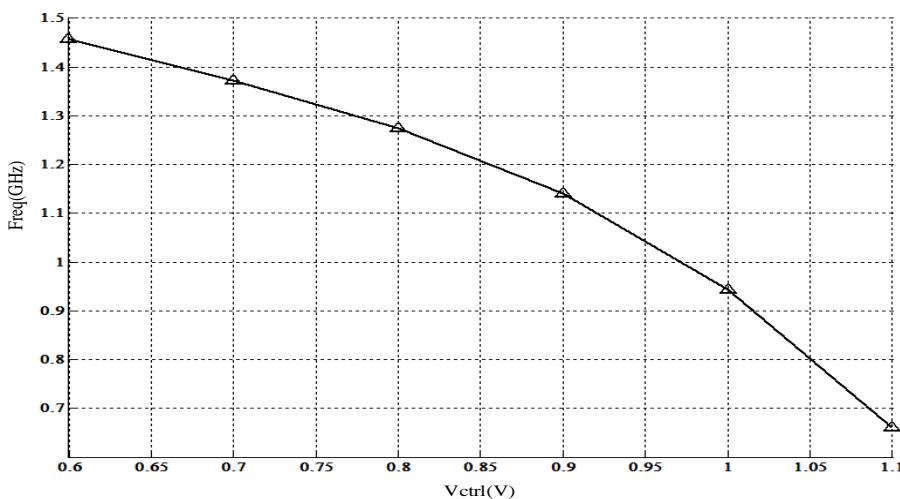
همان‌طور که می‌دانیم یکی از علتهای استفاده از سلف‌های فعال بازه تنظیم مناسب آن‌ها است. با توجه به این‌که در نوسان‌ساز پیشنهادی هم مقدار خازن ورکتور و هم مقدار سلف قابل تنظیم است، پس بازه تنظیم از دو بخش تشکیل می‌شود:

- تنظیم ریز^۱
- تنظیم غیر ریز^۲

تنظیم ریز توسط ورکتورهای مدار انجام می‌شود که در مقایسه با تنظیم غیرریز بازه باریکتراما تغییرات دقیق و کوچک است. تنظیم غیر ریز توسط سلف فعال و با تغییر ولتاژ کنترل سلف انجام می‌شود. در این ساختار بازه فرکانسی پس از شبیه سازی از 81 GHz تا 38 GHz بوده بنابراین گستره تنظیم وسیع 52% قابل حصول است. که این پارامتر در نوسان‌سازهای LC متدائل $10\% \text{ تا } 20\%$ است.

^۱ Fine
^۲ Course

شکل زیر تغییرات فرکانس بر حسب ولتاژ کنترل را نشان می دهد.

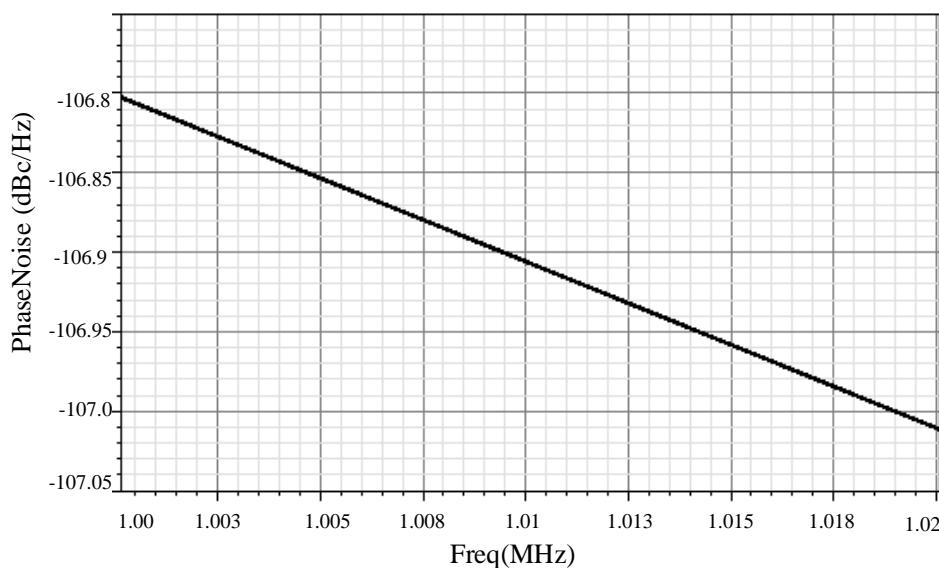


شکل ۱۴-۴: تغییرات فرکانس با ولتاژ کنترل سلف

در شکل ۱۵-۴ نویز فاز نوسان ساز متعامد پیشنهادی رسم شده است. نویز فاز این ساختار

در آفست فرکانسی ۱ MHz از فرکانس مرکزی ۸۱ GHz برابر -106.85 dBc/Hz است

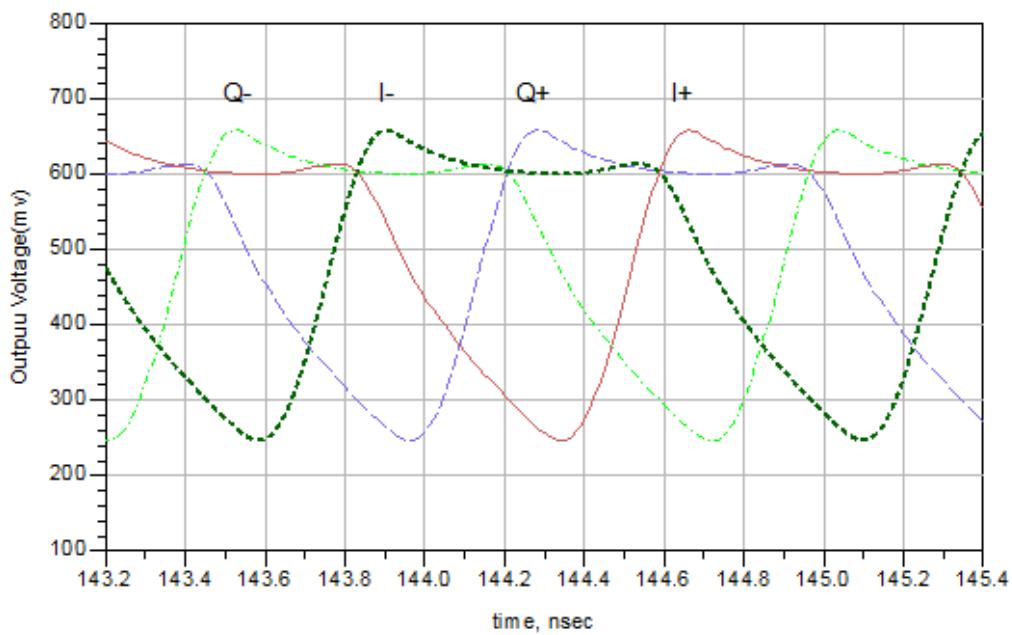
می باشد.



شکل ۱۵-۴: نویز فاز ساختار پیشنهادی

شکل موج های خروجی های مدار در شکل ۱۶-۴ نشان داده شده است. همانطور که مشخص

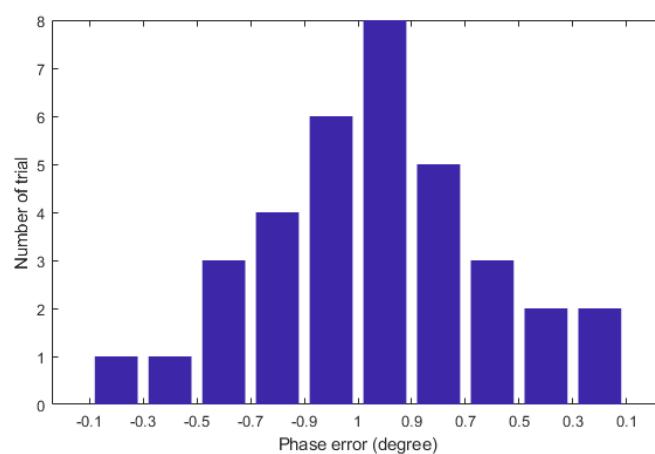
است خروجی ها نسبت به هم 90° اختلاف فاز دارند.



شکل ۱۶-۴: ولتاژهای متعامد خروجی

جهت اندازه گیری خطای فاز در ساختار ارائه شده از تحلیل مونت کارلو استفاده می‌کنیم.

نمودار هیستوگرام خطا بر حسب تعداد برای ۳۵ نمونه در شکل زیر نشان داده شده است. در شبیه سازی انجام شده خطای ترانزیستورها 0.1% ، خطای مقاومت‌ها و خازن‌ها 5% در نظر گرفته شده است. همان‌طور که در شکل مشهود است برای اکثر نمونه‌ها قدر مطلق خطای فاز 0.95° درجه است.



شکل ۱۷-۴: تحلیل مونت کارلو برای خطای فاز

توان مصرفی ساختار پیشنهادی در فرکانس 146 MHz برابر با 810 mW است همچنین

توان مصرفی در فرکانس GHZ $1/38$ در حدود $28/8$ mW توان است.

۳-۲-۴ تعریف معیار شایستگی

از آن جا که بهبود یک پارامتر سایر پارامترها را تحت تاثیر قرار می‌دهد و در واقع یک مصالحه بین پارامترها برقرار است از یک معیار کلی برای مقایسه ساختارهای مختلف استفاده می‌شود. این معیار به عنوان ضریب شایستگی شناخته می‌شود.

در حالت کلی دو نوع معیار شایستگی تعریف می‌شود که اختلاف آن‌ها در لحاظ کردن بازه تنظیم است. با توجه به این‌که در سلفهای فعال بازه تنظیم از اهمیت زیادی برخوردار است، برای مقایسه آن‌ها از FOM_T استفاده می‌شود. که این ضریب شایستگی با در نظر گرفتن بازه تنظیم طبق رابطه زیر تعریف می‌شود.

$$FOM_T = L(\Delta f) - 20 \log \left(\frac{f_0}{\Delta f} \frac{FTR}{10} \right) + 10 \log \left(\frac{P_{diss}}{1mW} \right) \quad (12-4)$$

در این رابطه $L(\Delta f)$ نویز فاز در آفست فرکانسی Δf ، f_0 فرکانس حامل و P_{diss} توان مصرفی بر حسب میلی وات و FTR گستره تنظیم فرکانس است.

برای محاسبه گستره تنظیم از رابطه زیر استفاده می‌کنیم.

$$FTR = \frac{f_{max} - f_{min}}{\frac{f_{max} + f_{min}}{2}} \times 100 \quad (13-4)$$

که در آن f_{max} بیشینه فرکانس و f_{min} کمینه فرکانس تولید شده توسط نوسان ساز است.

براساس این تعریف مقدار ضریب شایستگی ساختار پیشنهادی برابر $170/8$ dBc - است.

جدول ۴-۲ مقایسه‌ی عملکرد بین ساختار پیشنهادی با ساختارهای موجود گذشته را نشان می‌دهد.

جدول ۴-۲ مقایسه عملکرد ساختار پیشنهادی با ساختارهای موجود

نوسان‌ساز متعامد	تکنولوژی (μm)	فرکانس (GHz)	توان (mW)	نویز فاز (dBc/Hz)	بازه فرکانسی (GHz)	ضریب شاخصتگی $FOM_T(\text{dBc})$
[۲۶]	۰/۱۸	۵	۶/۸۶	-۷۴/۶ @ 1 MHz	۰/۳۵	-۱۳۷/۱
[۲۷]	۰/۱۸	۲	۴۴	-۱۰۴/۳ @ 3MHz	۰/۴۲	-۱۴۹/۵
[۳۰]	۰/۱۸	۹/۲	-۳۱ ۱۲	-۹۵ @ 1 MHz	۳/۷	-۱۷۷/۵
ساختار پیشنهادی	۰/۱۸	۰/۸۱	۷/۱۴۶	-۱۰۶/۸۵ @ 1MHz	۰/۵۲	-۱۷۰/۸
شبیه سازی بعد از جانمایی ساختار پیشنهادی	۰/۱۸	۰/۶۹	۷/۲	-۱۰۶/۶ @ 1MHz	۰/۶۸	-۱۷۱/۴

لازم به ذکر است در [۲۷] با کمک بیت‌های منطقی به عبارت دیگر از طریق بانک خازنی بازه تنظیم محاسبه شده است.

در جدول ۴-۳ مقایسه‌ای بین ساختار پیشنهادی و ساختار اتصال ضربدری رایج صورت گرفته است. در این مقایسه ساختار سلف کاملاً یکسان بوده و فقط هسته نوسان‌ساز از کولپیتس به اتصال ضربدری تغییر یافته است. همان‌طور که مشاهده می‌شود ساختار پیشنهادی از نظر نویز فاز و ضریب شاخصتگی به میزان قابل ملاحظه‌ای برتری دارد.

جدول ۴-۳ مقایسه ساختار پیشنهادی با ساختار اتصال ضربدری

نوسان ساز	فرکانس	توان	نویز فاز	ضریب شایستگی
ساختار پیشنهادی	۰.۸۱ GHz	۷/۱۴۶ mW	-۱۰۶/۸۵ @ 1MHz	-۱۷۰/λ
ساختار اتصال ضربدری	۱ GHz	۶/۸۴ mW	-۹۰/۳ @ 1MHz	-۱۶۱/ε

۴-۲-۴ جانمایی ساختار پیشنهادی

از آن جا که یکی از روش‌های تایید نتایج به دست آمده رسم جانمایی و سپس شبیه سازی بعد از جانمایی است، به این منظور جانمایی ساختار پیشنهادی در نرم افزار Cadence-IC در تکنولوژی TSMC 0.18μm RF رسم شده است. شکل ۴-۱۸ نمایی از جانمایی ساختار پیشنهادی را نشان می‌دهد.

۴-۲-۱ پارامترهای طراحی

به دلیل اینکه در شبیه سازی اولیه اثر عناصر پارازیتی درنظر گرفته نمی‌شود، نتایج به دست آمده بعد از رسم جانمایی اندکی تفاوت خواهد داشت. به منظور نزدیک شدن نتایج با استفاده از تکنیک‌های موجود در رسم جانمایی، برخی از پارامترهای مدار مطابق جدول زیر تغییر کرده و نتایج گزارش شده است.

جدول ۴-۴ مقادیر پارامترهای جانمایی

پارامترها	مقادیر	پارامترها	مقادیر
M_{11}, M_{12}	$\frac{5\mu m}{0.18\mu m}$ Number of finger=10	M_1, M_2	$\frac{5\mu m}{0.18\mu m}$ Number of finger=10
M_9, M_{10}	$\frac{6\mu m}{0.18\mu m}$ Number of finger=10	M_3, M_4	$\frac{9.29\mu m}{0.18\mu m}$ Number of finger=7
C_a	0.1069 pF	M_5, M_6	$\frac{9\mu m}{0.18\mu m}$ Number of finger=4
C_1	0.2 pF	M_7, M_8	$\frac{6\mu m}{0.18\mu m}$ Number of finger=10
C_2	1 pF	R_{poly}	$2.8029 \text{ K}\Omega$

همان‌طور که روی شکل ۲۰-۴ مشخص شده است سلفهای فعال تا حد زیادی در کاهش

مساحت تراشه تاثیرگذار خواهند بود. در جدول ۴-۴ مقایسه مساحت یک نوسانساز متعامد LC

نسبت به نوسانساز متعامد پیشنهادی انجام شده است.

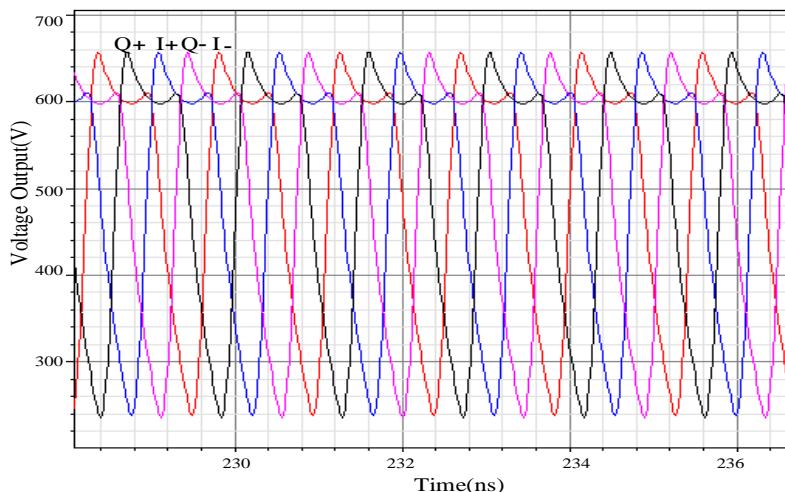
جدول ۵-۴ مقایسه مساحت نوسانساز LC با نوسانساز متعامد پیشنهادی

نوسانساز	تکنولوژی	مساحت تراشه
[۳۵]	$0.18\mu m$	$0.6 \times 0.8 \text{ mm}^2$
نوسانساز متعامد پیشنهادی	$0.18\mu m$	$0.015 \times 0.016 \text{ mm}^2$

۲-۴-۲-۴ نتایج شبیه سازی بعد از جانمایی

شکل موج های خروجی در شکل زیر نمایش داده شده است. همانطور که مشاهده می شود

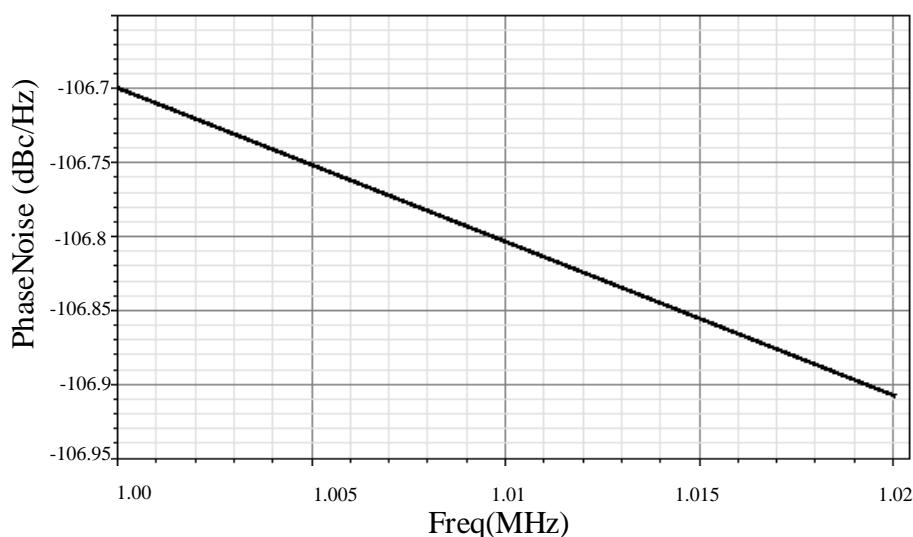
خروچی ها نسبت به هم متعامد هستند.



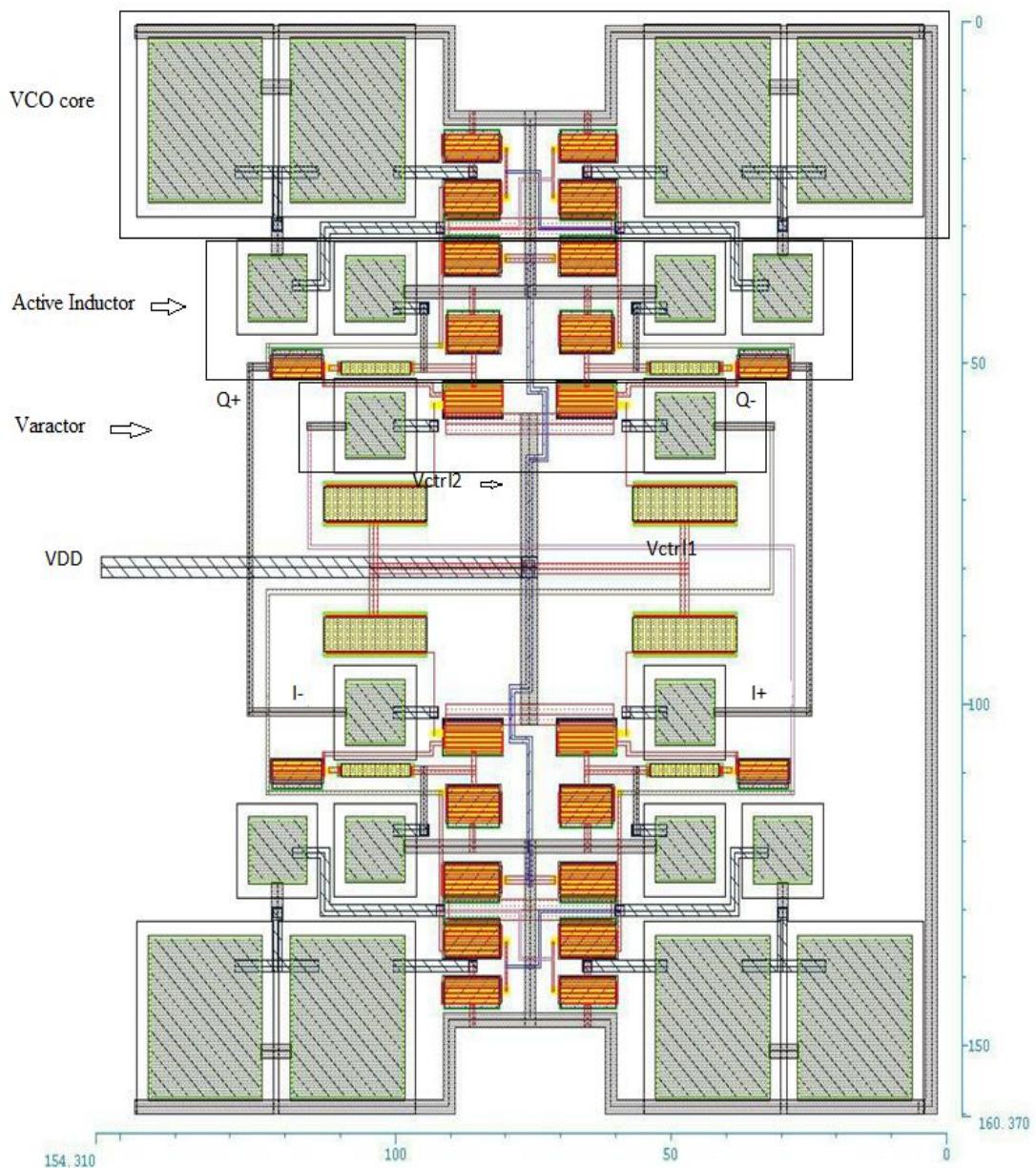
شکل ۱۸-۴: ولتاژ های خروجی بعد از جانمایی

نویز فاز نوسان ساز متعامد در شکل ۱۹-۴ رسم شده است. نویز فاز در آفست ۱MHz از

فرکانس مرکزی 690 MHz برابر 106.7 dBc/Hz است.



شکل ۱۹-۴: نویز فاز نوسان ساز متعامد بعد از جانمایی



فصل پنجم

نتیجه گیری و پیشنهادها

۱-۵ نتیجه‌گیری

امروزه یکی از چالش‌های مهم در طراحی مدارهای فرکانس بالا طراحی نوسان‌سازهایی با نویز فاز مناسب، توان مصرفی کم و همچنین فضای اشغالی کم است. نوسان‌سازهای تانک LC گزینه مناسبی برای تولید سیگنال‌های متعمد هستند. از آنجا که سلف‌های غیرفعال سطح زیادی را به خود اختصاص می‌دهند و همچنین قابلیت تنظیم کافی ندارند، در این پایان‌نامه بررسی نوسان‌سازهای متعمد با سلف فعال کار شده است. یکی از مشکلات مهم این سلف‌ها ایجاد نویز فاز زیاد آن‌ها در نوسان‌سازها است. رویکرد این پایان‌نامه بر این است که تاحدی نویز فاز این نوسان‌سازها را بهبود بخشد. از این رو برای رسیدن به نویز فاز مناسب به جای ساختار متداول نوسان‌سازهای اتصال ضربدری از نوسان‌ساز کولپیتس استفاده شده است. همچنین از یک سلف فعال با ضریب کیفیت بزرگ استفاده شده است.

ساختار کولپیتس به کاررفته در این پایان‌نامه همچنین موجب بهبود توان مصرفی نیز می‌شود چون نسبت به ساختارهای رایج شرط نوسان راحت‌تری دارد. در نهایت از مقایسه‌ی بین ساختار پیشنهادی و ساختارهای موجود مشخص می‌شود که ساختار ارائه شده عملکرد مناسبی دارد.

۲-۵ پیشنهادها

از آنجا که نویز فاز نوسان‌سازها یکی از مهمترین ویژگی‌های آن‌ها است، به دلیل این‌که ساختارهای تفاضلی از نظر نویز عملکرد بهتری دارند، یکی از راه‌ها برای بهبود نویز فاز نوسان‌ساز متعمد جایگزینی یک سلف فعال تفاضلی به جای سلف فعال تکسر است. همچنین به کارگیری ساختارهایی مانند سلول دارلینگتون که تراسانایی بزرگتری نسبت به سلول G_m ساده دارند، نیز سبب عملکرد بهتر نوسان‌ساز متعمد خواهد شد. علاوه بر این با تغییر طراحی می‌توان بازه فرکانسی را به فرکانس‌های بالاتر انتقال داد.

مراجع

- [1] B. Razavi, Design of Analog CMOS Integrated Circuits. McGraw-Hill Education, 2000.
- [2] T. H. Lee, The design of CMOS radio-frequency integrated circuits. Cambridge university press, 2003.
- [3] J. M. Rabaey, A. P. Chandrakasan, and B. Nikolic, Digital integrated circuits, vol. 2. Prentice hall Englewood Cliffs, 2002.
- [4] J. M. Rabaey, Digital Integrated Circuits. Englewood Cliffs, NJ: Prentice-Hall, 1996.
- [5] A.Rofougaran, J. Rael, M. Rofougaran, and A. Abidi, "A 900 MHz CMOS LC oscillator with quadreature output,". *in Solide-State Circuits Conference*, 1996, pp. 392-39.
- [6] B. Razavi, RF microelectronics (2nd Edition), New Jersey: Prentice Hall, 2011
- [7] D. Zito, D.Pepe, and A.Fonte, "High-Frequency CMOS Active Inductor: Design Methodology and Noise Analysis." *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol.23, no.6, pp. 1123-1136, June 2015.
- [8] F. Yuan, *CMOS Active Inductors and Transformers*, Toronto: Springer, 2008.
- [9] F. Yuan. CMOS current-mode circuits for data communications, Springer, NewYork, 2007
- [10] J. Vlach and K. Singhal. Computer methods for circuit analysis and design (2nd Edition), Van Nostrand Reinhold, New York, 1994.
- [11] Y.Wu, X. Ding, M. Ismail, and H. Olsson. "RF band-pass filter design based on CMOS active inductors". *IEEE Trans. Circuits and Systems II*, vol.50, no. 12, pp. 942–949, Dec. 2003.
- [12] Y. Wu, M. Ismail, and H. Olsson. "CMOS VHF/RF CCO based on active inductors",*IEE Electronics Letters*, vol.37, no.8, pp.472–473, Apr. 2001.
- [13] Y. Wu, X. Ding, M. Ismail, and H. Olsson. "Inductor-less CMOS RF band-pass filter", *IEE Electronics Letters*, vol. 37, no.16, pp.1027–1028, Aug. 2001.
- [14] T. Lin and A. Payne. "Design of a low-voltage, low-power, wide-tuning integrated oscillator". In *Proc. IEEE Int'l Symp. Circuits Syst.*, vol. 5, pp 629- 632, Geneva, Switzerland, May 2000.
- [15] S. Ngow and A. Thanachayanont. "A low-voltage wide dynamic range CMOS Floating active inductor". In *Proc. Conf. Convergent Technologies for Asia-Pacific Region*, vol. 4, pp. 1640–1643, Oct. 2003.
- [16] S. Hara, T. Tokumitsu, T. Tanaka, and M. Aikawa. "Broadband monolithic microwave active inductor and its application to miniaturized wideband amplifiers". *IEEE Trans. Microwave Theory and Applications*, vol. 36, no. 12, pp. 1920–1924, Dec. 1988.
- [17] C. Wu, H. Liao, and S. Liu. "A 1 V 4.2 mW fully integrated 2.5 Gb/s CMOS limiting amplifier using folded active inductors". In *Proc. Int'l Symp. Circuits Syst.*, vol. 1, pp. 1044–1047, May 2004.
- [18] A. Karsilayan and R. Schaumann. "A high-frequency high-Q CMOS active inductorwith DC bias control". In *Proc. IEEE Mid-West Symp. Circuits Syst.*, pp. 486–489,Lansing, Aug. 2000.
- [19] U. Yodprasit and J. Ngarmnil. "Q-enhanced technique for RF CMOS active inductor". In *Proc. IEEE*

Int'l Symp. Circuits Syst., vol. 5, pp. 589–592, Geneva , May 2000

- [20] H. Uyanik and N. Tarim. “Compact low voltage high-Q CMOS active inductor suitable for RF applications”. *Analog Integrated Circuits and Signal Processing*,pp. 51-191–194, 2007.
- [21] F. Carreto-Castro, J. Silva-Martinez, and R. Murphy-Arteaga. “RF low-noise amplifiers in BiCMOS technologies”. *IEEE Trans. Circuits and Systems II*,vol.46, no.7, pp. 974–977, Jul.1999.
- [22] A. Thanachayanont and A. Payne. “VHF CMOS integrated active inductor”. *IEEE Electronics Letters*, vol. 32, no. 11, pp. 999–1000, May 1996.
- [23] R.Weng and R. Kuo. “An ω_0 -Q tunable CMOS active inductor for RF bandpass filters”. In *Proc. Int'l Symp. Signals, Systems, and Electronics*, pp. 571–574,Aug. 2007.
- [24] F. Mahmoudi and C. Salama. “8 GHz tunable CMOS quadrature generator using differential active inductors”. In *Proc. IEEE Int'l Symp. Circuits Syst.*, vol. 3, pp. 2112–2115, May 2005.
- [25] F. Mahmoudi and C. Salama. “8 GHz 1 V CMOS quadrature down-converter for wireless applications” *Analog Integrated Circuits and Signal Processing*, vol. 48, pp. 185– 197, 2006.
- [26] J. Foo and R.J. Weber “*Low power 5GHz quadrature phase CMOS LC oscillator with active inductor*” International Symposm on Communications and Intormation Technologies,2004.
- [27] G. Huang and B.-S. Kim “Programmable active inductor-based wideband VCO/QVCO design” IET Microwaves, Antennas & Propagation Received, 2007
- [28] WU M.J, YANG J.N, LEE C.Y “*A constant power consumption CMOS LC oscillator using improved high-Q active inductor with wide tunig-range*”. The 47th IEEE International Midwest Symposium on Circuits and Systems, pp. 347– 350, 2004.
- [29] N. Omidsajed and J.Frounchi “*CMOS LC-oscillator with simulated inductor for QPSK* ” international journal of mechatronic, electrical and computer technology, vol.5, 2015.
- [30] Y.-T. Liao and C.-J. Richard Shi “*A 6-11GHz Multi-phase VCO Design with Active Inductors*” IEEE International Symposium on Circuits and Systems, 2008.
- [31] Y.-J. Jeong,Y.-M. Kim, H.-J. Chang and T.-Y. Yun “*Low-power CMOS VCO with a low-current, high-Q active inductor*” IET Microwaves, Antennas & Propagation, 2012.
- [32] A. Hajimiri and T. H. Lee, “A general theory of phase noise in electrical oscillators,” *IEEE J. Solid-State Circuits*, vol. 33, no. 2, pp. 179-194, Feb. 1998
- [33] R. Aparicio and A. Hajimiri, “A noise-shifting differential Colpitts VCO,” *IEEE J. Solid-State Circuits*, vol. 37, no. 12, pp. 1728–1736, 2002.
- [34] J.-F. Huang, W.-C. Lai, and Y.-J. Lin, “Chip Design of 5.1~6 GHz Colpitts QVCO for WIMAX,” *2012 Int. Conf. Control Eng. Commun. Technol.*, vol. 2, pp.715–718, 2012.
- [35] F. Zhao, F. Foster, “A 0.6-V Quadrature VCO With Enhanced Swing and Optimized Capacitive Coupling for Phase Noise Reduction,” *IEEE Trans. Circuits Syst*, vol. 59, no.8, 2012.

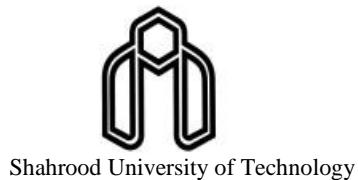
Abstract

In modern communication systems, quadrature oscillators are considered as the key parts. They have been applied in different range of applications such as, image rejection architectures, clock and data recovery (CDR), and QPSK modulators. Different structures have been proposed for quadrature oscillators which among them quadrature LC oscillators have many applications due to the appropriate phase-noise. Despite of this feature, LC oscillators consume large area on the chip because of the existence of passive inductors that is a serious problem to deal with especially in applications of high importance in terms of space occupied on the chip. As a result, the active inductors are much considered by the designers because of their less occupied area, the high quality factor and wide tuning range.

Despite these advantages, inappropriate noise performance, non-linearity, high power consumption and dependence on temperature and process are considered as some their disadvantages. Since Colpitts oscillators are better than the cross-coupled oscillators in terms of the noise sensitivity function, Colpitts oscillator is used as the core of the oscillator in this thesis and the active inductor is used due to decrease of the occupied space on the chip. Also, in this structure, low-noise or noiseless elements are used in order to minimize the detrimental effects of active inducers in phase-noise.

The phase-noise of proposed structure is about -104.93 dBc/Hz at 1 MHz frequency offset from the 0.66 GHz, and power consumption is 8.64 mW at the supply voltage of 1.8 V. Notably, proposed circuits have been simulate in Cadence TSMC 0.18 μ m RF-CMOS technology by Cadence. Furthermore, post layout simulation of the proposed QVCO in Cadence verifies the good performance of the circuit.

Key-words: Quadrature voltage controlled oscillators, Active inductor, Phase noise, Tuning range.



Shahrood University of Technology

Faculty of electrical and robotic engineering

MSc Thesis in Electronic Integrated Circuits Engineering

Design and Simulation of a Quadrature Oscillator with Active inductor

By: Atefeh Ebrahimi

Supervisor:

Dr Emad Ebrahimi

Sep. 2018