





دانشکده مهندسی برق و رباتیک

پایان نامه کارشناسی ارشد مهندسی مدارهای مجتمع الکترونیک

طراحی و شبیه سازی نوسان ساز متعامد LC با نویز فاز و توان مصرفی کم

نگارنده: یاسمن مجد

استاد راهنما

دکتر عماد ابراهیمی

تیر ۹۶

ب

شماره ۱۴۹۲/ت
تاریخ: ۹۷/۴/۲۵

باسمه تعالی



مدیریت تحصیلات تکمیلی

فرم شماره (۳) صورتجلسه نهایی دفاع از پایان نامه دوره کارشناسی ارشد

با نام و یاد خداوند متعال، ارزیابی جلسه دفاع از پایان نامه کارشناسی ارشد خانم / آقای یاسمن مجید با شماره

دانشجویی ۹۴۱۵۶۹۴ رشته مهندسی برق الکترونیک گرایش مدارهای مجتمع تحت عنوان:

طراحی و شبیه سازی نوسانساز متعامد LC با نویز فاز و توان مصرفی کم که در تاریخ ۱۳۹۶/۰۴/۲۵ با

حضور هیأت محترم داوران در دانشگاه صنعتی شاهرود برگزار گردید به شرح ذیل اعلام می گردد:

<input type="checkbox"/> مردود	<input checked="" type="checkbox"/> ضمیمه خوب
<input type="checkbox"/> عملی	<input checked="" type="checkbox"/> نظری

عضو هیات داوران	نام و نام خانوادگی	مرتبه علمی	امضاء
۱- استاد راهنمای اول	عمار لاریجانی	استاد	
۲- استاد راهنمای دوم	---	---	---
۳- استاد مشاور	---	---	---
۴- نماینده تحصیلات تکمیلی	علی صباح	استادیار	
۵- استاد ممتحن اول	محمد رضا زرت	استاد	
۶- استاد ممتحن دوم	احسان رحیمی	استاد	

نام و نام خانوادگی رئیس دانشکده:

تاریخ و امضاء و مهر دانشکده:

تبصره: در صورتی که کسی مردود شود حداکثر یکبار دیگر (در مدت مجاز تحصیل) می تواند از پایان نامه خود دفاع نماید (دفاع مجدد نباید زودتر از ۴ ماه برگزار شود).

تقدیم به

پدر و مادر همیشه خوبم آنان که وجودم برایشان همه رنج بود
و وجودشان برایم همه مهر، مویشان سپیدی گرفت تا رویم
سپید بماند.

همچنین همسر عزیزم که فروغ نگاهش، گرمی کلامش و
روشنی رویش سرمایه جاودانی زندگیم است.

تشکر و قدردانی

بیش از هر چیز سپاس‌گزار خداوند منانی هستم که هر چه داشتم و دارم از اوست، بر آستانه بیکران‌ش سر تعظیم فرود آورده و به پاس هر آنچه به من بخشیده است، سجده شکر به جای می‌آورم.

با نهایت تواضع و احترام از استاد راهنمای ارجمندم، جناب آقای دکتر عماد ابراهیمی تشکر و قدردانی می‌نمایم که با حوصله فراوان و راهنمایی‌های ارزشمند خود، راه را برای به نتیجه رسیدن این پایان‌نامه هموار نمودند. همچنین از اعضای محترم کمیته ارزشیابی، جناب آقای دکتر محمد رضا اشرف و جناب آقای دکتر احسان رحیمی که با نهایت صبر و تامل این پایان‌نامه را مورد بررسی قرار داده و نکات ارزشمندی را گوشزد نموده‌اند، قدردانی می‌نمایم.

همچنین از دانشجویان آزمایشگاه مدار مجتمع دانشگاه فردوسی مشهد که من را در این راه راهنمایی کرده و به سوالات من پاسخ داده‌اند تشکر می‌کنم.

تعهد نامه

اینجانب **یاسمن مجد** دانشجوی دوره کارشناسی ارشد رشته برق-الکترونیک دانشکده برق و رباتیک دانشگاه صنعتی شاهرود نویسنده پایان نامه طراحی و شبیه سازی نوسان ساز متعامد LC با نویز فاز و توان مصرفی کم تحت راهنمایی دکتر عماد ابراهیمی متعهد می شوم .

- تحقیقات در این پایان نامه توسط اینجانب انجام شده است و از صحت و اصالت برخوردار است .
- در استفاده از نتایج پژوهشهای محققان دیگر به مرجع مورد استفاده استناد شده است .
- مطالب مندرج در پایان نامه تاکنون توسط خود یا فرد دیگری برای دریافت هیچ نوع مدرک یا امتیازی در هیچ جا ارائه نشده است .
- کلیه حقوق معنوی این اثر متعلق به دانشگاه صنعتی شاهرود می باشد و مقالات مستخرج با نام « دانشگاه صنعتی شاهرود » و یا « **Shahrood University of Technology** » به چاپ خواهد رسید .
- حقوق معنوی تمام افرادی که در به دست آمدن نتایج اصلی پایان نامه تأثیرگذار بوده اند در مقالات مستخرج از پایان نامه رعایت می گردد.
- در کلیه مراحل انجام این پایان نامه ، در مواردی که از موجود زنده (یا بافتهای آنها) استفاده شده است ضوابط و اصول اخلاقی رعایت شده است .
- در کلیه مراحل انجام این پایان نامه، در مواردی که به حوزه اطلاعات شخصی افراد دسترسی یافته یا استفاده شده است اصل رازداری ، ضوابط و اصول اخلاق انسانی رعایت شده است .

تاریخ

امضای دانشجو

مالکیت نتایج و حق نشر

- کلیه حقوق معنوی این اثر و محصولات آن (مقالات مستخرج ، کتاب ، برنامه های رایانه ای ، نرم افزار ها و تجهیزات ساخته شده است) متعلق به دانشگاه صنعتی شاهرود می باشد . این مطلب باید به نحو مقتضی در تولیدات علمی مربوطه ذکر شود .
- استفاده از اطلاعات و نتایج موجود در پایان نامه بدون ذکر مرجع مجاز نمی باشد.

چکیده

امروزه یکی از مهم‌ترین صنایع، صنایع ارتباطات و مخابرات است. در سیستم‌های مخابراتی امروزی، نوسان‌سازهای متعامد، از جمله بخش‌های کلیدی و مهم محسوب می‌شوند. بطوریکه امروزه در بلوک‌هایی نظیر گیرنده‌های همودین، ساختارهای حذف تصویر، سیستم‌های بازیابی کلاک و داده و مدولاتورهای QPSK مورد استفاده قرار می‌گیرند. در صنایع مخابراتی امروزی نوسان‌سازهایی با نویز فاز پایین، توان مصرفی کم، دقت و سرعت بالا و سطح اشغالی پایین مورد نیاز می‌باشد بنابراین ساختارهای متفاوتی برای سیگنال‌های متعامد پیشنهاد و طراحی شده‌است. که درمیان این ساختارها نوسان‌سازهای متعامد LC به علت نویز فاز پایین و کارایی بهتر، بیشتر مورد توجه طراحان قرار گرفته‌اند.

بطور کلی نوسان‌سازهای متعامد LC از دو بخش تشکیل شده‌اند که شامل دو نوسان‌ساز هسته LC و شبکه تزویج می‌باشند. طراحی مناسب نوسان‌ساز هسته و شبکه تزویج با توان مصرفی کم و نویز فاز پایین یک چالش محسوب می‌شود. در این پایان نامه سه نوسان‌ساز متعامد LC با کارایی بالا و توان مصرفی پایین پیشنهاد شده است که در تمامی آن‌ها هدف کاهش نویز فاز و توان مصرفی می‌باشد. در طراحی مدارهای پیشنهادی از شبکه تزویج ساده که شامل عناصری فاقد نویز و یا کم نویز بهره گرفته شده است. بطوریکه شبکه تزویج و ساختارهای پیشنهادی باعث بهبود نسبی در توان مصرفی و نویز فاز، شده است. اولین مدار پیشنهادی نوسان‌ساز متعامد اتصال ضربدری LC می‌باشد که در آن تزریق از

طریق گیت ترانزیستورهای سری انجام شده است و با ولتاژ تغذیه $1/8V$ کار می‌کند. دومین ساختار پیشنهادی نوسان‌ساز متعامد اتصال ضربدری LC با استفاده از سلول دارلینگتون می‌باشد که در آن، تزریق از طریق زیرلایه ترانزیستورها انجام شده است که منجر به کاهش توان مصرفی و بهبود نویز فاز نسبت به ساختار اول می‌گردد. در سومین مدار پیشنهادی، از یک ساختار کولپیتس تغییر داده شده بهره گرفته شده است. در این ساختار علاوه بر افزایش ترانسانایی و در نتیجه کاهش توان مصرفی، نویز فاز مدار نیز با به کارگیری نوسان‌سازهای کلاس C همچون کولپیتس، بهبود داده شده است. این ساختار دارای نویز فاز $-122/8 \text{ dBc/Hz}$ در آفست فرکانسی 1 MHz از فرکانس مرکزی $5/23 \text{ GHz}$ می‌باشد همچنین توان مصرفی این مدار در ولتاژ تغذیه $1/2 \text{ V}$ برابر $2/88 \text{ mW}$ می‌باشد که منجر به ضریب شایستگی بالایی می‌گردد.

قابل ذکر است تمامی مدارهای پیشنهادی با استفاده از نرم افزار ADS در تکنولوژی TSMC $0.18\mu\text{m RF-CMOS}$ شبیه سازی شده اند. همچنین ساختار سوم توسط نرم افزار Cadence-IC در تکنولوژی TSMC $0.18\mu\text{m RF-CMOS}$ با یک چاهک جانمایی شده و شبیه‌سازی بعد از جانمایی نیز انجام شده است.

کلمات کلیدی: نوسان‌سازهای متعامد LC، ترانسانایی، نوسان‌سازهای کلاس C، نویز فاز، سلول

دارلینگتون

فهرست مطالب

فصل اول.....	۱
۱-۱ انگیزه این تحقیق.....	۲
۲-۱ انواع گیرنده‌های فرکانس بالا رادیویی.....	۳
۱-۲-۱ گیرنده‌های هترودین.....	۳
۲-۲-۱ گیرنده‌های همودین.....	۵
۳-۱ روش تحقیق.....	۷
۴-۱ ساختار پایان‌نامه.....	۸
فصل دوم.....	۹
۱-۲ مقدمه.....	۱۰
۲-۲ روش‌های تولید سیگنال متعامد.....	۱۰
۳-۲ روش‌های حلقه باز.....	۱۰
۱-۳-۲ شبکه RC-CR.....	۱۱
۲-۳-۲ شبکه تقسیم کننده فرکانسی.....	۱۲
۳-۳-۲ روش هاون.....	۱۳
۴-۲ روش‌های حلقه بسته.....	۱۴
۱-۴-۲ نوسان‌سازهای متعامد Relaxation.....	۱۵
۲-۴-۲ تولید سیگنال متعامد با استفاده از نوسان‌سازهای حلقوی.....	۱۶
۳-۴-۲ نوسان‌سازهای متعامد LC.....	۱۸

۲۱	۵-۲ پارامترهای مهم در طراحی نوسان‌سازهای متعامد.....
۲۱	۱-۵-۲ نويز فاز.....
۲۵	۲-۵-۲ ضريب كيفيت (Q).....
۲۷	۳-۵-۲ گستره تنظيم.....
۲۸	۴-۵-۲ ضريب شايستگي (FOM).....
۲۹	۶-۲ خلاصه فصل.....
۳۱	فصل سوم.....
۳۲	۱-۳ مقدمه.....
۳۲	۲-۳ اصول توليد سيگنال‌هاي متعامد.....
۳۳	۳-۳ نوسان‌ساز متعامد LC با تزويج هماهنگ مرتبه اول.....
۳۴	۱-۳-۳ نوسان‌ساز متعامد رفوگران.....
۳۹	3-3-2 نوسان‌ساز متعامد Vandertang.....
۴۰	۳-۳-۳ نوسان‌ساز متعامد Aria و حاجی میری.....
۴۱	۴-۳-۳ نوسان‌سازهای متعامد سری.....
۴۳	۵-۳-۳ نوسان‌ساز Jain.....
۴۴	۶-۳-۳ تکنیک استفاده مجدد از جریان در نوسان‌ساز متعامد.....
۴۶	۷-۳-۳ نوسان‌ساز متعامد با تکنیک بایاس سوئیچ شونده.....
۴۷	۸-۳-۳ نوسان‌ساز متعامد با تزويج زیر لایه ترانزیستورها.....
۴۸	۹-۳-۳ نوسان‌ساز متعامد ابراهیمی با تزويج بالکها.....
۴۹	۴-۳ نوسان‌سازهای متعامد LC بر پایه هماهنگ مرتبه دوم.....
۵۰	۱-۴-۳ نوسان‌سازهای متعامد Hancock.....

۵۱۲-۴-۳ نوسان ساز متعامد زارع
۵۲۳-۴-۳ نوسان ساز متعامد هماهنگ مرتبه دوم ابراهیمی
۵۴۵-۳ نوسان سازهای کولپیتس و تحلیلی بر تابع حساسیت ضربه (ISF)
۵۵۱-۵-۳ مدل حاجی میری برای تحلیل نویز فاز
۵۸۲-۵-۳ نوسان سازهای کولپیتس با استفاده از ساختار بهبود یافته
۶۱۶-۳ تحلیلی بر نوسان سازهای کلاس C
۶۵۱-۶-۳ ماکسیمم دامنه نوسان در نوسان ساز کلاس C
۶۶۲-۶-۳ نوسان ساز کلاس C با بایاس دینامیک
۶۸۷-۳ خلاصه و نتیجه گیری
۶۹فصل چهارم
۷۰۱-۴ مقدمه
۷۱۲-۴ ساختار پیشنهادی اول
۷۴۱-۲-۴ شبیه سازی ساختار پیشنهادی اول
۷۷۲-۲-۴ عدم مصالحه بین نویز فاز و خطای فاز
۷۸۳-۴ ساختار پیشنهادی دوم
۷۸۱-۳-۴ تحلیل سلول دارلینگتون
۸۱۲-۳-۴ استفاده از سلول دارلینگتون در نوسان ساز متعامد اتصال ضربدری LC
۸۳۳-۳-۴ اثبات تعامد در ساختار پیشنهادی دوم
۸۵۴-۳-۴ شبیه سازی ساختار پیشنهادی دوم
۸۸۴-۴ ساختار پیشنهادی سوم
۹۲۱-۴-۴ شبیه سازی ساختار پیشنهادی سوم

۹۶ ۲-۴-۴ جانمایی ساختار پیشنهادی سوم
۹۶ ۱-۲-۴-۴ پارامترهای طراحی
۹۸ ۲-۲-۴-۴ نتایج شبیه سازی پس از جانمایی ساختار سوم
۱۰۳ فصل پنجم
۱۰۴ ۱-۵ جمع بندی
۱۰۴ ۲-۵ پیشنهاد برای ادامه کار
۱۰۷ پیوست
۱۱۳ مراجع

فهرست شکل‌ها

- شکل ۱-۱: ساختار گیرنده هترودین ۳
- شکل ۲-۱: ساختار گیرنده همودین ۵
- شکل ۳-۱: تداخل سیگنال‌ها بعد از انتقال به فرکانس صفر ۶
- شکل ۱-۲: نمودار انواع روشهای ساخت سیگنالهای متعامد ۱۱
- شکل ۲-۲: شبکه RC-CR ۱۲
- شکل ۳-۲: ساختار یک تقسیم کننده فرکانس ۱۲
- شکل ۴-۲: (الف) مدار تولید کننده خروجیهای متعامد هاون (ب) دیاگرام فازور هاون ۱۳
- شکل ۵-۲: نوسان‌ساز Relaxation ۱۵
- شکل ۶-۲: نوسان‌ساز متعامد Relaxation ۱۶
- شکل ۷-۲: مدار هسته نوسان‌ساز حلقه‌های ۱۷
- شکل ۸-۲: ساختار نوسان‌ساز اتصال ضربدری LC : (الف) مدار نوسان‌ساز (ب) مدل سیگنال کوچک .. ۱۹
- شکل ۹-۲: مدار نوسان‌ساز متعامد LC ۲۱
- شکل ۱۰-۲: (الف) طیف خروجی یک نوسان‌ساز ایده آل بدون نویز فاز (ب) طیف خروجی یک نوسان‌ساز با نویز فاز ۲۲
- شکل ۱۱-۲: نمایش نویز فاز ۲۴
- شکل ۱۲-۲: نمودار اندازه و فاز تابع حلقه باز ۲۶
- شکل ۱-۳: مدار نوسان‌ساز پیشنهادی رفوگران: (الف) اتصال هم فاز-غیر هم فاز (ب) اتصال هم فاز-هم فاز ۳۴

- شکل ۲-۳: بلوک دیاگرام نوسان ساز پیشنهادی رفوگران: (الف) اتصال همفاز- همفاز (ب) اتصال همفاز- غیر همفاز..... ۳۵
- شکل ۳-۳: مدل خطی نوسان ساز اتصال ضربداری LC..... ۳۷
- شکل ۴-۳: مدار شیفتر دهنده فاز..... ۳۹
- شکل ۵-۳: ساختار پیشنهادی vandertang..... ۴۰
- شکل ۶-۳: بلوک دیاگرام ساختار Aria و حاجی میری..... ۴۱
- شکل ۷-۳: ساختارهای ارائه شده توسط آدریانی: (الف) ساختار TS-QVCO (ب) ساختار BS-QVCO (ج) ساختار MS-QVCO..... ۴۲
- شکل ۸-۳: ساختار پیشنهادی Jain..... ۴۴
- شکل ۹-۳: ساختار نوسان ساز مکمل..... ۴۵
- شکل ۱۰-۳: نوسان ساز متعامد با تکنیک بایاس سوئیچ شونده..... ۴۷
- شکل ۱۱-۳: نوسان ساز متعامد Kim..... ۴۸
- شکل ۱۲-۳: نوسان ساز متعامد اتصال ضربداری ابراهیمی..... ۴۹
- شکل ۱۳-۳: نوسان ساز متعامد Hancock..... ۵۰
- شکل ۱۴-۳: نوسان ساز متعامد زارع..... ۵۲
- شکل ۱۵-۳: نوسان ساز متعامد هماهنگ مرتبه دوم ابراهیمی..... ۵۳
- شکل ۱۶-۳: مدل شهودی از نوسان ساز..... ۵۳
- شکل ۱۷-۳: نوسان ساز کولپیتس..... ۵۵
- شکل ۱۸-۳: اعمال جریان ضربه در لحظات مختلف بر ولتاژ خروجی..... ۵۶
- شکل ۱۹-۳: ساختار افزایش بهره: (الف) ماسفت با گیت زمین شده (ب) ماسفت با ساختار افزایش بهره..... ۵۸
- شکل ۲۰-۳: مدار پیشنهادی..... ۵۹

- شکل ۳-۲۱: ساختار نوسان ساز متعامد..... ۶۱
- شکل ۳-۲۲: نوسان ساز کلاس C..... ۶۲
- شکل ۳-۲۳: مولفه اصلی جریان درین ترانزیستورهای سوئیچ: (الف) زمانی که ساختار کلاس C مورد استفاده قرار میگیرد. (ب) زمانی که ساختار اتصال ضربدری مورد استفاده قرار میگیرد. (ج) زمانی که ساختار کلاس C مورد استفاده قرار میگیرد و ترانزیستورها وارد ناحیه تراپود عمیق میشوند..... ۶۴
- شکل ۳-۲۴: ساختار نوسان ساز کولپیتس کلاس C..... ۶۶
- شکل ۳-۲۵: نوسان ساز کلاس C با استفاده از بایاس دینامیک..... ۶۷
- شکل ۳-۲۶: نوسان ساز متعامد با مدار بایاس دینامیک..... ۶۸
- شکل ۴-۱: مدار ساختار پیشنهادی اول..... ۷۲
- شکل ۴-۲: ابعاد مختلف یک سلف حلقوی..... ۷۳
- شکل ۴-۳: ضریب کیفیت القاگر به ازای w های مختلف و تعداد دور ۳..... ۷۴
- شکل ۴-۴: شکل موجهای خروجی ساختار پیشنهادی اول..... ۷۵
- شکل ۴-۵: تغییرات فرکانس نوسان بر حسب ولتاژ کنترل برای ساختار پیشنهادی اول..... ۷۶
- شکل ۴-۶: نویز فاز ساختار پیشنهادی اول..... ۷۶
- شکل ۴-۷: (الف) سلول دارلینگتون (ب) مدل سیگنال کوچک سلول دارلینگتون..... ۷۹
- شکل ۴-۸: ترانسانایی سلول دارلینگتون بر حسب نسبت ترانزیستورها..... ۸۰
- شکل ۴-۹: مقایسه ترانسانایی سلول Gm ساده و سلول دارلینگتون..... ۸۱
- شکل ۴-۱۰: هسته نوسان ساز ساختار پیشنهادی سوم..... ۸۲
- شکل ۴-۱۱: ساختار پیشنهادی دوم..... ۸۳
- شکل ۴-۱۲: شکل موجهای خروجی ساختار پیشنهادی دوم..... ۸۶
- شکل ۴-۱۳: تغییرات فرکانس نوسان بر حسب ولتاژ کنترل برای ساختار پیشنهادی دوم..... ۸۷
- شکل ۴-۱۴: نویز فاز ساختار پیشنهادی دوم..... ۸۷

- شکل ۴-۱۵: مقایسه ساختار هسته نوسان‌ساز متعامد پیشنهادی با سایر نوسان‌سازها: (الف) نوسان‌ساز کولپیتس ساده (ب) نوسان‌ساز کولپیتس بهبود داده شده در [۴۲] (ج) نوسان‌ساز پیشنهادی..... ۹۰
- شکل ۴-۱۶: مدار ساختار پیشنهادی سوم..... ۹۲
- شکل ۴-۱۷: شکل موج‌های خروجی ساختار سوم..... ۹۴
- شکل ۴-۱۸: تغییرات فرکانس نوسان بر حسب ولتاژ کنترل برای ساختار پیشنهادی سوم..... ۹۴
- شکل ۴-۱۹: نویز فاز ساختار پیشنهادی سوم..... ۹۵
- شکل ۴-۲۰: تحلیل مونت کارلو برای خطای فاز..... ۹۵
- شکل ۴-۲۱: جانمایی ساختار پیشنهادی در تکنولوژی TSMC 0.18 μm RF-CMOS..... ۹۷
- شکل ۴-۲۲: شکل موج‌های خروجی ساختار سوم پس از جانمایی..... ۹۹
- شکل ۴-۲۳: تغییرات فرکانس نوسان بر حسب ولتاژ کنترل برای ساختار سوم پس از جانمایی..... ۹۹
- شکل ۴-۲۴: نویز فاز ساختار پیشنهادی سوم بعد از جانمایی..... ۱۰۰

فهرست جدول‌ها

- جدول ۴-۱: پارامترها و مقادیر ساختار پیشنهادی اول با منبع تغذیه V ۱/۸ ۷۵
- جدول ۴-۲: مقایسه نتایج ساختارهای پیشنهادی اول با ساختارهای پیشین ۷۷
- جدول ۴-۳: مقادیر و پارامترهای ساختار پیشنهادی دوم با منبع تغذیه V ۱/۸ ۸۶
- جدول ۴-۴: مقایسه نتایج ساختارهای پیشنهادی دوم با ساختارهای پیشین ۸۸
- جدول ۴-۵: مقادیر و پارامترهای ساختار پیشنهادی سوم ۹۳
- جدول ۴-۶: مقادیر و پارامترهای جانمایی ساختار پیشنهادی سوم ۹۸
- جدول ۴-۷: مقایسه عملکرد سه ساختار پیشنهادی ارائه شده در این تحقیق ۱۰۱
- جدول ۴-۸: مقایسه عملکرد ساختار پیشنهادی سوم با نوسانسازهای متعامد پیشین ۱۰۱

فصل اول

پیشگفتار

۱-۱ انگیزه این تحقیق

رشد سریع سیستم‌های مخابراتی امروزی و نیازهای مبتنی بر آن، سبب افزایش تقاضا برای سیستم‌های فرستنده-گیرنده با قابلیت عملکرد بالا شده است. نوسان‌سازهای متعامد در فرستنده-گیرنده‌های مخابراتی جهت مدولاسیون و دمودلاسیون و حذف تصویر^۱ استفاده می‌شوند. علاوه بر سیستم‌های رادیویی، سیگنال‌های متعامد در سیستم‌های بازیابی کلاک و داده^۲ نیز مورد استفاده قرار می‌گیرند [۲،۱]. در تمام سیستم‌های ذکر شده نوسان‌سازهای متعامد نقش کلیدی را ایفا می‌کنند بنابراین طراحی نوسان‌ساز با نویز فاز کم، توان مصرفی پایین، دقت و سرعت بالا و سطح اشغالی کم، یکی از چالش‌های اساسی در سیستم‌های مخابراتی می‌باشد. از این‌رو ساختارهای متفاوتی برای این نوسان‌سازها ارائه شده است که از میان آن‌ها، نوسان‌سازهای متعامد LC به دلیل نویز فاز کمتر از پرکاربردترین این مدارها برای کاربردهای فرکانس بالا محسوب می‌شوند.

در ادامه برای درک بهتر موارد استفاده از نوسان‌سازهای متعامد، شرح مختصری از انواع ساختارهایی که نوسان‌سازهای متعامد در آن‌ها کاربرد دارند داده می‌شود و همچنین توضیح مختصری در مورد انواع روش‌های تولید سیگنال‌های متعامد بیان می‌شود.

¹ Image rejection

² Clock and data recovery (CDR)

۲-۱ انواع گیرنده‌های فرکانس بالا رادیویی

گیرنده‌ها را در سیستم‌های مخابراتی می‌توان به طور کلی به سه دسته زیر تقسیم کرد [۱].

۱- گیرنده‌های هترودین^۱

۲- گیرنده‌های همودین^۲ یا IF صفر^۳

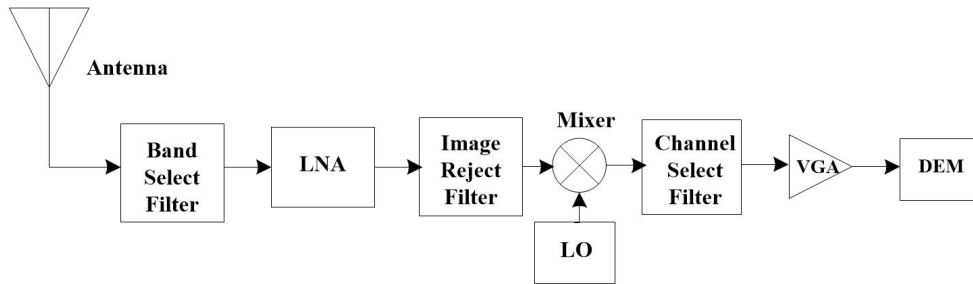
۳- گیرنده‌های IF پایین^۴ که حالت خاصی از گیرنده‌های هترودین می‌باشند.

۱-۲-۱ گیرنده‌های هترودین

کلمه هترودین به معنای مخلوط کردن یا ترکیب کردن دو فرکانس می‌باشد. این ساختار گیرنده

اولین بار توسط Armstrong در سال ۱۹۱۸ میلادی ارائه شد، که استفاده از این معماری برای مدت

زمان طولانی متداول بوده است [۳]. شکل ۱-۱ ساختار یک گیرنده هترودین را نمایش می‌دهد.



شکل ۱-۱: ساختار گیرنده هترودین [۱]

همانطور که در شکل نمایش داده شده است در گیرنده هترودین سیگنال فرکانس بالا یا سیگنال

¹Heterodyne

² Homodyne

³ Zero-IF

⁴ Low-IF

RF طی چند مرحله به فرکانس باند میانی¹ تبدیل می‌گردد. در واقع این کار باعث می‌شود که فیلتر انتخاب کانال احتیاجی به ضریب کیفیت (Q) بسیار بالایی نداشته باشد که در این صورت طراحی آن راحت‌تر می‌گردد. پس از اینکه سیگنال دریافتی از آنتن از فیلتر انتخاب کانال که فیلتری میان‌گذر می‌باشد عبور کرد به تقویت کننده کم نویز² (LNA) اعمال می‌گردد. پس از آن سیگنال تقویت شده باید از یک فیلتر حذف تصویر عبور کند تا سیگنال تصویر حذف گردد. این فیلتر برای عملکرد صحیح سیستم باید با ضریب کیفیت بالا ساخته شود و از آنجا که در داخل تراشه عناصر پسیو از جمله سلف و خازن دارای کیفیت مناسبی نمی‌باشند بنابراین این فیلتر را در خارج تراشه می‌سازند که خود موجب افزایش سطح اشغالی می‌گردد و همچنین افزایش هزینه را نیز به دنبال دارد.

عمل انتقال به فرکانس پایین‌تر توسط میکسر انجام می‌شود که فرکانس میکسر یا ω_{LO} توسط یک نوسان‌ساز محلی تولید می‌گردد در ادامه سیگنال دوباره از یک فیلتر انتخاب کانال عبور داده می‌شود. پس از آن سیگنال وارد یک تقویت کننده با بهره متغیر³ می‌گردد تا افت ناشی از طبقات قبل را جبران کند و سپس سیگنال به بخش پردازش در حوزه دیجیتال اعمال می‌گردد. از مزایای ساختارهای هترودین می‌توان به انتخاب‌گری⁴ و حساسیت بالا آن‌ها اشاره کرد که با توجه به این دلایل ساختارهای هترودین، چندین دهه به عنوان ساختارهای متداول سیستم‌های مخابراتی بوده است. اما با پیشرفت

⁵ IF

¹ Low Noise Amplifier

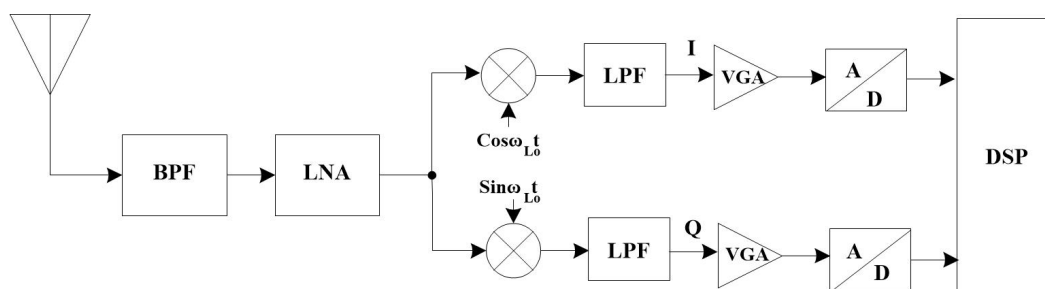
² VGA

³ Selectivity

صنایع و احتیاج به تکنولوژی‌هایی با حجم اشغالی پایین‌تر، ساختارهای مناسب‌تری ارائه گشت. زیرا همانطور که ذکر شد ساختارهای هترودین به علت استفاده از فیلترهای خارج تراشه دارای مشکلاتی نظیر ابعاد بزرگ و هزینه نسبتاً زیاد و افزایش توان مصرفی می‌باشند.

۲-۲-۱-۲-۲-۱ گیرنده‌های همودین

گیرنده‌های هموداین که نوع دیگری از ساختارهای گیرنده‌های مخابراتی می‌باشند، که باند دریافتی مستقیماً و بدون عبور از چند مرحله به فرکانس میانی تبدیل می‌گردد [۳،۱]. در این نوع ساختار فرکانس نوسان‌ساز محلی برابر فرکانس ورودی می‌باشد و بنابراین فرکانس IF برابر صفر می‌گردد. نمایشی از این معماری در شکل ۲-۱ نمایش داده شده است. همانطور که در شکل دیده می‌شود به علت اینکه در گیرنده‌های همودین، فرکانس باند بالا مستقیماً به باند IF تبدیل می‌شود، مشکل سیگنال تصویر حل می‌گردد و بنابراین احتیاج به فیلتر حذف تصویر نمی‌باشد.



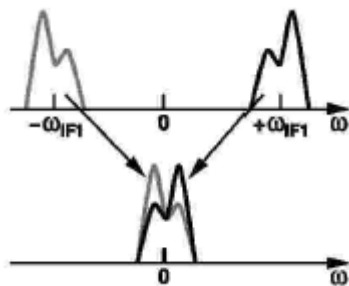
شکل ۲-۱: ساختار گیرنده همودین [۱]

همانطور که در شکل ۲-۱ مشاهده می‌شود فرکانس محلی به طور متعامد با سیگنال ورودی ضرب می‌گردد. این امر در واقع برای این صورت می‌گیرد که اگر سیگنال ورودی متقارن نباشد (مثلاً

سیگنال FSK که باندهای کناری آن دارای اطلاعات متفاوتی می‌باشد) در صورت آورده شدن به فرکانس

صفر شکل سیگنال خراب می‌شود که این موضوع در شکل ۳-۱ نمایش داده شده است. بنابراین باید در

هنگام انتقال به فرکانس باند پایه، دو مسیر جداگانه ایجاد نماییم.



شکل ۳-۱: تداخل سیگنال‌ها بعد از انتقال به فرکانس صفر

بوسیله نوسان‌سازهای متعامد سیگنال اولیه بدون تداخل بازیابی می‌گردد. همانطور که ذکر شد

در گیرنده‌های همودین برخلاف گیرنده‌های هترودین از فیلتر حذف تصویر استفاده نمی‌شود بنابراین

باعث قابلیت مجتمع سازی بهتر و همچنین سادگی در طراحی می‌گردد. اما این ساختار به علت وجود

سیگنال حول فرکانس صفر دارای معایبی همچون آفست‌های DC، نشتی LO می‌باشد. همچنین به

علت استفاده از شیفرت فاز ۹۰ درجه دارای مشکل ناهمخوانی مسیرهای I و Q نیز می‌باشد. با توجه به

اینکه تولید سیگنال‌های متعامد با اختلاف فاز دقیق و عدم خطای فاز در مسیرهای I و Q نقش تعیین

کننده‌ای در SNR خروجی دارد، لذا یک چالش مهم در طراحی سیستم‌های هموداین، طراحی نوسان‌ساز

متعامدی با خطای فاز کم و نویز فاز پایین است. در کاربردهای متداول بهتر است که خطای اندازه کمتر

از ۱dB و خطای شیفت فاز هم کمتر از ۵ درجه باشد. البته این حدود به نوع مدولاسیون نیز بستگی دارد [۴].

با توجه به مطالب اشاره شده، در بسیاری از سیستم‌های مخابراتی برای مدولاسیون و دمودولاسیون سیگنال‌هایی با اختلاف فاز 90^0 مورد نیاز است. همانطوریکه که در شکل ۲-۱ مشاهده می‌شود نیاز به سیگنال‌های 90^0 کاملاً ضروری می‌باشد. همچنین در فرستنده‌های همودین یا تبدیل مستقیم نیز، نظیر گیرنده‌های همودین استفاده از سیگنال‌های 90^0 لازم و ضروری می‌باشد [۱].

۳-۱ روش تحقیق

از پارامترهای مهم در طراحی نوسان‌ساز می‌توان به نویز فاز و توان مصرفی اشاره نمود در این پایان‌نامه سعی بر این شده است که نوسان‌سازی با نویز فاز پایین و توان مصرفی کم ارائه شود. نویز المان‌های مختلف مدار و نویز منبع تغذیه، باعث ایجاد نویز در خروجی نوسان‌ساز می‌گردد. این نویز منجر به تغییر در دامنه خروجی و فاز می‌گردد، نویز موجود در فاز که منجر به تغییر فاز خروجی نوسان‌ساز می‌گردد با نام نویز فاز شناخته می‌شود و بعنوان نویز غالب بررسی می‌شود. نویز فاز از جمله پارامترهایی است که همواره به عنوان یک مشکل اساسی در طراحی مدارها مورد توجه طراحان بوده است. این اثر به عوامل مختلفی از جمله نویز حرارتی ترانزیستورها، نویز حرارتی تلفات تانک و ... بستگی دارد که در فصل بعد بیشتر به آن پرداخته می‌شود. همچنین لازم به ذکر است که با افزایش توان

مصرفی و دامنه نوسان می‌توان به نویز فاز پایین‌تری دست یافت بنابراین طراحی یک نوسان‌ساز متعامد با نویز فاز پایین و توان مصرفی کم یک چالش محسوب می‌گردد. در این پایان‌نامه سعی بر این شده است که ابتدا درباره نویز فاز، علل و روش‌های کاهش آن تحقیقی صورت گیرد و سپس سعی بر آن شده است که ساختارهای جدیدی با نویز فاز پایین و توان مصرفی کم ارائه گردد.

۴-۱ ساختار پایان‌نامه

این پایان‌نامه مشتمل بر پنج فصل می‌باشد. در فصل دوم این پایان‌نامه ابتدا مروری بر انواع روش‌های ساخت سیگنال متعامد و بررسی مزایا و معایب هریک پرداخته می‌شود. همچنین توضیحاتی در مورد برخی پارامترها و اصطلاحات مهم و ضروری در مورد نوسان‌ساز داده خواهد شد. در فصل سوم به بررسی و مقایسه نوسان‌سازهای متعامد LC ارائه شده تاکنون پرداخته می‌شود و برخی از مزایا و معایب هر ساختار مورد بررسی قرار خواهد گرفت. نوسان‌سازهای مورد بحث در این فصل شامل نوسان‌سازهایی مبتنی بر تزویج هماهنگ‌های مرتبه اول و تزویج هماهنگ‌های مرتبه دوم می‌باشد. همچنین در این فصل توضیحاتی در مورد نوسان‌سازهای کولپیتس و کلاس C داده خواهد شد. در فصل چهارم سه ساختار جدید از نوسان‌سازهای پیشنهادی با استفاده از سلول دارلینگتون و استفاده از نوسان‌سازهای کلاس C ارائه خواهد شد و مورد طراحی و مقایسه قرار می‌گیرد. در نهایت نتیجه‌گیری و پیشنهادهایی برای ادامه کار در آینده در فصل پنجم بیان خواهد شد.

فصل دوم

انواع تقسیم کننده‌های فرکانسی و برخی از پارامترهای مهم

نوسان سازها

۱-۲ مقدمه

با توجه به نکات ذکر شده در فصل قبل و آنچه از متون مختلف بیان شده است [۴-۱]، تولید سیگنال‌های متعامد در سیستم‌های مخابراتی امروزی با نویز فاز پایین و خطای فاز کم، از اهمیت ویژه‌ای برخوردار می‌باشد. بنابراین طراحی صحیح یک نوسان‌ساز متعامد در فرکانس کاری بالا، با توان مصرفی کم و نویز فاز پایین یک چالش محسوب می‌گردد. در این فصل ابتدا روش‌های مختلف برای ایجاد سیگنال متعامد پرداخته خواهد شد و در مورد مزایا و معایب هریک از آن‌ها بحث خواهد شد. همچنین در مورد پارامترهای مهم برای طراحی یک نوسان‌ساز متعامد توضیح مختصری داده خواهد شد.

۲-۲ روش‌های تولید سیگنال متعامد

روش‌های متفاوتی برای تولید سیگنال متعامد وجود دارد که به بررسی پرکاربردترین آن‌ها می‌پردازیم. روش‌های تولید سیگنال متعامد به طور کلی در دو دسته روش‌های حلقه باز^۱ و روش‌های حلقه بسته^۲ جای می‌گیرند. نمودار شکل ۱-۲ انواع روش‌ها را به صورت خلاصه نشان می‌دهد [۵].

۳-۲ روش‌های حلقه باز

یکی از روش‌های ساخت سیگنال متعامد روش‌های حلقه باز می‌باشد. در اینگونه روش‌ها خطای ورودی مستقیماً به خروجی انتقال پیدا می‌کند [۵].

¹ Open loop

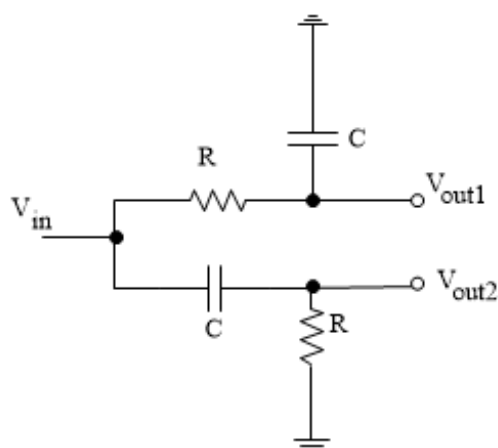
² Close loop



شکل ۱-۲: نمودار انواع روش‌های ساخت سیگنال‌های متعامد

۲-۳-۱ شبکه RC-CR

یکی از ساده‌ترین روش‌های تولید سیگنال‌های متعامد استفاده از شبکه RC-CR نشان داده شده در شکل ۲-۲ می‌باشد. در این ساختار ورودی در شاخه CR، $+45^\circ$ درجه و در شاخه RC، -45° شیفیت داده می‌شود. خروجی این شبکه در تمام فرکانس‌ها متعامد می‌باشد اما دامنه خروجی‌ها ثابت نمی‌باشد [۶]. دامنه دو مسیر تنها در فرکانس قطب که برابر $\frac{1}{RC}$ می‌باشد، برابر است. در فرآیند طراحی، فرکانس قطب را مطابق با فرکانس ورودی یا حامل تنظیم می‌کنند. قابل ذکر است که مقدار RC با توجه به دما و تغییرات پروسه تغییر می‌کند که برای حل این مشکل از محدود کننده‌های دامنه یا تقویت کننده‌هایی با گین متغیر استفاده می‌شود [۷]. از دیگر معایب این شبکه علاوه بر مشکل تنظیم دقیق آن، می‌توان به نویز بالا و توان مصرفی بالا اشاره کرد که باعث می‌شود این ساختار برای کاربردهای فرکانس بالای دقیق استفاده نشود.



شکل ۲-۲: شبکه RC-CR [۷]

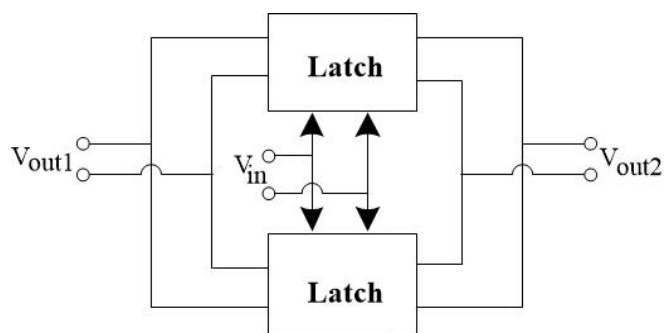
۲-۳-۲ شبکه تقسیم کننده فرکانسی

روش شبکه تقسیم کننده فرکانسی روش نسبتاً ساده‌ای برای تولید سیگنال‌های متعامد می‌باشد.

نمایشی از این ساختار در شکل ۳-۲ نشان داده شده است. این ساختار از یک فلیپ فلاپ پایه-پیرو^۱

تشکیل شده است که فرکانس ورودی که دو برابر فرکانس خروجی مطلوب می‌باشد را بر دو تقسیم

می‌کند. در این ساختار اگر ورودی دارای چرخه کار^۲ ۵۰٪ باشد، خروجی‌ها متعامد می‌شوند [۶].



شکل ۳-۲: ساختار یک تقسیم کننده فرکانس [۶]

^۱ Master-Slave Flip-Flop

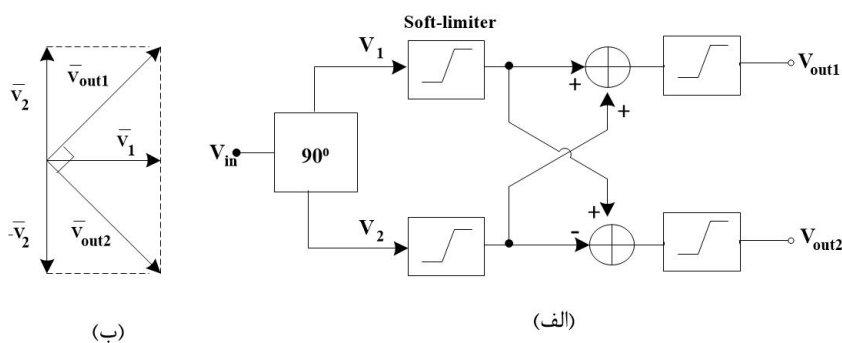
^۲ Duty-cycle

از آنجاییکه که برای این ساختار لازم است که فرکانسی دو برابر فرکانس مطلوب تولید گردد، این ساختار دارای مشکلاتی نظیر افزایش توان مصرفی و محدودیت دسترسی به ماکزیمم فرکانس موجود، روبرو می‌باشد. همچنین عدم تطابق مسیرهای سیگنال در لچ^۱ها موجب خطای فاز در این ساختار می‌گردد.

۲-۳-۳ روش هاون^۲

روش دیگری که برای ساخت سیگنال‌های متعامد به کار می‌رود روش هاون نام دارد که معماری

این ساختار در شکل ۴-۲ نمایش داده شده است



شکل ۴-۲: (الف) مدار تولید کننده خروجی‌های متعامد هاون (ب) دیاگرام فازور هاون [۵].

همانطور که در این شکل مشاهده می‌شود در ابتدا ورودی توسط یک شیفت دهنده فاز ۹۰ درجه به دو مسیر تقسیم می‌شود و سیگنال‌های v_1 و v_2 تولید می‌شوند [۵]. در این ساختار اگر v_{in} شکل موجی سینوسی باشد داریم:

$$v_1 = A \cos(\omega t) \quad (1-2)$$

¹ Latch
² Haven

$$v_2 = ACos(\omega t + \theta) \quad (2-2)$$

v_2 سیگنال شیفت داده شده ورودی می‌باشد (معمولا از شبکه RC-CR برای ایجاد اختلاف فاز ۹۰ درجه استفاده می‌کنند). همچنین از محدود کننده نرم^۱ برای یکی کردن دامنه‌ها استفاده می‌شود. بعد از عمل محدود کردن دامنه‌ها سیگنال‌ها دوباره جمع و تفریق می‌شوند و نتیجه دوباره از یک محدود کننده عبور می‌کند. خروجی‌های نهایی تولید شده تقریبا سینوسی می‌باشند و باهم متعام هستند. با توجه به بلوک دیاگرام خروجی‌های v_{OUT1} و v_{OUT2} از روابط (۳-۲) و (۴-۲) به دست می‌آید [۵].

$$v_{out1} = v_1(t) + v_2(t) = 2Acos\frac{\theta}{2}\cos(\omega t + \frac{\theta}{2}) \quad (3-2)$$

$$v_{out2} = v_1(t) - v_2(t) = 2Asin\frac{\theta}{2}\sin(\omega t + \frac{\theta}{2}) \quad (4-2)$$

مزیت اصلی این روش این است که هر خطایی در بلوک شیفت دهنده فاز که منجر به خطای دامنه بین دو خروجی شود توسط محدود کننده نرم از بین می‌رود. در واقع این روش نسبت به خطای دامنه ایمن می‌باشد. از معایب این ساختار می‌توان به نیاز به ۴ محدود کننده و دو جمع کننده اشاره نمود که موجب افزایش توان مصرفی و سطح اشغالی می‌گردد.

۴-۲ روش‌های حلقه بسته

در این دسته از روش‌ها از حلقه فیدبک برای ایجاد سیگنال‌های متعامد استفاده می‌شود. دقت

¹ Soft limiter

این دسته از روش‌ها از روش حلقه باز بیشتر می‌باشد.

۲-۴-۱ نوسان‌سازهای متعامد Relaxation

در شکل ۲-۵ نمونه‌ای از ساختار یک نوسان‌ساز Relaxation با ترانزیستور BJT نمایش داده

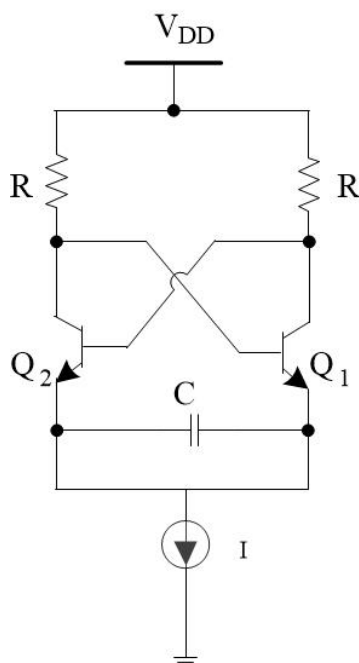
شده است. خروجی از کلکتور ترانزیستورها گرفته می‌شود. همانطور که مشخص می‌باشد در این نوع

مدارها از عنصر القاگر استفاده نمی‌شود و نوسان با استفاده از شارژ و دشارژ متناوب خازن رخ می‌دهد

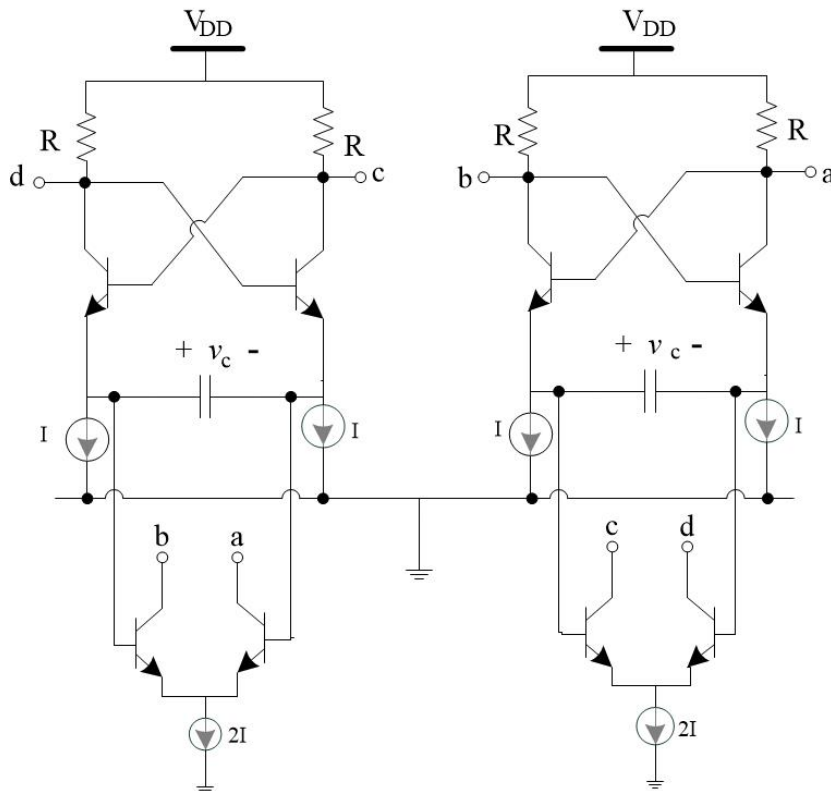
[۵]. ترانزیستورهای اتصال ضربدری در این شکل در نقش سوئیچ عمل می‌کنند. همچنین نوسان‌سازهای

متعامد Relaxation از دو نوسان‌ساز Relaxation تشکیل شده است که در شکل ۲-۶ نمایش داده شده

است.



شکل ۲-۵: نوسان‌ساز Relaxation [۵]



شکل ۲-۶: نوسان‌ساز متعامد Relaxation [۵]

از مزایای اینگونه مدارها می‌توان به عدم استفاده از القاگر و در نتیجه مکان اشغالی ناچیز بر روی

تراشه اشاره کرد. اما ایراد اصلی این مدارها نویز فاز نامناسب آن‌ها می‌باشد که موجب شده‌است در

طراحی‌های فرکانس بالا کمتر از اینگونه مدارها استفاده گردد.

۲-۴-۲ تولید سیگنال متعامد با استفاده از نوسان‌سازهای حلقوی

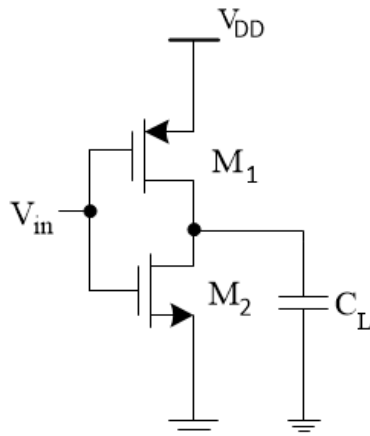
هسته اصلی یک نوسان‌ساز حلقوی گیت وارونگر می‌باشد که در شکل ۲-۷ نمایش داده شده

است. اگر تعداد طبقات فردی از این وارونگرها (حداقل ۳ طبقه) را در یک حلقه فیدبک قرار دهیم، این

ساختار شروع به نوسانی پایدار خواهد کرد. فرکانس نوسان این ساختار بستگی به تاخیر انتشار^۱ هر

^۱ Propagation delay

طبقه و تعداد طبقات دارد [۸].



شکل ۲-۷: مدار هسته نوسان‌ساز حلقه‌ای [۸]

همانطور که ذکر گردید برای ایجاد یک نوسان پایدار احتیاج به تعداد طبقات فردی از وارونگرها داریم [۸] که در این صورت تاخیر فازی معادل ۱۲۰ درجه خواهیم داشت. متأسفانه برای تولید سیگنال‌های متعامد نیاز به تعداد زوجی از وارونگرها داریم که در این حالت نوسان‌ساز حلقه‌ای نوسان ننموده و در حالت قفل شدگی^۱ قرار می‌گیرد. دو راه‌حل برای حل این مشکل وجود دارد: روش اول استفاده از سلول تاخیر^۲ CML با استفاده از منبع جریان می‌باشد و روش دوم اضافه کردن وارونساز مسیر مستقیم^۳ بین گره‌هایی با فاز مخالف هم می‌باشد [۹]. از معایب نوسان‌سازهای حلقوی برای ساخت سیگنال متعامد می‌توان به نویز فاز بالا و توان مصرفی بالا آن‌ها اشاره نمود.

^۲ Latch up

^۳ Current mode logic

^۳ Feedforward

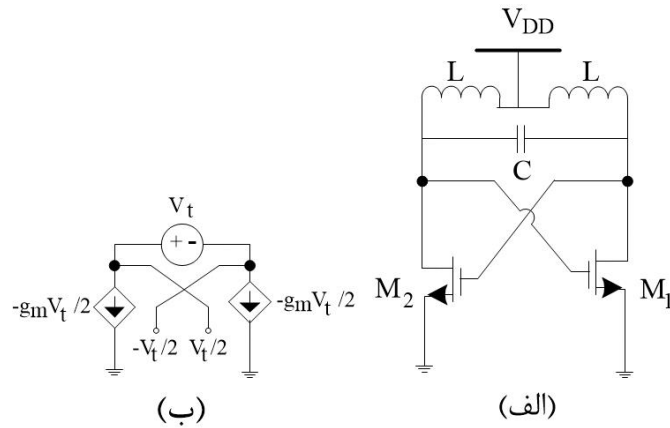
۲-۴-۳ نوسان‌سازهای متعامد LC

نوسان‌سازهای LC دسته‌ای از نوسان‌سازها می‌باشند که از تانک LC برای ایجاد نوسان استفاده می‌کنند. هرچند که القاگر فضای زیادی را در تراشه اشغال می‌کند اما نوسان‌سازهای LC به دو دلیل زیر در مدارهای فرکانس بالای امروزی نقش مهمی را ایفا می‌کنند [۱]:

۱- اینگونه مدارها از ضریب کیفیت نسبتاً بالایی نسبت به دیگر ساختارها برخوردارند. در نتیجه از نویز فاز بهتری برخوردار می‌باشند.

۲- در فرکانس صفر یا DC القاگر امپدانسی در حدود صفر دارد و بنابراین افت ولتاژ بسیار کمی حاصل می‌شود. در نتیجه این امکان به وجود می‌آید که مدار بتواند با ولتاژهای تغذیه کوچک تری نسبت به نوسان‌سازهای Relaxation کار کند.

شکل ۲-۸ (الف) یک نمونه متداول نوسان‌ساز LC را نمایش می‌دهد. همانطور که در شکل مشخص است این ساختار به صورت تفاضلی می‌باشد [۱]. در حالت DC القاگر اتصال کوتاه است و بنابراین گیت ترانزیستورها به منبع تغذیه متصل می‌گردند و ولتاژ بایاس آن‌ها فراهم می‌گردد. در طی یک دوره نوسان ترانزیستورها در هر سه ناحیه‌ی اشباع، خطی و خاموش وارد می‌شوند. برای درک بهتر عملکرد مدل سیگنال کوچک نوسان‌ساز در شکل ۲-۸ (ب) نمایش داده شده است.



شکل ۸-۲: ساختار نوسان‌ساز اتصال ضربداری LC : (الف) مدار نوسان‌ساز (ب) مدل سیگنال کوچک [۱].

در این ساختار ترانزیستورهای زوج اتصال ضربداری مقاومت منفی برابر $\frac{-2}{g_m}$ می‌سازند، که تلفات ناشی از مقاومت پارازیتیک سلف و خازن را جبران می‌کند در نتیجه قطب‌های مدار موهومی خالص می‌شوند و خروجی سینوسی می‌گردد. در این ساختار فرکانس تشدید یا ω_0 برابر فرکانسی تعریف می‌شود که در آن ادمیتانس معادل خازن و القاگر یکدیگر را حذف می‌کنند. فرکانس نوسان از رابطه (۵-۲) به دست می‌آید که در آن ظرفیت خازن ورکتور و $C_{parasitic}$ شامل خازن‌های پارازیتیک ناشی از ترانزیستورهای اتصال ضربداری در مدار از رابطه (۶-۲) به دست می‌آید [۱].

$$\omega = \frac{1}{\sqrt{L(C_{var} + C_{parasitic})}} \quad (۵-۲)$$

$$C_{parasitic} = C_{GS2} + C_{DB1} + 4C_{GD} \quad (۶-۲)$$

در رابطه (۶-۲)، C_{GS2} خازن گیت سورس ترانزیستور، C_{DB1} خازن درین بالک ترانزیستور و C_{GD} خازن

گیت درین ترانزیستور اتصال ضربداری می‌باشد. لازم به ذکر است که ترانزیستورهای سوئیچ M_1 و M_2

از یک نوع و دارای اندازه‌های یکسان می‌باشند. همچنین بهره حلقه در فرکانس نوسان، برابر $g_m \cdot R_p$ می‌باشد که R_p معادل تلفات تانک LC می‌باشد.

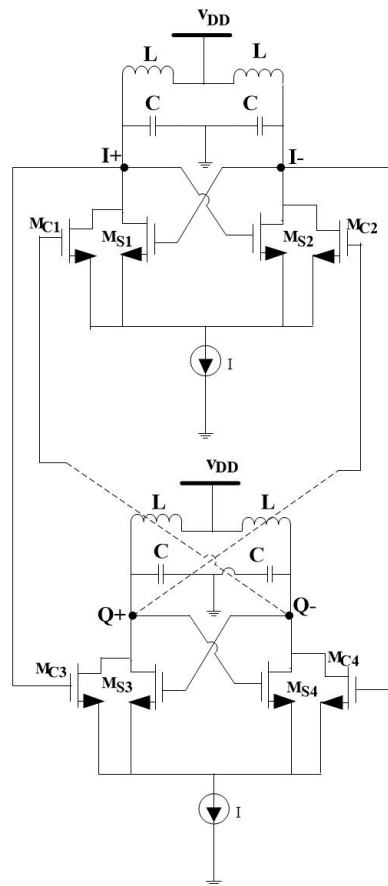
طبق معیار بارکوزن^۱ نوسان در یک سیستم فیدبک‌دار زمانی اتفاق می‌افتد که بهره حلقه ۱ و فاز سیستم برابر صفر یا ضربی از 360° درجه باشد که در این صورت سیگنال به صورت فیدبک مثبت به تدریج تقویت می‌شود و نوسان اتفاق می‌افتد. شرط گفته شده برای نوسان لازم می‌باشد اما کافی نیست. در واقع برای شروع نوسان بهره حلقه باید بزرگ‌تر از یک باشد. بنابراین با توجه به بهره حلقه می‌توان به رابطه (۷-۲) برای شرط نوسان رسید.

$$g_m \cdot R_p > 1 \Rightarrow g_m > \frac{1}{R_p} \quad (7-2)$$

نوسان‌سازهای متعامد LC از تزویج دو نوسان‌ساز LC به وجود می‌آیند. اینگونه نوسان‌سازها متعامد شامل شبکه تزویج و هسته نوسان‌ساز می‌باشد. تزویج در نوسان‌سازهای متعامد به طرق مختلفی صورت می‌گیرد شکل ۹-۲ نمونه ابتدایی از پیاده‌سازی نوسان‌ساز متعامد را نشان می‌دهد که از هارمونی مرتبه اول برای تزویج استفاده کرده است.

در فصل بعد به توضیح درباره کارکرد و نحوه تولید سیگنال‌های متعامد توسط نوسان‌سازهای متعامد LC پرداخته می‌شود.

¹ Barkhausen's criteria



شکل ۲-۹: مدار نوسان‌ساز متعامد LC [۱۰]

۲-۵ پارامترهای مهم در طراحی نوسان‌سازهای متعامد

۲-۵-۱ نویز فاز

همانند تمامی مدارهای آنالوگ نوسان‌سازها نیز نسبت به منابع نویز موجود حساس هستند. نویزهای محیطی و نویز ادوات الکتریکی هم دامنه و هم فرکانس خروجی را تحت تاثیر قرار می‌دهد. نویز موجود در دامنه را با مکانیزم‌های محدودسازی نظیر استفاده از محدود کننده نرم می‌توان از بین برد درحالی که نویز موجود در فاز را نمی‌توان با این روش کاهش داد. این نویز که با نام نویز فاز شناخته می‌شود، بعنوان نویز غالب بررسی می‌شود و از جمله پارامترهایی است که همواره به عنوان یک مشکل

اساسی در طراحی مدارها مورد توجه طراحان بوده است [۱۲،۱۱]. همچنین این اثر در حوزه زمان با

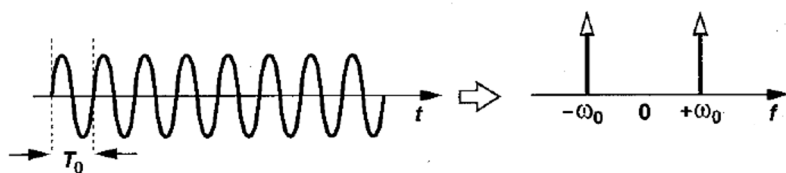
عنوان جیترا^۱ نام برده می‌شود. برای یک نوسان‌ساز ایده‌آل، خروجی را می‌توان به صورت $V_0 =$

$ACos(\omega_0 t + \Phi_0)$ بیان کرد که در آن A دامنه نوسان، ω_0 فرکانس نوسان و Φ_0 ثابت فاز است. طیف

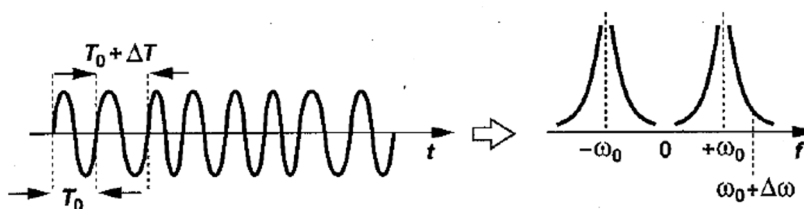
فرکانسی یک نوسان‌ساز ایده‌آل همان‌طور که در شکل ۲-۱۰ (الف) نشان داده شده است دو ضربه در

$\pm\omega_0$ دارد. در این حالت دوره تناوب نوسان ثابت است و نقاط گذر از صفر دقیقاً در مضارب صحیحی از

تناوب رخ می‌دهد.



(الف)



(ب)

شکل ۲-۱۰: (الف) طیف خروجی یک نوسان‌ساز ایده‌آل بدون نویز فاز (ب) طیف خروجی یک نوسان‌ساز با نویز فاز

[۱]

در نوسان‌سازهای واقعی، نویز موجود در مدار دوره تناوب نوسانات را بطور تصادفی تغییر می‌دهد.

این بدان معناست که نوسان‌ساز در فرکانسی غیر از ω_0 نوسان می‌کند، یعنی نقاط گذر از صفر در

^۱Jitter

مضارب صحیحی از تناوب رخ نمی‌دهد و طیف خروجی آن همان‌طور که در شکل ۲-۱۰ (ب) مشاهده

می‌شود، حوالی ضربه‌ی اصلی پوش دارد بدین معنی که سیگنال در $\omega_0 \pm \Delta\omega$ انرژی محدودی دارد.

با فرض ثابت بودن دامنه نوسان، خروجی این نوسان‌ساز به صورت زیر می‌باشد.

$$v_o(t) = A \cos(\omega_0 t + \Phi_n(t)) \quad (۸-۲)$$

کمیت $\Phi_n(t)$ نویز فاز نامیده می‌شود. چون $\Phi_n(t)$ بسیار کوچک است، خروجی نوسان‌ساز را می‌توان

بصورت زیر بازنویسی نمود:

$$v_{out}(t) = A \cos \omega_0(t) - A \Phi_n \sin \omega_0(t) \quad (۹-۲)$$

رابطه (۹-۲) نشان می‌دهد که طیف خروجی فقط یک ضربه ایده‌آل نخواهد بود بلکه طیف واقعی

خروجی یک نوسان‌ساز کشیدگی‌هایی حول فرکانس حامل دارد.

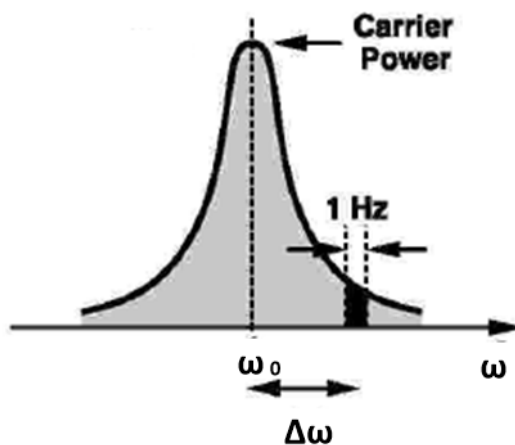
نویز فاز معمولاً به عنوان نسبت توان نویز در یک آفست فرکانسی از فرکانس حامل به توان

سیگنال حامل، در پهنای باند 1Hz بیان می‌شود. به بیان ریاضی داریم [۱]:

$$L_{total}(\Delta\omega) = 10 \log \left[\frac{P_{sideband}(\omega_0 + \Delta\omega, 1Hz)}{P_{carrier}} \right] \quad (۱۰-۲)$$

که در آن توان سیگنال کل $P_{carrier}$ و توان سیگنال $P_{sideband}(\omega_0 + \Delta\omega, 1Hz)$ موجود در آفست

فرکانسی $\Delta\omega$ از فرکانس حامل با پهنای باند 1Hz است (شکل ۱۱-۲).



شکل ۱۱-۲: نمایش نویز فاز [۱]

نویز فاز عموماً بر حسب dBc/Hz است که منظور از c در dBc « نسبت به سیگنال حامل »

می‌باشد. لازم به ذکر است که منابع نویز در یک نوسان‌ساز LC شامل موارد زیر می‌باشد:

- نویز حرارتی و فلیکر^۱ ترانزیستورهای زوج تفاضلی M_1 و M_2 (ترانزیستورهای سوئیچ در شکل

(۸-۲)

- نویز حرارتی و فلیکر ترانزیستور دنباله^۲
- نویز حرارتی ناشی از تلفات تانک

¹ Flicker

² tail

۲-۵-۲ ضریب کیفیت (Q)

ضریب کیفیت یکی دیگر از پارامترهایی می‌باشد که بایستی در طراحی نوسان‌سازها لحاظ کرد.

نویز فاز یک نوسان‌ساز به Q تانک وابسته می‌باشد. سه تعریف متداول برای ضریب کیفیت وجود دارد:

۱- تعریف Q در معادلات لیسن: لیسن^[۱۳] یک رزوناتور با فرکانس قطع B و فرکانس

رزونانس ω_0 را در نظر گرفت و نشان داد که $Q = \frac{\omega_0}{B}$ می‌باشد. در واقع لیسن ضریب کیفیت

را برای یک فیلتر میانگذر درجه دوم با تابع تبدیل $H(S)$ تعریف کرد که در عمل این تعریف

بیشتر برای فیلترها مناسب می‌باشد.

۲- تعریف Q بر اساس انرژی ذخیره شده و اتلاف شده: دومین تعریف Q براساس نسبت

انرژی ذخیره شده به انرژی اتلاف شده در یک سیستم در طول یک دوره تناوب می‌باشد.

$$Q = \frac{\text{انرژی ذخیره شده در یک سیکل}}{\text{انرژی تلف شده در یک سیکل}} \quad (11-2)$$

اگر این رابطه را برای یک تانک LC تعمیم دهیم به روابط (۱۲-۲) و (۱۳-۲) برای Q می‌رسیم.

$$Q = \frac{L\omega}{R_s} = \frac{R_p}{L\omega} \quad (12-2)$$

$$Q = \frac{1}{C\omega R_s} = R_p C\omega \quad (13-2)$$

² Leeson

که در روابط بالا R_s مقاومت سری و R_p مقاومت موازی با سلف و خازن می‌باشد که $R_p = (1 + Q^2)R_s$ می‌باشد. همانطور که از معادله‌های بالا مشخص است هرچه مقاومت پارازیتیک سری با سلف یا خازن کوچک‌تر باشد یا به عبارتی سلف و خازن با کیفیت‌تری داشته باشیم، ضریب کیفیت بهتری خواهیم داشت.

تعریف Q بر اساس دیدگاه فیدبک: در سومین تعریف [۵] به نوسان‌ساز به عنوان یک سیستم

با فیدبک نگاه می‌شود که اگر $H(j\omega)$ تابع تبدیل حلقه باز آن باشد آنگاه داریم:

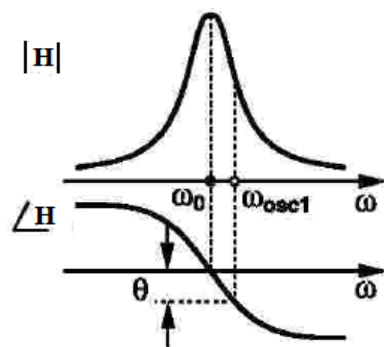
$$Q = \frac{\omega_{osc}}{2} \sqrt{\left(\frac{\delta\Phi}{\delta\omega}\right)^2 + \left(\frac{\delta A}{\delta\omega}\right)^2} \quad (۱۴-۲)$$

که $\Phi = \angle(H(j\omega))$ فاز تابع حلقه باز و $A = |H(j\omega)|$ اندازه تابع حلقه باز و ω_{osc} فرکانس

رزونانس می‌باشد. در یک نوسان‌ساز LC اندازه $\frac{\delta A}{\delta\omega}$ در فرکانس رزونانس برابر صفر است. اما اگر نوسان

سازها با یکدیگر تزویج شوند باعث می‌شود که نوسان‌ساز با یک شیفت فازی نسبت به فرکانس رزونانس

تانک LC نوسان انجام دهد که موجب کاهش Q می‌شود. شکل ۱۲-۲ این مطلب را نشان می‌دهد.



شکل ۱۲-۲: نمودار اندازه و فاز تابع حلقه باز [۱].

۳-۵-۲ گستره تنظیم^۱

یکی از ملاحظات مهم نوسان سازهای LC کنترل شونده با ولتاژ یا VCO^۲ ها بازه تنظیم فرکانسی می باشد. این پارامتر نشان دهنده میزان تغییر فرکانس نوسان ساز با ولتاژ کنترل آن می باشد. گستره

تنظیم توسط رابطه (۱۵-۲) و (۱۶-۲) بیان می شود [۵].

$$Tuning\ Range = \frac{F_{max} - F_{min}}{F_{center}} * 100 \quad (15-2)$$

که در رابطه فوق

$$F_{center} = \frac{F_{max} + F_{min}}{2} \quad (16-2)$$

و فرکانس F_{max} ، F_{min} و F_{center} به ترتیب فرکانس مرکزی، کمینه فرکانس و بیشینه فرکانس

تولیدی توسط نوسان گر می باشد.

اگر گستره تنظیم یک VCO را بر حسب خازن های پارازیتیک و حداکثر و حداقل خازن های ورکتور

بنویسیم به رابطه (۱۷-۲) می رسیم.

$$Tuning\ Range = 2 * \frac{\frac{1}{\sqrt{C_{vmin} + C_{parasitic}}} - \frac{1}{\sqrt{C_{vmax} + C_{parasitic}}}}{\frac{1}{\sqrt{C_{vmin} + C_{parasitic}}} + \frac{1}{\sqrt{C_{vmax} + C_{parasitic}}}} * 100 \quad (17-2)$$

در فرمول بالا C_{vmin} کمینه مقدار خازن ورکتور، C_{vmax} بیشینه مقدار خازن ورکتور و $C_{parasitic}$

¹ Tuning range

² Voltage controlled oscillator

خازن‌های پارازیتیک ترانزیستورها می‌باشند. با توجه به فرمول بالا می‌توان به این نکته دست یافت که بیشترین گستره تنظیم زمانی به دست می‌آید که خازن‌های پارازیتیک حذف شوند. خازن‌های پارازیتیک ترانزیستورها با اندازه آن‌ها متناسب می‌باشند به عبارتی هرچه ترانزیستورهای موجود در نوسان‌ساز ابعاد بزرگ‌تری داشته باشند دارای خازن‌های پارازیتیک بیشتری هستند. از طرفی با افزایش سایز ترانزیستور-ها G_m افزایش پیدا می‌کند و دامنه نوسان بزرگ‌تر می‌شود که باعث بهبود نویز فاز می‌گردد که این امر سبب ایجاد یک مصالحه^۱ می‌شود. برای حل این مشکل در کاربردهایی که نیاز به استفاده از گستره وسیع فرکانسی می‌باشد باید از روش‌هایی نظیر بانک خازنی کمک گرفت [۱].

۲-۵-۴ ضریب شایستگی (FOM)

FOM^۲ کمیته برای ارزیابی عملکرد نوسان‌ساز می‌باشد. نویز فاز با پارامترهایی مانند توان مصرفی و فرکانس نوسان در تقابل است. به عبارت دیگر با افزایش فرکانس، نویز فاز افزایش یافته و با افزایش توان مصرفی طبیعتاً دامنه نوسان افزایش یافته و متعاقباً نویز فاز کاهش می‌یابد. بنابراین برای اینکه بتوان مقایسه‌ی درستی در عملکرد نوسان‌سازها داشت، پارامتر FOM به صورت رابطه (۲-۱۸) تعریف شده است که در آن نویز فاز به توان مصرفی و فرکانس نوسان نرمالیزه می‌شود [۵].

$$FOM = -20 \cdot \log\left(\frac{\omega_{osc}}{\Delta\omega}\right) + L(\Delta\omega) + 10 \cdot \log\left(\frac{P_{DC}}{1mW}\right) \quad (2-18)$$

^۱Trade off

^۲ Figure Of Merit

در رابطه‌ی (۲-۱۸) $\Delta\omega$ آفست فرکانسی از فرکانس مرکزی نوسان، $L(\Delta\omega)$ نویز فاز نوسان‌ساز در

آفست فرکانسی $\Delta\omega$ و P_{DC} توان مصرفی نوسان‌ساز بر حسب میلی‌وات می‌باشد. اندازه معیار FOM

هرچه برای یک نوسان‌ساز بزرگ‌تر باشد نشان‌دهنده‌ی عملکرد بهتر آن نوسان‌ساز می‌باشد.

۶-۲ خلاصه فصل

در این فصل اصول کلی انواع نوسان‌سازهای متعامد بررسی شد و در بین انواع نوسان‌سازهای CMOS

معرفی شده، به دلایلی که در متن توضیح داده شد نوسان‌سازهای متعامد LC به عنوان مهمترین و

پرکاربردترین نوسان‌سازهای متعامد در مدارهای فرکانس بالا معرفی شد. همچنین نویز به عنوان یکی

از مهمترین پارامترها در توصیف عملکرد یک نوسان‌ساز برشمرده شد که بهبود نویز در نوسان‌سازهای

امروزی با وجود توان مصرفی پایین از چالش‌های دشوار سیستم‌های مخابراتی محسوب می‌گردد

فصل سوم

مطالعه و بررسی نوسان‌سازهای متعامد LC

۱-۳ مقدمه

در این فصل ابتدا نوسان‌سازهای متعامد اتصال ضربدری LC که شامل دو دسته استفاده از هماهنگ مرتبه اول و استفاده از هماهنگ مرتبه دوم می‌باشند، مورد بررسی قرار می‌گیرند. همچنین در مورد روش‌های پیشنهادی جدید برای کاهش توان با استفاده از بهبود ترانسانایی نیز توضیح داده خواهد شد در نهایت به بررسی و ارزیابی نوسان‌سازهای کولپیتس و استفاده از ساختار کلاس C در نوسان‌سازهای متعامد پرداخته می‌شود.

۲-۳ اصول تولید سیگنال‌های متعامد

طبق روابطی که آدلر در سال ۱۹۴۰ بیان کرد اگر به یک نوسان‌ساز تحت شرایطی مشخص، سیگنالی با فرکانس نزدیک به فرکانس نوسان یا نزدیک به یکی از هماهنگ‌های آن تزریق شود، نوسان-ساز در فرکانس نوسان سیگنال تزریق شده، شروع به نوسان خواهد کرد و با آن اختلاف فاز ثابتی پیدا خواهد کرد [۱۴].

در واقع هنگام تزریق یک سیگنال با فرکانس نوسان مشخص ω_{inj} به یک نوسان‌ساز با فرکانس

مشخص ω_0 دو پدیده ممکن است رخ دهد [۱۵]:

- قفل فرکانس

- هل دادن فرکانس^۱

اگر فرکانس سیگنال تزریق شده به یک نوسان ساز نزدیک به فرکانس نوسان آن یا یکی از هارمونی‌های مرتبه بالاتر آن باشد و ضریب تزویج قوی باشد، پدیده قفل فرکانسی رخ می‌دهد و باعث می‌شود که نوسان ساز در فرکانس تزریق شده نوسان کند. اما اگر سیگنال تزریق شده نتواند نوسان ساز را وادار به نوسان در فرکانس ω_{inj} بکند و تنها باعث مختل شدن سیگنال گردد به این پدیده هل دادن فرکانسی می‌گویند. امروزه اثرات این دو پدیده در بسیاری از سیستم‌های فیزیکی و الکترونیکی دیده می‌شود. استفاده عمده از فرآیند قفل فرکانسی در ساخت نوسان‌سازهای متعامد می‌باشد. بنابراین طراحی یک مدار نوسان‌ساز متعامد LC شامل دو بخش طراحی هسته نوسان‌ساز و طراحی شبکه تزویج برای متعامد کردن سیگنال‌ها می‌باشد. همانطور که در مقدمه ذکر گشت، تزریق سیگنال به روش‌های مختلفی می‌تواند انجام گیرد در این پایان‌نامه درباره تزریق به دو روش تزریق از طریق هماهنگ مرتبه اول و تزریق از طریق هماهنگ مراتب بالاتر پرداخته می‌شود.

۳-۳ نوسان‌ساز متعامد LC با تزویج هماهنگ مرتبه اول

در یک مدار گره‌های تفاضلی حاوی هماهنگ‌های فرد یا مرتبه اول می‌باشند و گره‌های مد

مشترک^۲ دارای هماهنگ‌های مرتبه زوج می‌باشند. اگر در تزویج و اتصال دو هسته نوسان‌ساز متعامد

^۱Injection pulling

^۲ Common mode

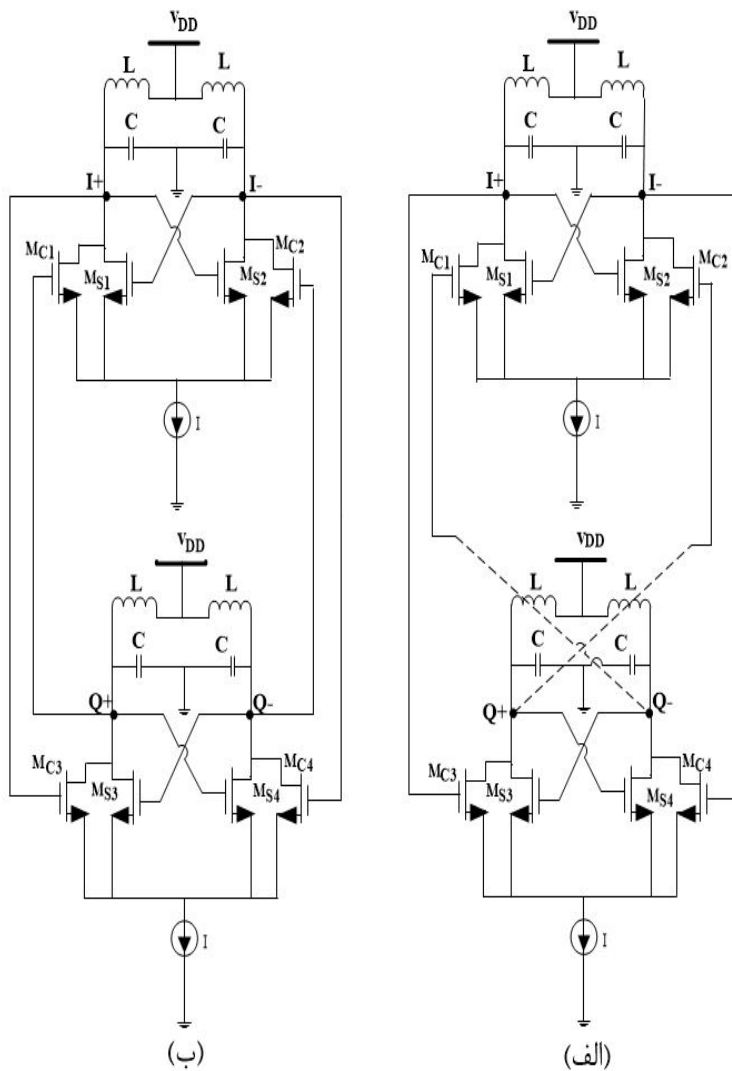
LC از گره‌های تفاضلی استفاده شود نوسان‌ساز متعامد مرتبه اول خواهد شد.

۳-۳-۱ نوسان‌ساز متعامد رفوگران

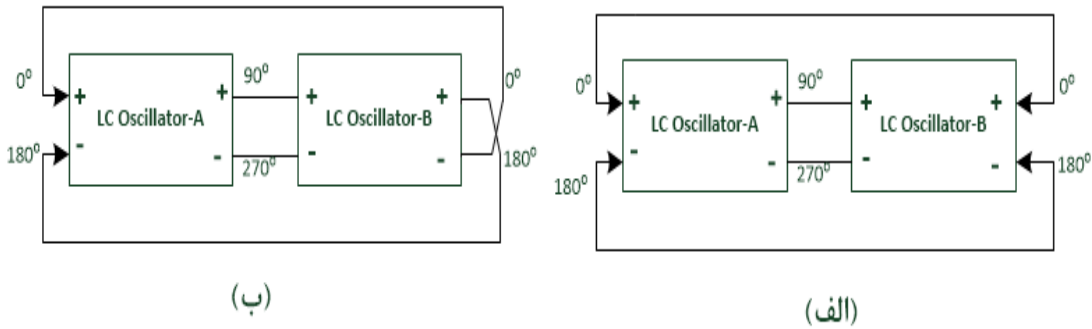
در سال ۱۹۹۶ رفوگران دو ساختار برای تزویج دو نوسان‌ساز به یکدیگر معرفی کرد: اتصال

هم‌فاز-هم‌فاز و اتصال هم‌فاز- غیر هم‌فاز که به ترتیب در شکل ۳-۱ (الف) و (ب) نشان داده شده است

[۱۰]. همچنین بلوک دیاگرام مفهومی مربوط به این مدارها نیز در شکل ۳-۲ قابل مشاهده می‌باشد.



شکل ۳-۱: مدار نوسان‌ساز پیشنهادی رفوگران: (الف) اتصال هم‌فاز- غیر هم‌فاز (ب) اتصال هم‌فاز- هم‌فاز [۱]



شکل ۳-۲: بلوک دیاگرام نوسان ساز پیشنهادی رفوگران: (الف) اتصال هم فاز- هم فاز (ب) اتصال هم فاز- غیر هم فاز

ترانسانایی منفی حاصل از ترانزیستورهای اتصال ضربداری هر کدام از نوسان سازهای هسته، تلفات

تانک را حذف می کند و حلقه ناشی از ترانزیستورهای $M_{C1} - M_{C4}$ در ساختار هم فاز- غیر هم فاز

نوسان سازها را مجبور به تولید خروجی های متعامد می کنند ($M_{S1} - M_{S4}$ ترانزیستورهای سوئیچ می

باشند). همانطور که در فصل قبل ذکر شده بود نوسان سازهای متعامد LC از شبکه هسته و شبکه تزویج

تشکیل شده است. در ساختار رفوگران شبکه تزویج شامل ترانزیستورهای $M_{C1} - M_{C4}$ می باشند. در

دو اتصال هم فاز- هم فاز خروجی ها تنها در دو فاز ۰ و ۱۸۰ درجه نوسان می کنند ولی در نوع هم فاز-

غیر هم فاز اتصال ضربداری نوسان سازها خروجی ها را مجبور به نوسان با اختلاف فاز ۹۰ درجه می کند.

این ساختار به علت استفاده از ترانزیستورها تزویج به صورت موازی با ترانزیستورهای سوئیچ به ساختار

Parallel-QVCO یا *P-QVCO* معروف است.

در شکل ۳-۲ (ب) اگر اختلاف فاز تولید شده توسط هر بلوک نوسان ساز را برابر Φ در نظر بگیریم

(با توجه به فرض همسان بودن ساختار نوسان سازها اختلاف فاز تولید شده توسط آنها را برابر فرض

می‌کنیم) بنابراین کل تاخیر فاز حلقه برابر $2\Phi + 180^0$ می‌باشد. بنابراین طبق معیار بارکوزن که برای

شروع نوسان تاخیر فاز سیستم باید مضربی از 360^0 باشد نتیجه می‌شود که $\Phi = \pm 90^0$ می‌باشد.

علی‌رغم ایجاد سیگنال متعامد توسط ساختار پیشنهادی رفوگران در مدارهای $P-QVCO$ معایبی

وجود دارد، که در ادامه به توضیح مختصری درباره آن‌ها پرداخته می‌شود.

یکی از مشکلات این ساختار مستقل نبودن نویز فاز از خطای فاز می‌باشد [۱۷،۱۶]. در واقع نویز

فاز و خطای فاز هر دو تابعی از ضریب تزویج α که در $P-QVCO$ برابر با نسبت عرض ترانزیستورهای

تزویج‌گر به عرض ترانزیستورهای سوئیچ‌کننده می‌باشد. در واقع با بزرگ‌تر کردن این ضریب خطای فاز

کاهش می‌یابد در حالیکه نویز فاز افزایش می‌یابد که این موضوع یک چالش در طراحی $P-QVCO$

می‌باشد. از دیگر معایب این ساختار می‌توان به مصرف توان نسبتاً بالای آن اشاره کرد که این مشکل به

علت قرار دادن ترانزیستورهای تزویج به صورت موازی با ترانزیستورهای اتصال ضربدری به وجود می‌آید.

در [۱۸] نشان داده شده است که جریان مصرفی این ساختار $(\alpha+1)$ برابر جریان یک نوسان‌ساز اتصال

ضربدری ساده می‌باشد.

از دیگر معایب $P-QVCO$ ها، ایجاد شیفت در فرکانس رزونانس تانک می‌باشد که به علت تزویج

دو نوسان‌ساز به وجود می‌آید. همانطور که در شکل ۲-۱۲ در فصل قبل نشان داده شد این امر باعث

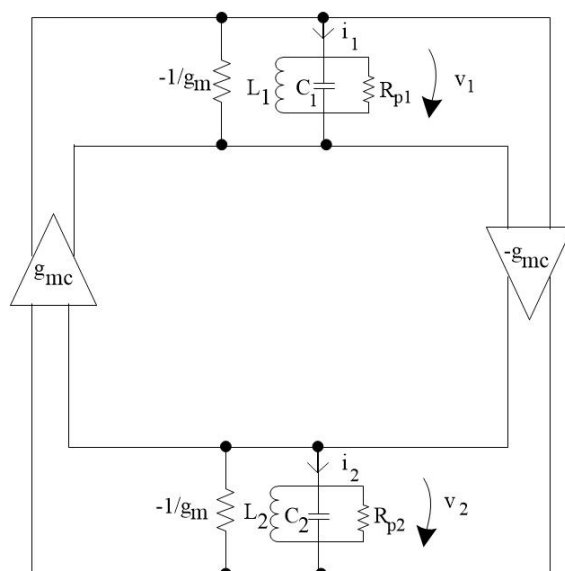
می‌گردد که ضریب کیفیت تانک کاهش بیابد (ضریب کیفیت تانک در فرکانس رزونانس ماکزیمم می-

باشد) در ادامه برای توضیح این مشکل به بررسی مدل خطی نوسان‌ساز پیشنهادی رفوگران میپردازیم

[۵]

برای به دست آوردن روابط فرکانس نوسان مدار $P-QVCO$ رفوگران، از مدلی خطی برای مدار

استفاده می‌کنیم که در شکل ۳-۳ نمایش داده شده است [۵].



شکل ۳-۳: مدل خطی نوسان‌ساز اتصال ضریب LC [۵]

در این شکل در صورت عدم خطای تطابق^۱، $C_2 = C_1 = C$ و $L_1 = L_2 = L$ و $R_{P1} = R_{P2} = R_P$

می‌باشد و $\frac{-1}{g_m}$ نیز مقاومت منفی تولید شده توسط ترانزیستورهای اتصال ضریب می‌باشد که به

طور موازی با تانک LC قرار گرفته است. g_{mc} نیز ترانسپانسی ترانزیستورهای تزویج می‌باشد. با محاسبه

بهره حلقه در ساختار شکل ۳-۳، از رابطه (۳-۱) به دست می‌آید.

¹ Mismatche

$$G_{loop}(s) = -g_{mc}^2 \left(\frac{sL}{1 + sL \left(\frac{1}{R_p} - g_m \right) + s^2 LC} \right)^2 \quad (1-3)$$

با جایگذاری شرایط بارکوزن برای بهره حلقه (برای شروع نوسان بهره حلقه باید برابر یک باشد یا

$g_m = \frac{1}{R_p}$) و همچنین با فرض کردن $s=j\omega$ ، رابطه (۱-۳) به رابطه (۲-۳) ساده می‌گردد.

$$\pm 1 = \frac{g_{mc} \omega L}{1 - \omega^2 LC} \quad (2-3)$$

با توجه به اینکه فرکانس نوسان برابر $\omega_0 = \frac{1}{\sqrt{LC}}$ می‌باشد رابطه (۲-۳) معادله زیر را نتیجه می‌دهد.

$$\omega^2 \pm \frac{g_{mc}}{C} \cdot \omega L - \omega_0^2 = 0 \quad (3-3)$$

با حل معادله درجه دوم بالا به دو جواب برای فرکانس نوسان خواهیم رسید. که در رابطه (۴-۳) مشخص می‌باشد.

$$\omega_{osc} = \pm \frac{g_{mc}}{2C} + \omega_0 \sqrt{\left(1 + \frac{g_{mc}^2 L}{4C}\right)} \quad (4-3)$$

که با فرض $\frac{g_{mc}^2 L}{4C} \ll 1$ رابطه فوق به رابطه (۵-۳) ساده می‌گردد.

$$\omega_{osc} \approx \pm \frac{g_{mc}}{2C} + \omega_0 \quad (5-3)$$

همانطور که مشاهده می‌شود استفاده از دو نوسان‌ساز و تزویج آن‌ها باعث ایجاد شیفت در

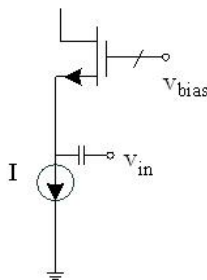
فرکانس رزونانس تانک می‌گردد که موجب کاهش ضریب کیفیت تانک می‌شود برای حل این مشکل

راه حل نظیر استفاده از شیفت فرکانسی پیشنهاد شده است که در قسمت بعد به توضیح در مورد آن پرداخته می‌شود.

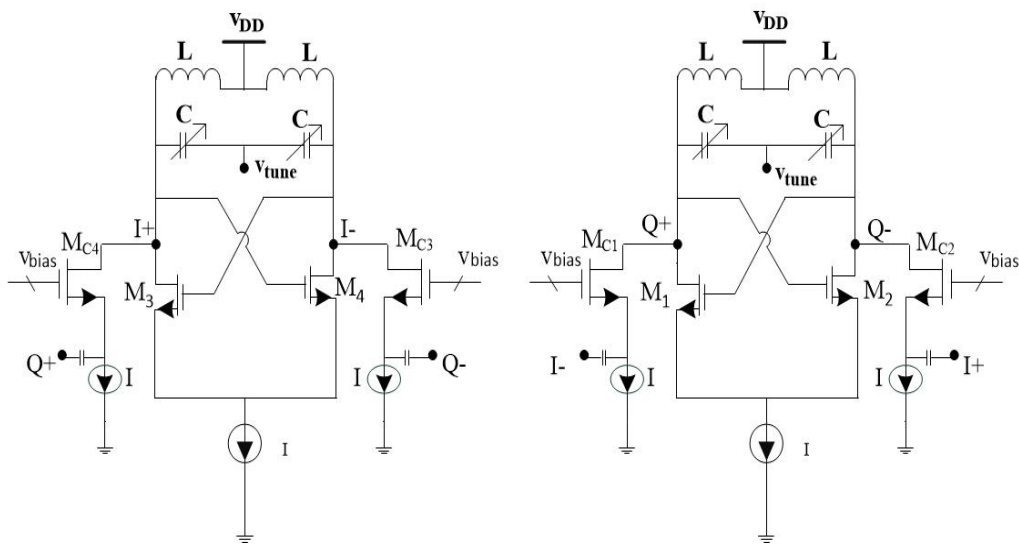
۲-۳-۳ نوسان‌ساز متعامد Vandertang

همانطور که در قسمت قبل ذکر شد یکی از مشکلات تزویج دو نوسان‌ساز ایجاد اختلاف فاز و بنابراین کاهش Q مدار می‌باشد. در [۱۹] برای حل این مشکل استفاده از چهار عدد شیفت دهنده فاز پیشنهاد شده است. در واقع در [۱۹] اثبات شده است که در یک نوسان‌ساز چند فازه اگر شیفت ایجاد شده توسط عناصر پارازیتیک در هر طبقه $\frac{180^0}{N}$ باشد که N تعداد نوسان‌سازهای تزویج شده می‌باشد، در این صورت نویز فاز کمینه می‌گردد. برای نوسان‌سازهای متعامد با $N=2$ این مقدار برابر 90^0 می‌باشد که با استفاده از مدار شیفت فاز شکل ۴-۳ می‌توان این مقدار شیفت فاز را تامین کرد که نمایش این ساختار در شکل (۵-۳) نشان داده شده است. از مزایای مدار پیشنهادی افزایش ضریب کیفیت مدار و در نتیجه بهبود نویز فاز مدار می‌باشد. اما به علت استفاده از عناصر اضافی برای شیفت فاز توان مصرفی

این ساختار افزایش می‌یابد و همچنین گستره تنظیم کاهش می‌یابد.



شکل ۴-۳: مدار شیفت دهنده فاز [۱۹]



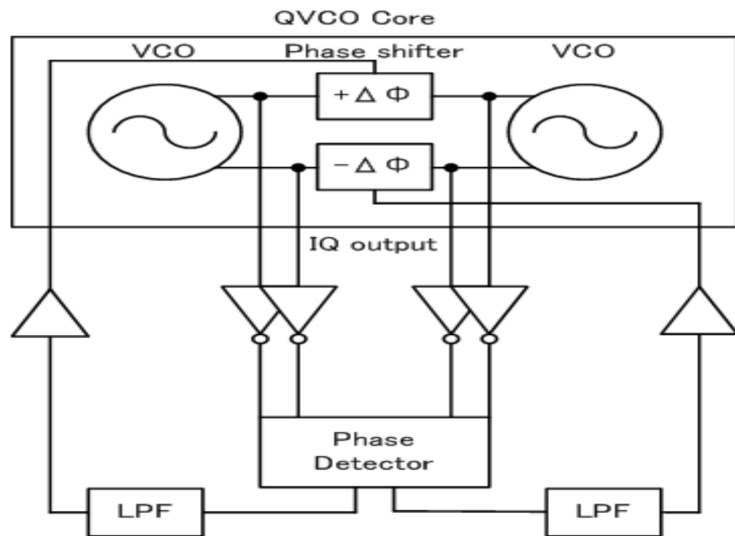
شکل ۳-۵: ساختار پیشنهادی vandertang [۱۹]

۳-۳-۳ نوسان‌ساز متعامد Aria و حاجی میری

در [۲۰] برای حل مشکل شیفت فاز راه‌حل دیگری مبتنی بر استفاده از شیفت دهنده فاز در حلقه فیدبک ارائه شده است. در شکل ۳-۶ بلوک دیاگرام کلی مدار نمایش داده شده است. همانطور که در شکل مشاهده می‌شود این ساختار دارای یک حلقه جبران سازی فاز می‌باشد که خود شامل مدار شیفت فاز، آشکار کننده فاز^۱، فیلتر پایین گذر و تقویت کننده می‌باشد. در واقع اختلاف فاز توسط مدار آشکار ساز فاز شناسایی شده و سپس این اختلاف فاز توسط فیلتر پایین گذر به ولتاژ dc تبدیل می‌گردد و ولتاژ کنترلی شیفت دهنده فاز را تغییر می‌دهد. از مزایای این مدار نسبت به ساختار قبل استفاده از حلقه فیدبک می‌باشد که می‌توان به خطای فاز کمتری دست پیدا کرد. خطای فاز این ساختار در حدود ۰/۵ درجه می‌باشد. از معایب این ساختار می‌توان به استفاده از عناصر اضافی اشاره کرد که خود موجب

¹ Phase detector

افزایش توان مصرفی و کاهش گستره تنظیم می‌گردد.



شکل ۳-۶: بلوک دیاگرام ساختار Aria و حاجی میری [۲۰]

توان مصرفی مدار پیشنهادی در این مقاله در حدود 17mW و نویز فاز آن برابر 120dBc/Hz -

در آفست فرکانسی 1MHz از فرکانس مرکزی $5/3\text{GHz}$ می‌باشد.

۴-۳-۳ نوسان‌سازهای متعامد سری

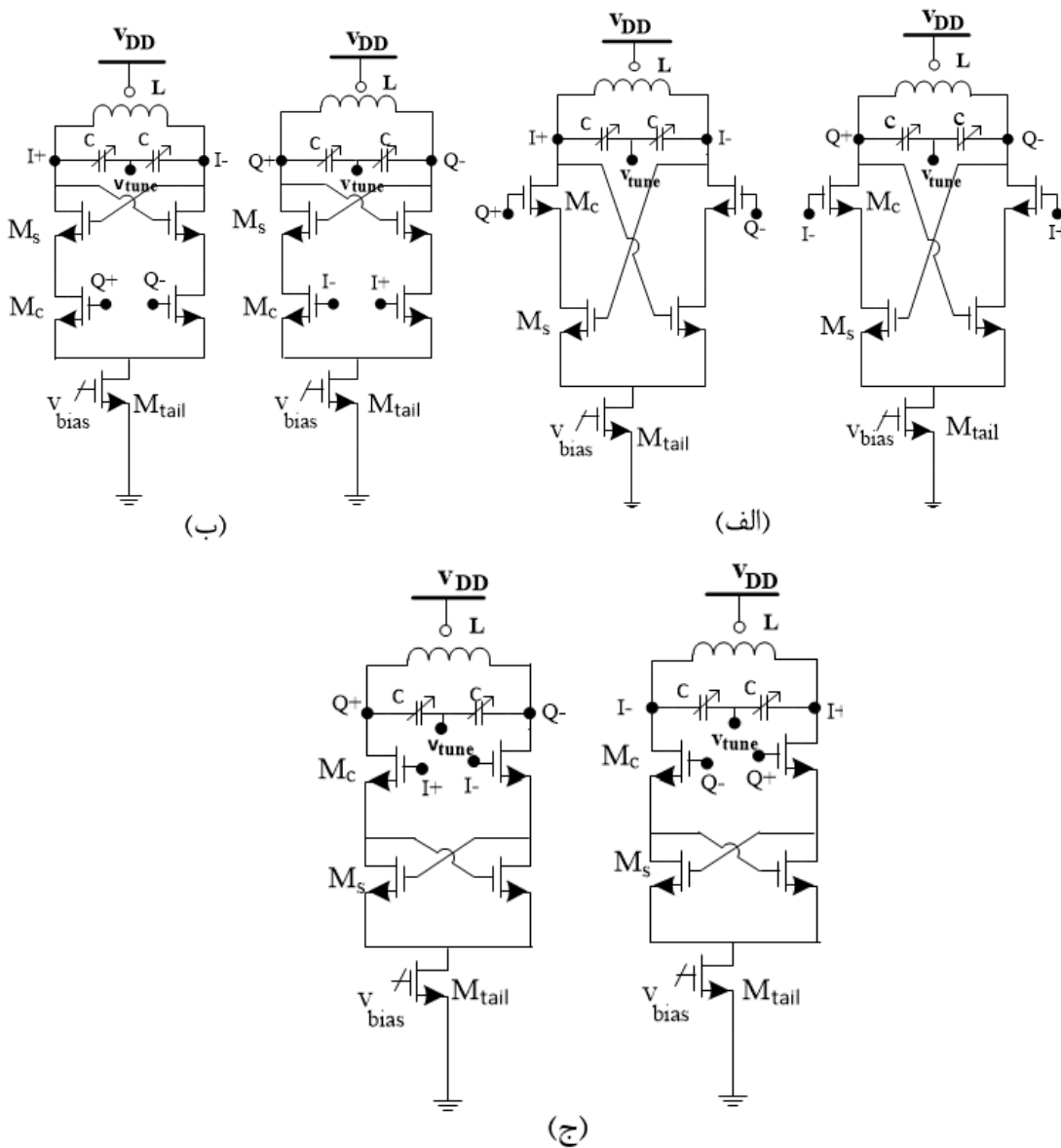
همانطور که در بخش ۳-۳-۱ گفته شد یکی از ایرادهای مدارهای P-QVCO مصالحه بین نویز

فاز و خطای فاز می‌باشد. آدریانی و همکارانش در [۲۱-۲۳] مدارهایی برای حل این مشکل پیشنهاد

داده اند که در آنها ترانزیستور تزویج به صورت سری با ترانزیستور سوئیچ قرار دارد. از این رو به این

ساختارها Series QVCO یا S-QVCO گفته می‌شود. شکل ۳-۷ سه ساختار مربوط به S-QVCO را

نمایش می‌دهد.



شکل ۳-۷: ساختارهای ارائه شده توسط آدریانی: (الف) ساختار TS-QVCO (ب) ساختار BS-QVCO (ج) ساختار

ساختار MS-QVCO. [۲۱]

در مدار (الف) که TS-QVCO^۱ نام دارد ترانزیستورهای سری در بالای ترانزیستورهای سوئیچ

قرار دارد. در [۲۱] نشان داده شده است زمانیکه نسبت ترانزیستورهای تزویج به ترانزیستورهای سوئیچ

برابر ۵ باشد، مدار بهینه می‌گردد که این امر موجب کاهش بازه تنظیم فرکانسی می‌گردد.

^۱ Top-series QVCO

در مدار بعدی که در شکل ۳-۷ (ب) ملاحظه می‌شود، ترانزیستورهای تزویج پایین ترانزیستورهای سوئیچ شونده قرار دارد و به $BS-QVCO^1$ معروف است. مشکل کاهش تنظیم فرکانسی تا حدی حل شده و در مقایسه با $TS-QVCO$ از ضریب شایستگی بهتری برخوردار است.

سومین مدار پیشنهادی از ساختارهای سری، $MS-QVCO^2$ نام دارد این ساختار ضریب شایستگی بهتری نسبت به دو ساختار دیگر دارد اما از لحاظ خطای فاز، ساختار $TS-QVCO$ از سایر ساختارها وضعیت بهتری را دارا می‌باشد [۱۷].

در ساختارهای سری به علت استفاده از ترانزیستورهای به صورت سری توان مصرفی نسبت به نسبت به $P-QVCO$ کاهش می‌یابد. همچنین این مدارها به علت دیجنریت^۳ شدن ترانزیستورها از نویز فاز خوبی برخوردار می‌باشند به طوری که نویز فاز آنها نسبت به $P-QVCO$ رفوگران حداقل 10 dB بهتر می‌باشند. اما به علت قرار دادن روی هم ترانزیستورها این ساختار قابلیت پیاده‌سازی در ولتاژهای پایین را ندارد. بنابراین این ساختار دارای سوئیچ خروجی زیادی نمی‌باشد.

۳-۳-۵ نوسان‌ساز Jain

همانطور که در قسمت قبل ذکر شد یکی از مشکلات نوسان‌سازهای متعامد سری، روی هم قرار گرفتن ترانزیستورها و در نتیجه کاهش سوئیچ می‌باشد. در [۲۴] ترانزیستور تزویج به صورت موازی

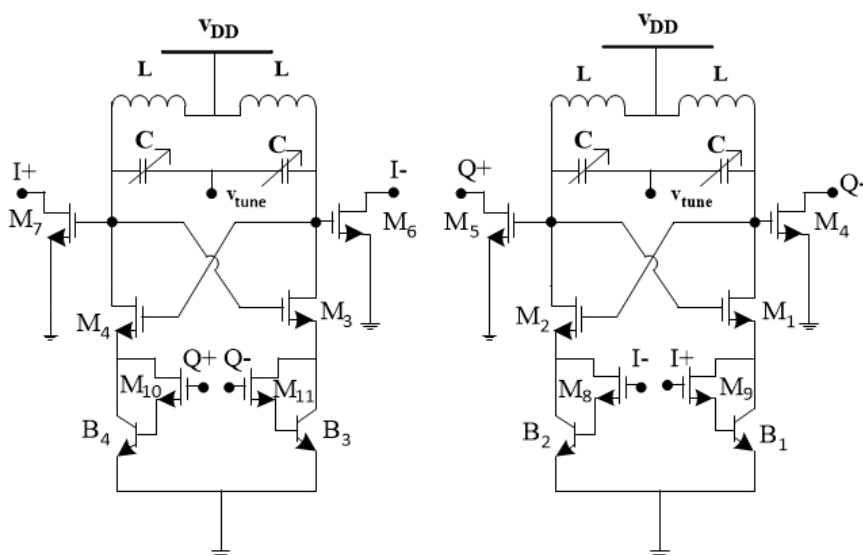
¹ Bottom-Series QVCO

¹ Middle Series QVCO

² Degenerate

با منبع جریان ساختار قرار داده شده است. بنابراین از مزایای ساختار سری نظیر دیجریت شدن نویز ترانزیستور و عدم مصالحه بین نویز فاز و خطای فاز برخوردار می‌باشد و همچنین ترانزیستورهای کسکود شده نیز کاهش می‌یابد. همانطور که در شکل ۳-۸ نشان داده شده است در این ساختار از تکنولوژی Bi-CMOS استفاده شده است که به علت استفاده از ترانزیستورهای BJT نویز فلیکر کاهش می‌یابد [۶].

توان مصرفی این مدار در حدود $5/76 \text{ mW}$ و نویز فاز این مدار در آفست فرکانسی 1 MHz از فرکانس مرکزی $4/5 \text{ GHz}$ برابر -124 dBc/Hz می‌باشد.



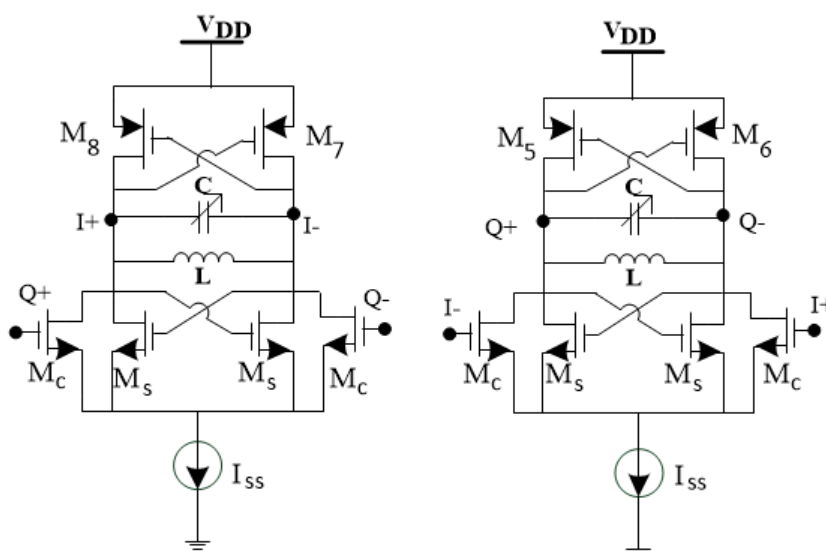
شکل ۳-۸: ساختار پیشنهادی Jain [۲۴]

۳-۳-۶ تکنیک استفاده مجدد^۱ از جریان در نوسان‌ساز متعامد

همانطور که در فصل قبل ذکر گردید با افزایش ترانسانایی دامنه نوسان افزایش می‌یابد و در نتیجه نویز فاز بهبود می‌یابد یکی از راه‌های بهبود ترانسانایی، افزایش جریان می‌باشد که خود باعث

¹ Current-reused

افزایش توان مصرفی و در نتیجه کاهش ضریب شایستگی مدار می‌گردد. در [۲۵] از تکنیک استفاده مجدد جریان برای کاهش توان مصرفی و بهبود ترانسانایی استفاده شده است. به این مدار، ساختار مکمل^۱ نیز گفته می‌شود. همانطور که در شکل ۳-۹ نمایش داده شده است جریان بایاس توسط ترانزیستورهای PMOS دوباره استفاده میشود و در نتیجه ترانسانایی بزرگ‌تری حاصل می‌گردد.



شکل ۳-۹: ساختار نوسان‌ساز مکمل [۲۵]

لازم به ذکر است که دامنه جریان در این ساختار بین $-I_{SS}$ و I_{SS} تغییر می‌کند در حالیکه در ساختارهای قبل تغییرات دامنه جریان بین 0 و I_{SS} می‌باشد بنابراین در این ساختار سوئیچینگ ولتاژ دو برابر ساختارهای قبل می‌باشد.

می‌توان اثبات کرد که ترانسانایی یا G_m این مدار دو برابر مدار غیر مکمل می‌باشد. در ساختار

² Complementary

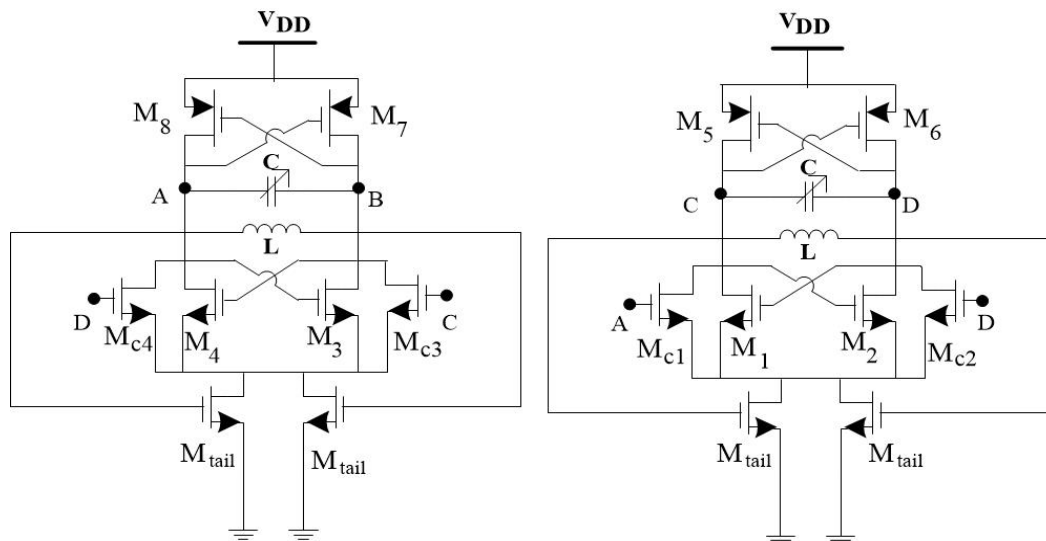
شکل ۳-۹ شبکه تزویج همانند مدار رفوگران از ترانزیستورهای موازی استفاده شده است. از معایب این مدار می‌توان به این نکته اشاره کرد که به علت اضافه شدن ترانزیستورهای PMOS که معمولاً عریض می‌باشند و در نتیجه خازن‌های پارازیتیک بزرگی را ایجاد میکنند، گستره تنظیم کاهش می‌یابد. همچنین پیاده سازی این ساختار برای کاربردهای ولتاژ پایین، به علت روی هم قرار گرفتن ترانزیستورها مشکل می‌باشد. در فصل چهارم روش دیگری برای بهبود ترانسسانیی بدون افزایش توان ارائه می‌گردد.

۷-۳-۳ نوسان‌ساز متعامد با تکنیک بایاس سوئیچ شونده

در فصل قبل اشاره شد بخشی از نویز فاز مربوط به نویز مربوط به منابع جریان در ساختارهای نوسان‌ساز می‌باشد. در [۲۶] نشان داده شده است که نویز نوسان‌ساز تا حد نسبتاً زیادی مربوط به نویز فلیکر ترانزیستورهای منبع جریان می‌باشد. همچنین این نویز به علت خاصیت غیر خطی نوسان‌ساز به فرکانس‌های بالاتر مدوله می‌گردد. ساده‌ترین روش حذف نویز منابع جریان، حذف ترانزیستورهای دنباله است [۲۷، ۲۸]. البته این راه کار موجب افزایش حساسیت مدار نسبت به تغییرات منبع تغذیه می‌گردد [۱۷].

اما روش دیگری که بدون حذف منابع جریان منجر به کاهش نویز فلیکر آن‌ها می‌شود استفاده از تکنیک منابع جریان سوئیچ شونده می‌باشد. در [۲۹] یک ساختار P-QVCO با استفاده از ترانزیستور-های بایاس سوئیچ شونده پیشنهاد شده است. همانطور که در شکل ۳-۱۰ نمایش داده شده است. در

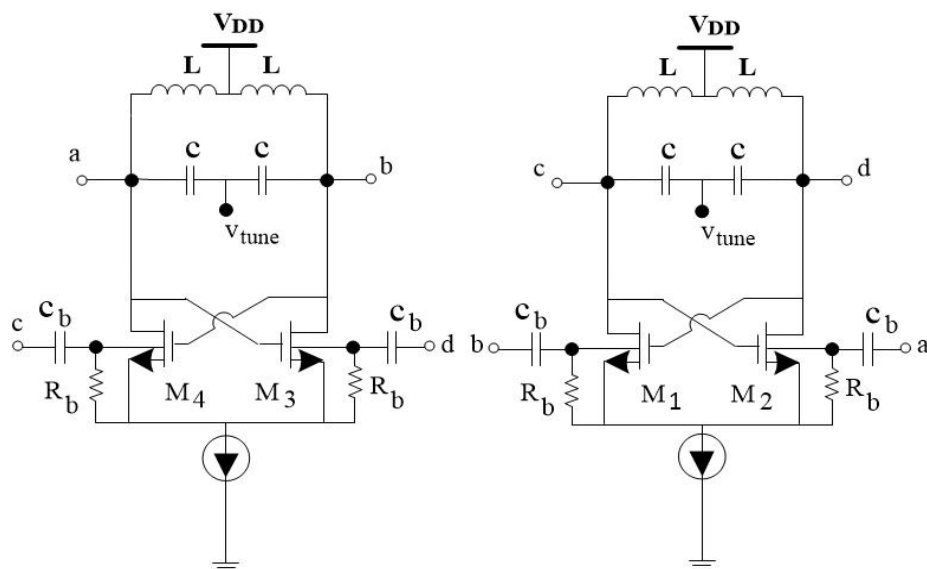
این ساختار به جای استفاده از یک منبع جریان ثابت از دو منبع جریان که گیت آن‌ها به ولتاژ تفاضلی متصل است استفاده شده است. در نتیجه هرکدام از ترانزیستورهای منبع جریان توسط ولتاژ خروجی خاموش و روشن می‌شوند و نویز فلیکر به دلیل آزاد شدن الکترون‌های به دام افتاده، کاهش می‌یابد.



شکل ۳-۱۰: نوسان‌ساز متعامد با تکنیک بایاس سوئیچ شونده [۲۹]

۳-۳-۸ نوسان‌ساز متعامد با تزویج زیر لایه ترانزیستورها

در اینگونه ساختارها بدون استفاده از المان اضافی و تنها با استفاده از بالک ترانزیستورها تزویج صورت می‌گیرد که در نتیجه اینگونه ساختارها دارای توان مصرفی بسیار پایین می‌باشند. این روش اولین بار در [۳۰] توسط Kim صورت گرفته است. در اینگونه مدارها برخلاف مدارهای قبل از عنصر خازن به جای ترانزیستور برای تزویج استفاده شده است. از آنجا که خازن المانی بدون نویز می‌باشد نویز فاز این ساختار بهبود می‌یابد. برای بایاس بدنه‌ها از مقاومت‌های R_b استفاده شده است که موجب افزایش نویز حرارتی می‌گردد.



شکل ۳-۱۱: نوسان‌ساز متعامد Kim [۳۰]

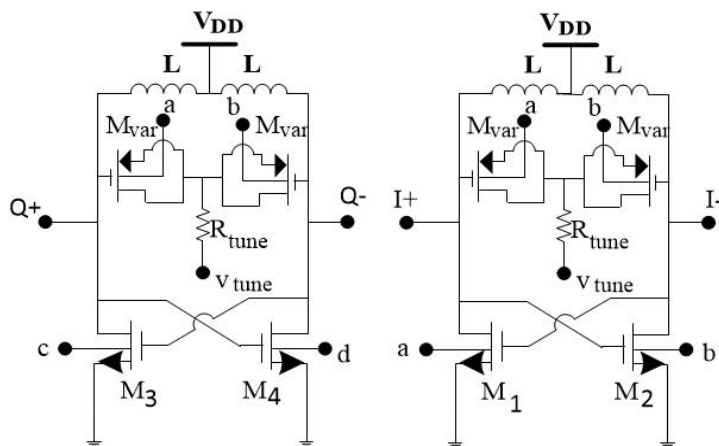
از دیگر مشخصه‌های این مدار لزوم استفاده از تکنولوژی سه چاهه^۱ می‌باشد همچنین اینگونه ساختارها قابلیت پیاده‌سازی با ترانزیستور BJT را دارا نمی‌باشند. نویز فاز گزارش شده برای این ساختار در آفست فرکانسی ۱ MHz از فرکانس مرکزی ۵ GHz برابر 120 dBc/Hz می‌باشد. همچنین توان این مدار در حدود $5/34 \text{ mW}$ می‌باشد که نسبت به مدارهای P-QVCO و S-QVCO از توان مصرفی کمتری برخوردار می‌باشد.

۳-۳-۹ نوسان‌ساز متعامد ابراهیمی با تزویج بالک‌ها

همانطور که گفته شد تزویج از طریق بالک‌ها موجب حذف عناصر اضافی و بهبود توان می‌گردد. در ساختار Kim برای بایاس بالک‌ها از مقاومت و خازن کوپلاژ برای تزویج استفاده شده است. در [۳۱] از بالک ترانزیستورهای اتصال ضربدری و بالک و رکتورها استفاده شده است. در این مدار همانطور که

^۱Tripple well

در شکل ۳-۱۲ نمایش داده شده است از هیچگونه المان اضافی برای تزویج استفاده نشده است که خود موجب کاهش نویز و توان مصرفی می‌گردد.



شکل ۳-۱۲: نوسان‌ساز متعامد اتصال ضربداری ابراهیمی [۳۱]

۳-۴ نوسان‌سازهای متعامد LC بر پایه هماهنگ مرتبه دوم

در دسته دیگر از نوسان‌سازهای هسته LC، هرکدام از نوسان‌سازهای هسته هماهنگ‌های زوج خود (به عنوان مثال: هماهنگ دوم، چهارم و...) را به نوسان‌ساز دیگر تزریق می‌کنند. بنابراین این دسته از نوسان‌سازها به نام "نوسان‌سازهای مراتب بالاتر"^۱ یا نوسان‌سازهای هماهنگ مرتبه دوم شناخته می‌شوند. در [۳۲، ۳۳] نشان داده شده است که اگر به دو نوسان‌ساز یکسان هماهنگ‌های مرتبه زوج با اختلاف فاز 180° تزریق شود، در این صورت بین هماهنگ‌های مرتبه اول دو نوسان‌ساز اختلاف فاز 90° به وجود خواهد آمد. با توجه به خاصیت متقارن بودن نوسان‌سازهای LC، گره‌های مد مشترک دارای هماهنگ‌های زوج می‌باشند. این دسته از نوسان‌سازهای متعامد بر خلاف دسته اول، از انحراف

¹ Superharmonic

فرکانس نوسان از فرکانس تانک LC رنج نمی‌برند [۱۷].

۳-۴-۱ نوسان‌سازهای متعامد Hancock

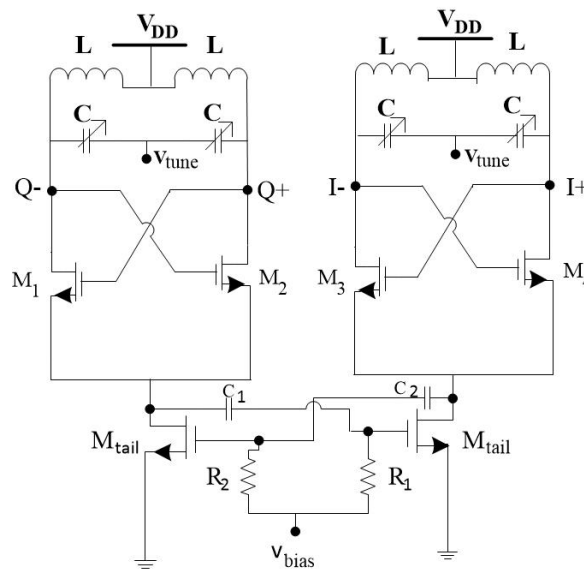
در [۳۴] ساختار جدیدی مبنی بر استفاده از هارمونی دوم ارائه گشته است. که در آن از ساختار

اتصال ضربداری دو ترانزیستور برای ایجاد اختلاف فاز 180° بین هارمونی‌های مرتبه دوم استفاده شده

است. شکل ۳-۱۳ نمایش این ساختار را نشان می‌دهد که ترانزیستورهای منبع جریان در این ساختار

به صورت اتصال ضربداری به یکدیگر متصل شده‌اند. در نتیجه بین هارمونی‌های دوم مدار اختلاف فاز

180° ایجاد می‌گردد.



شکل ۳-۱۳: نوسان‌ساز متعامد Hancock [۳۴]

خازن‌های C_1 و C_2 برای جدا کردن نقطه DC دو مدار استفاده می‌شوند. از معایب این مدار می‌توان به

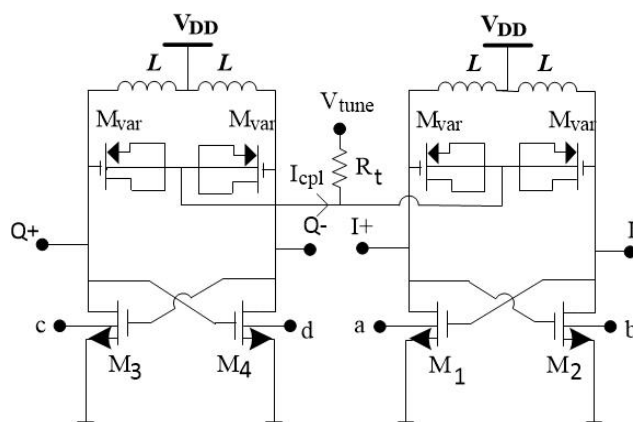
خطای فاز بالای آن [۱۷] و همچنین ضرورت وجود ترانزیستورهای منبع جریان اشاره نمود.

۳-۴-۲ نوسان ساز متعامد زارع

در روش قبلی ذکر شده (نوسان ساز Hancock) از عناصر اضافی نظیر ترانزیستور برای ایجاد هماهنگ مرتبه دوم استفاده شده است که خود موجب افزایش توان مصرفی می‌گردد. روش‌های دیگری نظیر تکنیک نوسان ساز متعامد با استفاده از دو نوسان ساز Master-slave در [۳۵] ارائه گردید اما از آنجا که نوسان ساز Master باید در دو برابر فرکانس مطلوب نوسان کند در فرکانس‌های بالا ساخت این مدار یک چالش محسوب می‌شود. همچنین استفاده از ترانسفورماتور برای ایجاد اختلاف فاز 180° در سورس ترانزیستورها و یا استفاده از دو برابر کننده فرکانسی پیشنهاد شده است [۳۶]. مشکل روش استفاده از ترانسفورماتور سطح مصرفی زیاد و مشکل روش‌های پیشنهادی [۳۶،۳۵] استفاده از عنصر نویزی برای ساخت دو برابر کننده فرکانسی و افزایش نویز فاز می‌باشد.

روش دیگر برای ساخت سیگنال‌های متعامد بر پایه هماهنگ مرتبه دوم اتصال دو نقطه مد مشترک یکسان از طریق عناصر غیر فعال و یا مستقیم می‌باشد [۳۷،۳۸] در اینگونه مدارها از عنصر اضافی برای تزویج استفاده نشده است. شکل ۳-۱۴ مدار ارائه شده در [۳۸] را با این روش نمایش می‌دهد. در این ساختار، تزریق هارمونی از تزریق گره مد مشترک بین ورکتورها و به وسیله خازن صورت گرفته است. با توجه به عدم استفاده از المان اضافی توان مصرفی این ساختار نسبتاً کاهش می‌یابد. توان مصرفی این مدار در حدود ۶ mW می‌باشد که نسبت به ساختار [۳۴] توان مصرفی تا حد زیادی کاهش

می‌یابد.



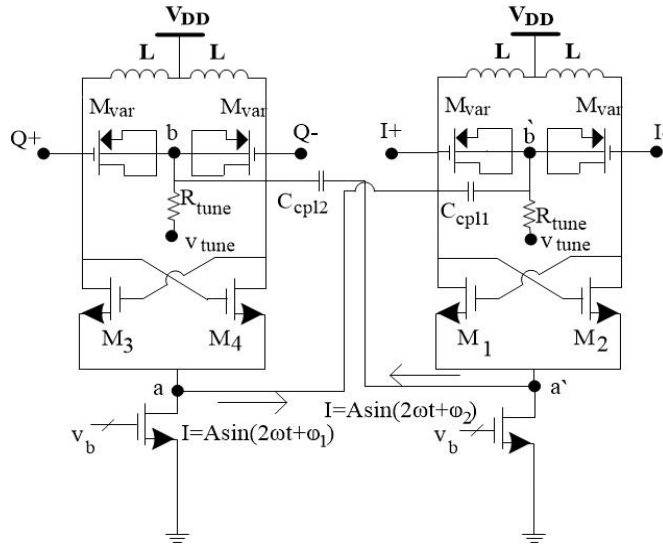
شکل ۳-۱۴: نوسان‌ساز متعامد زارع [۳۸]

نتایج شبیه‌سازی برای این مدار نشان داده شده است که این ساختار نسبت به مقادیر عناصر حساس می‌باشد و تنها به ازای تغییرات محدود عناصر متعامد می‌باشد [۳۹]. به عبارتی این ساختار برعکس ساختارهای [۳۴، ۳۵] محکم نمی‌باشد و به مقادیر المان‌ها حساس می‌باشد.

۳-۴-۳ نوسان‌ساز متعامد هماهنگ مرتبه دوم ابراهیمی

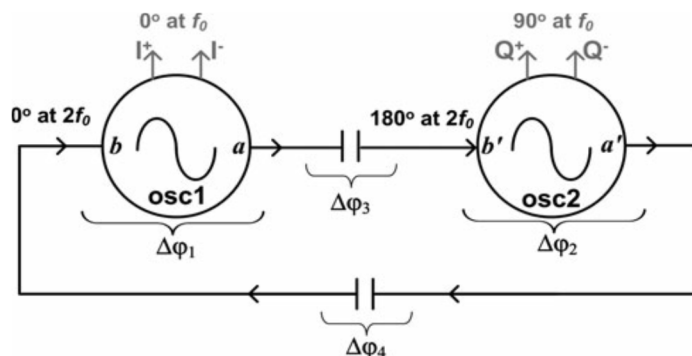
همانطور که در قسمت ۳-۴-۲ بحث گردید مدارهایی که بدون استفاده از المان‌های اضافی ساخته شده‌اند از لحاظ توان مصرفی و نویز فاز بهتر می‌باشند و بنابراین [۳۸] ساختار استفاده از گره‌های مد مشترک همسان را برای تزویج پیشنهاد کرده است اما از مشکلات ساختار ارائه شده قبلی می‌توان به روبات نبودن آن و حساسیت آن به مقادیر عناصر اشاره کرد. در [۳۹] نشان داده شده است که برای ایجاد سیگنال‌های متعامد با هماهنگ مرتبه دوم و تزویج خازنی، حتماً لزومی به همانند بودن گره‌ها نمی‌باشد همانطور که در شکل ۳-۱۵ مشاهده می‌کنید برای ایجاد تزویج از گره‌های میانی ورکتورها و

گره سورس مشترک بهره گرفته شده که با قرار دادن دو نوسان ساز در یک حلقه تولید اختلاف فاز 90° را تضمین نموده است.



شکل ۳-۱۵: نوسان ساز متعامد هماهنگ مرتبه دوم ابراهیمی [۳۹]

برای اثبات اینکه بین هارمونیک‌های مرتبه زوج در شکل ۳-۱۶ اختلاف فاز 180° وجود دارد در [۴۲] تحلیلی ارائه شده است. در این ساختار حلقه بسته‌ای وجود دارد که در آن هارمونیک دوم جریان می‌یابد. حلقه شامل مسیر $a \rightarrow b' \rightarrow a' \rightarrow b \rightarrow a$ می‌باشد که در شکل ۳-۱۶ نمایش داده شده است.



شکل ۳-۱۶: مدل شهودی از نوسان ساز [۳۹]

هر کدام از بلوک‌ها نماینده یک نوسان‌ساز می‌باشد. با توجه به شرط بارکوزن برای ایجاد نوسان

باید اختلاف فاز 360° در حلقه موجود باشد. بنابراین داریم:

$$\Delta\Phi_1 + \Delta\Phi_3 + \Delta\Phi_2 + \Delta\Phi_4 = 360^{\circ} \quad (6-3)$$

که $\Delta\Phi_1$ و $\Delta\Phi_2$ اختلاف فاز ایجاد شده توسط هر نوسان‌ساز می‌باشد و $\Delta\Phi_3$ و $\Delta\Phi_4$ اختلاف فاز

ایجاد شده توسط هر خازن می‌باشد. با توجه به تقارن مدار و یکسان بودن نوسان‌سازها $\Delta\Phi_2 = \Delta\Phi_1$ و

$\Delta\Phi_4 = \Delta\Phi_3$ می‌باشد. در نتیجه $\Delta\Phi_1 + \Delta\Phi_3 = \Delta\Phi_2 + \Delta\Phi_4 = 180^{\circ}$ می‌باشد. بنابراین با توجه به

مطالب گفته شده در مورد هماهنگ‌های مرتبه زوج، بین هماهنگ‌های مرتبه اول در این ساختار اختلاف

فاز 90° وجود خواهد داشت و خروجی‌های مدار متعامد خواهد گشت.

۳-۵ نوسان‌سازهای کولپیتس و تحلیلی بر تابع حساسیت ضربه (ISF)^۱

در قسمت قبل راجع به نوسان‌سازهای اتصال ضربدری توضیح مختصری داده شد. از آنجا که

نوسان‌سازهای اتصال ضربدری دارای شرط نوسان آسان‌تر و بنابراین مصرف توان کمتر می‌باشند، در

بسیاری از کاربردها استفاده می‌شوند. اما طبق تحلیلی که در [۴۰] صورت گرفته است، نوسان‌سازهای

اتصال ضربدری حساسیت بیشتری به نویز تولید شده توسط افزاره‌های فعال نسبت به همتای کولپیتس

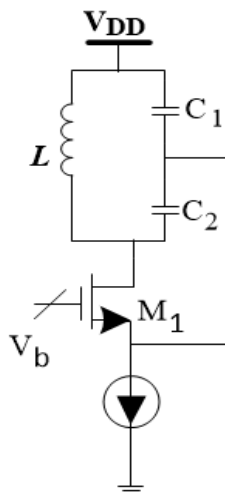
خود دارند.

^۱ ISF: Impulse Sensitivity Function

نوسان‌ساز کولپیتس با اعمال ساختار فیدبک خازنی در طراحی نوسان‌ساز تک ترانزیستوری ایجاد

می‌شود. شکل ۳-۱۷ یک نوسان‌ساز کولپیتس تک سر را نشان می‌دهد، هرچند که در مدارهای مجتمع

امروزی ساختارهای تفاضلی به علت سوئینگ خروجی بهتر و نویز کمتر ترجیح داده می‌شوند.



شکل ۳-۱۷: نوسان‌ساز کولپیتس [۱]

در [۴۰] نشان داده شده است که نوسان‌سازهای کولپیتس دارای تابع حساسیت ضربه بهتری

نسبت به نوسان‌سازهای اتصال ضربدری می‌باشد. برای درک بهتر از موضوع به بررسی تابع ISF پرداخته

می‌شود.

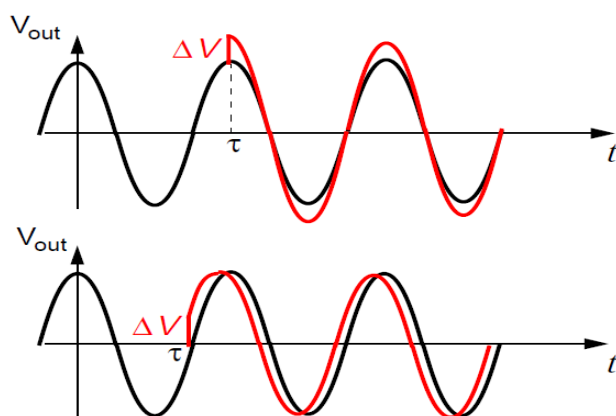
۳-۵-۱ مدل حاجی میری برای تحلیل نویز فاز

حاجی میری در سال ۱۹۹۸ برای نخستین بار نوسان‌ساز را به عنوان یک سیستم تغییر پذیر با

زمان در نظر گرفت و بر مبنای آن ادعا نمود فرآیند ایجاد نویز فاز در طول یک دوره تناوب نوسان ثابت

نمی‌باشد و بیشتر نویز فاز یک نوسان‌ساز در زمان‌های گذر از صفر آن ایجاد می‌شود [۴۰]. در واقع در

این مدل جریان نویز را متشکل از ضربه‌هایی در نظر گرفته شده است، که به صورت متناوب به تانک LC اعمال می‌گردد. پس با توجه به اینکه ضربه در کجا اعمال شود تغییر فاز سیستم متفاوت خواهد بود. همانطور که در شکل ۱۸-۳ نشان داده شده است اگر ضربه یا نویز در نقاط بیشینه یا کمینه ولتاژ اعمال شود تاثیری در جابجایی فاز نخواهد داشت و تنها دامنه نوسان تحت تاثیر قرار می‌گیرد. در حالیکه که اگر ضربه به نقاط گذر از صفر اعمال گردد باعث جابجایی فاز خواهد شد.



شکل ۱۸-۳: اعمال جریان ضربه در لحظات مختلف بر ولتاژ خروجی [۴۰]

بنابراین تابعی به نام تابع حساسیت ضربه^۱ $\Gamma(x)$ تعریف می‌شود که نشان دهنده‌ی میزان حساسیت فاز خروجی به جریان ضربه اعمالی است و بسته به اینکه در چه زمانی وارد شود مقدار آن متفاوت خواهد بود. با توجه به توضیحات ذکر شده و اثبات‌های ریاضی در [۴۰] به رابطه (۷-۳) برای نویز فاز می‌رسیم:

¹ Impulse Sensivity Function (ISF)

$$L\{\Delta\omega\} = \frac{i_n^2}{2q_{max}^2\Delta f} \frac{\Gamma_{eff,rms}^2}{\Delta\omega^2} \quad (7-3)$$

در رابطه بالا $\Delta\omega$ آفست فرکانسی از فرکانس حامل می باشد و $\frac{i_n^2}{\Delta f}$ چگالی توان جریان نویز وارد شده به مدار می باشد. همچنین $\Gamma_{eff,rms}$ مقدار موثر تابع حساسیت می باشد که تابعی بدون واحد و متناوب است و q_{max} حداکثر جابجایی بار دو سر خازن می باشد.

در [۴۰،۴۱] نشان داده شده است که در نوسان ساز اتصال ضربدری تابع ISF بیشتر در زمان های

گذر از صفر وجود دارد و همچنین ISF_{eff} مقدار بیشتری را نسبت به کولپیتس دارا می باشد. با توجه به نکات ذکر شده نوسان ساز کولپیتس از نویز فاز بهتری نسبت به اتصال ضربدری برخوردار می باشد.

اما یکی از علت هایی که ساختار کولپیتس کمتر مورد استفاده قرار می گیرد شرط نوسان و توان مصرفی

آن می باشد. اگر شرایط نوسان بارکوزن را برای نوسان ساز کولپیتس بنویسیم به روابط زیر خواهیم

رسید [۱].

$$\begin{cases} \omega_0^2 = \frac{1}{L \times C_{eq}} & \frac{1}{C_{eq}} = \frac{1}{C_1} + \frac{1}{C_2} \\ g_m R = \frac{C_1}{C_2} \left(1 + \frac{C_2}{C_1} \right)^2 \end{cases} \quad (8-3)$$

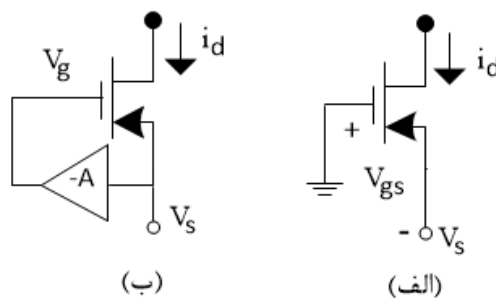
که در آن R مقاومت پارازیتیک تانک می باشد. با توجه به رابطه (۸-۳) به سادگی اثبات می شود که در

نوسان ساز کولپیتس، شرط لازم برای نوسان برابر است با $g_m R \geq 4$ می باشد. در حالیکه شرط نوسان

در نوسان‌سازهای اتصال ضربداری برابر $g_m R \geq 1$ می‌باشد. این بدان معناست که به ازای مقاومت تلفاتی یکسان، ترانسانایی بزرگ‌تری برای شروع نوسان در یک نوسان‌ساز کولپیتس نیازمند است. در ادامه ساختارهایی ارائه توضیح خواهد داده شد که در آن‌ها شرط نوسان بهبود می‌یابد.

۳-۵-۲ نوسان‌سازهای کولپیتس با استفاده از ساختار بهبود یافته

در نوسان‌سازهای کولپیتس بهبود یافته با استفاده از تکنیک افزایش بهره^۱، شرط نوسان کولپیتس بهبود یافته است. اساس ایده افزایش بهره، همانطور که در شکل ۳-۱۹ نمایش داده شده است استفاده از تقویت کننده یا ایجاد بهره بین گیت و سورس ترانزیستور می‌باشد در این صورت مقاومت خروجی ترانزیستور افزایش می‌یابد و به دنبال آن بهره نیز بدون مصرف توان اضافی، افزایش می‌یابد. در شکل ۳-۱۹ جریان درین ترانزیستور از رابطه (۳-۹) به دست می‌آید.



شکل ۳-۱۹: ساختار افزایش بهره: (الف) ماسفت با گیت زمین شده (ب) ماسفت با ساختار افزایش بهره

$$i_d = g_m * (v_g - v_s) = g_m * (-A * v_s - v_s) = -(1 + A) * g_m * v_s \quad (۳-۹)$$

^۱ Gain boosting

با توجه به روابط ذکر شده و صرف نظر کردن از توان مصرفی تقویت کننده‌ی A، بدون آنکه توان مصرفی

مدار افزایش بیابد، امپدانس دیده شده از درین بسیار بزرگ‌تر خواهد شد. در [۴۲] از این تکنیک برای

بهبود شرایط نوسان کولپیتس استفاده شده است. همانطور که در شکل ۳-۲۰ نمایش داده شده است

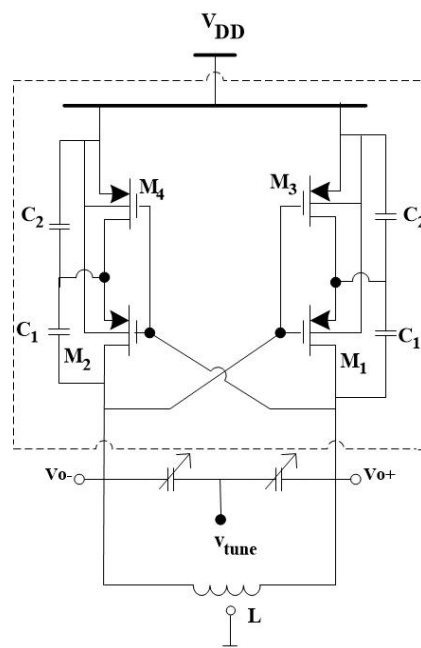
نوسان‌ساز کولپیتس به صورت اتصال ضربدری قرار گرفته است و بهره‌ای بین مسیر گیت و سورس هر

ترانزیستور برقرار است با توجه به شکل در این حالت گیت ترانزیستورها زمین ac نمی‌باشد.

اگر قسمت حقیقی ادمیتانس دیده شده از درین ترانزیستورهای شکل ۳-۲۰ (قسمت نقطه چین)

را به دست بیاوریم به رابطه (۳-۱۰) می‌رسیم.

$$R_e(Y_{in}) = -\frac{g_m \omega^2 C_2 (2C_1 + C_2)}{g_m^2 + \omega^2 (C_1 + C_2)^2} \quad (۳-۱۰)$$



شکل ۳-۲۰: مدار پیشنهادی [۴۲]

در حالیکه قسمت حقیقی ادمیتانس در کولپیتس تفاضلی ساده برابر رابطه (۱۱-۳) می باشد [۴۲].

$$R_e(Y_{in}) = -\frac{g_m \omega^2 C_2 C_1}{g_m^2 + \omega^2 (C_1 + C_2)^2} \quad (11-3)$$

از مقایسه دو رابطه (۱۰-۳) و (۱۱-۳) می توان به این نکته پی برد که قسمت حقیقی در تکنیک افزایش

بهره، $(2 + \frac{C_2}{C_1})$ برابر ساختار کولپیتس ساده می باشد که خود گویای کاهش توان مورد نیاز برای شروع

نوسان می باشد. همچنین گیت ترانزیستورهای منابع جریان M_1 و M_2 به درین ترانزیستورهای اتصال

ضربدری متصل است اینکار موجب کاهش نویز فلیکر و در نتیجه بهبود نویز فاز می گردد. در این ساختار

توان مصرفی این مدار در حدود $4/7mW$ می باشد همچنین ضریب شایستگی این مدار برابر

$191/84dBc/Hz$ - می باشد [۴۲].

در [۴۳] از ساختار کولپیتس بهبود یافته و تکنیک Current-reused برای ساخت یک مدار

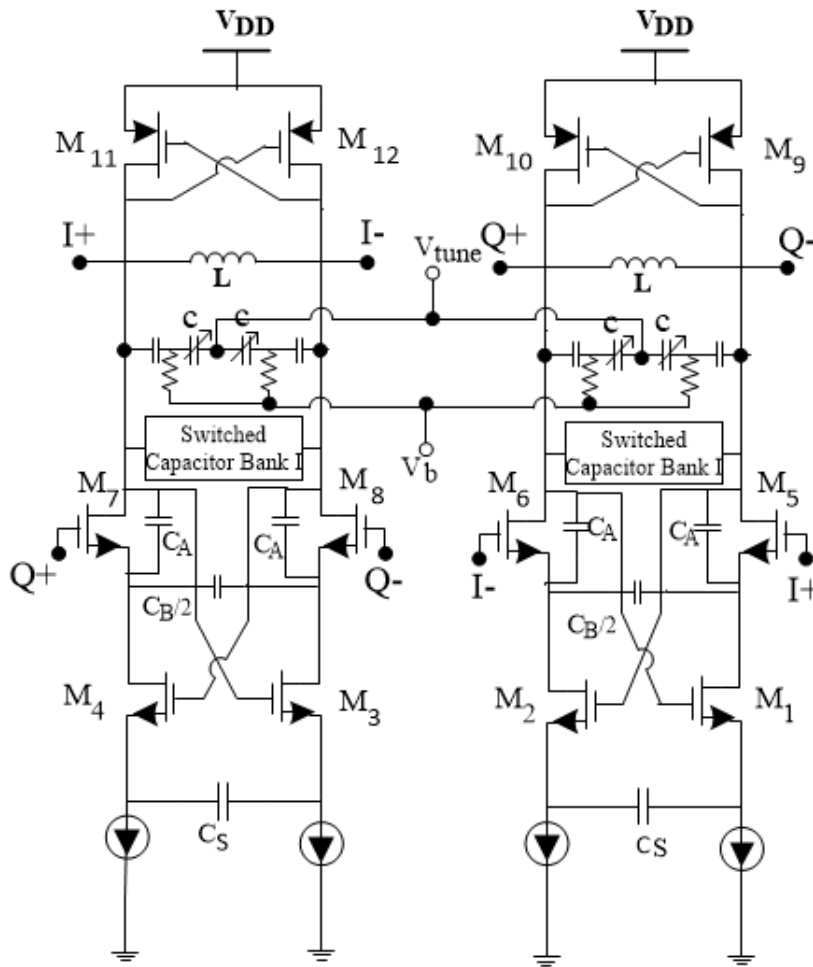
QVCO استفاده شده است. همانطور که در شکل ۳-۲۱ نمایش داده شده است در این ساختار از هیچ

المان اضافی برای تزویج استفاده نشده است. همچنین با به دست آوردن امپدانس مدار از درین

ترانزیستورهای M_{C1} ، M_{C2} ، M_{C3} و M_{C4} به طور تقریبی می توان شرط $g_m R_p > 1$ را برای نوسان به

دست آورد. این شرط همانند شرط نوسان برای نوسان سازهای اتصال ضربدری می باشد که می توان

نتیجه گرفت شرط نوسان بهبود یافته است و در نتیجه توان مصرفی کاهش می یابد.



شکل ۳-۲۱: ساختار نوسان ساز متعامد [۴۳]

۳-۶ تحلیلی بر نوسان سازهای کلاس C

دسته دیگر از نوسان سازهای متعامد LC، نوسان سازهای کلاس C هستند. در این دسته از نوسان-

سازها ترانزیستورها در مدت زمان کمتری روشن می‌باشند و بنابراین نویز اعمالی آن‌ها به مدار کمتر

می‌باشد. در واقع در این دیدگاه منابع نویز در نوسان ساز شامل دو دسته غیر ایستانه^۱ و ایستانه^۲ می‌شوند.

بخاطر طبیعت پریودیک نوسان سازها، مشخصه آماری بعضی از منابع نویز تصادفی در نوسان سازها ممکن

^۱ Cyclostationary

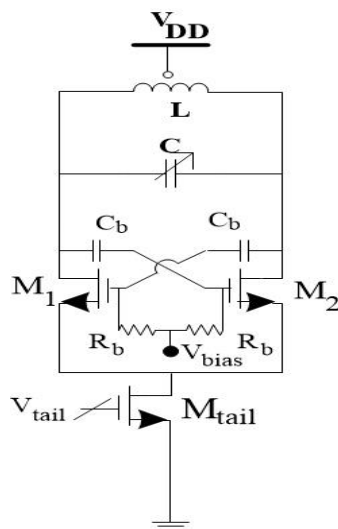
^۲ stationary

است با زمان تغییر یابند. این منابع چرخشی یا غیر ایستان نامیده می‌شوند [۴۰]. بعنوان مثال یک ترانزیستور ماسفت در نوسان‌ساز دارای نویز چرخشی می‌باشد. منابع نویز دیگری وجود دارند که مشخصه آماری آن به زمان و نقطه کار مدار وابسته نیست و نویز ایستان نامیده می‌شود. نویز حرارتی یک مقاومت یک نمونه از این منابع نویز می‌باشد. در یک مدار نوسان‌ساز هرچه ترانزیستور به مدت کمتری روشن باشد نویز چرخشی آن کمتر است.

در نوسان‌سازهای کلاس C همانطور که در شکل ۳-۲۲ نمایش داده شده است، سطح ولتاژ DC گیت ترانزیستورها از ولتاژ DC خروجی مجزا می‌باشد.

ولتاژ AC خروجی نیز از طریق خازن C_B به گیت ترانزیستورها اعمال می‌شود. با توجه به اندازه V_{bias} زاویه هدایت ولتاژ و جریان تغییر می‌کند. هرچه V_{bias} بزرگ‌تر باشد زاویه هدایت بیشتر است و

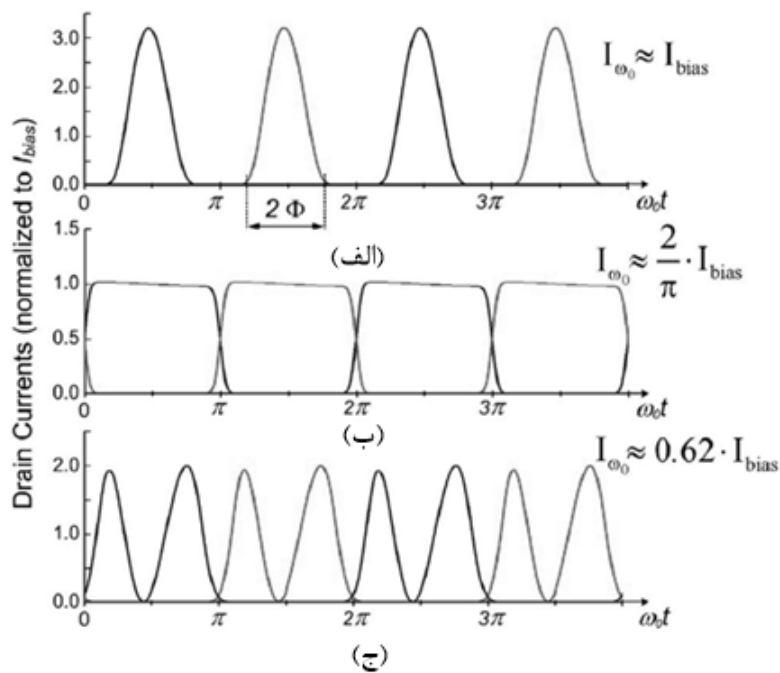
شکل موج‌ها شبیه نوسان‌ساز اتصال ضربدری ساده می‌گردد



شکل ۳-۲۲: نوسان‌ساز کلاس C [۴۴]

در واقع وجود بایاس در گیت به این امر کمک می‌کند که ترانزیستورها وارد ناحیه تراپود عمیق نشوند زیرا در این صورت دامنه نوسان کاهش می‌یابد و نویز فاز تخریب می‌شود [۴۴،۴۵]. همانطور که در بخش قبل گفته شد زمان اعمال نویز ترانزیستورها در مدار یک نوسان‌ساز مهم می‌باشد. هرچه در لحظات نزدیک به گذر از صفر خروجی ترانزیستورها نویز کمتری را به مدار اعمال کنند مقدار موثر تابع حساسیت کاهش می‌یابد و در نتیجه نویز فاز بهبود می‌یابد که البته این کار با تغییر زاویه آتش ترانزیستورها میسر می‌باشد. به عنوان مثال شکل ۳-۲۳ (الف) جریان ترانزیستورها را به ترتیب برای زمانی که ترانزیستورهای M_1 و M_2 در ساختار کلاس C باشند، (ب) برای زمانی که ترانزیستورها در حالت زوج اتصال ضربداری و در نهایت (ج) برای زمانی که ترانزیستورها در کلاس C باشند و وارد ناحیه تراپود عمیق شده اند را نشان می‌دهد [۴۴].

همانطور که در شکل ۳-۲۲ ملاحظه می‌شود در حالت زوج اتصال ضربداری مقدار اول (بدون بایاس جداگانه) ترانزیستورها دارای سیکل وظیفه ۵۰٪ (زاویه آتش ۱۸۰) می‌باشند و به عبارتی در حوالی نقاط گذر از صفر خروجی، هر دو ترانزیستور روشن می‌باشند و این سبب می‌شود مدار نویز فاز خوبی نداشته باشد. همچنین طبق روابط سری فوریه برای شکل موج مربعی هارمونی اول یا $I_{\omega 0}$ برابر $\frac{2}{\pi} I_{bias}$ می‌باشد. در نوسان‌سازهای کلاس C، همانطور که در شکل ۳-۲۳ (الف) نشان داده شده است ترانزیستورها فقط در حوالی پیک خروجی روشن هستند و در سایر نقاط خاموش می‌باشند و به عبارتی زاویه هدایت آن‌ها



شکل ۳-۲۳: مولفه اصلی جریان درین ترانزیستورهای سوئیچ: (الف) زمانی که ساختار کلاس C مورد استفاده

قرار می‌گیرد. (ب) زمانی که ساختار اتصال ضربدری مورد استفاده قرار می‌گیرد. (ج) زمانی که ساختار کلاس C مورد

استفاده قرار می‌گیرد و ترانزیستورها وارد ناحیه تراپود عمیق می‌شوند. [۴۴]

کمتر از ۱۸۰ می‌باشد که تغییر زاویه هدایت ترانزیستورها با تغییر ولتاژ بایاس میسر می‌باشد. بنابراین

در حالت (الف) به علت اینکه ترانزیستورها در مدت زمان کمتری روشن هستند نویز کمتری به مدار

وارد می‌کنند و مدار دارای نویز فاز کمتری نسبت به دو حالت دیگر می‌باشد. اگر ترانزیستورها وارد

ناحیه تراپود عمیق بشوند، همانطور که در شکل ۳-۲۴ (ج) نمایش داده شده است دامنه موثر جریان

کاهش می‌یابد و نویز فاز تخریب می‌گردد.

۳-۶-۱ ماکسیمم دامنه نوسان در نوسان ساز کلاس C

در نوسان سازهای کلاس C سعی بر این می‌باشد که از تراپود عمیق ترانزیستورهای اتصال ضربدری و دنباله جلوگیری شود زیرا این امر سبب تخریب نویز فاز مدار می‌گردد. با توجه به این موضوع در [۴۴] برای به دست آوردن حداکثر دامنه نوسان در کلاس C تحلیلی ارائه شده است. در این تحلیل فرض شده است که در حداکثر دامنه نوسان در کلاس C ترانزیستورهای اتصال ضربدری در ناحیه اشباع باشند، شرط اشباع بودن ترانزیستورهای اتصال ضربدری زمانی که ولتاژ درین در کمینه حالت خود و ولتاژ گیت در بیشینه حالت خود می‌باشد به صورت رابطه زیر به دست می‌آید. (البته نتایج شبیه سازی نشان می‌دهد که حتی اگر ترانزیستورها وارد ناحیه تراپود شوند البته به شرطی که عمیقا در این ناحیه نباشند، کاهش نویز فاز رخ نمی‌دهد).

$$(V_D > V_G - V_{th}) \rightarrow V_{dd} - A_{tank} > V_{bias} + k \cdot A_{tank} - V_{th} \rightarrow \quad (۱۲-۳)$$

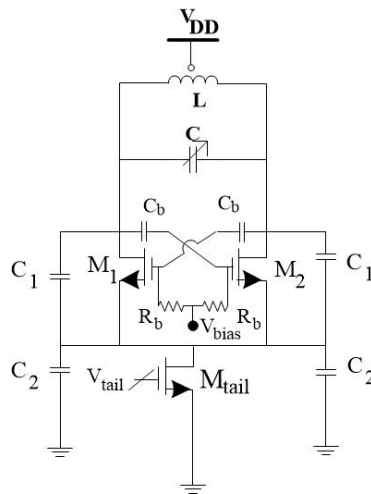
$$A_{tank} < \frac{V_{dd} - V_{bias} + V_{th}}{1 + k}$$

که k مقدار ضریب فیدبک از تانک به گیت ترانزیستورهای سوئیچ می‌باشد که به طور مثال برای ساختار کولپیتس در شکل ۳-۲۵ مقدار برابر ۱ می‌باشد.

با توجه به رابطه (۱۲-۳) مشاهده می‌شود که هرچه V_{bias} کوچک‌تر باشد دامنه نوسان می‌تواند

بزرگ‌تر شود اما از طرفی با کوچک شدن V_{bias} ممکن است ترانزیستورها روشن نشوند و شرط نوسان

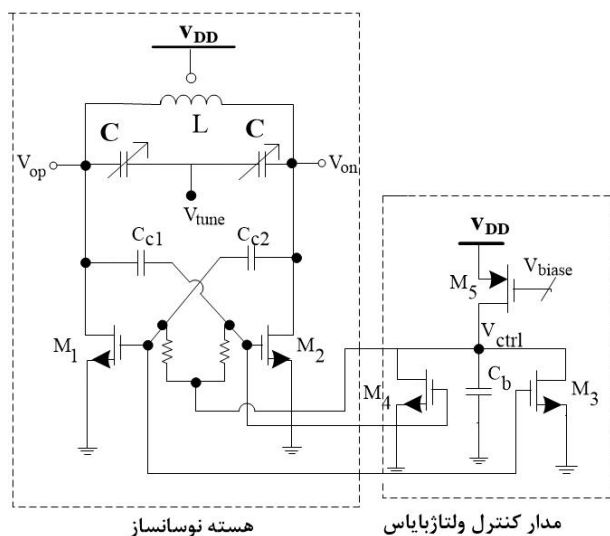
برقرار نگردد بنابراین انتخاب صحیح ولتاژ بایاس نوعی چالش محسوب می‌شود.



شکل ۳-۲۵: ساختار نوسان‌ساز کولپیتس کلاس C [۴۴]

۳-۶-۲ نوسان‌ساز کلاس C با بایاس دینامیک

همانطور که ذکر شد برای شروع نوسان ولتاژ بایاس ترانزیستورهای سوئیچ باید بزرگ باشد اما بعد از آن برای بهبود دامنه نوسان هرچه ولتاژ بایاس کوچکتر باشد بهتر است. بنابراین ساختارهای جدیدی برای ایجاد این روند ارائه شده است. به طور مثال در [۴۶] استفاده از یک آشکار ساز دامنه برای سنجش دامنه نوسان را پیشنهاد شده است. اما از ایرادات این روش این می‌باشد که آشکارساز دامنه موجب کاهش Q و گستره تنظیم می‌گردد. توحیدیان در [۴۷، ۴۸] ولتاژ بایاس ترانزیستورهای اتصال ضربدری را با استفاده منبع جریان آینه‌ای ساخته است. شکل ۳-۲۶ این ساختار را نمایش می‌دهد.



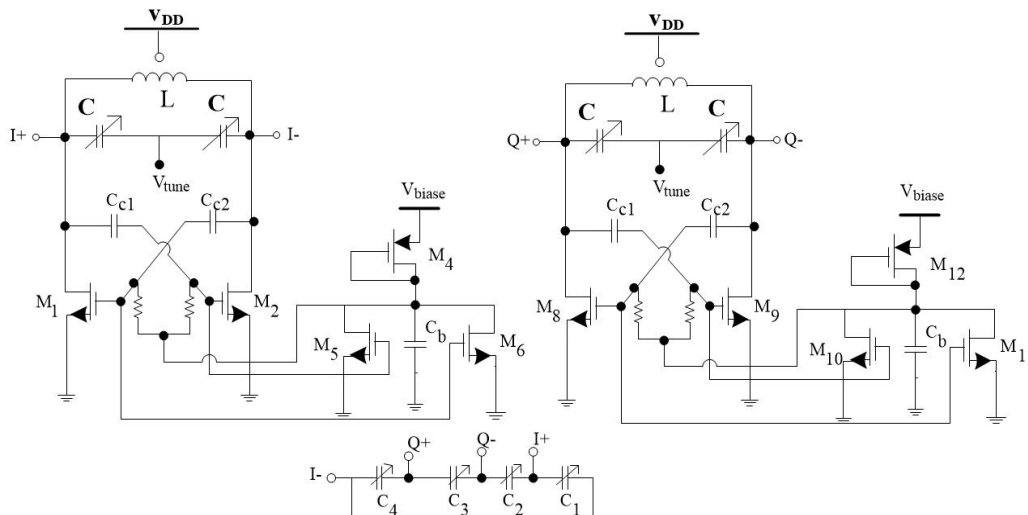
شکل ۳-۲۶: نوسان‌ساز کلاس C با استفاده از بایاس دینامیک [۴۸]

در این ساختار برای سوئیچینگ بهتر، منبع جریان حذف شده است و از دو قسمت هسته نوسان و مدار کنترل ولتاژ بایاس تشکیل شده است. در این ساختار M_3 و M_4 جریان M_1 و M_2 را آینه می‌کنند و این جریان با جریان مرجع مقایسه می‌گردد در صورت اختلاف این دو، جریانی وارد خازن می‌شود و ولتاژ کنترلی را می‌سازد و به بایاس اعمال می‌کند. در این ساختار مدار کنترل ولتاژ بایاس همانند یک فیدبک منفی عمل می‌کند. در ابتدا ولتاژ کنترل زیاد می‌باشد و پس زمان کوتاهی شروع به کاهش می‌کند (ولتاژ کنترل در حدود 200mV کاهش می‌یابد [۴۷]) در واقع M_3 و M_4 به صورت متناوب خاموش و روشن می‌شوند و بار ذخیره شده روی خازن C_b تخلیه می‌شود.

در [۴۹] با استفاده از نوسان‌ساز کلاس C و ساختار بایاس دینامیک توحیدیان، یک نوسان‌ساز متعامد ساخته شده است. همانطور که در شکل ۳-۲۷ ملاحظه می‌شود، در این نوسان‌ساز شبکه تزویج با استفاده از یک حلقه خازنی ساخته شده است این نوسان‌ساز متعامد توان مصرفی نسبتاً پایینی در

حدود $3/9 \text{ mW}$ دارد و همچنین ضریب شایستگی آن برابر 190 dBc/Hz می‌باشد. از معایب ساختار

بایاس دینامیک می‌توان به عدم رباست بودن این ساختار اشاره نمود [۴۵].



شکل ۳-۲۷: نوسان‌ساز متعامد با مدار بایاس دینامیک [۴۹]

۳-۷ خلاصه و نتیجه‌گیری

در این فصل ابتدا به بررسی انواع نوسان‌سازهای متعامد LC که هسته‌ی آن یکی از انواع نوسان-

سازهای اتصال ضربدری، کولپیتس و یا کلاس C است پرداخته شد. همچنین نوسان‌سازهای متعامد بر

اساس نوع هماهنگ تزریقی به دو دسته نوسان‌سازهای متعامد مرتبه اول و هماهنگ دوم دسته بندی

شده و سپس ویژگی‌های انواع نوسان‌سازهای متعامد از نظر رفتار نویز فاز و توان مصرفی مورد بررسی

قرار گرفت

فصل چهارم

تحلیل و شبیه سازی نوسان سازهای متعامد LC پیشنهادی

در فصل قبل روش‌های مختلفی برای تولید سیگنال‌های متعامد در نوسان‌سازهای LC معرفی و مزایا و معایب هر کدام از آن‌ها بررسی شد. با توجه به تکنیک‌های بیان شده، در این فصل سه ساختار به منظور کاهش نویز فاز و کاهش توان مصرفی معرفی خواهد گشت که هر سه روش مبتنی بر تزریق هماهنگ مرتبه اول می‌باشند.

در روش اول از نوسان‌ساز LC اتصال ضربدری به عنوان هسته استفاده شده است. تزویج از طریق گیت ترانزیستورهای منبع جریان که به صورت سری با ترانزیستورهای اتصال ضربدری قرار دارند انجام گرفته است. در ساختار دوم ابتدا به معرفی سلول ترانسانایی دارلینگتون پرداخته خواهد شد و پس از نشان دادن افزایش ترانسانایی این سلول، از این سلول در ساختار نوسان‌ساز متعامد استفاده خواهد شد. سپس به تحلیل و اثبات تعامد سیگنال‌های خروجی پرداخته می‌شود. تزویج در این ساختار از طریق بالک ترانزیستورهای سلول انجام خواهد شد و بنابراین احتیاجی به استفاده از عناصر اضافی نمی‌باشد. در روش پیشنهادی سوم از نوسان‌ساز کولپیتس در کلاس C استفاده شده است. زاویه هدایت در این ساختار توسط منابع بایاس کم شده است و همچنین همانطور که در قسمت ۳-۵-۲ نشان داده شد، به منظور بهبود شرط نوسان و کاهش توان مصرفی، ترانزیستورها به صورت اتصال ضربدری بسته شده‌است. تزویج در این ساختار همانند ساختار اول از طریق گیت ترانزیستورهای منبع جریان صورت گرفته است

و از عنصر اضافی در این ساختار استفاده نشده است. نتایج شبیه سازی نشان می‌دهد که ساختار سوم از نویز فاز خوب و توان مصرفی کمی برخوردار و در نتیجه از ضریب شایستگی خوبی برخوردار می‌باشد. قابل ذکر است ساختارهای پیشنهادی با استفاده از نرم افزار ADS و Cadence در تکنولوژی TSMC 0.18 μ m RF-CMOS شبیه سازی شده اند. همچنین جانمایی ساختار سوم در نرم افزار Cadence-IC در تکنولوژی TSMC 0.18 μ m RF با یک چاهک^۱ کشیده شده است و بعد از جانمایی شد و سپس شبیه‌سازی بعد از جانمایی^۲ انجام شده است.

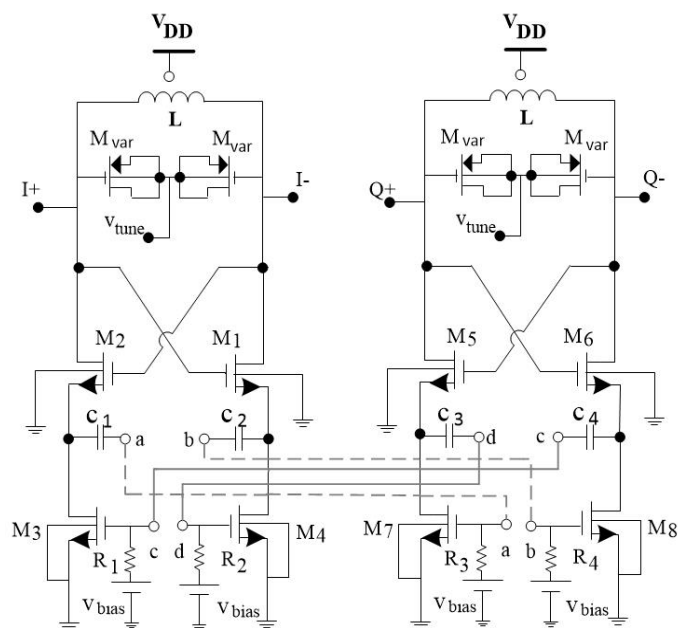
۲-۴ ساختار پیشنهادی اول

در فصل قبل درباره انواع ساختارهای مختلف از جمله پیکربندی نوسان‌سازهای متعامد سری و موازی بحث گردید. همانطور که گفته شد در ساختارهای سری مصالحه ای بین خطای فاز و نویز فاز نمی‌باشد [۱۷] اما از طرفی کسکود کردن ترانزیستورها موجب کاهش سوئینگ می‌گردد. یکی از راه-حل‌ها حذف ترانزیستور منبع جریان می‌باشد که موجب افزایش حساسیت به منبع تغذیه می‌گردد. اولین مدار نوسان‌ساز پیشنهادی که مبتنی بر نوسان‌سازهای LC اتصال ضربدری و تزریق هماهنگ‌های مرتبه اول هستند در شکل ۴-۱ نشان داده شده است. در این ساختار جهت جلوگیری از مصالحه بین خطای فاز و نویز فاز، از تزویج سری استفاده شده است. همچنین برای عدم کاهش سوئینگ

¹ Single well

² Post-simulate

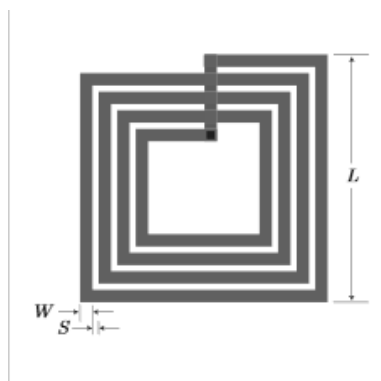
هیچ ترانزیستور تزویج کننده‌ی سری به ساختار اضافه نشده است و از ترانزیستورهای منبع جریان برای تزویج ac بهره گرفته شده است، به طوریکه ترانزیستورهای M_3, M_4, M_7, M_8 علاوه بر نقش منبع جریان، نقش المان تزویج کننده را نیز انجام می‌دهند. تزویج در شکل به وسیله خطوط خاکستری نمایان می‌باشد اتصال هم فاز و غیر هم فاز به ترتیب با نقطه چین و خط صاف نمایش داده شده است. بدین ترتیب مدار پیشنهادی علاوه بر حفظ سوئینگ مناسب به علت عدم اضافه شدن ترانزیستور سری، از دیگر مزایای تزویج سری نیز بهره مند می‌شود. علاوه بر مزایای فوق به علت سوئیچ شدن ترانزیستورهای منبع جریان، اثر نویز فلیکر آن‌ها کاهش می‌یابد [۲۹].



شکل ۴-۱: مدار ساختار پیشنهادی اول

همانطور که در شکل ۴-۱ مشاهده می‌شود، ترانزیستورهای سوئیچ و منبع جریان هر دو NMOS

می‌باشند مدار تانک شامل یک القاگر سر وسط^۱ متقارن می‌باشد با مدل واقعی از TSMC 0.18 μm RF انتخاب شده است. در واقع مدارهای تفاضلی می‌توانند از یک سلف متقارن به جای دو سلف حلقوی (نامتقارن) استفاده کنند. علاوه بر اینکه این مساله می‌تواند منجر به صرفه‌جویی در مساحت شود، هندسه تفاضلی منجر به Q بالاتر می‌شود [۱]. همانطور که در شکل ۲-۴ مشخص گشته است یک سلف حلقوی مربعی دو بعدی به صورت کامل توسط چهار کمیت، ابعاد بیرونی (L)، پهنای خط (W)، فاصله خطوط (S) و تعداد دورها مشخص می‌گردد. مقدار اندوکتانس به تعداد دورها و قطر بستگی دارد اما پهنای خط و فاصله بین آنها نیز به صورت غیر مستقیم بر روی این دو پارامتر تاثیر گذارند. مقاومت dc یک القاگر از عوامل تاثیر گذار در ضریب کیفیت آن می‌باشد [۱]. مقاومت یک القاگر در تراشه در واقع بیشتر تابعی از تعداد دورها و W می‌باشد.

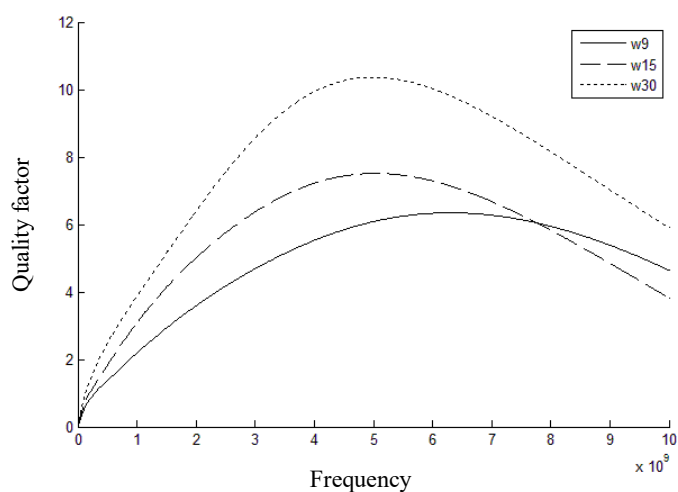


شکل ۲-۴: ابعاد مختلف یک سلف حلقوی

ضریب کیفیت سلف استفاده شده در ساختار پیشنهادی حدوداً بین ۵ تا ۱۲ می‌باشد سر وسط القاگر در این ساختار به V_{DD} و زیرلایه آن به زمین متصل می‌باشد. شکل ۳-۴ ضریب کیفیت سلف سر

³ Centertab

وسط را به ازای مقادیر مختلف W و $N=3$ را در فرکانس‌های کاری مختلف نمایش می‌دهد. این مقادیر توسط شبیه سازی در نرم افزار ADS به دست آمده است. همانطور که در شکل مشاهده می‌شود. به ازای W بالاتر ضریب کیفیت سلف بهتر می‌باشد. البته در این تکنولوژی تنها ۳ مقدار برای پیاده‌سازی امکان پذیر است. بنابراین W سلف استفاده شده در این شبیه سازی برابر $30 \mu\text{m}$ می‌باشد.



شکل ۴-۳: ضریب کیفیت القاگر به ازای W های مختلف و تعداد دور ۳

همچنین ورکتورهای به کار برده شده در این مدار از نوع PMOS می‌باشد که با اتصال $S=D=B$

بایاس شده اند.

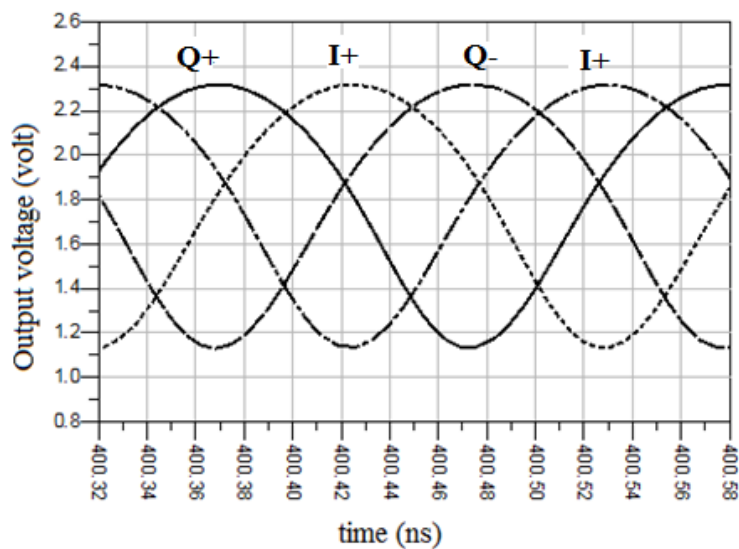
۴-۲-۱ شبیه سازی ساختار پیشنهادی اول

جدول ۴-۱ مقادیر پارامترهای موجود در شکل ۴-۱ را نشان می‌دهد. همچنین شکل ۴-۴ شکل

موجهای خروجی مدار را نشان می‌دهد که نسبت به هم دارای اختلاف فاز 90° می‌باشند.

جدول ۴-۱: پارامترها و مقادیر ساختار پیشنهادی اول با منبع تغذیه $V = 1/8$

پارامترها	مقادیر	پارامترها	مقادیر
M_1, M_2, M_5, M_6	$\frac{6.6 \mu\text{m}}{0.18 \mu\text{m}}$	$R_1 - R_4$	0.1 k Ω
M_3, M_4, M_7, M_8	$\frac{20 \mu\text{m}}{0.18 \mu\text{m}}$	L	1 nH
M_{var}	$\frac{445 \mu\text{m}}{0.18 \mu\text{m}}$	V_{tune}	0.9 V
$C_1 - C_4$	3 Pf	V_{bias}	0.7 V

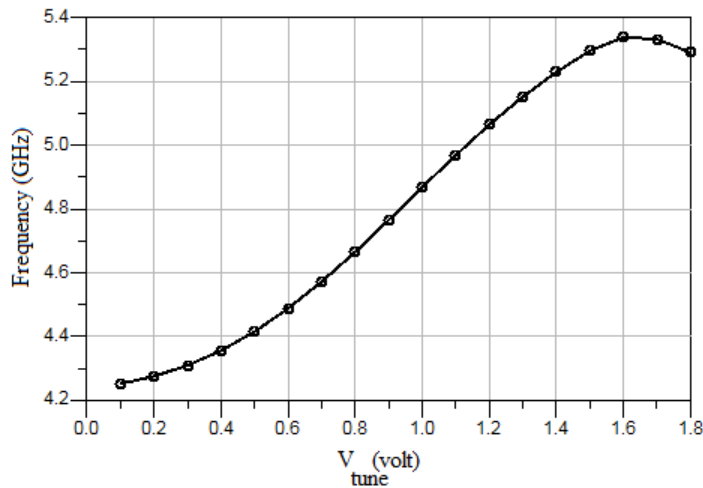


شکل ۴-۴: شکل موج‌های خروجی ساختار پیشنهادی اول

منحنی تغییرات فرکانس خروجی نوسان‌ساز متعامد پیشنهادی بر حسب تغییرات ولتاژ کنترل

در شکل ۴-۵ نشان داده شده است که در آن تغییرات ولتاژ کنترل از ۰ تا $V = 1/6$ سبب تغییرات

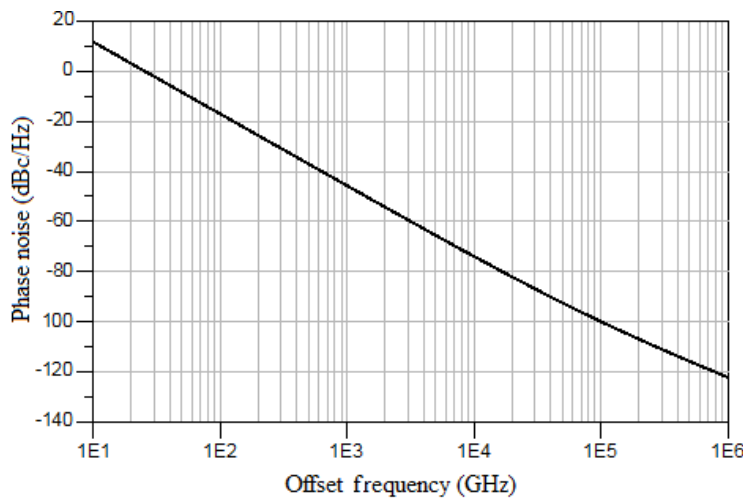
فرکانسی از $4/2$ GHz تا $5/3$ GHz می‌گردد، یعنی گستره تنظیم فرکانسی برابر ۲۳٪ می‌باشد.



شکل ۴-۵: تغییرات فرکانس نوسان بر حسب ولتاژ کنترل برای ساختار پیشنهادی اول

در شکل ۴-۶ نویز فاز نوسان ساز متعامد پیشنهادی توسط تحلیل HB^1 رسم شده است. نویز فاز

این ساختار در آفست فرکانسی ۱ MHz از فرکانس مرکزی ۴/۸ GHz برابر $122/22$ dBc/Hz می باشد.



شکل ۴-۶: نویز فاز ساختار پیشنهادی اول

همچنین متوسط جریان کشیده از منابع تغذیه در این مدار برابر $3/8$ mA می باشد بنابراین توان

مصرفی این ساختار با منبع تغذیه $1/8$ V برابر $6/84$ mw خواهد بود. با توجه به نتایج شبیه سازی ضریب

شایستگی مدار پیشنهادی که از رابطه (۲-۱۸) محاسبه می شود برابر $187/7$ dBc می باشد.

¹ Harmonic Balance

در خلاصه‌ای عملکرد و مقایسه بین ساختارهایی از نوسان‌سازهای متعامد اتصال ضربدری LC

گذشته را با ساختارهای پیشنهادی یک را نمایش می‌دهد. ساختارهای مقایسه شده همه از نوع نوسان-

ساز اتصال ضربدری سری می‌باشند.

جدول ۴-۲: مقایسه نتایج ساختارهای پیشنهادی اول با ساختارهای پیشین

نوسان‌ساز متعامد	تکنولوژی (μm)	فرکانس (GHz)	توان (mW)	نویز فاز (dBc/Hz) [@1 MHz]	محدوده فرکانسی (GHz)	ضریب شایستگی (dBc)
[21]	0.18	1.82	50	-133.7	1.64-1.94	-182
[50]	0.18	4.78	10.8	-123.3	4.09-4.87	-186.6
[24]	0.18	4.53	5.76	-124.52	4.4-5	-190
ساختار پیشنهادی اول	0.18	4.8	6.84	-122.22	4.2-5.3	-187.7

۴-۲-۲ عدم مصالحه بین نویز فاز و خطای فاز

همانطور که در [۲۱] نشان داده شد در ساختارهای سری مصالحه‌ای بین نویز فاز و خطای فاز

نیست به طور مثال اگر در این ساختار ضریب تزویج افزایش یابد خطای فاز کاهش مییابد اما بر خلاف

ساختارهای موازی نویز فاز نیز بهبود می‌یابد و یا تغییری نمی‌کند. با توجه به اینکه ضریب تزویج

متناسب با نسبت سیگنال تزریق شده به نوسان‌گر، به سیگنال ایجاد شده توسط نوسان‌گر می‌باشد [۲۱]

بنابراین با تغییر دادن عناصر تزویج ضریب تزویج تغییر می‌کند. در ساختار پیشنهادی عناصر تزویج

شامل خازن‌های C_1-C_4 و ترانزیستورهای منبع جریان می‌باشد. از آنجا که با تغییر دادن ابعاد ترانزیستور-ها به منظور تغییر ضریب تزویج جریان مدار تا حدودی تغییر می‌یابد در این شبیه سازی تنها اندازه خازن‌های C_1-C_4 تغییر داده شده است.

در واقع با تغییر اندازه خازن‌ها میزان سیگنال تزریق شده به هر نوسان‌ساز متفاوت خواهد بود هرچه خازن بزرگ‌تر باشد امپدانس کوچک‌تری را بر سر مسیر سیگنال ایجاد خواهد کرد بنابراین سیگنال بزرگ‌تری به نوسان‌ساز تزریق می‌گردد. خازن‌ها در این ساختار یک بار برابر $2/8 \text{ pF}$ و بار دیگر برابر 3 pF قرار داده شد در که در حالت دوم نویز فاز حدود 0.2 dBc نسبت به حالت اول بهبود پیدا کرده است و خطای فاز در حدود 0.1 درجه کمتر شده است که نشان می‌دهد نویز فاز و خطای فاز دارای مصالحه نمی‌باشند.

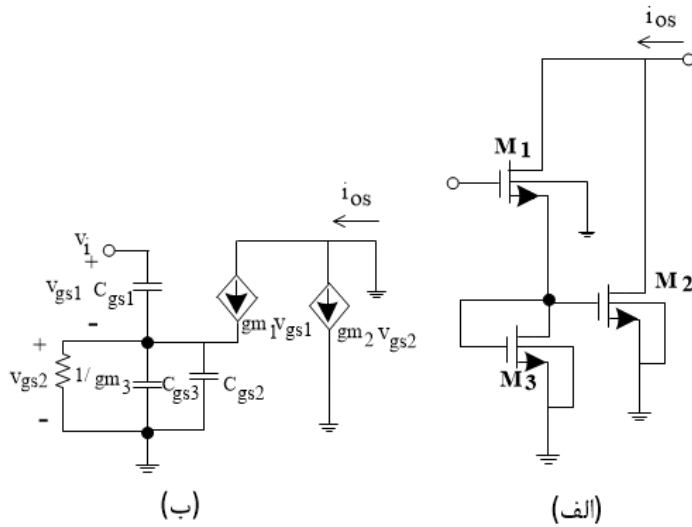
۳-۴ ساختار پیشنهادی دوم

در این ساختار از سلول دارلینگتون معرفی شده در [۵۱، ۵۲]، جهت بهبود ترانسانایی استفاده شده است. در ابتدا به توضیح مختصری درباره این سلول می‌پردازیم.

۱-۳-۴ تحلیل سلول دارلینگتون

ساختار این سلول در شکل ۷-۴ (الف) نشان داده شده است. برای به دست آوردن ترانسانایی

سلول مذکور از مدل سیگنال کوچک شکل ۷-۴ (ب) استفاده می‌کنیم.



شکل ۷-۴: (الف) سلول دارلینگتون (ب) مدل سیگنال کوچک سلول دارلینگتون [۵۱]

با توجه به شکل ۷-۴ و نوشتن یک KCL در گره خروجی داریم:

$$i_{os} = gm_1 v_{gs1} + gm_2 v_{gs2} \quad (1-4)$$

که v_{gs2} را می‌توان بر حسب v_{gs1} و دیگر پارامترها به صورت زیر نوشت

$$v_{gs2} = \frac{(gm_1 + sC_{gs1})}{gm_3 + s(C_{gs1} + C_{gs3})} \cdot v_{gs1} \quad (2-4)$$

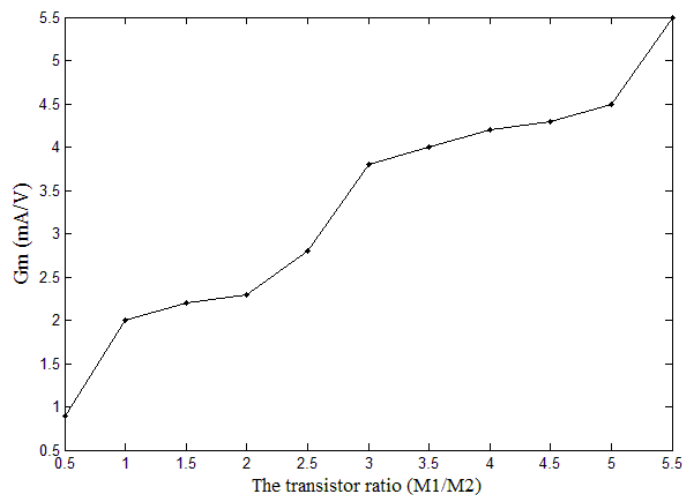
با نوشتن یک KVL در حلقه شکل ۷-۴ داریم

$$v_i = v_{gs1} + v_{gs2} \quad (3-4)$$

و با جایگذاری روابط (۳-۴) و (۲-۴) در (۱-۴)، ترانسانایی ساختار مورد نظر از رابطه (۴-۴) قابل محاسبه است.

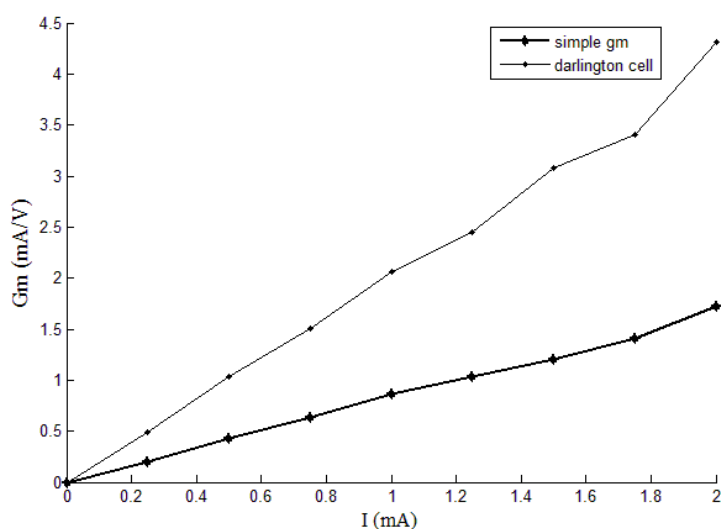
$$G_m = \frac{i_{os}}{v_i} = \frac{gm_1 gm_2 + gm_1 gm_3 + s[gm_1(C_{gs2} + C_{gs3}) + gm_2 C_{gs1}]}{gm_1 + gm_3 + s(C_{gs1} + C_{gs2} + C_{gs3})} \quad (4-4)$$

از رابطه بالا می‌توان نتیجه گرفت که سائز ترانزیستورهای M_1 و M_2 مقدار ترانسانایی سلول دارلینگتون را مشخص می‌کند. بنابراین ترانسانایی بهینه می‌تواند با انتخاب صحیح نسبت $\frac{M_1}{M_2}$ حاصل شود. شکل ۸-۴ ترانسانایی به ازای مقادیر مختلف $\frac{M_1}{M_2}$ را نشان می‌دهد که در نرم افزار ADS شبیه سازی شده است، مشاهده می‌شود هرچه نسبت $\frac{M_1}{M_2}$ بزرگ‌تر باشد مقدار ترانسانایی، بیشتر می‌گردد. این شبیه سازی برای فرکانس نوسان (مثلا ۴/۸ GHz) صورت گرفته است. همچنین اندازه M_3 در نسبت‌های مختلف برابر M_1 فرض شده است.



شکل ۸-۴: ترانسانایی سلول دارلینگتون بر حسب نسبت ترانزیستورها

همچنین شکل ۹-۴ مقایسه‌ای از ترانسانایی سلول دارلینگتون با سلول G_m ساده (تک ترانزیستور) را، در جریان‌های dc مختلف نشان می‌دهد. همانطور که از شکل مشخص می‌باشد به ازای جریان یکسان ترانسانایی سلول دارلینگتون نسبت به سلول G_m ساده بیشتر می‌باشد.



شکل ۹-۴: مقایسه ترانسانایی سلول ساده و سلول دارلینگتون

۲-۳-۴ استفاده از سلول دارلینگتون در نوسان ساز متعامد اتصال ضربداری LC

یکی از راه‌های کاهش توان مصرفی، تسهیل شرط نوسان و افزایش ترانسانایی موثر می‌باشد [۴۲]،

[۴۳]. در قسمت ۳-۳-۶ یک راه‌حل بهبود ترانسانایی استفاده از ساختار مکمل به منظور کاهش توان

توضیح داده شد. در این ساختار ترانسانایی دو برابر حالت غیر مکمل می‌باشد. بنابراین با جریان کمتری

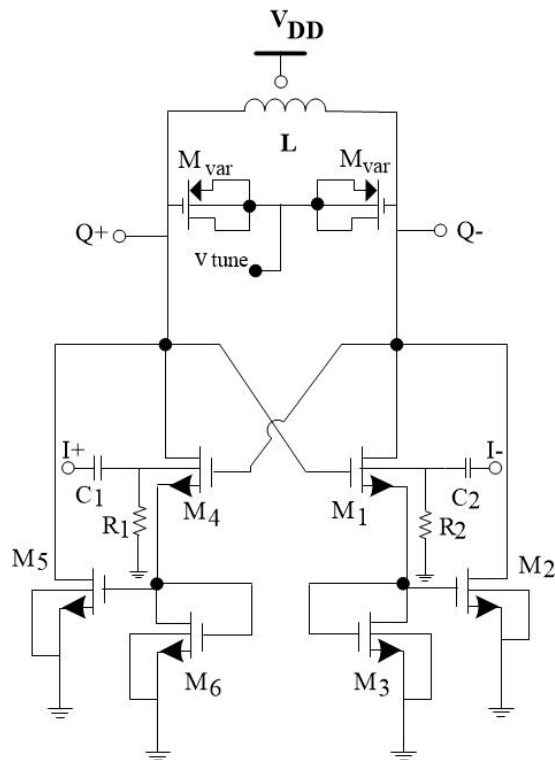
نوسان‌گر شروع به نوسان خواهد کرد که این موضوع در کاهش توان موثر است.

همانطور که در شکل ۹-۴ نشان داده شد، روش دیگر برای افزایش ترانسانایی بدون افزایش

جریان استفاده از سلول دارلینگتون است که ترانسانایی سلول دارلینگتون با تغییر نسبت ترانزیستورها

افزایش می‌یابد. شکل ۱۰-۴ ساختار نوسان‌ساز اتصال ضربداری با سلول دارلینگتون را نمایش می‌دهد.

در این ساختار ترانزیستورهای اتصال ضربداری متداول با همتای دارلینگتون خود جایگزین شده‌اند.



شکل ۴-۱۰: هسته نوسان‌ساز ساختار پیشنهادی سوم

ترانزیستورهای سوئیچ و زوج دارلینگتون همگی از نوع NMOS و مدار تانک شامل یک القاگر با

سر وسط می‌باشد که از کتابخانه TSMC 0.18 μ m RF انتخاب شده است. همچنین ورکتورهای به کار

برده شده در این مدار PMOS با اتصال $S=D=B$ می‌باشند.

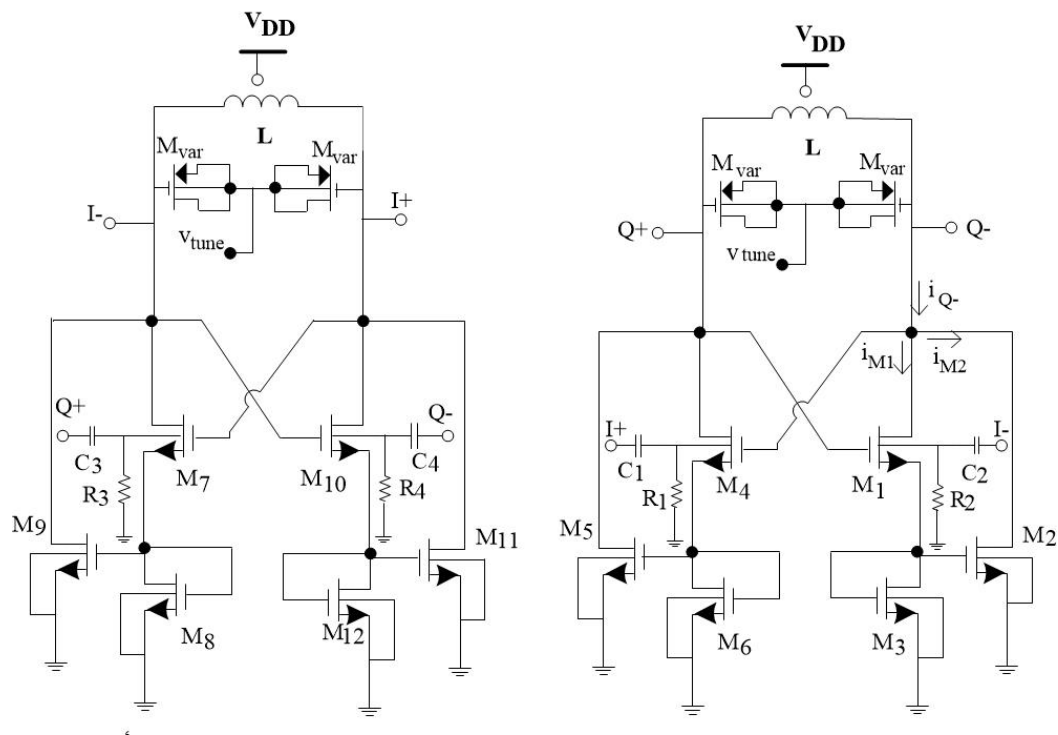
اکنون با استفاده از هسته نوسان‌ساز پیشنهادی در شکل ۴-۱۰ و تکنیک اتصال هم فاز-فاز

متقابل بین دو نوسان‌ساز هسته یک نوسان‌ساز متعامد پیشنهاد می‌شود که در شکل ۴-۱۱ نمایش داده

شده است.

در این ساختار تزریق از طریق بالک ترانزیستورهای سلول دارلینگتون صورت گرفته است بنابراین

احتیاج به عناصر اضافی برای تزریق نمی‌باشد و عملکرد نویز فاز بهبود می‌یابد



شکل ۴-۱۱: ساختار پیشنهادی دوم

لازم به ذکر است حذف عناصر تزریق می‌تواند سبب کاهش مساحت ساخت و توان مصرفی گردد.

قبل از ارزیابی و شبیه سازی مدار به اثبات متعامد بودن شکل موج‌های خروجی در نوسان ساز پیشنهادی می‌پردازیم.

۳-۳-۴ اثبات تعامد در ساختار پیشنهادی دوم

برای اثبات متعامد بودن سیگنال‌های خروجی، تحلیلی خطی با فرض حالت دائمی سینوسی و با

در نظر نگرفتن برخی اثرات غیر خطی ارائه شده است.

در شکل ۱۱-۴ جریان‌های یک هسته نمایش داده شده است. اگر ترانسانایی هر ترانزیستور در حالت

سیگنال بزرگ را G_m در نظر بگیریم داریم:

$$i_{Q-} = G_{m1}(v_{Q+} - \alpha v_{Q+}) + G_{m2}\alpha v_{Q+} + G_{b1}(v_{I-} - \alpha v_{Q+}) \quad (5-4)$$

که در رابطه (۵-۴) G_{b1} ترانسانایی بالک می‌باشد. همچنین سیگنال موجود در گیت ترانزیستور M_1

توسط ضریب α به سورس آن انتقال پیدا می‌کند که α تقریباً برابر رابطه (۶-۴) می‌باشد.

$$\alpha = \frac{Z_s}{\frac{1}{G_{m1}} + Z_s} \quad (6-4)$$

که در رابطه بالا Z_s معادل امپدانس دیده شده از سورس ترانزیستور M_1 می‌باشد.

همچنین ولتاژ کلی در گره Q- برابر رابطه (۷-۴) می‌باشد.

$$v_{Q-} = -i_{Q-} \cdot Z(j\omega) \quad (7-4)$$

که $Z(j\omega)$ امپدانس تانک M_1 می‌باشد. با جایگذاری رابطه (۵-۴) در (۷-۴) و با توجه به تفاضلی بودن

مدار ($v_{I-} = -v_{I+}$ و $v_{Q-} = -v_{Q+}$) داریم:

$$v_{Q-} = -Z(j\omega) \cdot G_{m1} \cdot \left(-[1 - \alpha - \alpha G_{b1} + \frac{G_{m2}}{G_{m1}}] \cdot v_{Q-} + \frac{G_{b1}}{G_{m1}} \cdot v_{I-} \right) \quad (8-4)$$

در معادله (۸-۴) عبارت $1 - \alpha - \alpha G_{b1} + \frac{G_{m2}}{G_{m1}}$ را m و $\frac{G_{b1}}{G_{m1}}$ را n نامگذاری می‌کنیم و عبارت (۸-۴) به

صورت ضرایبی از v_{I+} و v_{Q-} بازنویسی می‌کنیم.

$$v_{Q-} = -Z(j\omega) \cdot G_{m1} \cdot (-m \cdot v_{Q-} + n \cdot v_{I-}) \quad (9-4)$$

با توجه به تقارن مدار که باعث می‌گردد مقادیر G_m ترانزیستورها و همچنین مقادیر امپدانس‌ها برابر شود (پس $G_{m1} = G_{m10}$ ، $G_{m2} = G_{m11}$ و $G_{b2} = G_{b10}$) اگر روابط (۴-۵) تا (۴-۹) را برای گره I+ بنویسیم داریم:

$$v_{I+} = -Z(j\omega).G_{m1}.(-m.v_{I+} + n.v_{Q-}) \quad (10-4)$$

اگر دو طرف رابطه (۴-۹) را در v_{Q-} و دو طرف رابطه (۴-۱۰) در v_{I+} ضرب کنیم و سپس دو رابطه را باهم جمع کنیم داریم:

$$(1 - Z(j\omega).G_{m1}.m).(v_{I+})^2 + (1 - Z(j\omega).G_{m1}.m).(v_{Q-})^2 = 0 \quad (11-4)$$

اکنون با فرض $v_{Q-} = A\sin(\omega t)$ و $v_{I+} = A\sin(\omega t + \Phi)$ و حل معادله (۴-۱۱) اختلاف فاز

Φ برابر $\pm \frac{\pi}{2}$ به دست خواهد آمد. یعنی خروجی‌های v_{I+} و v_{Q-} نسبت به بهم دارای اختلاف فاز (

$2K\Phi \pm \frac{\pi}{2}$) می‌باشند. برای سایر خروجی‌ها نیز همانند تحلیل بالا می‌توان متعامد بودن را اثبات کرد.

۴-۳-۴ شبیه سازی ساختار پیشنهادی دوم

نوسان‌ساز متعامد پیشنهادی در شکل ۴-۱۱ پارامترهای نشان داده شده در جدول ۴-۳ مورد

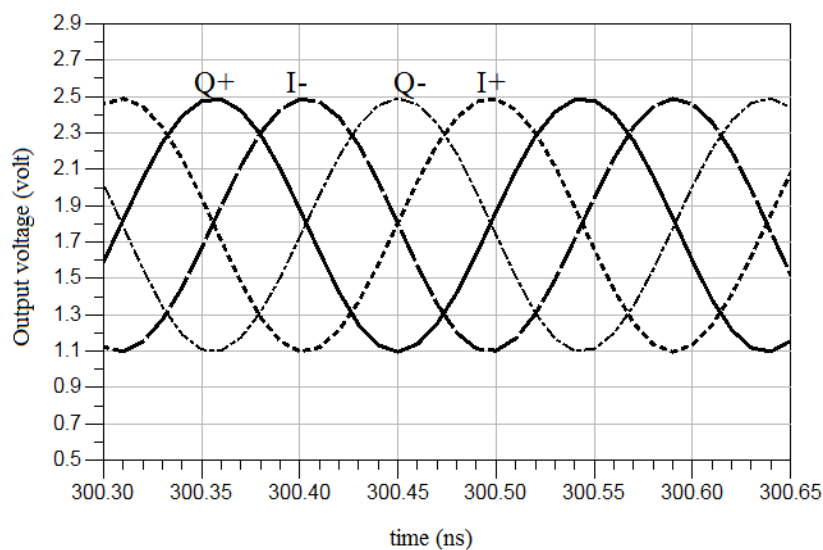
شبیه سازی قرار گرفته است.

شکل موج‌های خروجی این نوسان‌ساز نیز در شکل ۴-۱۲ نمایش داده شده است. همانطور که در شکل

دید می‌شود خروجی‌ها نسبت به هم متعامد می‌باشند.

جدول ۳-۴: مقادیر و پارامترهای ساختار پیشنهادی دوم با منبع تغذیه $1/8 V$

پارامترها	مقادیر	پارامترها	مقادیر
M_1, M_4, M_{10}, M_7	$\frac{8 \mu\text{m}}{0.18\mu\text{m}}$	$R_1 - R_4$	80 k Ω
M_2, M_5, M_{11}, M_9	$\frac{0.5 \mu\text{m}}{0.18\mu\text{m}}$	L	1 nH
M_3, M_6, M_{12}, M_8	$\frac{8 \mu\text{m}}{0.18\mu\text{m}}$	V_{tune}	0.5 V
$C_1 - C_4$	5 pF	M_{var}	$\frac{220 \mu\text{m}}{0.18\mu\text{m}}$

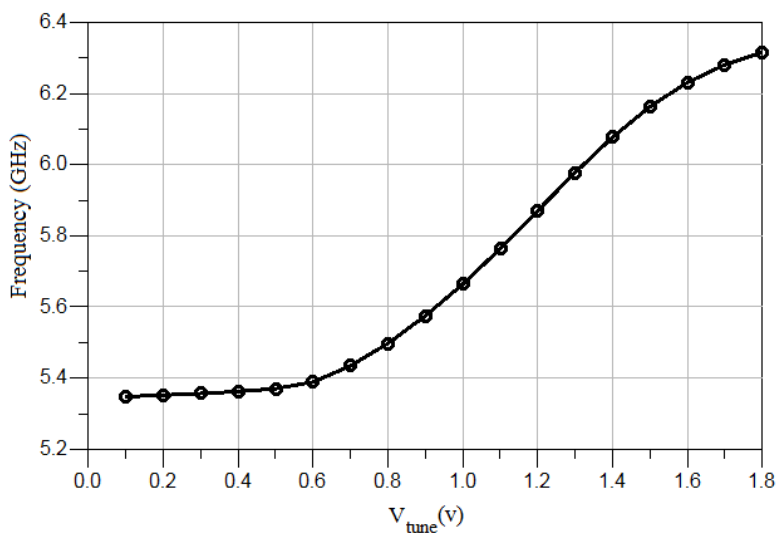


شکل ۴-۱۲: شکل موج‌های خروجی ساختار پیشنهادی دوم

همچنین منحنی تغییرات فرکانس بر حسب تغییرات ولتاژ کنترل در شکل ۴-۱۳ نشان داده شده

است که در آن تغییرات ولتاژ کنترل از ۰ تا $1/8 V$ سبب تغییرات فرکانسی از ۵/۳۵ GHz تا ۵ GHz

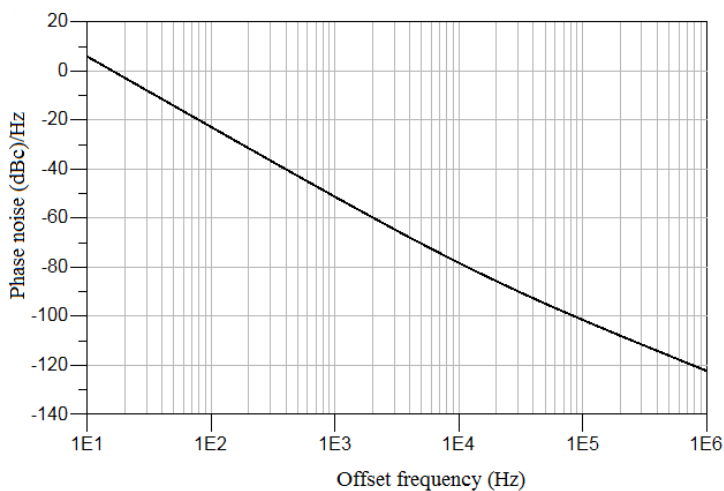
۶/۳۲ می‌گردد. بنابراین گستره تنظیم آن برابر ۱۶/۵٪ می‌باشد.



شکل ۴-۱۳: تغییرات فرکانس نوسان بر حسب ولتاژ کنترل برای ساختار پیشنهادی دوم

در شکل ۴-۱۴ نویز فاز نوسان ساز متعامد پیشنهادی رسم شده است. نویز فاز این ساختار در

آفست فرکانسی ۱MHz از فرکانس مرکزی ۵/۳۷ GHz برابر ۱۲۲/۴ dBc/Hz می باشد.



شکل ۴-۱۴: نویز فاز ساختار پیشنهادی دوم

همچنین متوسط جریان کشیده از منبع تغذیه در این مدار برابر ۳/۴ mA می باشد بنابراین توان

کل مصرفی این ساختار برابر ۶/۱۲ mW می باشد که نسبت به ساختار قبل توان مصرفی کاهش می یابد.

با توجه به نتایج شبیه سازی، ضریب شایستگی نوسان ساز متعامد پیشنهادی با استفاده از تکنیک

دارلینگتون برابر $189/2$ dBc می باشد که نسبت به ساختار قبل در حدود $1/5$ dB بهبود یافته است.

جدول ۴-۴ خلاصه ای از عملکرد و مقایسه بین ساختارهایی از نوسان سازهای متعامد اتصال ضربدری

LC گذشته را با ساختارهای پیشنهادی یک و دو را نمایش می دهد. لازم به ذکر است که در ساختار

[۳۶] و [۲۰] از بانک خازنی برای تنظیم فرکانس استفاده شده است.

جدول ۴-۴: مقایسه نتایج ساختارهای پیشنهادی دوم با ساختارهای پیشین

نوسان ساز متعامد	تکنولوژی (μm)	فرکانس (GHz)	توان (mW)	نویز فاز (dBc/Hz) [$@1$ MHz]	محدوده فرکانسی (GHz)	ضریب شایستگی (dBc)
[53]	0.18	1.8	1.2	-117.1	1.72-1.82	-179.4
[36]	0.18	4.85	12	-127.98	3.53-5.39	-181.7
[20]	0.18	6.9	17	-120	4-6.6	-184
[54]	0.18	4.3	5.4	-116.6	600 MHz	-186.79
[55]	0.18	10.4	3.6	-115	9.2-10.4	-190.5
ساختار پیشنهادی دوم	0.18	5.37	6.1	-122.4	5.3-6.2	-189.2

۴-۴ ساختار پیشنهادی سوم

نویز فاز در دو ساختار قبل نسبتاً پایین می باشد اما نوسان سازهای متعامد در برخی از کاربردهای

مدرن امروزی احتیاج به نویز فاز کمتر و عملکرد بهتری دارند. در این بخش ساختار نوسان ساز متعامد

سوم با بهره‌گیری از مباحث مطرح شده در قسمت ۳-۶ و با هدف بهبود عملکرد نوپز فاز ارائه خواهد

شد در این ساختار از نوسان‌سازهای کولپیتس به عنوان هسته نوسان‌ساز متعامد استفاده می‌شود.

در واقع با توجه به مطالب ذکر شده در قبل می‌توان نتیجه گرفت که ترانزیستورها در نوسان-

سازهای کلاس C در مدت کمتری از یک دوره تناوب روشن هستند و بنابراین نوپز کمتری توسط آن‌ها

به مدار تزریق می‌شود. همچنین در قسمت ۳-۵ که تحلیلی بر نوسان‌سازهای کولپیتس صورت گرفت

و بر اساس [۴۰] بیان شد که این دسته از نوسان‌سازها تابع حساسیت بهتری نسبت به نوسان‌سازهای

اتصال ضربدری دارا می‌باشند. اما یکی از مشکلات نوسان‌سازهای کولپیتس شرط نوسان نسبتاً مشکل

آن‌ها می‌باشد که موجب افزایش توان مصرفی نسبت به نوسان‌سازهای اتصال ضربدری می‌شود. ساختار-

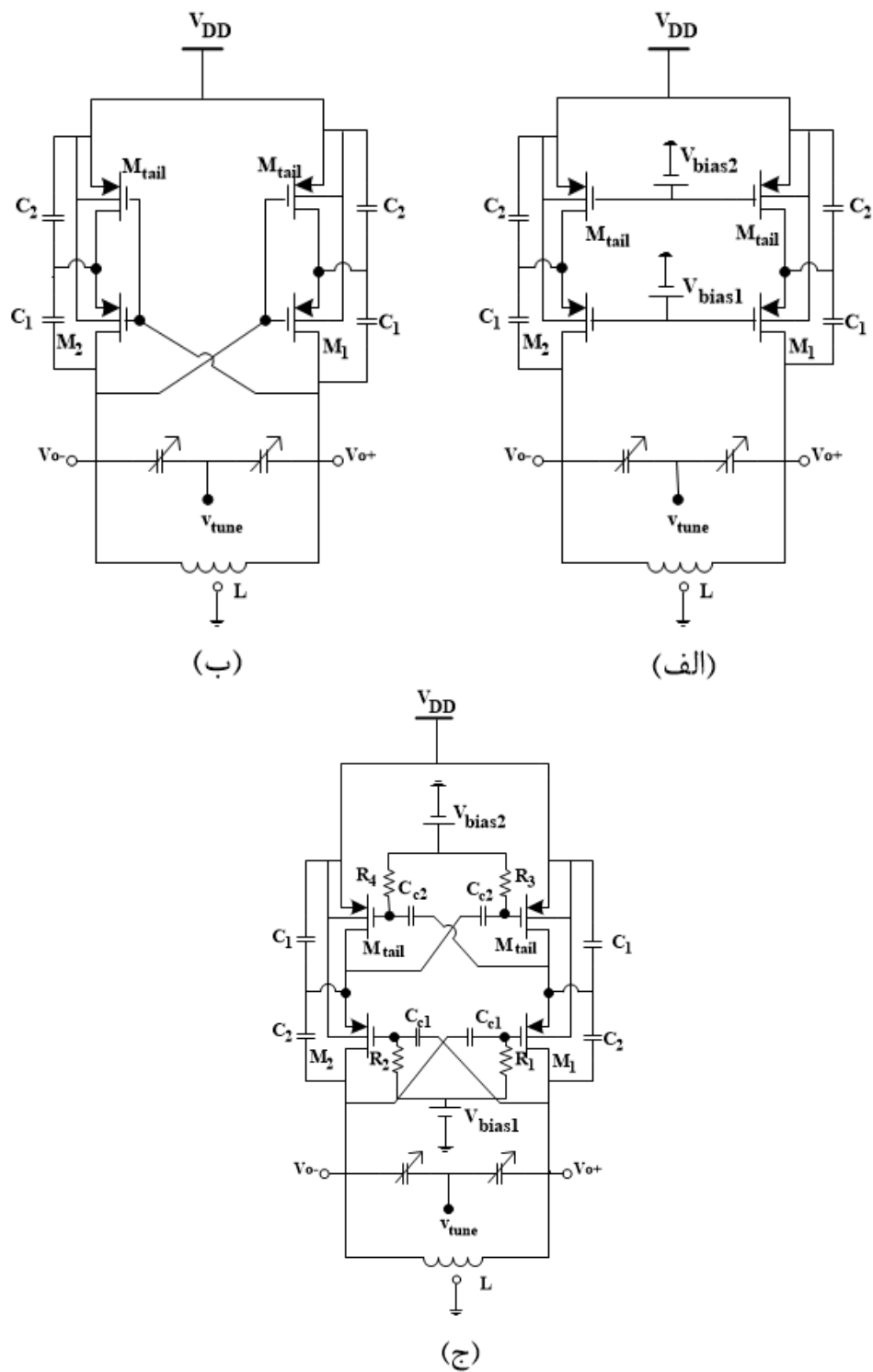
هایی که در قسمت ۳-۵-۲ مورد بررسی قرار گرفتند مشکل توان مصرفی کولپیتس را تا حدی حل

می‌کنند و شرط نوسان را بهبود می‌بخشند.

ساختار پیشنهادی سوم، متشکل از نوسان‌ساز کولپیتس بهبود یافته کلاس C می‌باشد. هسته نوسان-

ساز پیشنهادی در شکل ۴-۱۵ (ج) نمایش داده شده است. در شکل ۴-۱۵ نوسان‌ساز کولپیتس عادی به

به همراه نوسان‌ساز کولپیتس بهبود یافته در بخش ۳-۵-۲ و ساختار پیشنهادی نمایش داده شده است.



شکل ۴-۱۵: مقایسه ساختار هسته نوسان‌ساز متعمد پیشنهادی با سایر نوسان‌سازها: (الف) نوسان‌ساز

کولپیتس ساده (ب) نوسان‌ساز کولپیتس بهبود داده شده در [۴۲] (ج) نوسان‌ساز پیشنهادی

همانطور که در شکل ۴-۱۵ نمایش داده شده‌است در این ساختار علاوه بر ترانزیستورهای سوئیچ برای

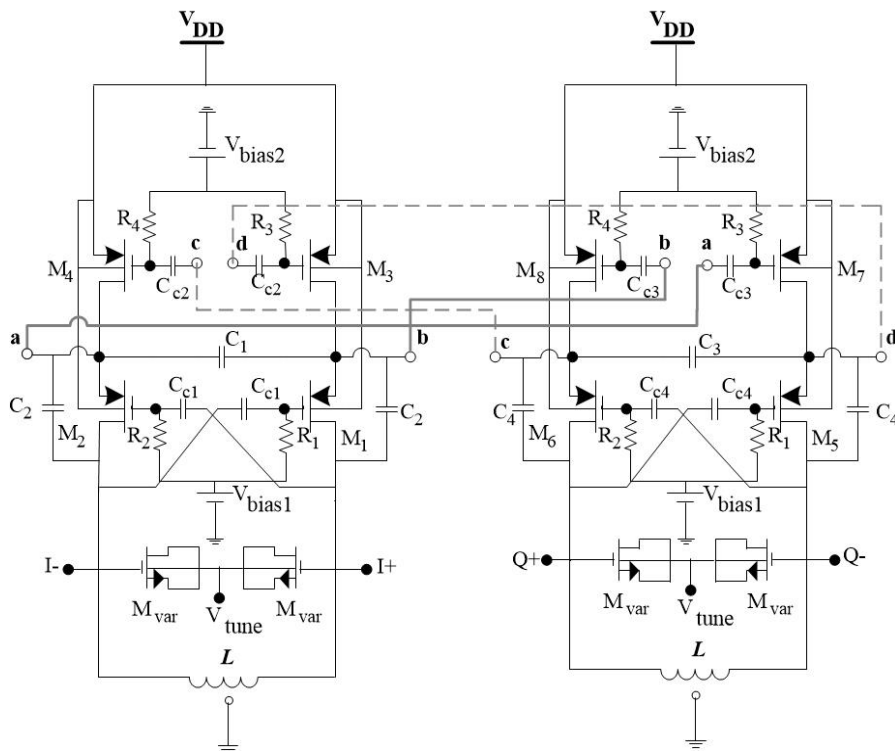
ترانزیستورهای منبع جریان نیز از ساختار بهبود بهره استفاده شده است که موجب بهبود توان مصرفی می‌گردد. همچنین در این مدار ترانزیستورهای سوئیچ و منبع جریان برای کاهش بیشتر نویز در کلاس C بایاس شده‌اند. ولتاژ بایاس ترانزیستورها به گونه ای انتخاب شده است که هر ترانزیستور کمتر از نصف سیکل هدایت کند و بنابراین نویز کمتری تولید کنند. به عبارتی دیگر، در این نوسان‌ساز برخلاف ساختارهای رایج نوسان‌ساز کولپیتس بهبود یافته، بایاس ترانزیستورهای سوئیچ M_1 و M_2 توسط خازن های C_{c1} و C_{c4} از ولتاژ DC خروجی ایزوله شده و در عوض توسط منبع ولتاژ V_{bias1} در نقطه کار دلخواه در کلاس C بایاس گردیده است. این مسئله برای ترانزیستورهای منبع جریان نیز برقرار می‌باشد. در این ساختار برخلاف ساختارهای پیشین هم در ترانزیستورهای سوئیچ و هم در ترانزیستورهای منبع جریان از ساختار بهبود بهره استفاده شده است که منجر به افزایش ترانسانیسی و کاهش توان مصرفی می‌گردد. علاوه بر آن فیدبک خازن‌های کولپیتس نیز باعث تسهیل شروع نوسان می‌گردد.

شکل ۴-۱۶ ساختار نوسان‌ساز پیشنهادی سوم را نمایش می‌دهد. تزویج در این ساختار همانند ساختار پیشنهادی اول توسط گیت ترانزیستورهای منبع جریان شامل M_7 ، M_8 ، M_3 و M_4 صورت خواهد گرفت بنابراین عناصر اضافی در این ساختار استفاده نمی‌شود که خود موجب کاهش توان مصرفی و بهبود نویز فاز می‌گردد.

ترانزیستورهای به کار رفته در زوج اتصال همگی از نوع PMOS می‌باشند. مدار تانک نیز شامل

یک القاگر سر وسط می‌باشد که از کتابخانه TSMC 0.18 μ m RF انتخاب شده است. همچنین ورکتور-

های به کار رفته در ساختار سوم از نوع NMOS و با ساختار S=D=B می‌باشند. همانند ساختار یک خطوط خاکستری نشان دهنده اتصال هم فاز- غیر هم فاز می‌باشند.



شکل ۴-۱۶: مدار ساختار پیشنهادی سوم

۴-۴-۱ شبیه‌سازی ساختار پیشنهادی سوم

برای تایید عملکرد مدار پیشنهادی شکل ۴-۱۶ با پارامترهای نشان داده شده در جدول ۴-۵

مورد شبیه سازی اولیه قرار می‌گیرد.

با توجه به مقادیر داده شده برای ولتاژ بایاس، می‌توان نتیجه گرفت که ترانزیستورها در تمام

سیکل هدایت نمی‌کنند. و بنابراین نویز کمتری به مدار وارد می‌کنند

جدول ۴-۵: مقادیر و پارامترهای ساختار پیشنهادی سوم

پارامترها	مقادیر	پارامترها	مقادیر
M_1, M_2, M_6, M_5	$\frac{75 \mu\text{m}}{0.18\mu\text{m}}$	R_1, R_2	20 k Ω
M_3, M_4, M_7, M_8	$\frac{30 \mu\text{m}}{0.18\mu\text{m}}$	R_3, R_4	4.5 k Ω
M_{var}	$\frac{400 \mu\text{m}}{0.18\mu\text{m}}$	V_{tune}	0.9 V
C_{c2}, C_{c3}	1 pF	V_{bias1}	0.4 V
C_{c1}, C_{c4}	2 pF	V_{bias2}	0.4 V
C_2, C_4	0.14 pF	L	0.75 nH
C_1, C_3	1.5 pF	V_{DD}	1.2 V

همچنین به علت استفاده از ساختار بهبود بهره توان مصرفی کاهش می‌یابد بطوریکه متوسط کل جریان

کشیده شده از منبع تغذیه ۱/۲V برابر ۲/۴ mA می‌باشد، بنابراین توان مصرفی برابر ۲/۸۸ mW

می‌گردد که نسبت به دو ساختار قبل از توان مصرفی کمتری برخوردار می‌باشد.

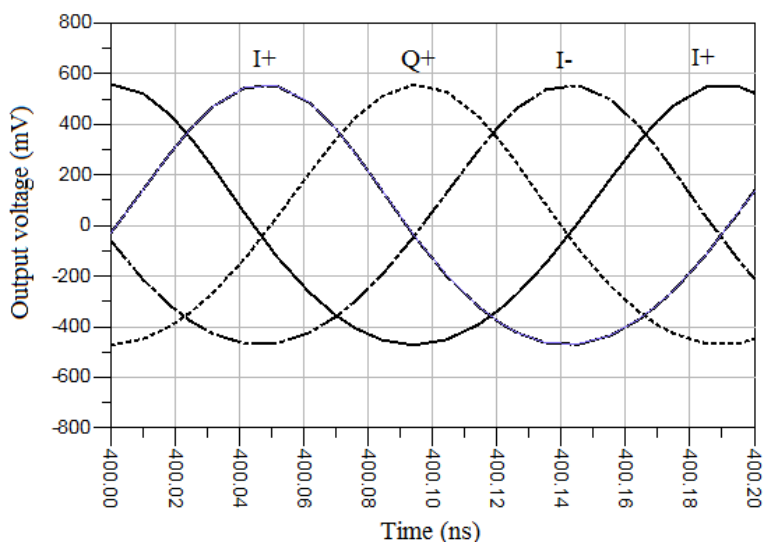
شکل موج ولتاژهای خروجی نوسان‌ساز در شکل ۴-۱۷ نمایش داده شده است که بیانگر متعامد

بودن و وجود اختلاف فاز ۹۰ درجه در خروجی‌ها می‌باشد.

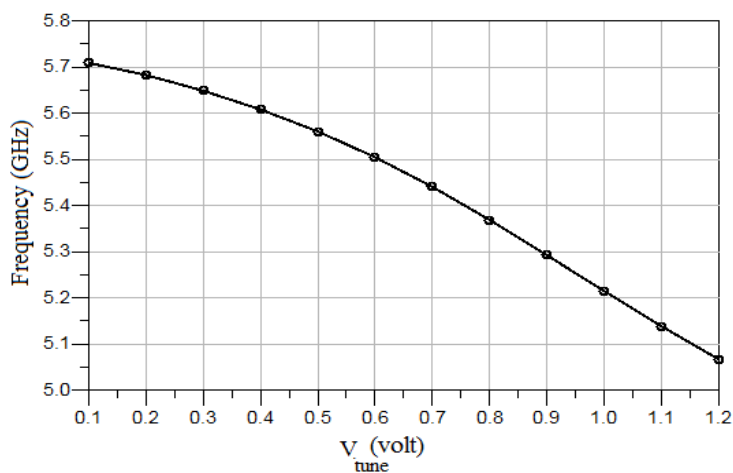
منحنی تغییرات فرکانس بر حسب تغییرات ولتاژ کنترل در شکل ۴-۱۸ نشان داده شده است که

در آن تغییرات ولتاژ کنترل از ۰ تا ۱/۲ V سبب تغییرات فرکانسی از ۵ GHz تا ۵/۷ GHz می‌گردد.

یعنی گستره تنظیم فرکانسی این نوسان‌ساز برابر با ۱۳٪ می‌باشد.



شکل ۴-۱۷: شکل موجهای خروجی ساختار سوم

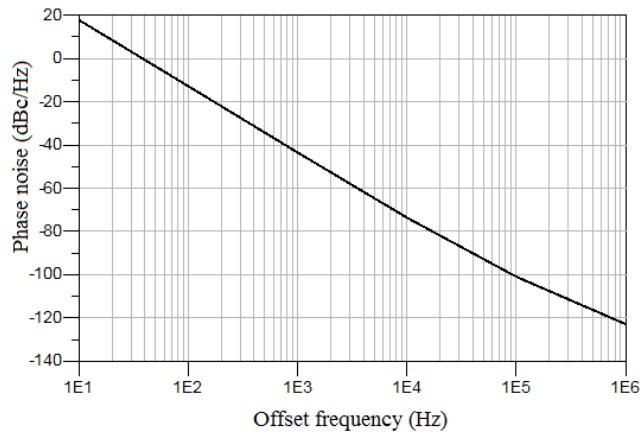


شکل ۴-۱۸: تغییرات فرکانس نوسان بر حسب ولتاژ کنترل برای ساختار پیشنهادی سوم

در شکل ۴-۱۹ نویز فاز نوسان ساز متعامد پیشنهادی رسم شده است. نویز فاز این ساختار در

آفست فرکانسی ۱ MHz از فرکانس مرکزی ۵/۲۹ GHz برابر ۱۲۲/۸ dBc/Hz - می باشد بدین ترتیب

ضریب شایستگی مدار اخیر برابر ۱۹۲/۶ dBc - می باشد.



شکل ۴-۱۹: نویز فاز ساختار پیشنهادی سوم

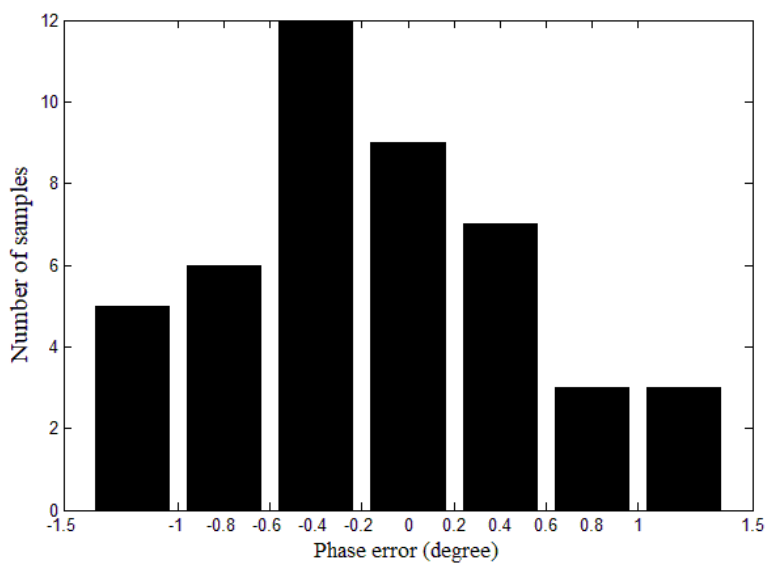
برای این ساختار خطای فاز با استفاده از تحلیل مونت کارلو به دست آمده است. نمودار هیستوگرام

خطا بر حسب تعداد در شکل ۴-۲۰ مشخص می‌باشد. در این شبیه سازی خطای ترانزیستورها 0.1% ،

خطای مقاومت‌ها 5% ، خطای خازن‌ها و سلف‌ها 5% در نظر گرفته شده است. تعداد آزمایش‌ها در این

تحلیل برابر ۴۵ می‌باشد. برای اکثر نمونه‌ها قدر مطلق خطای فاز بین 0.4 درجه تا 0.6 درجه می‌باشد.

و میانگین خطای فاز نیز برابر 0.45 درجه می‌باشد.



شکل ۴-۲۰: تحلیل مونت کارلو برای خطای فاز

۲-۴-۴ جانمایی ساختار پیشنهادی سوم

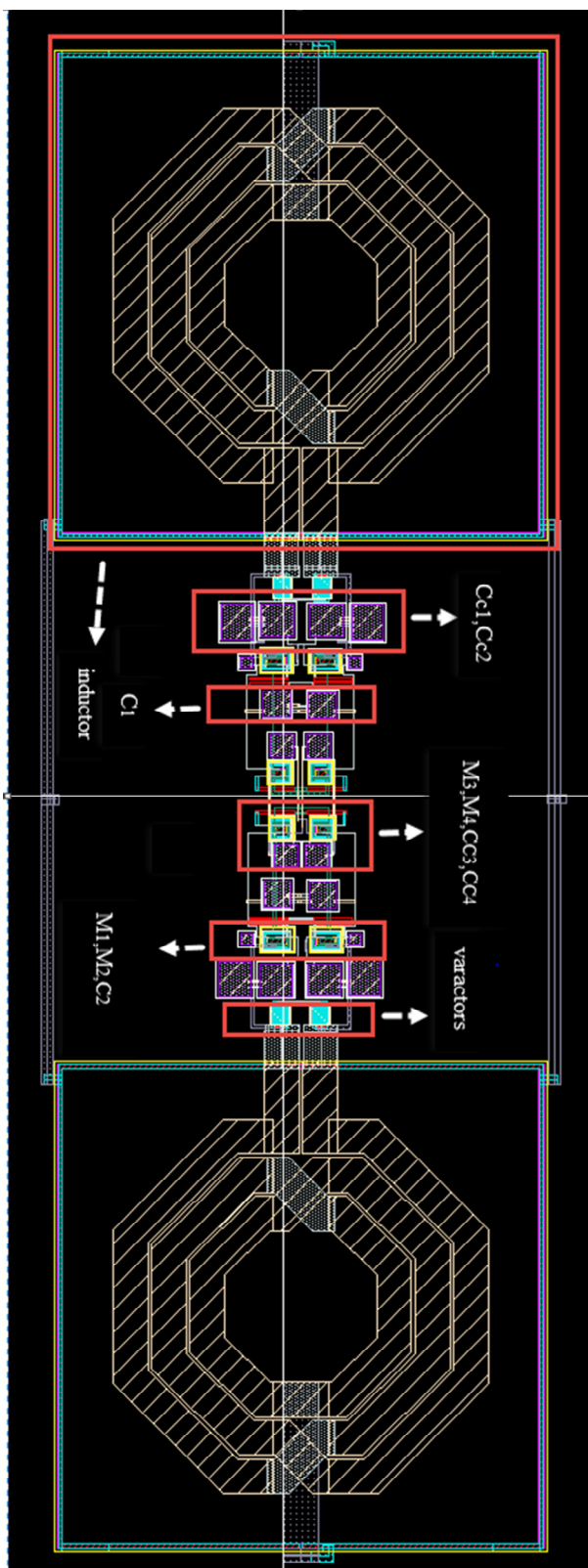
به منظور تایید نتایج اولیه، جانمایی ساختار پیشنهادی سوم توسط نرم افزار توسط نرم افزار به منظور تایید نتایج اولیه، جانمایی ساختار پیشنهادی سوم توسط نرم افزار توسط نرم افزار

Cadence-IC در تکنولوژی TSMC 0.18 μ m RF با یک چاهک^۱ رسم گردید. نمایی از این جانمایی را در شکل ۲۱-۴ مشاهده می کنید. قابل ذکر است با توجه به اینکه تکنولوژی در دسترس از نوع تک چاهک می باشد بنابراین امکان پیاده سازی ورکتورهای NMOS شکل ۱۶-۴ در آن وجود نداشت که به جای آن از ورکتورهای موجود در خود تکنولوژی استفاده نمودیم و تغییرات اندکی در نتایج حاصل خواهد شد. از آنجاکه رسم جانمایی در مدارهای RF از اهمیت زیادی برخوردار است برخی نکات مهم که برای رسیدن به پاسخهای مناسب در رسم جانمایی مورد توجه قرار گرفت در پیوست ۱ بیان خواهد شد.

۱-۲-۴-۴ پارامترهای طراحی

با توجه به اینکه در شبیه سازی اولیه مدار با پارامترهای جدول ۴-۵ برخی از عناصر پارازیتیک نظیر خازن ها و مقاومت های پارازیتیک در نظر گرفته نشده است بنابراین در جانمایی اولیه مدار با ابعاد و اندازه های جدول ۴-۵ به نتایج مطلوب دست نیافتیم. به همین خاطر برخی از پارامترهای مداری مطابق جدول ۴-۶ تغییر و با بهره گیری از تکنیک های بیان شده در پیوست ۱ مجدداً جانمایی رسم و مدار حاصل از جانمایی شامل عناصر اصلی و پارازیتیک R,C از آن استخراج گردید.

^۱ Single well



شکل ۴-۲۱: جانمایی ساختار پیشنهادی در تکنولوژی TSMC 0.18 μm RF-CMOS

جدول ۴-۶: مقادیر و پارامترهای جانمایی ساختار پیشنهادی سوم

پارامترها	نام قطعه در نرم افزار Cadence IC	مقادیر
M_1, M_2, M_6, M_5	Pmos_rf	$\frac{5 \mu\text{m}}{0.18 \mu\text{m}}$ Number of finger=15
M_3, M_4, M_7, M_8	Pmos_rf	$\frac{5 \mu\text{m}}{0.18 \mu\text{m}}$ Number of finger=6
M_{var}	Moscap-rf	240 – 719 fF
C_{c1}, C_{c4}	Mimcap	1.63 pF
C_{c3}, C_{c2}	Mimcap	0.4 pF
C_2, C_4	Mimcap	0.101 pF
C_1, C_3	Mimcap	1.1 Pf
R_1, R_2	P+poly resistor	10 k Ω
R_3, R_4	P+poly resistor	5.2 k Ω

لازم به ذکر است مدار استخراج شده از جانمایی در Cadence با V_{bias1} و V_{bias2} برابر 0.34 V ، ولتاژ

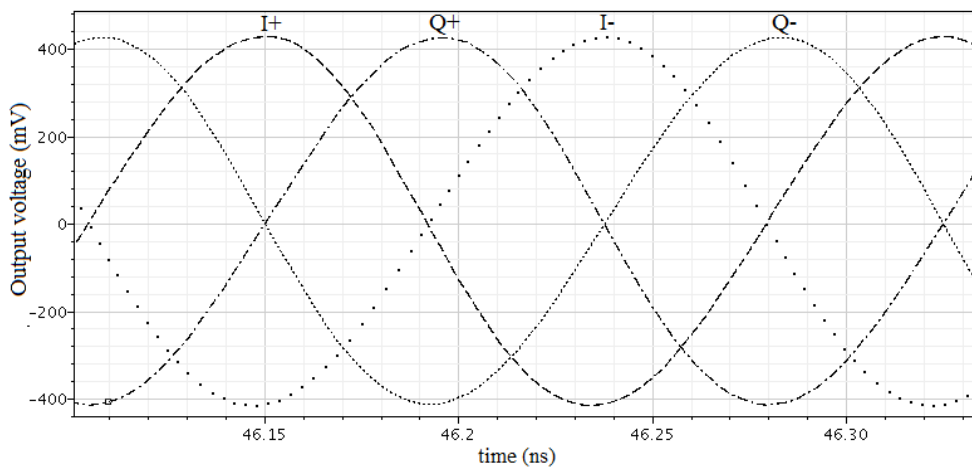
تنظیم $1/1 \text{ V}$ ، منبع تغذیه $1/2 \text{ V}$ ، مورد شبیه سازی قرار گرفت که فرکانس نوسان آن برابر GHz

۵/۷۲ می باشد.

۴-۲-۲ نتایج شبیه سازی پس از جانمایی ساختار سوم

شکل موج های خروجی مدار در شکل ۴-۲۲ نمایش داده شده است. همانطور که مشاهده می شود

همانند قبل خروجی ها نسبت به هم متعامد می باشند.

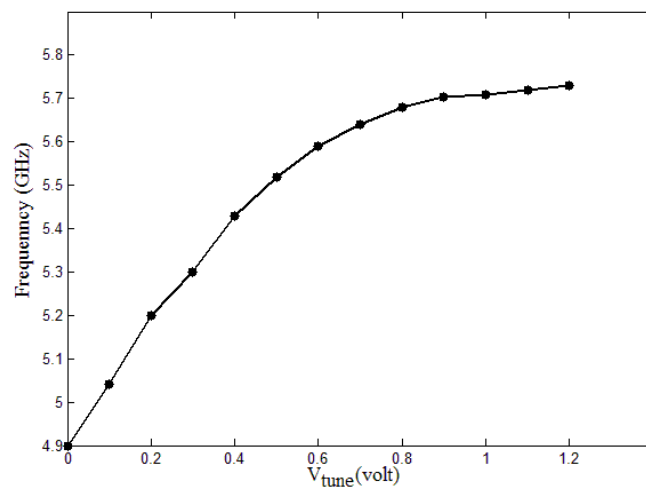


شکل ۲۲-۴: شکل موج‌های خروجی ساختار سوم پس از جانمایی

منحنی تغییرات فرکانس بر حسب تغییرات ولتاژ کنترل در شکل ۲۳-۴ نشان داده شده است که

در آن تغییرات ولتاژ کنترل از ۰ تا ۱/۲ V سبب تغییرات فرکانسی از ۴/۹ GHz تا ۵/۷۳ GHz می‌گردد.

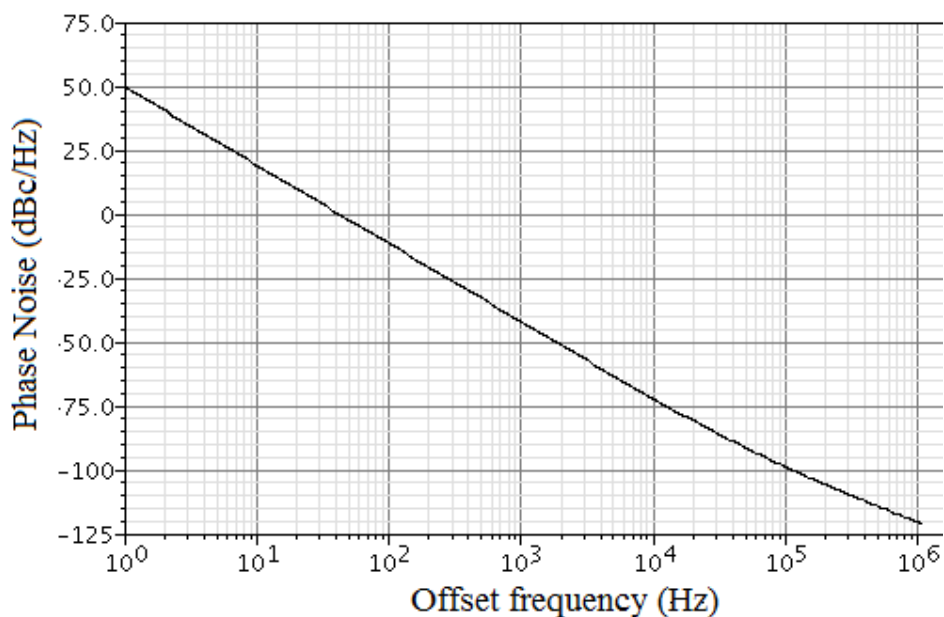
بنابراین گستره تنظیم فرکانسی این مدار برابر ۱۵٪ می‌باشد.



شکل ۲۳-۴: تغییرات فرکانس نوسان بر حسب ولتاژ کنترل برای ساختار سوم پس از جانمایی

شکل ۲۴-۴ نویز فاز نوسان ساز متعامد رسم شده است. نویز فاز این ساختار در آفست فرکانسی

۱ MHz از فرکانس مرکزی ۵/۷۲ GHz برابر ۱۲۰/۵۹ dBc/Hz - می‌باشد.



شکل ۴-۲۴: نویز فاز ساختار پیشنهادی سوم بعد از جانمایی

همچنین متوسط جریان کشیده از منبع تغذیه در این مدار برابر ۳ mA می‌باشد بنابراین توان مصرفی این ساختار برابر ۳/۶ mw می‌باشد. همانطور که مشاهده می‌شود با توجه به نتایج شبیه سازی بعد از جانمایی این ساختار توان مصرفی کمتر و نویز فاز بهتری نسبت به دو ساختار قبل دارد یعنی استفاده از تکنیک بهبود بهره سبب کاهش توان مصرفی و بایاس ترانزیستورهای اتصال ضربدری در کلاس C سبب کاهش نویز فاز گردیده است. جدول ۴-۷ مقایسه بین سه ساختار پیشنهادی را نمایش می‌دهد با توجه به این جدول می‌توان گفت هرچند که نویز فاز و توان مصرفی در ساختار سوم کاهش پیدا کرده است اما بازه تغییرات فرکانسی در این ساختار نسبت به دو ساختار پیشنهادی قبل کمتر شده است.

همچنین جدول ۴-۸ خلاصه‌ای از عملکرد و مقایسه بین نوسان‌سازهای متعامد کولپیتس و کلاس

C پیشین را، با ساختار پیشنهادی سوم نشان می‌دهد.

جدول ۴-۷: مقایسه عملکرد سه ساختار پیشنهادی ارائه شده در این تحقیق

نوسان ساز متعامد	تکنولوژی (μm)	فرکانس (GHz)	توان (mW)	نویز فاز (dBc/Hz) [@1 MHz]	محدوده فرکانسی (GHz)	ضریب شایستگی (dBc)
ساختار پیشنهادی اول	0.18	4.8	6.48	-122.2	4.2-5.3	-187.7
ساختار پیشنهادی دوم	0.18	5.37	6.1	-122.4	5.3-6.2	-189.2
ساختار پیشنهادی سوم	0.18	5.27	2.88	-122.8	5-5.7	-192.6
شبیه سازی بعد از جانمایی ساختار سوم	0.18	5.72	3.76	-120.59	4.9-5.7	-190.1

جدول ۴-۸: مقایسه عملکرد ساختار پیشنهادی سوم با نوسان‌سازهای متعامد پیشین

نوسان ساز متعامد	تکنولوژی (μm)	فرکانس (GHz)	توان (mW)	نویز فاز (dBc/Hz) [@1 MHz]	محدوده فرکانسی (GHz)	ضریب شایستگی (dBc)
[42]	0.18	5.73	4.7	-123.4	5.3-6.07	-191.4
[43]	0.18	0.4	0.75	-118	0.42-0.51	-173
[49]	0.18	1.98	3.9	-130	1.98-2.45	-190.6
[56]	0.13	5	4.2	-121	-	-189
[57]	0.18	6.4	8.64	-122	5.6-6.9	-189
ساختار پیشنهادی سوم	0.18	5.27	2.88	-122.8	5-5.7	-192.6
شبیه سازی بعد از جانمایی ساختار سوم	0.18	5.72	3.76	-120.59	4.9-5.7	-190.1

فصل پنجم

جمع بندی و پیشنهادها

۱-۵ جمع بندی

ساخت نوسان‌سازهای متعامد با نویز فاز پایین، توان مصرفی کم و خطای فاز پایین یکی از مهم‌ترین چالش‌ها در طراحی مدارهای رادیوی فرکانس بالای امروزی می‌باشد. با توجه به بررسی‌های انجام شده در فصل‌های قبل نوسان‌سازهای متعامد LC از مناسب‌ترین گزینه‌ها برای ایجاد سیگنال‌های متعامد در فرکانس‌های بالا می‌باشند. بنابراین تمرکز این پایان‌نامه بر روی نوسان‌سازهای متعامد LC می‌باشد.

در این پایان‌نامه برای بهبود توان مصرفی ساختاری مبتنی بر بهبود ترانسانایی ترانزیستور ارائه شده است که از سلول دارلینگتون بهره گرفته شده است. همچنین برای کاهش نویز فاز ترانزیستور ابتدا به شناخت منابع نویز در نوسان‌ساز پرداخته شده است و در این میان به تکنیک کاهش زاویه‌ی هدایت ترانزیستور به عنوان راهی موثر برای کاهش اثر نویز ترانزیستور اشاره شده است. سپس نوسان‌ساز کولپیتس بهبود یافته با زاویه هدایت پایین ارائه شده است. در فصل چهارم به ارائه ایده و شبیه‌سازی و ارزیابی نتایج برای ساختارهای پیشنهادی پرداخته شده است. همچنین مقایسه‌ای بین ساختارهای پیشنهادی و ساختارهای قبلی صورت گرفته شده که با توجه به این مقایسه می‌توان گفت ساختارهای پیشنهادی عملکرد نسبتاً خوبی نسبت به سایر تکنیک‌های پیش از خود داشته است.

۲-۵ پیشنهاد برای ادامه کار

با توجه به اهمیت مسئله‌ی نویز فاز، توان مصرفی و خطای فاز در نوسان‌سازهای متعامد LC به دلیل کاربرد فراوان آنها در مدارات فرکانس بالا، طراحی این نوسان‌سازها با نویز فاز کم از اهمیت ویژه‌ای برخوردار است. با وجود اینکه تلاش‌های زیادی در این زمینه انجام شده تکنیک‌های مختلفی ارائه گشته است، ولی هنوز چالش‌های زیادی در تحلیل و طراحی این مدارها وجود دارد. علیرغم کاهش زاویه‌ی هدایتی که توسط ساختار سوم در این پایان‌نامه ارائه شده است زاویه هدایت را به علت عدم شروع نوسان، نمی‌توان چندان کاهش داد برای حل این مشکل نوسان‌سازهای کلاس C با بایاس دینامیک پیشنهاد می‌شوند، هرچند که این نوسان‌سازها نیز دارای مشکلاتی در طراحی می‌باشند.

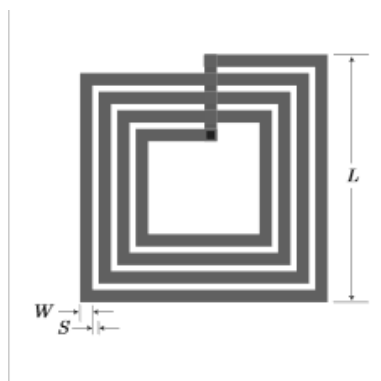
پیوست

در این پیوست به شرح ادوات استفاده شده در جانمایی و تکنیک‌های مورد استفاده جهت بهبود جانمایی پرداخته می‌شود.

القاگر

القاگر در مدار مجتمع معمولاً به شکل حلقه‌های فلزی پیاده سازی می‌شود. همانطور که در شکل پ-۱ مشخص گشته است یک سلف حلقوی مربعی دو بعدی به صورت کامل توسط چهار کمیت، ابعاد بیرونی (L)، پهنای خط (W)، فاصله خطوط (S) و تعداد دورها مشخص می‌گردد. مقدار اندوکتانس به تعداد دورها و قطر بستگی دارد اما پهنای خط و فاصله بین آن‌ها نیز به صورت غیر مستقیم بر روی این دو پارامتر تاثیر گذارند. مقاومت dc یک القاگر از عوامل تاثیر گذار در ضریب کیفیت آن می‌باشد [۱].

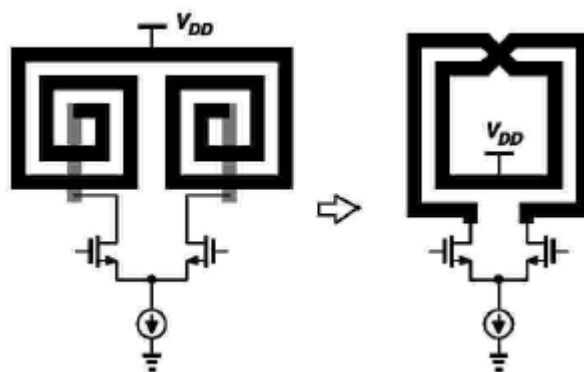
مقاومت یک القاگر در تراشه در واقع بیشتر تابعی از تعداد دورها و W می‌باشد.



شکل پ-۱: ابعاد مختلف یک سلف حلقوی

همچنین مقاومت سری اندوکتانس تابعی ضعیف از تعداد دورها نیز می‌باشد همانطور که در [۱] نشان داده شده است با افزایش تعداد دورها مقاومت کاهش می‌یابد اما فضای بیشتری نیز در تراشه اشغال خواهد شد انتخاب صحیح این پارامترها نوعی مصالحه بین خازن‌های پارازیتیک، ضریب کیفیت و فضای اشغالی می‌باشد.

مدارهای تفاضلی می‌توانند از یک سلف متقارن به جای دو سلف حلقوی (نامتقارن) استفاده کنند (شکل پ-۲). علاوه بر اینکه استفاده از سلف متقارن می‌تواند منجر به صرفه‌جویی در مساحت شود، به علت خاص آن‌ها منجر به Q بالاتر و در نتیجه نویز فاز بهتر می‌شود [۱].



شکل پ-۲: استفاده از سلف متقارن در یک مدار تفاضلی [۱]

ترانزیستورهای DNW¹

در کاربردهای فرکانس بالا از ترانزیستورهای NMOS و PMOS ایزوله استفاده می‌کنند که به آن‌ها ترانزیستورهای DNW گفته می‌شود. به طور مثال برای ساخت یک ترانزیستور DNW کانال N، ابتدا

¹ Deep Nwell

در بستر P یک چاه عمیق N قرار می‌دهند و دورتا دور آن را رینگ حفاظت از جنس Nwell قرار می‌دهند تا ترانزیستور فرکانس بالا از سایر ادوات موجود در بستر ایزوله شود. سپس در این چاه یک چاه دیگر از جنس p قرار می‌دهند و در این چاه ترانزیستور NMOS را تشکیل می‌دهند.

برای ترانزیستورهای PMOS فرکانس بالا نیز روند به همین ترتیب می‌باشد. در این جانمایی از ترانزیستورهای rFPMOS استفاده شده است. با توجه به اینکه ترانزیستورهای به کار رفته در طرح اولیه دارای $\frac{W}{L}$ بالایی می‌باشند، بنابراین مقاومت پلی آن‌ها بالا می‌باشد. برای حل این مشکل در طراحی، از ترانزیستور با تعداد فینگرهای بالا استفاده می‌شود. لازم به ذکر است که فینگر کردن ترانزیستورها مقاومت گیت را تا چهار برابر کاهش می‌دهد ولی از طرفی خازن‌های پارازیتیک سورس و درین را افزایش می‌دهد.

خازن و ورکتور

از میان خازن‌های موجود در تکنولوژی CMOS دو نوع آن‌ها پر کاربردتر می‌باشد که عبارتند از:

- خازن‌های MIM

- خازن‌های MOS

خازن‌های MIM برای کیفیت بهتر در فلز لایه‌های بالاتر تکنولوژی قرار داده می‌شوند و دارای

¹ Finger

تغییرات بسیار پایین نسبت به ولتاژ می‌باشند. اما خازن‌های MOS خازن‌هایی متغیر با ولتاژ می‌باشند،

که از ترانزیستور واقع در ناحیه انباشتگی یا وارونگی ساخته می‌شوند.

در این جانمایی برای ورکتورها از مدل MOScap خود تکنولوژی استفاده شده است. و سایر

خازن‌ها از نوع MIM می‌باشند. لازم به ذکر است که تکنولوژی در دسترس، تکنولوژی تک چاه می‌باشد

بنابراین امکان وصل کردن بالک ترانزیستور NMOS به ولتاژی به غیر از ولتاژ زمین را ندارد. بنابراین

در این طراحی از مدل ورکتور خود تکنولوژی برای فرکانس‌های بالا استفاده شده است که بالک همه

آن‌ها به زمین متصل می‌باشد. البته این موضوع سبب افزایش نویز فاز به اندازه ۱ dBc در ساختار

پیشنهادی گردید.

مقاومت

مقاومت‌های موجود در تراشه عبارتند از:

- مقاومت پالی
- مقاومت فلز
- مقاومت دیفیوژن
- مقاومت چاه

دو مورد اول مقاومت‌هایی دقیق‌تر و با حساسیت کمتر نسبت به دو مورد دیگر می‌باشند. هرچند که حداکثر مقاومت ساخته شده توسط مقاومت پالی و فلز از مقاومت دیفیوژن و چاه کمتر می‌باشد. در این جانمایی از مقاومت پالی به علت دقت بهتر و حساسیت بهتر نسبت به دما و پروسه استفاده شده است.

نکات رعایت شده در طراحی جانمایی

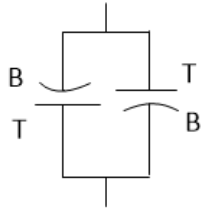
طراحی مدارهای مجتمع با خطاهایی نظیر خطای عدم تطابق، اثر آنتن، خطای قفل شدگی^۱ و ... روبرو می‌باشد. برای حل این مشکلات و خطاها تکنیک‌های مختلفی ارائه شده است که به اختصار به توضیح درباره چند تکنیک که در اینجا رعایت شده است می‌پردازیم.

یکی از عوامل کاهش خطا رعایت کردن تقارن در طراحی مدار می‌باشد. این نکته خصوصا در طراحی مدارهای تفاضلی و فرکانس بالا بسیار مهم می‌باشد. عناصر استفاده شده در نوسان‌سازها باید از یک جنس باشند و دارای اندازه‌های یکسان باشند. همچنین نوارهای کشیده شده و مسیرها باید متقارن و یک شکل باشد. در این طراحی تا حد امکان سعی بر این شده است تا مسیرها و عناصر متقارن باشند. برای تقارن بهتر در بعضی از مسیرها از فلز dummy استفاده شده است.

برای کاهش عدم تقارن مربوط به خازن‌های bottom-plate و top-plate، دو خازن با نصف مقدار

¹ Latch up

خازن کل را به صورت cross-coupled همانند شکل پ-۳ بهم متصل می‌کنیم.



شکل پ-۳: وصل کردن cross-coupled خازن‌ها

مراجع:

- [1] B. Razavi, *RF microelectronics (2nd Edition)*, New Jersey: Prentice Hall, 2011
- [2] Y. Chih-Wei and A. N. Willson, "A phase-noise reduction technique for quadrature LC-VCO with phase-to-amplitude noise conversion," in *Solid-State Circuits Conference, 2006. ISSCC 2006. Digest of Technical Papers. IEEE International*, 2006, vol. 36, pp. 701–710.
- [3] F. Behbahani, J. C. Leete, Y. Kishigami, A. Roithmeier, K. Hoshino, and A. A. Abidi, "A 2.4-GHz low-IF receiver for wideband WLAN in 6-/spl mu/m CMOS-architecture and front-end," *IEEE J. Solid-State Circuits*, vol. 35, no. 12, pp. 1908–1916, 2000.
- [4] B. Razavi, "Design considerations for direct-conversion receivers," *IEEE Trans. Circuits Syst. II Analog Digit. Signal Process.*, vol. 44, no. 6, pp. 428–435, 1997.
- [5] L. B. Oliveira, J. Fernandes, I. M. Filanovsky, C. J. M. Verhoeven, and M. M. Silva, *Analysis and design of quadrature oscillators*. Springer Science & Business Media, 2008.
- [6] T. H. Lee, *The design of CMOS radio-frequency integrated circuits*. Cambridge university press, 2003.
- [7] B. Razavi, *Design of Analog CMOS Integrated Circuits*. McGraw-Hill Education, 2000.
- [8] J. M. Rabaey, A. P. Chandrakasan, and B. Nikolic, *Digital integrated circuits*, vol. 2. Prentice hall Englewood Cliffs, 2002.
- [9] S. B. Anand and B. Razavi, "A CMOS clock recovery circuit for 2.5-Gb/s NRZ data," *IEEE J. Solid-State Circuits*, vol. 36, no. 3, pp. 432–439, 2001.
- [10] A. Rofougaran, J. Rael, M. Rofougaran, and A. Abidi, "A 900 MHz CMOS LC-oscillator with quadrature outputs," in *Solid-State Circuits Conference, 1996. Digest of Technical Papers. 42nd ISSCC., 1996 IEEE International*, 1996, pp. 392–39
- [11] D. Murphy, J. J. Rael, and A. A. Abidi, "Phase noise in LC oscillators: A phasor-based analysis of a general result and of loaded ," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 57, no. 6, pp. 1187–1203, 2010.
- [12] B. Razavi, "A study of phase noise in CMOS oscillators," *IEEE J. Solid-State Circuits*, vol. 31, no. 3, pp. 331–343, 1996.
- [13] D. B. Lesson, "A simple model of feedback oscillator noise spectrum," *proc. IEEE*, vol. 54, no. 2, pp. 329–330, 1966.
- [14] R. Adler, "A study of locking phenomena in oscillators," *Proc. IRE*, vol. 34, no. 6, pp. 351–357, 1946.
- [15] B. Razavi, "A study of injection locking and pulling in oscillators," *IEEE J. Solid-State Circuits*, vol. 39, no. 9, pp. 1415–1424, 2004.

- [16] A. Mazzanti and F. Svelto, "A 1.8-GHz injection-locked quadrature CMOS VCO with low phase noise and high phase accuracy," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 53, no. 3, pp. 554–560, 2006.
- [17] O. Casha, I. Grech, and J. Micallef, "Comparative study of gigahertz CMOS LC quadrature voltage-controlled oscillators with relevance to phase noise," *Analog Integr. Circuits Signal Process.*, vol. 52, no. 1–2, pp. 1–14, 2007.
- [18] L. Romanò, S. Levantino, A. Bonfanti, C. Samori, and A. L. Lacaita, "Phase noise and accuracy in quadrature oscillators," in *Circuits and Systems, 2004. ISCAS'04. Proceedings of the 2004 International Symposium on*, vol. 1, pp. 10–13, 2004.
- [19] J. Van Der Tang, P. Van De Ven, D. Kasperkovitz, and A. Van Roermund, "Analysis and design of an optimally coupled 5-GHz quadrature LC oscillator," *IEEE J. Solid-State Circuits*, vol. 37, no. 5, pp. 657–661, 2002.
- [20] T. Arai and A. Hajimiri, "A 7GHz wideband self-correcting quadrature VCO," *2012 19th IEEE Int. Conf. Electron. Circuits, Syst. ICECS 2012*, pp. 61–64, 2012.
- [21] P. Andreani, A. Bonfanti, L. Roman, and C. Samori, "Analysis and design of a 1.8-GHz CMOS LC quadrature VCO," *IEEE J. Solid-State Circuits*, vol. 37, no. 12, pp. 1737–1747, 2002.
- [22] P. Andreani, "A low-phase-noise low-phase-error 1.8 GHz quadrature CMOS VCO," in *Solid-State Circuits Conference, 2002. Digest of Technical Papers. ISSCC. 2002 IEEE International*, vol. 1, pp. 290–466, 2002.
- [23] P. Andreani and X. Wang, "On the phase-noise and phase-error performances of multiphase LC CMOS VCOs," *IEEE J. Solid-State Circuits*, vol. 39, no. 11, pp. 1883–1893, 2004.
- [24] S. Jain, S.-L. Jang, and J.-F. Huang, "A source degenerated LC quadrature VCO (SD-QVCO) using 0.18- μm SiGe BiCMOS," *Analog Integr. Circuits Signal Process.*, vol. 76, no. 2, pp. 161–166, 2013.
- [25] N.-J. Oh and S.-G. Lee, "Current reused LC VCOs," *IEEE Microw. Wirel. components Lett.*, vol. 15, no. 11, pp. 736–738, 2005.
- [26] E. Hegazi, H. Sjolund, and A. A. Abidi, "A filtering technique to lower LC oscillator phase noise," *IEEE J. Solid-State Circuits*, vol. 36, no. 12, pp. 1921–1930, 2001.
- [27] M. Tiebout, "Low-power low-phase-noise differentially tuned quadrature VCO design in standard CMOS," *IEEE J. Solid-State Circuits*, vol. 36, no. 7, pp. 1018–1024, 2001.
- [28] J. Gil, I. Kwon, H. Shin, and Y. Cho, "CMOS implementation of a 2.4-GHz switch mixer and quadrature VCO," *J. Korean Phys. Soc.*, vol. 42, no. 2, pp. 241–245, 2003.
- [29] Y. Hsu and L. Lu, "A 9-GHz Quadrature-Phase VCO in 0.18- μm CMOS," *Bull. Eng. Natl. TAIWAN Univ.*, vol. 93, p. 17-19, 2005.
- [30] H.-R. Kim, C.-Y. Cha, S.-M. Oh, M.-S. Yang, and S.-G. Lee, "A very low-power quadrature VCO with back-gate coupling," *IEEE J. Solid-State Circuits*, vol. 39,

no. 6, pp. 952–955, 2004.

- [31] E. Ebrahimi and S. Naseh, “A CMOS low-noise low-power quadrature LC oscillator,” in *Circuits and Systems, 2009. ISCAS 2009. IEEE International Symposium on*, 2009, pp. 1305–1308.
- [32] S. L. J. Gierkink, S. Levantino, R. C. Frye, C. Samori, and V. Bocuzzi, “A low-phase-noise 5-GHz CMOS quadrature VCO using superharmonic coupling,” *IEEE J. Solid-State Circuits*, vol. 38, no. 7, pp. 1148–1154, 2003.
- [33] J. Cabanillas, L. Dussopt, J. M. Lopez-Villegas, and G. M. Rebeiz, “A 900 MHz low phase noise CMOS quadrature oscillator,” in *Radio Frequency Integrated Circuits (RFIC) Symposium, 2002 IEEE*, pp. 63–66, 2002.
- [34] T. M. Hancock and G. M. Rebeiz, “A novel superharmonic coupling topology for quadrature oscillator design at 6 GHz,” in *Radio frequency integrated circuits (RFIC) symposium, 2004. Digest of papers. 2004 IEEE*, pp. 285–288, 2004.
- [35] B. Chi and B. Shi, “Low-power CMOS VCO and its divide-by-2 dividers with quadrature outputs for 5 GHz/2.5 GHz WLAN transceivers,” in *Communications, Circuits and Systems and West Sino Expositions, IEEE 2002 International Conference on*, vol. 1, pp. 525–528, 2002.
- [36] X. Yalan, J. Jinguang, and L. Jianghua, "Wide Band Low Phase Noise QVCO Based on Superharmonic Injection Locking Project," *Journal of Semiconductors*, vol. 37, no.1, pp. 100-110, 2016.
- [37] B. Soltanian and P. Kinget, “A low phase noise quadrature LC VCO using capacitive common-source coupling,” in *Solid-State Circuits Conference, 2006. ESSCIRC 2006. Proceedings of the 32nd European*, pp. 436–439, 2006.
- [38] S. Naseh, M. Z. Dooghabadi, and M. J. Deen, “A low-voltage low-noise superharmonic quadrature oscillator,” *Proc. 15th IEEE Int. Conf. Electron. Circuits Syst. ICECS 2008*, vol. 1, pp. 400–403, 2008.
- [39] E. Ebrahimi and S. Naseh, “A new robust capacitively coupled second harmonic quadrature LC oscillator,” *Analog Integr. Circuits Signal Process.*, vol. 66, no. 2, pp. 269–275, 2011.
- [40] A. Hajimiri and T. H. Lee, “A general theory of phase noise in electrical oscillators,” *IEEE J. Solid-State Circuits*, vol. 33, no. 2, pp. 179–194, Feb. 1998
- [41] R. Aparicio and A. Hajimiri, “A noise-shifting differential Colpitts VCO,” *IEEE J. Solid-State Circuits*, vol. 37, no. 12, pp. 1728–1736, 2002.
- [42] J.-F. Huang, W.-C. Lai, and Y.-J. Lin, “Chip Design of 5.1~6 GHz Colpitts QVCO for WIMAX,” *2012 Int. Conf. Control Eng. Commun. Technol.*, vol. 2, pp. 715–718, 2012.
- [43] K. W. Cheng and M. Je, “A current-switching and gm-enhanced colpitts quadrature VCO,” *IEEE Microw. Wirel. Components Lett.*, vol. 23, no. 3, pp. 143–145, 2013.
- [44] A. Mazzanti and P. Andreani, “Class-C harmonic CMOS VCOs, with a general result on phase noise,” *IEEE J. Solid-State Circuits*, vol. 43, no. 12, pp. 2716–

2729, 2008.

- [45] L. Fanori and P. Andreani, "Highly efficient class-C CMOS VCOs, including a comparison with class-B VCOs," *IEEE J. Solid-State Circuits*, vol. 48, no. 7, pp. 1730–1740, 2013.
- [46] W. Deng, K. Okada, and A. Matsuzawa, "A feedback class-C VCO with robust startup condition over PVT variations and enhanced oscillation swing," in *ESSCIRC (ESSCIRC), 2011 Proceedings of the*, pp. 499–502, 2011.
- [47] M. Tohidian, A. Fotowat-Ahmadi, M. Kamarei, and F. Ndagijimana, "High-swing class-C VCO," in *ESSCIRC (ESSCIRC), 2011 Proceedings of the*, pp. 495–498, 2011.
- [48] M. Tohidian, S. A. R. A. Mehr, and R. B. Staszewski, "Dual-core high-swing class-C oscillator with ultra-low phase noise," in *Radio Frequency Integrated Circuits Symposium (RFIC), 2013 IEEE*, pp. 243–246, 2013.
- [49] S. Jang, Y. Lin, W. Lai, C. Hsue, and M. Juang, "A class-C quadrature VCO using the varactor coupling technique," *Microw. Opt. Technol. Lett.*, vol. 58, no. 8, pp. 1961–1964, 2016.
- [50] C. Li, H. Lu, Y. Yutong, F. Zhongqian, and W. Weidong, "High performance QVCO design with series coupling in CMOS technology," *J. Semicond.*, vol. 32, no. 11, p. 115004, 2011.
- [51] K. C. Lin *et al.*, "A 4.2-mW 6-dB gain 5-65-GHz gate-pumped down-conversion mixer using darlington cell for 60-GHz CMOS receiver," *IEEE Trans. Microw. Theory Tech.*, vol. 61, no. 4, pp. 1516–1522, 2013.
- [52] K. H. Chien, J. Y. Chen, and H. K. Chiou, "Designs of K-Band Divide-by-2 and Divide-by-3 Injection-Locked Frequency Divider with Darlington Topology," *IEEE Trans. Microw. Theory Tech.*, vol. 63, no. 9, pp. 2877–2888, 2015.
- [53] C. Wang, G. Peng, M. Ma, and Z. Li, "A new low-power CMOS quadrature VCO with current reused structure," *Radioengineering*, vol. 20, no. 1, pp. 360–364, 2011.
- [54] W.-C. Lai, S.-L. Jang, and S.-S. Su, "A 4.9 GHz low power QVCO using injection locked techniques for wireless wearable applications," in *Microsystems, Packaging, Assembly and Circuits Technology Conference (IMPACT), 2016 11th International*, pp. 266–269, 2016.
- [55] I. S. Shen and C. F. Jou, "A X-band capacitor-coupled QVCO using sinusoidal current bias technique," *IEEE Trans. Microw. Theory Tech.*, vol. 60, no. 2, pp. 318–328, 2012.
- [56] Y. C. Lo and J. Silva-Martinez, "A 5-GHz CMOS LC quadrature VCO with dynamic current-clipping coupling to improve phase noise and phase accuracy," *IEEE Trans. Microw. Theory Tech.*, vol. 61, no. 7, pp. 2632–2640, 2013.
- [57] H. Zhang and Q. Xue, "Design of Wideband Low Phase Noise Class-C QVCO with Low Amplitude and Phase Errors," *IEEE Microw. Wirel. Components Lett.*, vol. 25, no. 11, pp. 724–726,

Abstract

CMOS quadrature voltage controlled oscillators (QVCOs) have played prominent role in recent modern communication systems. They have been applied in different range of applications, such as zero-IF receivers, image rejection architectures, clock and data recovery (CDR), and QPSK modulators.

Due to communication industry development, QVCOs with low-phase noise, low-power, high accuracy and high integration designs are required. To generate quadrature signals, several methods have been proposed so far. Among these methods, the LC-QVCOs have drawn lots of attentions because of their low-phase noise and better performance in high frequencies. In general, the LC-QVCOs are composed of two core LC-VCOs and a coupling network. Designing low-power and low-phase noise LC-VCOs with appropriate noiseless coupling network is a tremendous challenge.

In this thesis, three high performance QVCO with low-power and low-phase noise are proposed. In all proposed methods, the coupling network is composed of low-noise and passive elements. Thus it could improve the phase noise and power of the circuits. The cores of the first proposed method is cross-connected LC-VCOs and injection has been done through the gates of the series transistors and circuit works at the supply voltage of 1.8 V. The second proposed circuit contains cross-connected LC-VCOs with Darlington cell which can enhance the transconductance of the circuit. In this method, injection has been done through the substrate. In comparison with first method the power consumption and phase noise improve. In the third proposed method a modified Colpitts has been used as a core of the QVCO which enhance the transconductance of the circuit and subsequently decrease the power consumption. Owing to the use of a class-C oscillator like Colpitts, the phase noise of the circuit is also improved. The power consumption is 2.88 mW at the supply voltage of 1.2 V and the phase noise of the QVCO at 1 MHz frequency offset from the 5.23 GHz is -122.8 dBc/Hz.

Notably, all the proposed circuits have been simulate ADS in TSMC 0.18 μm RF-CMOS technology. Furthermore the third proposed QVCO is post-layout simulated by Cadence in single-well TSMC 0.18 μm RF-CMOS technology.

Keywords: Quadrature voltage controlled oscillators, Transconductance, Class C oscillators, Phase noise, Darlington cell.



Shahrood University of Technology

Faculty of electrical and robotic engineering

MSc Thesis in Electronic Integrated Circuits Engineering

**Design and Simulation of a Low Phase noise and Low Power
LC Oscillator**

By: Yasaman Majd

Supervisor:

Dr Emad Ebrahimi

Jul 2017