



دانشکده مهندسی برق و رباتیک گرایش قدرت  
پایان نامه کارشناسی ارشد

## طراحی و ساخت یک مولد پالس قدرت

نگارنده: سعید عربعامری

استاد راهنما:

دکتر علی دستفان

استاد مشاور:

دکتر عماد ابراهیمی

شهریور ۱۳۹۵



مدیریت تحصیلات تکمیلی

بسمه تعالی

شماره:

تاریخ: ۱۳۹۵/۰۶/۱۴

ویرایش: -----

فرم شماره ۷: صورتجلسه دفاع از پایان نامه تحصیلی دوره کارشناسی ارشد

با تأییدات خداوند متعال و با استعانت از حضرت ولی عصر (عج) ارزیابی جلسه دفاع از پایان نامه کارشناسی ارشد خانم / آقای سعید عربعامری به شماره دانشجویی ۹۲۲۳۲۹۴ رشته مهندسی برق گرایش قدرت که در تاریخ ۹۵/۰۶/۱۴ تحت عنوان:

طراحی و ساخت یک مولد پالس قدرت

با حضور هیأت محترم داوران در دانشگاه صنعتی شاهرود برگزار گردید به شرح ذیل اعلام می گردد:

قبول (با درجه: ضعیف - امتیاز: ۱۲/۲۸) <input checked="" type="checkbox"/>	دفاع مجدد <input type="checkbox"/>	مردود <input type="checkbox"/>
نوع تحقیق: نظری <input type="checkbox"/>	عملی <input checked="" type="checkbox"/>	

۲- بسیار خوب (۱۸ - ۱۸/۹۹)

۱- عالی (۲۰ - ۱۹)

۴- قابل قبول (۱۴ - ۱۵/۹۹)

۳- خوب (۱۶ - ۱۷/۹۹)

۵- نمره کمتر از ۱۴ غیر قابل قبول

امضاء	پست علمی	نام و نام خانوادگی	عضو هیأت داوران
	دانشیار	علی اکبر اکبری	۱- استاد راهنمای اول
—	—	—	۲- استاد راهنمای دوم
	استادیار	امیر رضا رضایی	۳- استاد مشاور
	دانشیار	امیرحسین رضایی	۴- نماینده شورای تحصیلات تکمیلی
	دانشیار	امیرحسین رضایی	۵- استاد ممتحن اول
	استادیار	امیرحسین رضایی	۶- استاد ممتحن دوم

نام و نام خانوادگی رئیس دانشکده:

تاریخ و امضاء و مهر دانشکده:



## تقدیر

به پاس تعبیر عظیم و انسانی‌شان از کلمه ایثار و افزود گذشتگان  
به پاس عاطفه سرشار و گرمای امیدبخش وجودشان که در این سردترین روز گاران بهترین پشتیبان  
است  
به پاس قلب‌های بزرگشان که فریادرس است و سرگردانی و ترس در پناهِشان به شجاعت می‌گراید  
و به پاس محبت‌های بی‌دریغشان که هرگز فروکش نمی‌کند.

با سپاس از سه وجود مقدس:  
آنان که ناتوان شدند تا ما به توانایی برسیم...  
موهایشان سپید شد تا ما روسفید شویم...  
و عاشقانه سوختند تا گرمابخش وجود ما و روشنگر راهمان باشند...

والدینم

اساتیدم

همسرم

## تعهدنامه

اینجانب. سعید عربامری دانشجوی دوره کارشناسی ارشد رشته مهندسی برق قدرت گرایش ماشین‌های الکتریکی و الکترونیک قدرت دانشکده مهندسی برق دانشگاه صنعتی شاهرود نویسنده پایان‌نامه طراحی و ساخت یک مولد پالس قدرت تحت راهنمایی دکتر علی دستفان متعهد می‌شوم. تحقیقات در این پایان‌نامه توسط این‌جانب انجام شده است و از صحت و اصالت برخوردار است.

در استفاده از نتایج پژوهش‌های محققان دیگر به مرجع مورد استفاده استناد شده است. مطالب مندرج در پایان‌نامه تاکنون توسط خود یا فرد دیگری برای دریافت هیچ نوع مدرک یا امتیازی در هیچ جا ارائه نشده است.

کلیه حقوق معنوی این اثر متعلق به دانشگاه صنعتی شاهرود هست و مقالات مستخرج بانام «دانشگاه صنعتی شاهرود» و یا «Shahrood University of Technology» به چاپ خواهد رسید. حقوق معنوی تمام افرادی که در به دست آمدن نتایج اصلی پایان‌نامه تأثیرگذار بوده‌اند در مقالات مستخرج از پایان‌نامه رعایت می‌گردد.

در کلیه مراحل انجام این پایان‌نامه، در مواردی که از موجود زنده (یا بافت‌های آن‌ها) استفاده شده است ضوابط و اصول اخلاقی رعایت شده است.

در کلیه مراحل انجام این پایان‌نامه، در مواردی که به حوزه اطلاعات شخصی افراد دسترسی یافته یا استفاده شده است اصل رازداری، ضوابط و اصول اخلاق انسانی رعایت شده است. تاریخ امضای دانشجو

### مالکیت نتایج و حق نشر

کلیه حقوق معنوی این اثر و محصولات آن (مقالات مستخرج، کتاب، برنامه‌های رایانه‌ای، نرم‌افزارها و تجهیزات ساخته شده است) متعلق به دانشگاه صنعتی شاهرود می‌باشد. این مطلب باید به نحو مقتضی در تولیدات علمی مربوطه ذکر شود. استفاده از اطلاعات و نتایج موجود در پایان‌نامه بدون ذکر مرجع مجاز نمی‌باشد.

## چکیده

توان‌های پالسی با قدرت بالا در صنایع مختلف و متنوعی کاربرد دارند از جمله این کاربردها می‌توان به عیب‌یابی کابل‌ها، تصفیه سیالات و همچنین علوم پزشکی اشاره کرد. کنترل شعله احتراق به کمک پلاسما و همچنین استفاده از پالس الکتریکی ولتاژ بالا، برای مطالعه اختلال الکترو سلول‌های زیستی از دیگر کاربردهای مولد پالس قدرت است. پیشرفت‌های اخیر در توسعه ادوات نیمه هادی قدرت برای سیستم‌های توان پالس، روش‌های جدیدی جهت تولید توان پالسی برای اهداف تجاری و صنعتی ایجاد کرده است. در این پایان‌نامه یک مولد پالس با عرض پالس باریک اما ساده و مقرون به صرفه مبتنی بر اشمیت تریگر و گیت درایو مجتمع و یک بافر ماسفت، طراحی و ساخته شده است. این سیستم و مدار به وجود آمده، به‌طور کامل آزمایش شده است. منبع خطی DC برای به حداقل رساندن سر و صدا در مدار استفاده شده است. در این مدار بالا زدگی ولتاژ در حد معمول است. برای تغذیه سیستم DC از ولتاژ ۵ ولت برای درایو پالس استفاده شده است. مولد پالس قادر به تولید ولتاژ متغیر و عرض پالس متغیر است. پیکربندی طراحی شده قابلیت ارتقاء به ولتاژهای بالای ۱۰۰۰ ولت و ماسفت‌های قدرت کانال n که در حال حاضر در دسترس هستند را دارد. بار پنجاه اهمی برای استفاده از این پالس برای کاربردهای مختلف زیستی، تصفیه سیالات و همچنین عیب‌یابی کابل در نظر گرفته شده است.

**کلمات کلیدی:** توان پالسی، مولد پالس قدرت، ساخت مولد پالس، پالس ژنراتور ولتاژ بالا

## فهرست مطالب

فصل ۱- مقدمه	۱
۱-۱- توان پالس	۲
۲-۱- تاریخچه توان پالس	۲
۳-۱- کاربرد زیستی و پزشکی	۳
۴-۱- ساختار پایان نامه	۴
فصل ۲- ساختار و نمونه‌های قبلی ساخته شده	۵
۱-۲- المان‌های مداری در منبع تولید پالس قدرت	۶
۲-۲- خط انتقال	۶
۳-۲- کلیدهای حالت جامد	۷
۱-۳-۲- ماسفت	۷
۲-۳-۲- IGBT	۹
۳-۳-۲- کلید مغناطیسی (سلف قابل اشباع)	۱۰
۴-۳-۲- کلیدهای باز نیمه هادی (SOS)	۱۲
۴-۲- بار	۱۳
۱-۴-۲- بار تخلیه‌ی کرونایی	۱۳
۲-۴-۲- بار کاتتری	۱۴
۵-۲- ساختار مدار تولید پالس قدرت	۱۴
۱-۵-۲- مدار تشدید RLC	۱۴
۲-۵-۲- مدار خط شکل دهنده‌ی پالس	۱۷
۳-۵-۲- مدار بانک مارکس	۱۹
۴-۵-۲- مدار جمع کننده‌ی القایی	۲۱
۵-۵-۲- منطقه خاموشی سویچ	۲۲
۶-۵-۲- منطقه سویچ روشن:	۲۳
۷-۵-۲- نحوه طراحی مدار پالس ساز با سویچ مغناطیسی	۲۵
۶-۲- مدار دیود سویچ باز (DOS)	۲۶
۱-۶-۲- پمپ به جلو	۲۶
۲-۶-۲- پمپ معکوس	۲۶

۲۷.....	نقاط ضعف	۳-۶-۲
۲۸.....	پمپاژ مستقیم	۴-۶-۲
۲۹.....	پمپاژ معکوس	۵-۶-۲
۲۹.....	بازیابی معکوس	۶-۶-۲
۲۹.....	برخی مدارهای طراحی شده تاکنون	۷-۲
۲۹.....	طراحی بر پایه DOS	۱-۷-۲
۳۲.....	پالس ژنراتور قدرت با سویچ مغناطیسی	۲-۷-۲
<b>۳۵.....</b>	<b>شبهه سازی و طراحی و ساخت</b>	<b>۳</b>
۳۶.....	اهداف طراحی	۱-۳
۳۶.....	مدل سازی دقیق ماسفت	۲-۳
۳۷.....	مدل سازی سویچ های قدرت	۱-۲-۳
۳۷.....	مدل ماسفت قدرت برای شبهه سازی مدار	۲-۲-۳
۳۸.....	ساختار مدل و پیاده سازی	۳-۲-۳
۴۲.....	تحلیل رفتار ماسفت	۴-۲-۳
۴۴.....	ماسفت NMOS	۵-۲-۳
۴۴.....	ماسفت PMOS	۶-۲-۳
۴۴.....	مقاومت گیت و امپدانس بسته بندی	۷-۲-۳
۴۵.....	روش بررسی استاتیک و اصطلاحات	۸-۲-۳
۴۵.....	مدل سازی SiC ماسفت	۳-۳
۴۶.....	MOS- ماسفت ایده آل	۱-۳-۳
۴۶.....	دیود بدنه	۲-۳-۳
۴۷.....	مدل سازی و مشکلات آن	۴-۳
<b>۴۹.....</b>	<b>فصل چهارم نتایج شبهه سازی و آزمایشگاه</b>	<b>۴</b>
۵۰.....	شبهه سازی	۱-۴
۵۳.....	مقایسه شکل پالس و زمان برخاست با دیتاشیت	۱-۱-۴
۵۴.....	نکات رعایت شده در شبهه سازی	۲-۱-۴
۵۴.....	ادوات به کار رفته	۲-۴
۵۵.....	نمونه های ساخته شده در آزمایشگاه	۳-۴
۵۵.....	میکرو استفاده شده در آزمایشها	۱-۳-۴

۵۵.....	نوآوری‌های ساخت	۲-۳-۴
۵۷.....	تطبیق امیدانس با استفاده از خط مایکرو استریپ	۳-۳-۴
۵۷.....	نتایج به دست آمده	۴-۴
۶۵.....	<b>فصل ۵- نتیجه گیری و پیشنهادات</b>	
۶۶.....	نتیجه گیری	۱-۵
۶۶.....	پیشنهادات	۲-۵



## فهرست اشکال

- شکل (۱-۲) شماتیک خط انتقال پالس قدرت ..... ۶
- شکل (۲-۲) سطح مقطع عرضی یک ماسفت قدرت [۱] ..... ۷
- شکل (۳-۲) سطح مقطع برش عرضی یک IGBT [1] ..... ۸
- شکل (۴-۲) مدار معادل یک IGBT [۱] ..... ۹
- شکل (۵-۲) منحنی اشباع مغناطیسی ..... ۱۱
- شکل (۶-۲) شماتیک مداری یک نمونه مدار تشدید RLC ..... ۱۶
- شکل (۷-۲) یک نمونه مدار خط تولیدکننده‌ی پالس بلومین [۱] ..... ۱۸
- شکل (۸-۲) شکل مداری یک نمونه مولد مارکس [۱] ..... ۲۰
- شکل (۹-۲) نمونه شکل مداری یک جمع کننده‌ی القایی [۱] ..... ۲۳
- شکل (۱۰-۲) یک طبقه از یک مدار فشرده سازی مغناطیسی [۱] ..... ۲۴
- شکل (۱۱-۲) سویچ مغناطیسی قدرت ..... ۲۵
- شکل (۱۲-۲) مدار DOS ..... ۲۶
- شکل (۱۳-۲) شماتیک مدار بر پایه DOS [۲۲] ..... ۳۰
- شکل (۱۴-۲) مدار مبدل پالس دوطرفه [۲۲] ..... ۳۰
- شکل (۱-۳) مدار داخلی مبتنی بر مدل دقیق ماسفت‌های شبیه سازی شده ..... ۳۸
- شکل (۲-۳) مدل با خازن غیرخطی با منابع وابسته به ولتاژ ..... ۴۱
- شکل (۳-۳) مدل بسته عناصر پارازیتی [۲۹] شبیه سازی شده ..... ۴۳
- شکل (۱-۴) الف) شماتیک ساده شده مدار قدرت ب) مدار فرمان به کار رفته ..... ۵۰
- شکل (۲-۴) نمونه واقعی از DE275-501N16A به کار رفته در سیستم پالس ژنراتور ..... ۵۱
- شکل (۳-۴) ورودی در این مدار یک نوسانگر ۱۵ ولت ۱۰ نانو ثانیه ..... ۵۲
- شکل (۴-۴) خروجی اولیه با ماسفت مدل DE275-501N16A ..... ۵۲
- شکل (۵-۴) عدم ارتباط زمان برخاست سویچ و زمان برخاست سیگنال ..... ۵۳
- شکل (۶-۴) دستگاه های آزمایشگاهی به کار رفته ..... ۵۹۶
- شکل (۷-۴) شکل موج ۳ میکرو ثانیه بدون استفاده از میکرو کنترلر و با سیستم آنالوگ ..... ۵۷
- شکل (۸-۴) پالس‌های تولید شده توسط میکرو کنترلر ATmega8 ..... ۵۹

- شکل (۴-۹) زمان برخاست ۴۰ نانو ثانیه با استفاده از پالس ورودی تولید شده ..... ۶۰
- شکل (۴-۱۰) عرض پالس کمتر از ۲ میکرو ثانیه ایجاد شده توسط میکرو کنترلر ..... ۶۱
- شکل (۴-۱۱) بهترین نتیجه گرفته شده عرض پالس ۶۰۰ نانو ثانیه ..... ۶۲
- شکل (۴-۱۲) نرخ فرکانس تکرار پذیری دستگاه ۱۰۰ کیلو هرتز ..... ۶۳
- شکل (۴-۱۳) زمان برخاست شکل موج ۱۰۰ نانو ثانیه ..... ۶۳



## فصل ۱ - مقدمه

## ۱-۱- توان پالس

مولد توان پالس قدرت<sup>۱</sup> یک سازنده پالس است که در آن انرژی ذخیره شده در طول یک بازه زمانی طولانی مدت، در یک مقیاس زمانی بسیار کوچک، به داخل یک بار تزریق می شود. تعریف فوق به یک ویژگی اساسی سیستم توان پالس اشاره دارد و آن هم ایجاد یک پیک ولتاژ است که باعث تمایز مولد پالس قدرت با سایر انواع عادی آن می شود [۱]. این ویژگی منحصر به فرد یعنی تولید یک پیک ولتاژ بالا، باعث ایجاد احساس نیاز به تکنیک های توان پالس در کاربردهایی می شود که یا با روش های دیگر امکان پذیر نیستند و یا اگر از پالس قدرت استفاده شود، بهتر خواهند شد که در این کاربردها، توان پالس موجب بهبود آن ها می شود [۲]. جدول ۱-۱ برخی از کاربردهای رایج مولدهای توان پالس را نشان می دهد.

## ۲-۱- تاریخچه توان پالس

اولین سیستم توان پالس مدرن توسط جان کریستوفر مارتین و همکارانش در تأسیسات سلاح های اتمی در سال ۱۹۶۰، توسعه داده شده است. ثابت شده است که چنین سیستمی در مواقعی که یک توان بالای موقتی مورد نیاز است، بسیار مفید و کارآمد می باشد [۴-۱۲]. بعد از اختراع توان پالس، علم و تکنولوژی توان پالس به سرعت در ایالات متحده، اتحادیه جماهیر شوروی سابق و روسیه امروزی، اروپا و آسیا منتشر شد. در دهه اخیر، توان پالس در سیستم های گول پیکری نظیر شتاب دهنده، تحقیقات همجوشی، سیستم لیزر و تحقیقات سلاح های الکترومغناطیسی مورد استفاده قرار گرفته است [۴].

امروزه، توان پالسی به صورت گسترده ای در سیستم های نظامی و حتی در سیستم هایی با سطح انرژی پایین، مانند سیستم احتراق در اتومبیل و تحقیقات زیستی گسترش یافته است. از جنگ جهانی دوم محرک اصلی توسعه توان پالس به طور عمده نیازمندی های نظامی، هم برای توسعه سلاح های مبتنی بر توان پالس و هم برای ارزیابی ابزارهای تشخیصی و شبیه سازی، بوده است.

---

<sup>۱</sup> Power pulsed generator

جدول ۱-۱ کاربردهای رایج سیستم‌های توان پالس [۳]

حالت مولد پالس قدرت	سرکوب اثر رقابت در ژنتیک	حالت غیر تعادلی	نمونه‌گیری از فرایندهای سریع	افزایش کارایی
کاربرد در صنعت	الکتروپورالیشن سلول، دست‌کاری جنین، ضد عفونی کردن	تخلیه جریانی، پمپاژ لیزر	تصویربرداری اشعه ایکس پالسی	نور فلش

تلاش زیادی برای توسعه سیستم‌های سلاح مبتنی بر توان پالس مانند پرتاب کننده توده الکترومغناطیس و سلاح‌های پرتوی صورت گرفته است. همچنین سیستم‌های زیادی برای محققین نظامی به منظور مطالعه اثرات سلاح‌های اتمی ساخته شده‌اند تا ویژگی‌های مواد تحت شوک شدید، استخراج شوند. پیشرفت‌های اخیر تکنولوژی نیمه هادی و همچنین توسعه عناصر قابل اطمینان و مقرون به صرفه برای سیستم‌های توان پالس، مانند خازن‌های ولتاژ بالا با طول عمر طولانی و نیز انواع جدید سوئیچ‌های نیمه هادی با قدرت بالا، مولدهای توان پالس را برای اهداف تجاری و صنعتی بهبود داده است [۳-۱۳].

### ۳-۱- کاربرد زیستی و پزشکی

اخیراً مدل‌سازی بیولوژیکی سلول‌ها نشان می‌دهد که آشکارسازی سلول‌های پستانداران در یک زمان فوق‌العاده کوچک که می‌تواند از چند تا ده‌ها نانو ثانیه باشد، میدان‌های الکتریکی پالس با نیروی بالایی به وجود می‌آورد که می‌توانند موجب مرگ برنامه‌ریزی شده سلول‌ها یا آپوپتوز<sup>۲</sup> از طریق اثرات بین سلولی شوند. این نوع آپوپتوز مجزا از اثر الکتروپوریتو<sup>۳</sup> هستند. چنین فرآیند طبیعی مخرب برای درمان بالقوه سرطان، مورد توجه است و مرگ سلول‌های سرطانی از طریق تابش این پالس‌ها را در پی خواهد داشت [۱۴-۱۶]. در برخی از موارد استفاده از پالس الکتریکی نانو ثانیه‌ای ولتاژ بالا، برای مطالعه اختلال سلول‌های زیستی ضروری است. پاسخ سلول‌ها در برابر آشکارسازی توسط پالس الکتریکی، به عرض و دامنه پالس بستگی دارد. اگر پالس طولانی‌تر از چند میکروثانیه باشد، به صورت نرمال منجر به

<sup>۲</sup> Apoptosis

<sup>۳</sup> Electropositive

الکتروپوریشن می‌شود. این وضعیت موجب باز شدن منافذ غشاء بیرونی سلول به صورت موقتی یا همیشگی می‌شود که این حالت اصلاً مورد توجه و تایید نیست [۱۶]. وقتی که مدت زمان پالس کاهش یابد، هسته سلول می‌تواند تحت تأثیر قرار بگیرد، بدون اینکه غشاء بیرونی سلول تأثیر چندانی بپذیرد. بررسی تجربی نیاز به مولدهای پالس متراکم با پارامترهای خروجی باقابلیت تغییر آسان دارند. این نوع مولدها را بر طبق بار الکتریکی اعمال شده، می‌توان به سه دسته تقسیم کرد:

۱- مولدهای پالسی که برای مشاهده اثر فوری، پالس فوق‌العاده کوتاه در سلول‌های زنده تحت یک میکروسکوپ فلورسانس می‌سازند. ۲- تولیدکننده‌های پالسی که برای درمان میلیون‌ها سلول و نیز به منظور جمع‌آوری پاسخ سلول‌ها، توسعه داده می‌شوند. ۳- تولیدکننده‌های پالس برای تحویل پالس‌های الکتریکی به صورت محلی به بافت بر روی یک حیوان زنده [۱۷-۲۱].

احتراق و کنترل شعله احتراق به کمک پلاسما دارای ویژگی‌های جالبی است. این یک امر شناخته شده است که اعمال یک میدان الکتریکی به یک شعله می‌تواند بر سرعت انتشار، پایداری احتراق آن اثر بگذارد. تخلیه کرونای پالس می‌تواند پلاسماهای غیرحرارتی ایجاد کند که معمولاً متشکل از تعداد زیادی از نوار است و به صورت کارآمدی حجم گاز را پر می‌کند.

#### ۴-۱- ساختار پایان نامه

در ادامه و در فصل دوم ادوات به کار رفته در سیستم‌های پالس قدرت و همچنین انواع ساختارهای مورد استفاده در اکثر مقالات و طرح‌های صنعتی مورد بررسی قرار می‌گیرد. در فصل سوم به چگونگی مدل‌سازی دقیق یک پالس ژنراتور قدرت و همچنین سویچ‌های آن می‌پردازیم که این فصل در راستای رسیدن به فصل چهارم و شبیه‌سازی است در فصل چهارم ابتدا به طراحی و سپس به نحوه‌ی شبیه‌سازی انجام گرفته پیش از مرحله ساخت پرداخته‌ایم و سپس مراحل شبیه‌سازی توضیح داده شده است و در نهایت تطبیق شبیه‌سازی با ساخت و نتایج ساخت آورده شده است. در فصل پنجم و آخرین فصل نتیجه‌گیری کار و پیشنهادات برای کارهایی که در آینده صورت خواهد گرفت آورده شده است.

## فصل ۲- ساختار و نمونه‌های قبلی ساخته شده



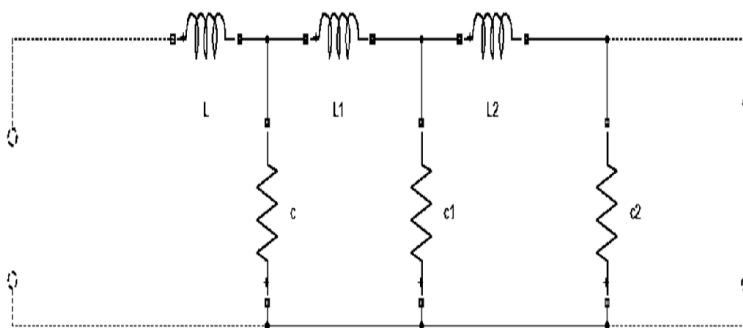
## ۱-۲- المان‌های مداری در منبع تولید پالس قدرت

سیستم تولید پالس قدرت نیازمند المان‌های مداری است که توانایی نگهداری ولتاژ بالا را داشته باشند و نیز بتوانند عرض پالس کمی ایجاد نمایند. برای حفظ ولتاژ بالا نیازمند فضای بزرگی هستیم تا از جرقه‌زنی ناخواسته جلوگیری کنیم، اما عرض پالس باریک نیازمند ابعاد کوچک است، تا اثرهای پارازیتی را به حداقل برساند. انتخاب حالتی متعادل بین ولتاژ شکست و سرعت، موضوع بسیار مهمی در ساخت مولد پالس قدرت است. در این بخش، ویژگی‌ها و عملکرد اجزای مدار، مورد بحث و مقایسه قرار می‌گیرد.

## ۲-۲- خط انتقال

یک خط انتقال از کوپلاژ دو هادی در مجاورت هم ساخته شده است. شکل ۱-۲ ساختار خط انتقال مرسوم و مدل المانی فشرده‌ی خط انتقال بدون تلفات را نشان می‌دهد.

مدل خط انتقال ارائه شده در اینجا دارای المان‌های ذخیره کننده انرژی است. این المان‌ها شامل سلف‌ها و خازن‌ها هستند که می‌توانند برای ذخیره انرژی استفاده شوند. انرژی با توجه به مدار خارجی هم می‌تواند در میدان الکتریکی و هم در میدان مغناطیسی ذخیره شود. اگر خط انتقال با منبع ولتاژ شارژ شده باشد در حالی که انتهای دیگر آن باز است، انرژی در میدان الکتریکی بین دو هادی ذخیره می‌شود و اگر خط انتقال با منبع جریان شارژ شود در حالی که انتهای دیگر آن اتصال کوتاه شده است، انرژی در میدان مغناطیسی قرار دارد. اما معمولاً، خط انتقال به المان ذخیره‌ساز خازنی استفاده می‌شود و انرژی ذخیره شده را می‌توان از فرمول  $E = \frac{1}{2} C_{total} V^2$  محاسبه کرد. در اینجا مقدار کل ظرفیت خازن خط انتقال است که برابر ظرفیت طول واحد آن ضرب در طول کابل است.



شکل (۱-۲) شماتیک خط انتقال پالس قدرت

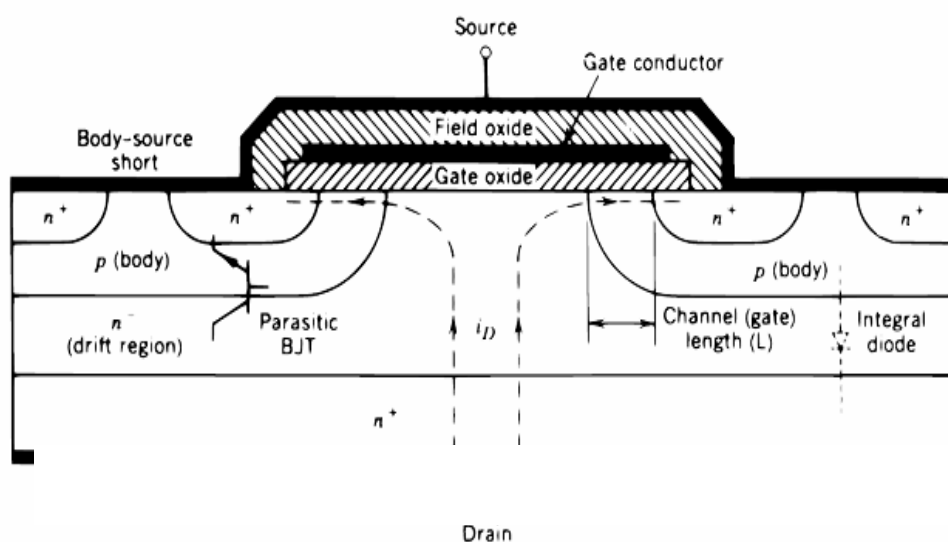
## ۳-۲- کلیدهای حالت جامد

### ۱-۳-۲- ماسفت

ساختار ماسفت قدرت در شکل ۲-۲ آمده است. ماسفت دارای دو پایانه با میزان ناخالصی برابر است که به ترتیب سورس و درین نامیده می‌شوند. سورس و درین توسط یک کانال دارای میزان ناخالصی متفاوت جدا شده‌اند. بر روی این کانال یک هادی به نام گیت قرار دارد که رسانایی از سورس به درین را کنترل می‌کند. گیت به وسیله‌ی یک لایه‌ی اکسید جداکننده از کانال جدا شده است. به‌عنوان یک کلید ماسفت‌ها دو حالت دارند:

### ۱-۱-۳-۲- حالت خاموش

ولتاژ کمی به گیت اعمال می‌شود. سورس و درین توسط کانالی با میزان ناخالصی متفاوت از آن‌ها، جدا شده‌اند. اتصال‌های PN حرکت جریان بین سورس و درین را مسدود می‌سازند. حالت روشن: ولتاژ مثبتی به گیت اعمال می‌شود و کانال هدایتی بین سورس و درین شکل می‌گیرد که حرکت جریان را ممکن می‌سازد.



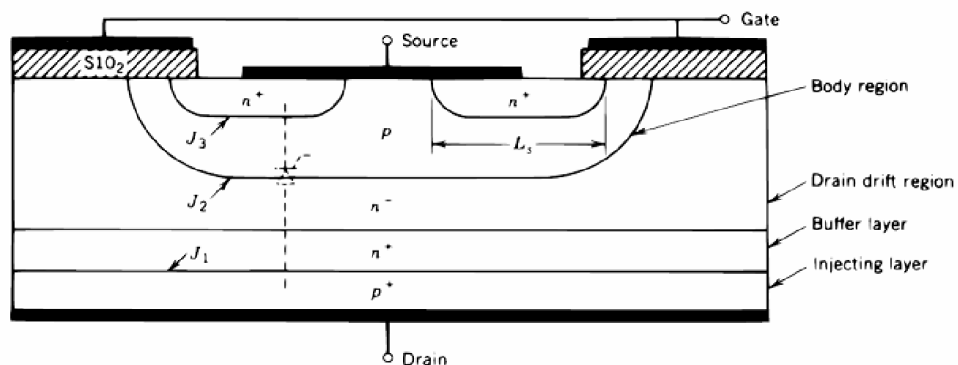
شکل (۲-۲) سطح مقطع عرضی یک ماسفت قدرت [۱]

اصول عملکردی ماسفت این است که ولتاژ مثبت گیت باعث شکل‌گیری یک لایه‌ی وارونه زیر الکتروود گیت می‌شود. این لایه وارونه میزان ناخالصی برابری با سورس و درین دارد، که کانال هدایتی بین سورس و درین شکل می‌دهد. بنابراین قطعه در حالت روشن قرار می‌گیرد. برداشتن شارژ گیت از بین رفتن لایه‌ی وارونه را در پی دارد که باعث خاموش شدن ماسفت می‌شود.

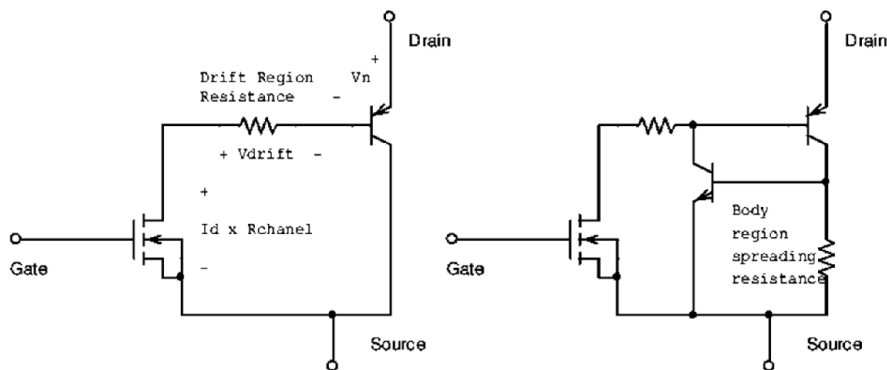
مزیت‌های فنی ماسفت قدرت محدود به سرعت کلید زنی بالا نمی‌شود. قدرت کمی برای کنترل کردن آن‌ها مورد نیاز است و مدار کنترلی بسیار ساده‌تری نسبت به سایر کلیدهای قدرت دارد. ولتاژ معمول روشن کردن گیت ماسفت ۲۰ ولت است، در حالی که ولتاژ صفر ولت برای خاموش کردن قطعه استفاده می‌شود.

ماسفت‌ها ضریب دمایی منفی روی جریان درین دارند که موازی سازی چندین ماسفت را برای افزایش ظرفیت اداره‌ی جریان آسان می‌سازد. اگر دما به صورت جزئی در ماسفت‌ها افزایش یابد، جریان هدایت شده کاهش می‌یابد تا تعادل دمایی بازگردانده شود. این ویژگی همچنین باعث ایجاد چگالی جریان یکپارچه‌ای درون ماسفت می‌شود، که از وقوع شکست دوم جلوگیری می‌کند. ولتاژی که روی ماسفت قدرت در حالت هدایت می‌افتد، می‌تواند به اندازه‌ی ۱۰ ولت باشد، که باعث تولید تلفات هدایتی قابل توجهی می‌شود.

ماسفت‌ها تلفات هدایتی بیشتری نسبت به IGBT ها، مخصوصاً در جریان‌های بار بالا دارند. ماسفت‌ها کمتر در معرض نقص فنی نسبت به IGBT ها هستند، بنابراین به اجزای محافظتی خارجی کمتری احتیاج هست. وقتی که در مد بهمنی استفاده می‌شود، زمان صعود این قطعه می‌تواند کمتر از یک نانوثانیه باشد.



شکل (۲-۳) سطح مقطع برش عرضی یک IGBT [1]



شکل (۲-۴) مدار معادل یک IGBT [۱]

### IGBT<sup>۴</sup> - ۲-۳-۲

IGBT مخفف ترانزیستور دو قطبی دارای گیت ایزوله شده است. این ترانزیستور دو قطبی توسط یک FET<sup>۵</sup> کنترل می‌شود. سطح مقطع برش عرضی IGBT در شکل ۲-۳ نشان داده شده است IGBT. دارای سه پایانه است.

با اعمال ولتاژ مناسب به اتصال گیت، همچنان که به گیت ماسفت اعمال می‌شد، یک لایه‌ی وارونه می‌تواند زیر گیت شکل بگیرد. تفاوت اصلی آن با ماسفت استفاده از یک زیر لایه‌ی P<sup>+</sup> برای درین است که باعث تغییر آن به قطعه‌ی دو قطبی می‌شود. این قطعه هم دارای حالت‌های روشن و خاموش است.

### ۲-۳-۲-۱ - حالت خاموش

وقتی که ولتاژ گیت کم است، حرکت جریان از درین به سورس مسدود می‌شود. ولتاژ مثبتی بین درین و سورس اعمال شده است که در شکل ۲-۴ نشان داده شده است. به مانند ساختار ماسفت، J<sub>2</sub> در حالت بایاس معکوس است که حرکت جریان را مسدود می‌کند. بنابراین ولتاژ نگه داشته شده در همان بازه‌ی ماسفت قدرت است. اگر ولتاژ اعمال شده به اتصال گیت نسبت به امیتر، کمتر از ولتاژ آستانه‌ی V<sub>th</sub> باشد، پس لایه‌ی وارونه‌ی ماسفت شکل نمی‌گیرد و قطعه خاموش است. وقتی این حالت رخ می‌دهد، هر ولتاژ اعمال شده‌ی مستقیم، روی اتصال بایاس معکوس شده‌ی J<sub>2</sub> می‌افتد. تنها حرکت جریانی، یک

<sup>۴</sup> insulated-gate bipolar transistor

<sup>۵</sup> field-effect transistor

جریان نشتی کم خواهد بود. بنابراین ولتاژ شکست مستقیم، توسط ولتاژ شکست این اتصال مشخص می‌شود.

### ۲-۳-۲- حالت روشن

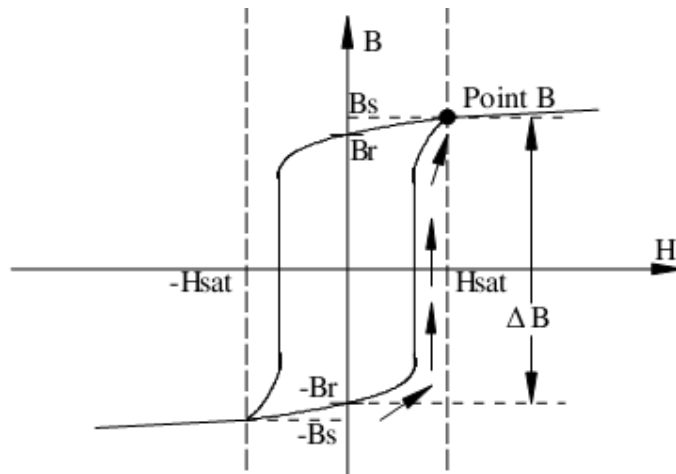
وقتی به گیت ولتاژ مثبتی اعمال می‌شود، کانال هدایتی زیر الکترودهای گیت متصل به سورس ظاهر می‌شود که می‌تواند ناحیه‌ی جابجا شده را جریان دهد. این هدایت الکترونی IGBT است. ناحیه‌ی سورس همچنین به ناحیه‌ی نوع P متصل است که مانند کالکتور در BJT عمل می‌کند. این هدایت حفره‌ای است. در ناحیه‌ی جابجا شده‌ی درین، هدایت از طریق هم الکترون‌ها و هم حفره‌ها انجام می‌شود که چگالی‌های آن‌ها چندین برابر بیشتر از چگالی ناخالصی نوع n اصلی است که باعث ایجاد مقاومت بسیار کمتری در حالت روشن نسبت ماسفت که تنها یک نوع حامل دارد، می‌شود.

روشن کردن قطعه به وسیله‌ی افزایش ولتاژ گیت  $V_g$  تا زمانی که بیشتر از ولتاژ آستانه  $V_{th}$  شود، حاصل می‌شود. این کار باعث شکل گیری لایه وارونه زیر گیت می‌شود که کانال ارتباطی از سورس ایجاد می‌کند. سپس الکترون‌ها از سورس به ناحیه‌ی جابجا شده تزریق می‌شوند. BJT جریان بسیار بیشتری از ماسفت را می‌تواند هدایت کند اما زمان بیشتری در IGBT نسبت به ماسفت طول می‌کشد تا روشن شود.

### ۲-۳-۳- کلید مغناطیسی (سلف قابل اشباع)

یک کلید مغناطیسی کاربردی، معمولاً قطعه‌ای است ساخته شده از سیم پیچ دور یک هسته‌ی مغناطیسی که از خواص غیرخطی ماده مغناطیسی برای دست یابی به تغییر زیاد در امپدانس استفاده می‌کند. اندوکتانس این قطعه با نفوذپذیری نسبی هسته متناسب است. برای مواد فرو مغناطیس، نفوذپذیری تابع میدان مغناطیسی اعمال شده به آن است. نفوذپذیری، وقتی میدان مغناطیسی به مقدار مشخصی می‌رسد، به‌طور چشمگیری کاهش می‌یابد. شکل ۲-۵ منحنی مغناطیس شونده‌ی یک نمونه ماده‌ی فرو مغناطیسی را نشان می‌دهد. نفوذپذیری نسبی با شیب منحنی B-H متناسب است.

مشخص است که دو حالت با اختلاف زیاد در نفوذپذیری وجود دارد. در ناحیه‌ی ۱ و ۳، که H بیشتر از  $H_{sat}$  است، شیب در حدود ۱ است. در ناحیه‌ی ۲ شیب در بازه‌ی ۱۰۰ تا ۱۰۰۰۰ است. این پدیده ناشی از هم ترازوی دامنه‌ی مغناطیسی درون ماده است.



شکل (۲-۵) منحنی اشباع مغناطیسی

وقتی  $H$  کم است، با افزایش میدان مغناطیسی دامنه به آرامی با میدان اعمال شده هم تراز می‌شود بنابراین اثر افزایشی دیگر رخ نمی‌دهد. در این حالت، چگالی شار  $B$  به‌طور خطی با نسبت افزایش می‌یابد. این دو حالت با اختلاف زیاد در نفوذپذیری، متناظر با حالت‌های روشن و خاموش کلید هستند.

### ۲-۳-۳-۱- حالت خاموش

در این حالت، هسته اشباع نشده است. بنابراین نفوذپذیری نسبی و اندوکتانس بسیار زیاد است که از هر گونه تغییر در حرکت جریان جلوگیری می‌کند. امپدانس این قطعه را می‌توان از رابطه  $Z_{off} = \omega L_{off}$  دست آورد. در اینجا  $L_{off} = \mu_0 \mu_{rs} AN^2 / l$  امپدانس حالت خاموش است. قطعه دارای امپدانس بزرگی در فرکانس بالا است. به عبارت دیگر جریان فرکانس بالا را مسدود می‌کند.

### ۲-۳-۳-۲- حالت روشن

در این حالت، هسته اشباع شده است که باعث تقریباً ۱ شدن نفوذپذیری نسبی می‌شود. امپدانس با فاکتور  $\mu_{ru} / \mu_{rs}$  کاهش می‌یابد. اندوکتانس حالت روشن  $L_{on} = \mu_0 \mu_{rs} AN^2 / l$  است. سلف از حالت خاموش به روشن زمانی تغییر می‌کند که جریان میان سیم پیچ، میدان مغناطیسی  $H_{sat}$  هسته تولید کند. اندوکتانس قطعه، زمانی که  $H_{sat}$  افزایش می‌یابد به‌سرعت کاهش می‌یابد و قطعه را به حالت روشن می‌برد.

بعد از روشن کردن، کلید مغناطیسی روشن باقی می‌ماند تا جریان به کمتر از مقدار اشباع کاهش یابد. بنابراین خاموش شدن کلید مغناطیسی را نمی‌توان کنترل کرد. ولتاژ نگه داشته شده توسط کلید

مغناطیسی با ولتاژ شکست ما بین سیم پیچ‌ها مشخص می‌شود. کلید مغناطیسی معمولاً برای کاربردی مشخص طراحی می‌شود. بنابراین ولتاژ نگه داری شده، حداکثر جریان و زمان کلید زنی می‌تواند از قطعه‌ای به قطعه‌ای دیگر کاملاً متفاوت باشد.

یک موضوع مهم برای ساخت کلیدی که در طول مدت طولانی پایدار باشد، چگالی شار باقی‌مانده است. چگالی شار باقی‌مانده بعد از هر بار کلید زنی متفاوت است و چگالی شارها در طول زمان جمع می‌شوند. بنابراین نقطه‌ی کار کلید رفته‌رفته به سمت ناحیه‌ی ۱ یا ۳ حرکت می‌کند. با توجه به معادله، هرگونه تغییری در  $B_r$  باعث تغییر زمان کلید زنی  $t_{sat}$  می‌شود. این اتفاق زمان بندی کلید را تغییر می‌دهد، و باعث ایجاد عدم توانایی کنترل دقیق زمان روشن شدن می‌شود. در حالت شدیدتر، زمانی که نقطه‌ی کار در ناحیه‌ی ۱ یا ۳ است، قطعه نمی‌تواند در حالت خاموش باشد. برای حل این مشکلات، یک مدار بازنشانی هسته مورد نیاز است تا  $B_r$  را به مقدار مشخص شده برساند.

#### ۲-۳-۴ - کلیدهای باز نیمه هادی (SOS)<sup>۶</sup>

کلید باز نیمه هادی یک دیود با شاخص ناخالصی ویژه‌ای برای افزایش سرعت بازیابی معکوس است که متفاوت از اتصالات دیودهای معمولی است. در این دیودها سطح ناخالصی به تدریج کاهش یافته تا به وصل شدن برسد. بنابراین ناحیه‌ی دارای ناخالصی کم بین ناحیه‌های  $n^+$  و  $p^+$  شکل می‌گیرد. یک کلید باز دیودی سه حالت دارد، که در ادامه آن‌ها را توضیح خواهیم داد.

#### ۲-۳-۴-۱ - هدایت مستقیم

در این حالت، ولتاژ روی آند بیشتر از کاتد است. دیود به‌طور مستقیم بایاس شده و جریان از دیود عبور می‌کند. شارژ در ناحیه‌ی ناخالصی بین آند و کاتد جمع شده است.

#### ۲-۳-۴-۲ - هدایت معکوس

در این حالت، ولتاژ معکوس به دیود اعمال شده است. اما بر خلاف دیود ایده آل که جریان به سرعت قطع می‌شود، جریان معکوس هنوز از کاتد به آند جریان می‌یابد. این جریان الکترون‌ها و حفره‌های لازم را برای ترکیب با حامل‌های درون ناحیه‌ی دارای ناخالصی کم فراهم می‌کند.

---

<sup>۶</sup> solid state opening switches

## ۲-۳-۴-۳- بلاک معکوس

در این حالت، فضای ناحیه‌ی شارژ در اتصال PN قرار می‌گیرد. فقط یک مقدار بسیار کم جریان نشستی از میان دیود عبور می‌کند. جریان معکوس این حامل‌ها را تخلیه می‌کند و زمانی که تمام حامل‌ها ترکیب شدند، کلید هیچ جریانی را عبور نمی‌دهد.

برای بهینه کردن سرعت کلید، چندین روش وجود دارد. این روش‌ها باعث ایجاد سه نوع کلیدهای باز می‌شوند: دیود با بازیابی گامی، دیود با بازیابی جابجایی گامی و کلید باز جامد. ناحیه‌ی n دارای ناخالصی کم می‌تواند انرژی بیشتری را ذخیره کند و ظرفیت تحمل پذیری جریان بالاتری را بدهد. وقتی جریان مستقیم بسیار کوتاهی به آن پمپ می‌شود، در اتصال پلاسمای الکترون به حفره‌ی ناهمگنی ایجاد خواهد شد. این پلاسمای می‌تواند در طی چند نانوثانیه توسط جریان معکوس تخلیه شود که سرعت کلید زنی بسیار بالایی را ممکن می‌سازد. در SOS یک ناحیه‌ی p دارای ناخالصی کم اضافی معرفی شده است و اتصال  $p^+pnn^+$  شکل گرفته است. این اصلاح قابلیت تحمل جریان قطعه را به قیمت کاهش سرعت کلیدزنی بالا می‌برد.

## ۲-۴-۲- بار

یک بار ممکن است در شرایط منبع تغذیه پالس قدرت در مقایسه با عمل در شرایط با تغذیه‌ی کم بسیار متفاوت عمل کند. مشخصات I-V در ولتاژ بالا به دلایل مختلفی غیرخطی خواهد بود. در ولتاژ بالا، شکست دی الکتریک رخ خواهد داد. وقتی مدت زمان پالس کم‌تر از زمان ترمیم باشد، بار در حالت نامتعادل قرار می‌گیرد. برای اینکه انرژی را به شکل مفید به بار تحویل دهیم تا اعوجاج کمتری در پالس ایجاد شود، تجزیه و تحلیل دقیقی مورد نیاز است.

## ۲-۴-۱- بار تخلیه‌ی کرونایی

بار تخلیه‌ی کرونایی از یک استوانه و یک میله‌ی کشیده یا چرخ دنده هم محور شده ساخته شده است. استوانه به‌عنوان کاتد در دشارژ عمل می‌کند و چرخ دنده به‌عنوان آنند. حجم شکل گرفته توسط استوانه با مخلوط گاز و سوخت پر می‌شود. ابعاد حفره با توجه به کاربردهای خاص تعیین می‌شود. برای لوله‌ی مولد پالس ضربه‌ای، قطر درونی کاتد حدود ۴ اینچ است. یک استوانه با قطر ۱۰ میلیمتر در موتور احتراق درونی استفاده می‌شود.

وقتی ولتاژ بالا به بار تخلیه کرونایی اعمال می‌شود، در ابتدا به شکل خازن  $C_{geo}$  عمل می‌کند که ظرفیت آن با توجه به شکل هندسی خود، مشخص می‌شود. فقط حرکت جریان جابجایی از بار عبور



می‌کند و این خازن را شارژ می‌کند. زمانی که پتانسیل روی آند به مقدار آستانه برسد، نوارهایی در لبه‌ی آند شروع به شکل‌گیری می‌کنند و در راستای کاتد پخش می‌شوند. در این مرحله، بار را می‌توان به‌عنوان  $C_{geo}$  موازی شده با ترکیب سری  $R_{streamer}$  و  $C_{var}$  مدل کرد.

## ۲-۴-۲- بار کاتتری

یک کاتتر ماکروویو شامل یک کابل هم‌محور و چندین سوزن مختلف است. سوزن‌های دشارژ مانند یک قسمت متصل به ساختار هم‌محور قرار گرفته‌اند. در یک کاتتر ماکروویو، الکتروود آند مرکزی و آرایه‌ای از الکتروودهای کاتد که به‌طور برابر در طول لایه‌ی رسانایی خارجی کابل هم‌محور توزیع شده‌اند، وجود دارند. الکتروودهای سوزن مانند ورود به بافت‌ها را آسان می‌کنند. وقتی ولتاژ بالایی به کار برده می‌شود، میدان قوی در حجم معین به‌وسیله‌ی الکتروودهای سوزنی تولید می‌شود. با این روش، می‌توان میدان قوی را به‌طور محلی به هر قسمت از بافت حیوان زنده اعمال کرد.

## ۲-۵-۲- ساختار مدار تولید پالس قدرت

در این بخش، ساختارهای معمول مدار تولید پالس قدرت ارائه شده است. این ساختارها بلوک‌هایی برای سیستم مولد پالس ساخته‌اند. این بلوک‌ها می‌توانند برای راه‌اندازی نه تنها یک بار خاص، بلکه برای دیگر مدارهای ارائه شده، استفاده شوند. به عبارت دیگر این بلوک‌های پایه، می‌توانند باهم سری شوند تا در نهایت به قدرت و عرض پالس مورد نیاز برسند.

## ۲-۵-۱- مدار تشدید RLC

مدار تشدید کننده‌ی RLC مداری پایه در سیستم تولید پالس قدرت است. این مدار به‌طور گسترده در شکل‌گیری پالس و تحلیل دیگر مدارهای تولید پالس قدرت استفاده می‌شود. مدار پایه تشدید RLC در شکل ۲-۶ نشان داده شده است. مدار شامل دو خازن  $C_1$  و  $C_2$  و یک سلف  $L$  و یک مقاومت  $R$  است.  $C_1$  دارای ولتاژ اولیه‌ی  $V$  است و به‌عنوان منبع انرژی استفاده می‌شود.

یک کلید، برای جداسازی منبع از بار استفاده شده است. زمانی که کلید بسته می‌شود،  $C_1$  از طریق  $R$  و  $L$  درون  $C_2$  دشارژ می‌شود. این روند برای تولید پالس قدرت بسیار مهم است، بنابراین به‌طور جزئی تجزیه و تحلیل می‌شود. ابتدا معادلات انرژی حاکم بر مدار را می‌نویسیم.

$$\frac{1}{2}C_1V_1^2 + \frac{1}{2}LI^2 + \int RI^2 dt + \frac{1}{2}C_2V_2^2 = \frac{1}{2}C_1V_0^2 \quad (1-2)$$

که  $C_1$  میزان ظرفیت خازنی،  $V$  ولتاژ خازن و  $L$  اندوکتانس سلف می‌باشد.

$$V_1 + L \frac{dI}{dt} + RI + V_2 = 0 \quad (2-2)$$

از طرفین معادله ۲-۲ مشتق بر حسب زمان می‌گیریم:

$$\frac{dV_1}{dt} + L \frac{d^2I}{dt^2} + R \frac{dI}{dt} + \frac{dV_2}{dt} = 0 \quad (3-2)$$

همچنین می‌دانیم:

$$I = C_1 \frac{dV_1}{dt} = C_2 \frac{dV_2}{dt} \bullet\bullet \quad (4-2)$$

پس به جای I جایگذاری کرده و معادله را مرتب می‌کنیم:

$$L \frac{d^2I}{dt^2} + R \frac{dI}{dt} + I \left( \frac{1}{C_1} + \frac{1}{C_2} \right) = 0 \quad (5-2)$$

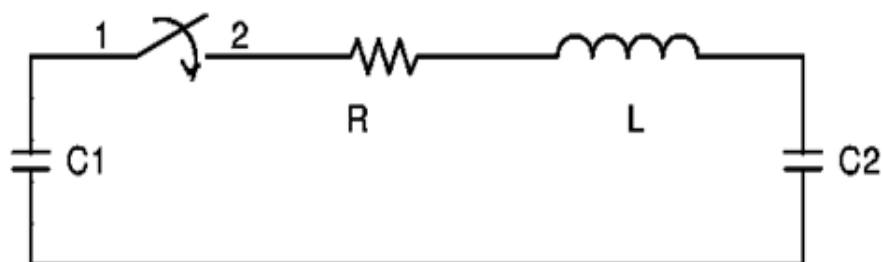
از نمادهای زیر از این به بعد استفاده می‌کنیم.

$$\tau = \frac{L}{R} \quad (6-2)$$

$$C = \frac{C_1 C_2}{C_1 + C_2} \quad (7-2)$$

$$\omega_0^2 = \frac{1}{LC} \quad (8-2)$$

$$\omega^2 = \left| \omega_0^2 - \frac{1}{(2\tau)^2} \right| \quad (9-2)$$



شکل (۲-۶) شماتیک مداری یک نمونه مدار تشدید RLC

که در معادلات ۲-۶ تا ۲-۹،  $\tau$  ثابت زمانی است.

معادله جریان بالا را با این متغیرهای جدید بازنویسی می‌کنیم برای این کار کافی است، طرفین را

بر  $L$  تقسیم نماییم.

$$\frac{d^2 I}{dt^2} + \frac{1}{\tau} \frac{dI}{dt} + \omega_0^2 I = 0 \quad (۱۰-۲)$$

جواب‌های معادله دیفرانسیل فوق به صورت زیر است.

$$\lambda_{1,2} = -\frac{1}{2\tau} \pm \sqrt{\frac{1}{4\tau^2} - \omega_0^2} \quad (۱۱-۲)$$

در سه حالت زیر باید مدار فوق بررسی گردد:

(۱) اگر  $\omega_0 \tau > 1/2$  باشد آن وقت حالت زیر میرایی اتفاق می‌افتد پس داریم:

$$I = \frac{V_0}{\omega L} e^{-t/2\tau} \sin \omega t \quad (۱۲-۲)$$

پس بیشترین میزان جریان در حالتی رخ می‌دهد که سینوس برای اولین بار یک گردد. یعنی در

$t \approx \frac{\pi}{2\omega} = \frac{\pi}{2} \sqrt{LC}$  جریان ماکزیمم زیر خواهد شد.

$$I_{max} \approx \frac{V_0}{(L/C)^{1/2} + 0.8R} \quad (۱۳-۲)$$

ولتاژ خروجی نیز از انتگرال گیری رابطه جریان به دست می‌آید.

$$I = C_1 \frac{dV_1}{dt} = C_2 \frac{dV_2}{dt} \quad (۱۴-۲)$$

$$V_{C_2}(t) = \frac{V_0 C_1}{C_1 + C_2} \left[ 1 - e^{-t/2\tau} \left( \cos \omega t - \frac{1}{2\omega\tau} \sin \omega t \right) \right] \quad (15-2)$$

قسمت زیادی از انرژی در حالت‌های میرای بحرانی و فرا میرا در مقاومت R مصرف می‌شود، این انرژی زمانی که می‌خواهیم انرژی را به بار مقاومتی اعمال کنیم مفید است. در این حالت C<sub>2</sub> در مدار ظاهر نمی‌شود، شکل پالس و حداکثر دامنه می‌تواند با توجه به فرمول گفته شده در تحلیل‌ها محاسبه شود. میرای بحرانی معمولاً ترجیح داده می‌شود، از آنجایی که نسبت به حالت زیر میرا عرض پالس آن PW=4.893τ کمتر و دامنه‌ی آن V<sub>max</sub>=2V<sub>0</sub>e<sup>-1</sup> بیشتر است که یعنی دارای قدرت بیشتری نیز است. اما به‌سختی این حالت مولد پالس، در عمل به دست می‌آید چون امپدانس در شرایط ولتاژ بالا یا قدرت بالا تغییر می‌کند. در این حالت معمولاً کمی در ناحیه‌ی فرا میرا کار می‌کند تا از هر گونه نوسان جلوگیری کند.

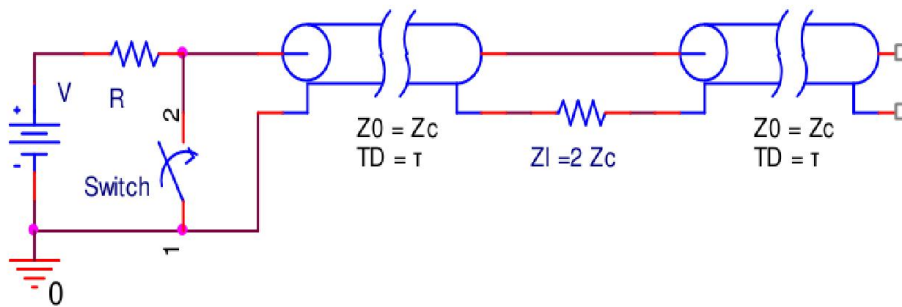
## ۲-۵-۲ مدار خط شکل دهنده‌ی پالس

مدار خط شکل دهنده‌ی پالس از خط انتقال به‌عنوان المان ذخیره کننده و حالت دهنده‌ی پالس استفاده می‌کند. اصول کاری آن بر اساس خط انتقال است. هر تغییری که رخ دهد را می‌توان به‌عنوان موج سیاری در طی خط دید. فاصله‌ی زمانی محدودی قبل از اینکه موج روی انتهای دیگر خط اثر بگذارد مورد نیاز است، که با تأخیر خط انتقال τ مشخص شده است. زمانی که موج به انتهای دیگر برسد، یک قسمت به بار و قسمت دیگر به عقب منعکس می‌شود. موج بازگشتی می‌تواند با ضریب انعکاس مشخص شود.

در سیستم LTPF<sup>۷</sup> از خطوط انتقال به‌عنوان المان ذخیره‌ساز در مدار تولید پالس استفاده می‌شود. در اصل این سیستم با اثر خط کار می‌کند. هر کلیدزنی می‌توان به‌عنوان یک انتقال موج در امتداد خط انتقال دیده می‌شود.

$$\rho_v = -\rho_i = \frac{Z_{load} - Z_0}{Z_{load} + Z_0} \quad (16-2)$$

<sup>۷</sup> line test position fault



شکل (۲-۷) یک نمونه مدار خط تولیدکننده‌ی پالس بلومین [۱]

مدارات LTPF فراوانی موجود است که ما به مدار Blumlein پرداخته‌ایم تا به‌عنوان مثالی به ساختار عملکردی آن‌ها پی ببریم. در اینجا  $\rho_V$  و  $\rho_I$  به ترتیب ضریب ولتاژ و جریان هستند.  $Z_0$  مشخصه امپدانس خط و  $Z_{load}$  امپدانس دیگر سمت خط است.

همان‌گونه که گفته شد، تعداد زیادی مدارهای خط شکل دهنده‌ی پالس وجود دارد. یک نمونه شکل ساختار مداری بلومین در شکل ۲-۷ نشان داده شده است. خط انتقال زمانی که  $S_1$  باز است از طریق R توسط ولتاژ V شارژ می‌شود. سپس  $S_1$  بسته می‌شود که ولتاژ را در انتها تا صفر کاهش می‌دهد و بلافاصله یک موج جاری با دامنه‌ی  $-V$  در طی  $T_1$  تا بار می‌رود.

پالس تولید شده توسط مدار خط تولیدکننده‌ی پالس بلومین دارای دامنه‌ی V است. زمان صعود و نزول پالس از طریق سرعت تغییر حالت بسته شدن کلید  $S_1$  به دست می‌آید. تأخیر ذاتی  $\tau$  بین بسته شدن  $S_1$  و قرار گرفتن ولتاژ V روی بار وجود دارد. طراحی مدار خط بلومین آسان است و می‌تواند ولتاژ شارژ کاملی را به بار تطبیق یافته تحویل دهد. اما مانند تمام دیگر ساختارهای مدار خط، یک خط انتقال مخصوص برای ولتاژ بالا یا امپدانس بار مورد نظر ممکن است نیاز باشد. شکل موج بسیار حساس به امپدانس بار است. در اینجا فلوجارتی برای طراحی مدار خط بلومین آورده شده است.

گام ۱ - جمع آوری اطلاعات: امپدانس بار  $Z_l$ ، ولتاژ خروجی  $V_{out}$ ، عرض پالس PW، زمان صعود و

نزول  $t_r/t_f$  و نرخ تکرار

گام ۲ - مشخص کردن مشخصات خط انتقال: مشخصه‌ی امپدانس  $Z_0 = Z_l/2$ ، ولتاژ شکست

$$V_{br} > V_{out}, \tau = PW/2$$

گام ۳ - ساختن خط انتقال

گام ۴- آزمایش انتقال پالس با ولتاژ پایین، تعیین کردن انتشار خط انتقال، سپس پیدا کردن زمان صعود و نزول مورد نیاز است.

گام ۵- با توجه به زمان صعود کلید، ولتاژ نگه داشته شده  $V_{out}$ ، حداکثر جریان  $V_{out}/Z_0$ ، کلید مناسبی را انتخاب کنیم. مقداری تفاوت برای حداکثر ولتاژ بگذاریم.

گام ۶- نوع تریگر را با توجه به نوع کلید مشخص کنیم. ولتاژ بیش از حد برای فاصله‌ی جرقه، تریگر گیت برای ماسفت.

گام ۷- با توجه به ویژگی‌های خط انتقال و نرخ تکرار، مقدار مقاومت شارژ کننده را تعیین کنیم. توجه شود که،  $V/R$  اضافی باید به حداکثر جریان گذرنده از کلید، اضافه شود.

گام ۸- مدار تریگر با توجه به نیاز کلید طراحی کنیم.

### ۲-۵-۳ مدار بانک مارکس

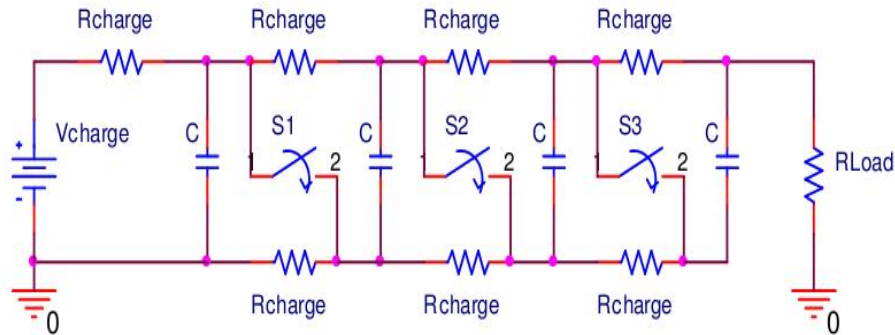
مدار بانک مارکس از چندین خازن به‌عنوان المان ذخیره کننده انرژی همانند شکل ۲-۸ استفاده می‌کند. تمام  $N$  خازن به شکل موازی از طریق مقاومت‌ها و سلف‌ها تا ولتاژ  $V$  شارژ می‌شوند.

بعد از بستن کلیدها، این خازن‌ها باهم سری می‌شوند. از آنجایی که ولتاژ خازن به شکل ناگهانی تغییر نمی‌کند،  $N$  خازن سری شده ولتاژی به‌اندازه‌ی  $NV$  خواهد داشت که به بار تحویل داده می‌شود. وقتی که تمام خازن‌ها دشارژ شوند یا با باز کردن کلیدها، پالس تمام می‌شود.

شکل ۲-۸ یک نمونه شکل مداری مدار مارکس را نشان می‌دهد. در طی مرحله شارژ شدن، تمام کلیدها بازند و منبع ولتاژ، تمام خازن‌ها را تا ولتاژ  $V$  شارژ می‌کند. معمولاً، کلیدی بین آخرین خازن و بار برای جدا کردن بار از منبع تغذیه وجود دارد. زمانی که خازن‌ها به‌طور کامل شارژ شدند، مدار مارکس آماده‌ی تحویل دادن پالس است. بسته به نوع کلید، دو روند کمی متفاوت رخ خواهد داد.

### ۲-۵-۳-۱ سیستم تریگر کنترل شده

هر کلید با یک تریگر مجزا کنترل می‌شود. این سیگنال‌های تریگر همزمان‌اند. بنابراین کلیدها در یک زمان بسته می‌شوند. ساختمان خازنی  $C/N$  با ثابت زمانی  $\tau = R_{total}C/N$  دشارژ می‌شود. در اینجا  $R_{total}$  مقاومت بار بعلاوه‌ی مقاومت کلید است. وقتی کلیدهای کنترل شونده‌ی استفاده شده‌اند، عرض پالس خروجی را می‌توان با باز کردن کلیدها تنظیم کرد. در غیر این صورت، زمان نزول پالس را  $\tau$  مشخص می‌کند.



شکل (۲-۸) شکل مداری یک نمونه مولد مارکس [۱]

مدار مارکس می‌تواند پالس‌هایی با دامنه‌ی  $NV$  تولید کند. عرض پالس آن هم می‌تواند کنترل شود. زمان صعود و نزول با کلید تعیین می‌شوند. ساختار مارکس به راحتی با اضافه کردن طبقه‌های بیشتر قابل گسترش دادن است و ولتاژ خروجی حساس به امپدانس بار نیست. برای کنترل عرض پالس کلیدهای کاملاً کنترل شونده مورد نیاز است و سیگنال‌های تریگر به زمین باز نمی‌گردند.

در ادامه روند نمای (فلوچارت) طراحی مولد پالس ساختار مارکس آمده است:

گام ۱- جمع آوری اطلاعات: امپدانس بار  $Z_L$ ، ولتاژ خروجی  $V_{out}$ ، عرض پالس  $PW$ ، زمان صعود و نزول  $t_r/t_f$  و نرخ تکرار

گام ۲- مشخص کردن نوع کلید: اگر عرض پالس نیاز است که کنترل شود و یا خروجی نیاز است که موج مربعی باشد، باید از کلیدهای کاملاً کنترل شونده استفاده شود. در غیر این صورت، کلیدهای خود تریگر شونده می‌تواند استفاده شود تا طراحی را ساده کند.

گام ۳- تعیین خازن مورد استفاده در سیستم: معمولاً خازن باید  $ESR$  بسیار کوچک‌تری نسبت به مقاومت کل داشته باشد.

طراحی عرض پالس قابل تنظیم: خروجی در این حالت معمولاً موج مربعی است. بنابراین ساختمان خازنی به شکل بانک خازنی عمل می‌کند. که طراحی عرض پالس ثابت،  $PW$  معمولاً توسط روند دشارژ مشخص می‌شود،

گام ۴- تعیین کردن تعداد طبقات: مواردی که باید ملاحظه شوند ولتاژ نگه داشته‌ی یک کلید به تنهایی و محدودیت منبع تغذیه است.

گام ۵- انتخاب کلیدها: با توجه به ولتاژ نگه داشته‌ی  $V_{hold} = V_{out}/N$ ؛ جریان  $V_{out}/R_{load}$ ؛ و اینکه زمان روشن شدن کمتر از زمان صعود پالس خروجی باشد، انتخاب می‌شود.

گام ۶- مشخص کردن نوع تریگر با توجه به کلید انتخاب شده: ولتاژ بیش از حد برای فاصله‌ی جرقه زنی، تریگر همزمان گیت برای ماسفت.

گام ۷- با توجه به نرخ تکرار، مقدار مناسبی برای مقاومت شارژ کننده انتخاب کردن. انرژی باید در فاصله‌ی پالس جبران شود.

## ۲-۵-۴- مدار جمع کننده‌ی القایی

جمع کننده‌ی القایی، فناوری انباشته سازی خروجی است. به جای استفاده از ترانسفورماتور  $1:N$  برای بالا بردن ولتاژ،  $N$  ترانسفورماتور یک به یک روی هم قرار می‌گیرند تا به بهره‌ی ولتاژ مورد نظر برسیم. ترانسفورماتورهای اولیه ثانویه از هم جدا شده‌اند، بنابراین سیم پیچ‌های ثانویه این  $N$  ترانسفورماتور می‌تواند به صورت سری متصل شوند تا به ولتاژ اضافه کنند. در مقایسه با مدار ترانسفورماتور  $1:N$ ، این طرح اضافه کننده، جریان اولیه را به قیمت افزایش تعداد ترانسفورماتورها به  $N$  تا، قطع می‌کند. با این کار همچنین پیچیدگی سیستم و هزینه‌ی کلی آن افزایش می‌یابد. یک نمونه شکل مدار در شکل ۲-۹ نشان داده شده است.

مدار جمع کننده‌ی القایی از المان‌های ذخیره ساز خازنی  $C_1$  تا  $C_N$  استفاده می‌کند. وقتی کلیدها باز هستند، خازن‌ها تا ولتاژ  $V$  شارژ می‌شوند. بستن این کلیدها حرکت جریان بین سیم پیچ‌های اولیه را فعال می‌کند که باعث ایجاد ولتاژ  $V$  روی قسمت ثانویه برای یک ترانسفورماتور یک به یک می‌شود. ترانسفورماتور ثانویه شناور نیست، بنابراین می‌تواند به حالت سری متصل شوند و ولتاژ افزایش یابد و ولتاژ خروجی  $NV$  است.

در اینجا  $N$  تعداد ترانسفورماتورها است. مانند مدار مارکس، وقتی که تمام خازن‌ها دشارژ می‌شوند یا کلیدها خاموش شوند، پالس قطع می‌شود. مدار جمع کننده‌ی القایی می‌تواند پالسی با دامنه‌ی  $NV$  تولید کند. اگر از کلیدهای کاملاً کنترل شونده استفاده کنیم عرض پالس کنترل پذیر است که مانند مدار مارکس می‌باشد. یک تفاوت بسیار مهم در مقایسه با مدار مارکس این است که تمام کلیدها به زمین متصل‌اند که این باعث می‌شود که مدار تریگر آن بسیار ساده‌تر از مارکس باشد.

در مدار جمع کننده‌ی القایی اگر بعضی از کلیدها عمل نکنند با خروجی ولتاژ کمتری می‌تواند کار کند. مزیت اصلی این روش حداکثر عرض پالس آن است که با اشباع هسته‌ی ترانسفورماتور محدود می‌شود و نیاز است که هسته‌ها بازیابی شوند تا از افزایش شدت شار مغناطیسی که منجر به اشباع رفتن هسته می‌شود، جلوگیری کند.



طراحی مدار جمع کننده‌ی القایی خیلی شبیه طراحی مدار مولد مارکس است و دیگر در اینجا تکرار نمی‌شود. در طراحی ترانسفورماتورها باید دقت شود، به‌علاوه ملاحظات مرسوم مانند اشباع هسته، کوپلینگ و... باید در نظر گرفته شوند. همچنین چگونگی پیچش سیم پیچ‌ها برای اینکه پهنای باند مناسبی به دست آوریم بسیار مهم است. برای انتقال سریع پالس، اندوکتانس پارازیتی ترانسفورماتور نیاز است که بسیار کم باشد.

جهت افزایش سرعت پالس، تعداد سیم پیچ‌های اولیه و ثانویه هر دو محدود به ۱ یا ۲ دور می‌شوند. برای مغناطیس‌کنندگی هسته به‌طور یکنواخت، سیم پیچ‌ها باید به شکل برابر دور هسته توزیع شده باشند. برای این کار سیم پیچ‌های موازی روی قسمت اولیه و ثانویه استفاده می‌شوند.

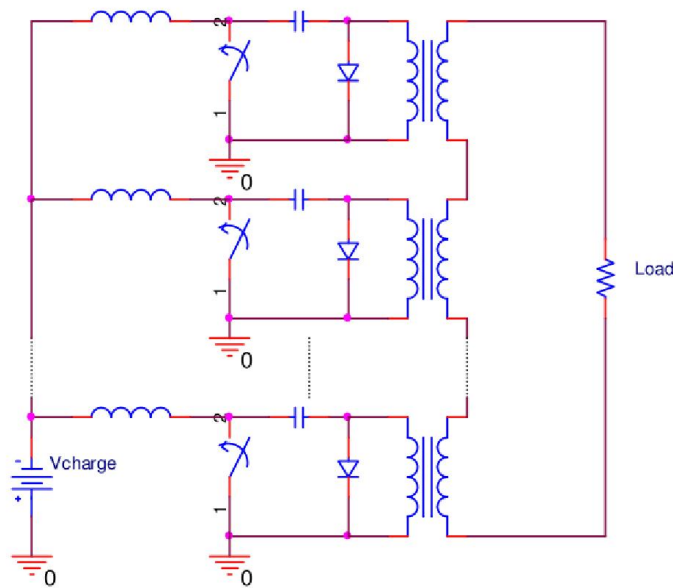
یک مدار می‌تواند برای فشرده سازی پالس ولتاژی بلندی ساخته شود. شکل ۲-۹ شکل مدار پایه‌ی این شیوه فشرده سازی را نشان می‌دهد. مدار شامل دو خازن  $C_1$  و  $C_2$  است که توسط یک کلید مغناطیسی  $L$  به هم متصل شده‌اند. برای اینکه حداکثر انتقال انرژی را داشته باشیم،  $C_1$  و  $C_2$  باید دارای ظرفیت برابری باشند.

کلیدهای مغناطیسی طول عمر بالایی دارند، زیرا که مانند کلیدهای گازی مشکل ساییدگی را ندارند. یک نمونه از این کلیدها در شکل ۲-۱۱ دیده می‌شوند. آن‌ها می‌توانند با نرخ بالا عمل کنند و قابل اعتماد هستند. سوئیچ مغناطیسی دستگاهی است که معمولاً به‌عنوان یک سیم‌پیچ در اطراف یک هسته است که با استفاده از خواص غیرخطی مواد مغناطیسی برای رسیدن به یک تغییر بزرگ در امپدانس ساخته شده است. اندوکتانس این دستگاه متناسب با نفوذپذیری نسبی هسته است. برای مواد فرو مغناطیس، نفوذپذیری یک تابع از میدان مغناطیسی اعمال شده است. نفوذپذیری به‌طور چشمگیری کاهش می‌یابد، هنگامی که میدان مغناطیسی در حال نزدیک شدن به یک مقدار مشخص به نام  $H_{sat}$  زمانی که میدان مغناطیسی اشباع باشد.

نفوذپذیری نسبی متناسب با شیب منحنی است. به‌وضوح دو منطقه با اختلاف زیادی در نفوذپذیری مواجه‌اند. در منطقه I و III، که در آن  $H$  بالاتر از  $H_{sat}$  است، شیب حدود ۱ است. در منطقه II، شیب در محدوده ۱۰۰-۱۰۰۰۰ است. این دو منطقه با اختلاف زیادی در نفوذپذیری‌ها مربوط به روشن و خاموش حالت‌های سوئیچ را به وجود می‌آورد.

### منطقه خاموشی سوئیچ

در این منطقه هسته هنوز اشباع نشده است. بنابراین نفوذپذیری نسبی بسیار بزرگ است. اندوکتانس بسیار بزرگ است که هرگونه تغییر در جریان جلوگیری خواهد نمود.



شکل (۲-۹) نمونه شکل مداری یک جمع کننده‌ی القایی [۱]

امپدانس این دستگاه را می‌توان این‌گونه استخراج نمود  $L_{off} = j\omega L_{off} = Z_{off}$  اینجا در  $Z_{off} = j\omega L_{off}$  است. دستگاه دارای امپدانس زیادی تحت فرکانس بالا، و یا به عبارت دیگر جریان فرکانس بالا را مسدود می‌کند.

### ۲-۵-۵- منطقه سوییچ روشن:

امپدانس با ضریب فاکتور  $\mu_{ru}/\mu_{rs}$  کاهش می‌یابد. پس از آن که جریان داخل سیم‌پیچ تولید یک میدان مغناطیسی بالا بیش از حد  $H_{sat}$  از هسته می‌نماید، سوییچ مغناطیسی از ناحیه خاموش به ناحیه روشن می‌رود. اندوکتانس دستگاه به سرعت افت می‌کند اگر یک ولتاژ  $V$  به سوییچ اعمال گردد سوییچ در زمان  $t_{sat}$  روشن می‌شود که از رابطه زیر به دست می‌آید.

$$\int_0^{t_{sat}} V dt = N \cdot A \cdot \Delta B \cdot \Delta B = B_{sat} + B_r \quad (۲-۱۷)$$

پس از روشن شدن سوییچ مغناطیسی، میدان مغناطیسی تا زمانی باقی می‌ماند که افت جریان کمتر از مقدار اشباع باشد. بنابراین سوییچ مغناطیسی نمی‌تواند به سمت خاموش شدن کنترل شود. ولتاژ نگه‌داشتن<sup>^</sup> سوییچ مغناطیسی، توسط ولتاژ شکست بین سیم‌پیچ‌ها تعیین می‌شود.

<sup>^</sup> hold-off voltage

سوئیچ‌های مغناطیسی به‌طور معمول برای یک کاربرد خاص طراحی شده‌اند. بنابراین ولتاژ نگه‌داشتن، جریان اوج و زمان سوئیچ زنی می‌تواند کاملاً متفاوت از دستگاهی به دستگاه دیگر باشد. به‌طور کلی، حداکثر ولتاژ نگه‌داشتن برای یک سوئیچ مغناطیسی ۱۰۰۰ کیلوولت است و جریان اوج فعلی، ۱۰۰۰ کیلو آمپر است. مسئله مهم برای ثبات سوئیچ بیش از یک مدت‌زمان طولانی، چگالی شار باقی‌مانده است. چگالی شار باقی‌مانده در هر سوئیچ‌چینگ می‌تواند متفاوت باشد و حتی رو هم انباشته گردد. مناطق ۱ و ۳ حوزه کاری سوئیچ است و نمی‌تواند در حالت خاموش کار کند مگر اینکه از یک هسته تخلیه شار استفاده گردد.

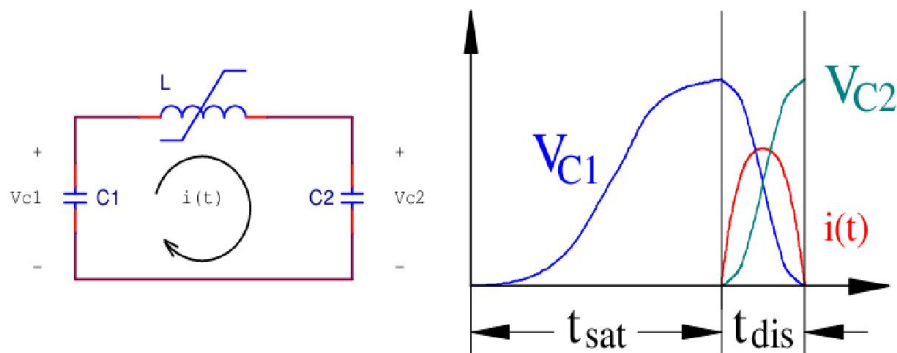
شکل ۲-۱۰ یک مدار فشرده سازی مغناطیسی را نمایش می‌دهد. مدار دارای ۲ خازن C1، C2 می‌باشد که توسط یک سوئیچ مغناطیسی L به یکدیگر متصل شده‌اند. بر پایه تحلیل‌های قبلی هر دو خازن بایستی دارای ظرفیت یکسان باشند.

ابتدا هر دو خازن دشارژ فرض می‌شوند. پس ولتاژ L صفر است و این سوئیچ در حالت غیراشباع و امپدانس بالایی دارد. حال فرض کنید خازن ۱ شارژ گردد و ولتاژ C1 طبق معادله ۲-۱۸ افزایش می‌یابد سپس این اختلاف ولتاژ سپس روشن شدن سوئیچ می‌گردد. جریان شار در L افزایش می‌یابد.

$$I = \frac{1}{L_{\text{unsat}}} \int (V_{c1} - V_{c2}) dt \quad (18-2)$$

زمانی که ولتاژ C1 به اوج می‌رسد یعنی  $V_p$  زمانی است که سوئیچ روشن می‌شود.

$$t_{\text{sat}} = 2 N \Delta B A / V_p \quad (19-2)$$



شکل (۲-۱۰) یک طبقه از یک مدار فشرده سازی مغناطیسی [۱]



شکل (۲-۱۱) سویچ مغناطیسی قدرت

سویچ‌های مغناطیسی طول عمر زیادی دارند و مشکلاتی نظیر فرسایشی مشابه لامپ‌های خلأ را ندارند. همچنین می‌توانند با فرکانس بالایی کلید زنی کنند. فرکانس آن‌ها یک کیلو هرتز و بالاتر است و همچنین قابلیت اطمینان بالایی دارند.

## ۲-۵-۶- نحوه طراحی مدار پالس ساز با سویچ مغناطیسی

گام ۱- جمع آوری اطلاعات نظیر امپدانس بار  $R_L$ ، ولتاژ خروجی و عرض پالس  $PW$

گام ۲- انتخاب یک هسته مرتبط با عرض پالس

گام ۳- میزان اندوکتانس اشباع  $L_{N-sat}$  میزان ظرفیت خازن را از مقادیر زیر به دست می‌آید.

$$PW \approx 4.893 \tau = \frac{4.893 L_{N-sat}}{R_L} \quad (20-2)$$

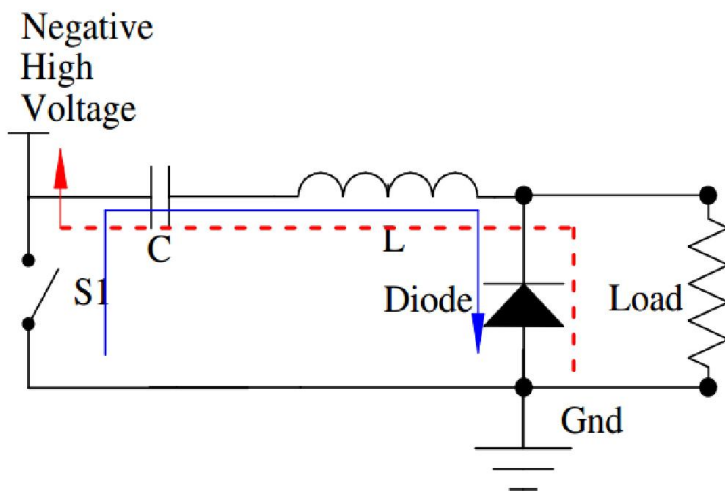
$$C = \frac{4 L_{N-sat}}{R_L^2} \quad (21-2)$$

$$V_{out} = 2V_{charge} e^{-1} \quad (22-2)$$

گام ۴- محاسبه اندازه و شکل هسته و نیز تعداد دورهای سیم پیچ معمولاً از چنبره استفاده

می‌شود

$$L_{sat} = \frac{\mu_0 \mu_r N^2 A}{2\pi R} \quad (23-2)$$



شکل (۲-۱۲) مدار DOS

$\mu r\text{-sat}$  اینجا همان پرمابیلیته نسبی هسته اشباع شده است و  $R$  هم مساحت و شعاع چنبره‌اند. جواب این معادله یکتا نیست. برخی دیگر از محدودیت‌ها نظیر دسترسی به مواد هسته، فاصله بین عایق‌های سیم پیچ هم باید برای ساخت این هسته مورد توجه قرار گیرد.

## ۲-۶- مدار دیود سویچ باز (DOS)

DOS دارای زمان ترمیم بسیار سریع و جریان دهی بالاست و می‌تواند در سیستم ذخیره سازی سلفی نیز مورد استفاده قرار بگیرد.

### ۲-۶-۱- پمپ به جلو

در این حالت، جریان از کاتد DOS به آند آن است. حفره الکترون پلاسما در پیوند PN ساخته می‌شود که می‌تواند به‌عنوان شارژ ذخیره شده در خازن دیده شود.

### ۲-۶-۲- پمپ معکوس

در این حالت، جریان از آند DOS به کاتد است. در این فاز جریان یک المان اندوکتیو را شارژ می‌کند. این المان سلفی می‌تواند انرژی را به بار در زمانی که سویچ خاموش است برساند. که شکل ۲-۱۲ یک مدار DOS را نمایش می‌دهد. در نیم سیکل اول سویچ  $S1$  باز است و دیود بایاس مستقیم شده و جریان گراف قرمز از زمین به خازن است و در حال شارژ خازن می‌باشد. زمانی که خازن به‌کلی شارژ

شد S1 بسته می‌گردد و C1 در سلف L دشارژ می‌گردد که این امر در گراف آبی رنگ شکل ۲-۱۲ نشان داده شده است.

در مقایسه با سایر سویچ‌ها نظیر IGBT، ماسفت این نوع مدار می‌تواند یک جریان بزرگ را در نانو ثانیه و زیر نانو ثانیه به وجود آورد. به عبارت دیگر تنها سویچی که قادر به دادن ۱۰۰ آمپر بالاتر را در ولتاژ کیلو ولت و عرض پالس نانو ثانیه را دارد همین سویچ DOS است.

## ۲-۶-۳- نقاط ضعف

۱- گرمای تولید شده توسط تلفات هسته باعث تغییر ویژگی‌های هسته می‌شود که منجر به جابجا شدن  $t_{sat}$  می‌شود.

۲- ماده‌ی هسته در فرکانس‌های بالا تلفات زیادی دارد که باعث می‌شود پالس کوتاه نتواند به شکل مناسب فشرده شود.

۳- شار باقی مانده ممکن است در طول دوره‌ی طولانی زمانی جمع شود که نهایتاً باعث اشباع شدن غیرمنتظره‌ی هسته مس شود. بنابراین مدار بازنشانی برای عملکرد پایدار کلید مغناطیسی مورد نیاز است. که دیاگرام آن به صورت زیر است:

گام ۱- جمع آوری اطلاعات: امپدانس بار  $R_L$ ، ولتاژ خروجی  $V_{out}$ ، عرض پالس  $PW$ .

گام ۲- انتخاب ماده‌ی هسته

گام ۳- تعیین اندوکتانس اشباع شده‌ی  $L_{sat}$ ، خازن ذخیره ساز C و شارژ ولتاژ روی C با توجه به عرض پالس،  $V_{out}$  و  $R_L$  معادله‌ی مورد استفاده برای حالت میرای بحرانی.

گام ۴- انتخاب شکل و اندازه‌ی هسته و مشخص کردن تعداد سیم پیچ‌ها و معمولاً یک هسته‌ی مارپیچی استفاده می‌شود.

گام ۳- تعیین اندوکتانس اشباع شده‌ی  $L_{sat}$ ، خازن ذخیره ساز C و شارژ ولتاژ روی C با توجه به عرض پالس،  $V_{out}$  و  $R_L$  معادله‌ی مورد استفاده برای حالت میرای بحرانی.

گام ۴- انتخاب شکل و اندازه‌ی هسته و مشخص کردن تعداد سیم پیچ‌ها و معمولاً یک هسته‌ی مارپیچی استفاده می‌شود.

در اینجا  $\mu_{r-sat}$  نفوذپذیری نسبی هسته‌ی اشباع شده است، N تعداد سیم پیچ‌هاست، A سطح مقطع عرضی ناحیه‌ای از هسته است، R شعاع هسته مارپیچی تا خط مرکزی است.

جدول ۱-۲ مقایسه عملکرد انواع ساختارهای ساخت پالس ژنراتور

DOS	جمع کننده القایی	MPC	مارکس	بلومین	جدول مقایسه
$RI \cdot I_{charge}$	$V_{charge} \cdot N$	$V_{charge}$	$V_{charge} \cdot N$	$V_{charge}$	دام نه
$L/Rload$	کنترل با تریگر	$L/Rload$	کنترل با تریگر	$\tau \cdot 2$	عرض پالس
سرعت سوئیچ	محدود با اندوکتانس هسته	$(LC)^{1/2}$	سرعت سوئیچ	سرعت سوئیچ	زمان بالا روندگی
زمان پمپ به جلو	تأخیر سوئیچ	زمان اشباع هسته	تأخیر سوئیچ	تأخیر خط	تأخیر
		$1/(PW + charging\ time + \text{تست زمان هسته})$	$1/(PW + charging\ time)$	$1/(PW + charging\ time)$	نرخ تکرار

راه حل این معادله یکتا نیست. تعدادی محدودیت دیگر مانند، در دسترس بودن ماده هسته، فضای لازم برای جداسازی بین سیم پیچ‌ها نیز باید در نظر گرفته شود تا مطمئن شویم سلف را می‌توان ساخت.

گام ۵- محاسبه  $t_{sat}$  با استفاده از  $V_{charge}$

گام ۶- برگشتن به گام ۳ برای طراحی طبقه‌ی فشرده سازی اضافه اگر نیاز باشد.

مدار کلید باز دیودی دارای سرعت بازیابی بسیار زیاد و قابلیت اداره و تحمل جریان بالا است. این

کلید می‌تواند در سیستم ذخیره سازی القایی مورد استفاده قرار گیرد.

## ۲-۶-۴- پمپاژ مستقیم

جریان از آند DOS به کاتد آن حرکت می‌کند. پلاسما روی اتصال P-N شکل می‌گیرد، که می‌تواند

به‌عنوان شارژ ذخیره شده در خازن دیده شود.

## ۲-۶-۵- پمپاژ معکوس

جریان از کاتد DOS به آند آن حرکت می کند که پلاسما به تدریج تخلیه می شود. حرکت جریان در این حالت، المان های ذخیره ساز القایی را شارژ می کند. سلف انرژی ذخیره شده را وقتی که کلیدهای DOS خاموش می شوند، تحویل بار می دهد.

## ۲-۶-۶- بازیابی معکوس

بعد از اینکه پلاسما تخلیه شد، هیچ حاملی در ناحیه ی اتصال ظاهر نمی شود و جریان به صورت ناگهانی قطع می شود. سرعت قطع جریان بستگی به کاهش پلاسما دارد که به طور مستقیم با پمپاژ مستقیم و معکوس رابطه ی مستقیم دارد.

در نیمه ی اول دوره ی آن،  $S_1$  باز است و دیود در حالت بایاس مستقیم است و جریان از زمین به خازن حرکت می کند. خازن C را شارژ می کند. وقتی خازن به طور کامل شارژ شد،  $S_1$  بسته می شود و  $C_1$  از طریق L دشارژ می شود.

جریان معکوس در دیود جاری می شود. بعد از اینکه تمام شارژها ترکیب شدند، دیود ناگهان به حالت مسدود کردن جریان تغییر حالت می دهد، که باعث قطع سریع جریان می شود. برای این که به حداکثر جریان انرژی تحویل داده شده به بار برسیم، DOS باید وقتی که جریان درون سلف حداکثر شده، تغییر حالت دهد. بعد از تغییر دادن جریان به سمت بار، این جریان با توجه به ثابت زمانی  $L/R$  کاهش می یابد. این کاهش لبه ی نزولی پالس خروجی روی R می باشد.

در مقایسه با دیگر کلیدهای باز حالت جامد مانند IGBT و ماسفت، DOS می تواند چگالی جریان بزرگتری را در بازه ی زمانی نانو ثانیه و کمتر از آن، اداره کند.

## ۲-۷-۲- برخی مدارهای طراحی شده تاکنون

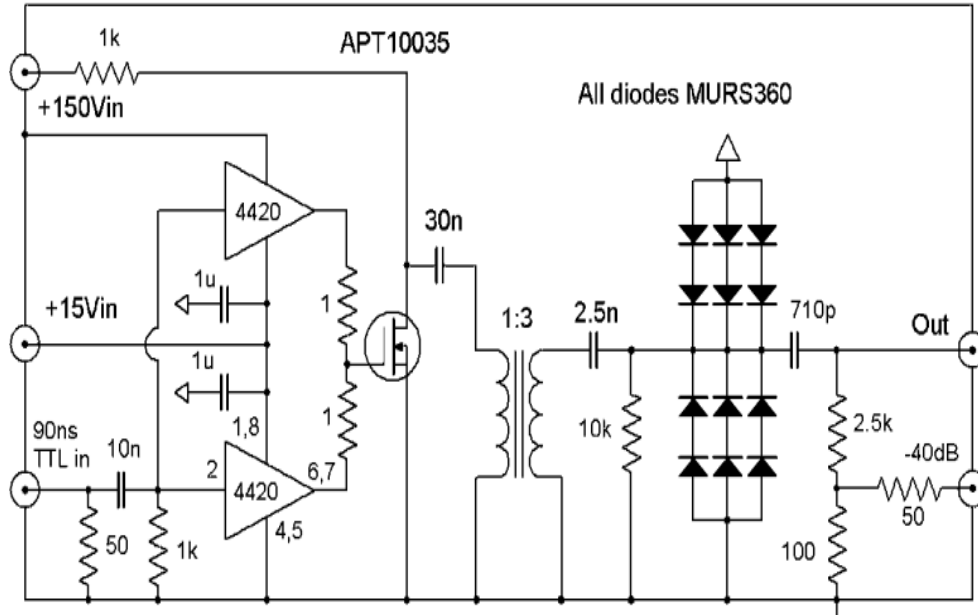
در ذیل برخی از مهم ترین طرح هایی که تا کنون به اجرا در آمده اند را به اختصار توضیح خواهیم داد و در نهایت به مقایسه آن ها با یکدیگر می پردازیم.

## ۲-۷-۱- طراحی بر پایه DOS

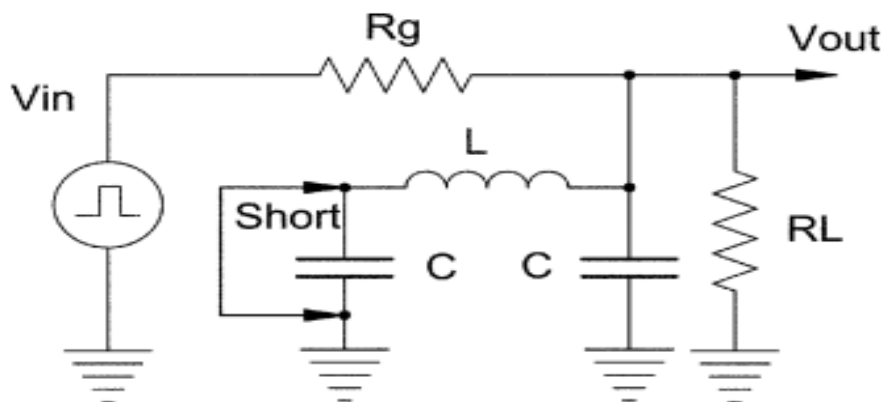
طراحی از شکل پالس های مورد نیاز و دامنه در بار و منبع اصلی انرژی شروع می شود. پالس توسط یک دیود که به عنوان یک سویچ باز عمل می کند.



تولید پالس از زمانی آغاز می‌گردد که  $S_2$  بسته می‌شود و  $S_1$  باز می‌گردد. بنابراین خازن اول شارژ شده و دومی خالی است، سپس  $S_2$  باز شده و بسته شدن  $S_1$  یک نیم سیکل از جریان جلو را در دیود می‌سازد. این شارژ در لایه تخلیه دیود ذخیره شده و شارژ اولیه از خازن اول به خازن دوم انتقال می‌یابد. در پایان پریود اول سوییچ ۲ بسته شده و شروع به معکوس جریان می‌کند. پس از تخلیه بار ذخیره شده دیود ناگهان خاموش شده و جریان در بار ایجاد می‌گردد.



شکل (۲-۱۳) شماتیک مدار بر پایه DOS [۲۲]



شکل (۲-۱۴) مدار مبدل پالس دوطرفه [۲۲]

در فاز معکوس جریان اندوکتانس فقط L است و کاپاسیتانس هم فقط C می‌باشد. هر دو فاز یک فرکانس رزونانس دارند. بنابراین پیک جریان معکوس دو برابر پیک جریان جلو<sup>۹</sup> است و شارژ استحصالی در حالت جریان جلو یک چهارم دوره در جریان معکوس است. در این مرحله جریان از بار عبور می‌کند و نه از طریق دیود. این گونه پالس‌ها اغلب با تغییر بار تغییر شکل می‌دهند. باز شدن کلید ۱ اولین خازن را دشارژ می‌کند و سیکل کامل می‌گردد.

در مدار نشان داده شده در شکل ۲-۱۴ که اصلاح شده نمونه اولیه است که در قسمت قبلی در باره آن صحبت نموده‌ایم. اصلاحات صورت گرفته بر روی مدل اولیه سویچ‌های غیر ایده آل و سلف‌های با اتلاف است. سویچ اول یک ماسفت است و سویچ S2 یک ترانس با هسته اشباع است. بار این دستگاه ۵۰ اهم انتخاب شده است. اندوکتانس L2 می‌تواند از زمان افت پالس  $t_p$  محاسبه گردد. ترانسفورماتور با هسته قابل اشباع استفاده شده است.

در واقعیت اندوکتانس به فرکانس وابسته است و به دلیل اینکه سویچ‌های استفاده شده سرعت لازم را دارا نیستند. ترانسفورماتور با مدار با سعی و خطا منطبق شده است. بهترین حالت عملکرد برای بالاترین خروجی و کمترین عرض پالس در نرخ تبدیل یک به سه ترانس به دست آمده است. میزان L2 حاصل شده کمتر از میزان طراحی بود و به همین دلیل جریان I2 هم بالاتر به دست آمد. یک چهارم از زمان سلف و خازن باید از زمان ترمیم دیود کمتر باشد. دیود کاملاً شارژ شده یک تأخیر برای خاموش شدن دارد و زمان واقعی خاموش شدن تقریباً یک سوم این تأخیر است. پس دیود نباید به اشباع برود. دیودهایی که استفاده شده MURS360 است، که ۷۵ نانو ثانیه زمان ترمیم<sup>۱۰</sup> دارند. شش سری از دو سری دیود متصل شده به هم، به جهت کاهش زمان خیز پالس خروجی، قرار داده شده است. زمان افت با خازن کوپل شده ۷۵۰ پیکو فاراد کاهش می‌یابد. زمان پمپ به جلو جریان باید کم باشد که با  $\pi\sqrt{L_2 C_2}$  محاسبه می‌گردد و برای محاسبه C2 از آن استفاده می‌شود. تخمین‌های فوق فقط برای دیودهای صفر و سلف‌های بی مقاومت کارا است و هیچ کدام در کار ما استفاده نشده است.

به‌طور کلی ۲ راه برای دستیابی به پالس دو طرفه وجود دارد. راه مستقیم این است که یک پالس یک طرفه را به کمک یک خازن سری مشتق بگیریم. این راه فقط برای پالس‌های مربعی است و همچنین عرض پالس به وجود آمده در این روش زیاد است. این گونه سیستم‌ها احتیاج به تطبیق امپدانس با دقت بالا دارند و همچنین می‌توانند هر پالسی را به پالس دو طرفه تبدیل نمایند.

<sup>۹</sup> forward current

<sup>۱۰</sup> recovery time

در مدار ۲-۱۴  $2C = \frac{T}{Z}$ ,  $C = 50 pF$ ,  $L = 62.5 nH$ ,  $L = TZ$  می‌باشد. این سیستم برای ۱۰۰ کیلو هرتز نرخ تکرار امتحان شده است ولی نرخ بالاتر هم ممکن است ولی به شرط بهینه‌تر شدن و همچنین پیچیده‌تر شدن این قسمت این کار ممکن است. به هر حال آخرین حد ممکن ۵ مگا هرتز می‌باشد.

## ۲-۷-۲- پالس ژنراتور قدرت با سوییچ مغناطیسی

اختلال در سلول‌های بیولوژیکی را می‌توان با پالس‌های فوق‌العاده کوتاه، و با ولتاژ بالا به دست آورد. ولتاژ القا شده در یک غشای سلولی بستگی به طول پالس و دامنه پالس دارد. پالس طولانی‌تر از یک میکروثانیه می‌تواند به باز کردن منافذ، به‌طور موقت یا دائم منجر شود، که این حالت دائم به مرگ سلولی منجر می‌شود. پالس‌های بسیار کوتاه‌تر از میکروثانیه می‌توانند بر فضای داخلی سلول بدون اینکه تأثیری بر غشاء سلول‌های بیرونی آسیب ببینند، تأثیر بگذارد.

پالس ژنراتورهای موجود در تحقیقات کنونی همگی یا بر پایه شکاف جرقه‌اند<sup>۱۱</sup> و یا ماسفت هستند. سیستم‌های نوع نخست هم اندازه بزرگ‌تری دارند و هم نرخ تکرار پایین‌تری دارند. ماسفت سوییچ‌ها با توجه به محدودیت‌های ذاتی و درایوهای آنان نمی‌توانند پالس‌های سریع‌تر از ۱۵ تا ۲۰ نانو ثانیه را تولید نمایند.

در طراحی و ساخت پالس ژنراتور قدرت ۱۲۰۰ ولت عرض پالس ۳/۵ نانو ثانیه و نرخ تکرار ۱۰۰ کیلو هرتز از یک ترانسفورماتور با هسته قابل اشباع استفاده شده است. در این طرح برای سوئیچ شماره ۲ از شرکت توشیبا استفاده شده است. قطر بیرونی ۱۶ میلی‌متر قطر درونی ۶/۳ میلی‌متر ارتفاع ۷/۵ میلی‌متر و سطح مؤثر ۱۰/۱۳ میلی‌متر مربع است هسته در ۰/۵۵ تسلا اشباع می‌گردد. اما در واقعیت اندوکتانس به فرکانس وابسته است و به دلیل اینکه سوییچ‌های استفاده شده سرعت لازم را دارا نیستند، ترانسفورماتور با مدار با سعی و خطا منطبق شده است.

سوئیچ ابتدایی S1 یک ماسفت از نوع  $APT10035JLL$  است که دارای جریان مستقیم در مقاومت ۰/۳۵ اهمی است. تلفات واقعی در سرعت سوئیچ زنی ۱۵ نانو ثانیه بیشتر می‌شود. خازن ورودی این ماسفت ۱۵۰۰ پیکو فاراد است و دو گیت درایو ۴۴۲۰ از نوع ۶ آمپری استفاده شده است.

پالس‌های قدرت قوی معمولاً بر اثر دشارژهای قوی به وجود می‌آیند. ژنراتورهای مارکس متداول‌ترین روش‌ها برای این منظور هستند. پایه مدل مارکس شارژ کردن تعدادی از خازن‌های موازی است و دشارژ سری آن‌ها می‌باشد که خروجی  $NVC$  می‌باشد که  $N$  تعداد خازن‌های مدار است و  $V$

<sup>۱۱</sup> Spark gap

ولتاژ شارژ خازن‌ها. مدل‌های قدیمی مارکس نمی‌توانند به سرعت نانو ثانیه عمل کنند. بدین علت که این مدل‌های دارای اندوکتانس بالایی هستند و مدارهای ترنسفر می‌توانند جهت این منظور استفاده شوند.

در مدارهای ترنسفر، انرژی مورد نیاز توسط خازن‌های سریع قبل از سویچ خروجی تأمین می‌شود. در مدارهای پیکینگ، سویچ‌های خروجی بسته می‌شوند، زمانی که ولتاژ به پیک می‌رسد و خازن‌های سریع فقط انرژی زمان برخاست<sup>۱۲</sup> را ذخیره می‌سازد. این موضوع بر امپدانس پایین برای ژنراتور اولیه زمانی که خازن‌های پیک میزان و زمان نیاز باشد، تأکید دارد. و همچنین برای کاربردهای پالس‌های قدرت مدار نیز باید مناسب باشد.

غیر از کاهش انرژی و حجم خازن، مزیت دیگر این است که سویچ خروجی می‌تواند با جیتز نانو ثانیه عمل کند. خازن‌های پیک به صورت سنتی در پالس‌های فشار قوی استفاده می‌شدند. همچنین این خازن‌ها به صورت گسترده در عملکردهای لیزری جهت بهبود تحقیقات استفاده شده است.

---

<sup>۱۲</sup> Rise time



## فصل ۳- شبیه سازی و طراحی و ساخت

### ۳-۱- اهداف طراحی

عرض پالس خروجی و دامنه به ترتیب ۲ میکرو ثانیه و ۳۰۰ ولت می‌باشد. به دلیل این که یک شکاف جرقه<sup>۱۳</sup> در معرض انواع عوامل بیرونی و اطراف خود است، از جمله در برابر هوا و رطوبت بسیار حساس است، پس نیازمند آن هستیم تا از ادوات الکترونیک قدرت که هم دارای پایداری بهتری هستند و هم قابلیت اطمینان بالاتری دارند استفاده نماییم. برای بهبود ثبات و به حداقل رساندن خطای جرقه ها و رساندن مولد پالس به استانداردهای تعریف شده برای ادوات اندازه گیری خطا، بهترین راه ساخت آن‌ها با ادوات الکترونیک قدرت است.

سیستم کامل کنترلر و همچنین مدار قدرت این سیستم دارای طول عمر به لحاظ نظری بی‌نهایت است و پس از آن که یک بار تنظیم شد، بر خلاف انواع دیگر سیستم‌ها، هیچ تنظیم بیشتری در طول عملیات و بهره‌برداری لازم ندارد. ویژگی منحصر به فرد این قبیل دستگاه‌ها این است که با تغییر ولتاژ شارژ در خازن ذخیره‌سازی، دامنه خروجی را می‌توان در یک محدوده خاص بدون تغییر زیادی را در مدت زمان پالس تغییر داد.

مدار طراحی شده با به کار بردن ادوات الکترونیک قدرت ساده اما قدرتمند، با استفاده از یک اشمیت‌تریگر و درایور ماسفت که به صورت تولید انبوه ساخته شده‌اند و قیمت نسبتاً ارزانی دارند، توسعه یافته و تست شده است. برای یک بار ۵۰ اهم مولد پالس به گونه‌ای تولید شده است که دارای نرخ تکرار پالس بالا و همچنین ولتاژ نسبتاً بالا است که تقریباً بدون بالازدگی<sup>۱۴</sup> می‌باشد. عرض پالس قابل تنظیم از ۱ میلی ثانیه تا ۲ میکرو ثانیه قابل تنظیم است، همچنین شکل موج دارای زمان سقوط<sup>۱۵</sup> چند نانو ثانیه برای موج منفی می‌باشد که از نظر شکل موج بسیار به موج مربعی نزدیک است. با ارتقای سیستم مدار به یک مدار درایور پیچیده‌تر، عرض پالس بسیار پایین‌تر امکان پذیر است.

### ۳-۲- مدل‌سازی دقیق ماسفت

روش‌های معمولی و موجود در نرم افزار Spice نمی‌تواند راهگشای شبیه‌سازی قطعات الکترونیک قدرت در فرکانس‌های بالا باشد و این نرم افزار احتیاج به برنامه نویسی مجدد در این حوزه دارد.

---

<sup>۱۳</sup> Spark gap

<sup>۱۴</sup> Overshot

<sup>۱۵</sup> fall time

### ۳-۲-۱ - مدل سازی سویچ های قدرت

در این بخش ما به معرفی مدل سطح صفر می پردازیم. یکی از اهداف اصلی این است که بتوانیم علمی را تدوین کنیم که بتواند به یک مدل سازی برسد و در آن از ساختارهای پایه ای و همچنین پارامترهای اولیه در آن استفاده شده باشد. هدف مدل این است که رفتار ماسفت های قدرت را در سویچینگ کانورترها، رفتار سویچینگ سریع و نیز مکانیسم اتلاف توان را بیابیم. علاوه بر این المان های مداری می توانند از سویچینگ تأثیر بگیرند. برای اینکه این مدل سازی پیچیده است اکثر این بخش را به مدل سازی ماسفت های قدرت اختصاص داده ایم. این مدل شامل عناصر داخلی ماسفت از جمله خازن ها، کانال و دیود بدنه است.

### ۳-۲-۲ - مدل ماسفت قدرت برای شبیه سازی مدار

با توجه به نیاز تحلیل مدار دستگاه در یک محیط شبیه سازی، هدف توسعه یک مدل ماسفت قدرت دقیق، برای شبیه سازی مدار است. ویژگی این شبیه سازی قابلیت های تجزیه و تحلیل دستگاه تولید شده است. به نظر می رسد مدل های تجربی انتخاب مناسب به عنوان یک تعادل مناسب بین قدرت محاسبات لازم و دقت شبیه سازی باشد. بنابراین، در زیر به شرح روش مدل سازی رفتاری بیان شده می پردازیم. مدل ارائه شده شامل تولید رفتار دستگاه در ترمینال های ماسفت و ترکیبی مناسب از ویژگی های اختصاصی ماسفت است. چنین ویژگی را می توان از اندازه گیری های تجربی در خروجی DC در شرایط آزمایشگاه به دست آورد که شامل مواردی از قبیل شکست بهمینی، خازن ها، مقاومت گیت، امپدانس بسته، و دیود بدنه ترمیم معکوس است. شبیه سازی عددی ماسفت اساساً یک روش جایگزین برای به دست آوردن یک یا چند از این ویژگی ها با استفاده از تنظیم شبیه سازی است. یکی از راه های در دسترس، نمایش داده ها به صورت جداول، توابع سازگار، و معادلات دیفرانسیل است. هر کدام از این موارد، می تواند در یک مدل شبیه سازی که بازتولید رفتار ماسفت واقعی در پایانه های خود را مدل می کند، پیوند داده شود.

مدل های تجربی به دست آمده برای شبیه سازی مدار مانند SPICE، به منظور مقابله با مدارهای نسبتاً پیچیده بوده است. از دست دادن دقت کامل مدار می تواند، به از بین رفتن خواسته های تحلیل و طراحی منجر شود. در محدوده تجربی، اندازه گیری، اعتبار شبیه سازی دستگاه را زیاد می کند. در غیر این صورت اندازه گیری نه تنها مفید نیست بلکه دست و پا گیر نیز هستند در این صورت مدل سازی می تواند در جایی که محدوده اندازه گیری نیست، به ایجاد مشخصه بپردازد. در مواردی که هیچ داده های تجربی در دسترس نیست، به عنوان مثال در کاری که ما انجام داده ایم، شبیه سازی فیزیک دستگاه



ممکن است تنها راه برای تولید اطلاعات دقیق توصیف این دستگاه باشد. بخش‌های زیر قسمت‌های مهمی از تجزیه و تحلیل با استفاده از نمونه‌های شبیه‌سازی است.

### ۳-۲-۳ ساختار مدل و پیاده‌سازی

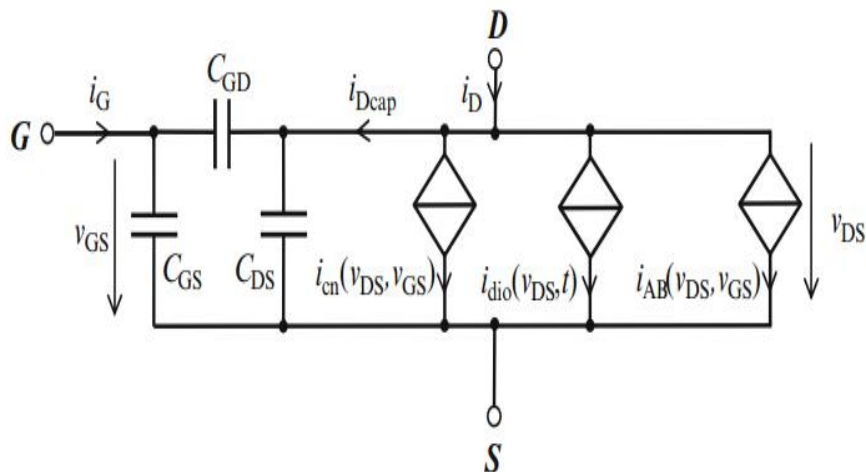
رفتار دینامیکی ماسفت قدرت با ساختار شبکه فشرده شکل ۳-۱ نشان داده شده است. توجه داشته باشید که، برای سادگی، تمام عناصر فشرده پارازیتی مرتبط به بسته، بستر، و گیت پلی سیلیکونی در اینجا حذف می‌شود. این موضوع به‌طور گسترده در بخش بعدی در زمینه‌ی استخراج پارامتر مدل مورد بحث قرار خواهد گرفت.

این بخش به اجرای مدل در شبیه‌سازی مدار، تمرکز دارد. با توجه به مشخصات خروجی DC، جریان کانال در هر دو اول و سوم ربع تعریف می‌شود. رفتار کانال در هر ربع، که توابع تجربی مختلف مورد استفاده قرار می‌گیرد، متفاوت است. در ربع اول آن به شرح زیر است:

$$i_{q1}(v_{DS}, v_{GS}) \quad (1-3)$$

$$= A_{die} \cdot C_0(v_{GS}) \cdot \left[ \tanh\left(\frac{v_{DS} \cdot C_2(v_{GS})}{1 + v_{DS} \cdot e^{C_1(v_{GS})}}\right) + v_{DS} \cdot C_3(v_{GS}) + C_4(v_{GS}) \cdot (e^{K_e \cdot v_{DS}} - 1) \right]$$

ضرایب  $v_{GS}$  به وابسته  $C_0 - C_4$  می‌باشند. ثابت  $K_e$  همچنین از روش فیت کردن بر روی مشخصات ماسفت به دست می‌آید [۱]. روابط  $v_{GS}$  با روش جدول، به دست آمده است. پارامتر  $A_{die}$  منطقه مؤثر



شکل (۳-۱) مدار داخلی مبتنی بر مدل دقیق ماسفت‌های شبیه‌سازی شده

تراشه فعال ماسفت قدرت است. این قابلیت در بقیه اجزای مدل و اغلب در تجزیه و تحلیل‌های بعدی گسترش خواهد یافت. کارکرد اصلی قطعه در ربع سوم است که به شدت توسط اثر بدنه تحت تأثیر قرار می‌گیرد. یک معادله‌ی تجربی که بازتولید رفتار DC کانال تحت تأثیر اثر بدنه می‌باشد به شرح زیر است:

$$i_{q3}(v_{DS}, v_{GS}) = A_{die} \cdot v_{DS} \cdot e^{C_7(v_{GS})} \cdot [1 - \tanh(C_5(v_{GS}) \cdot (v_{DS} - C_6(v_{GS})))] \quad (2-3)$$

معادلات ۲ و ۱ می‌تواند به‌آسانی مشخصات DC کانال را نمایش دهد. ترکیب آن‌ها بیان جریان کانال است. توجه داشته باشید که توابع max و min را برای استفاده از توابع به محدودیت‌های مرزی قرار داده‌ایم.

$$i_{cn}(v_{DS}, v_{GS}) = i_{q1}(v_{DS}, v_{GS}) \cdot \max(v_{DS}, 0) + i_{q3}(v_{DS}, v_{GS}) \cdot \min(v_{DS}, 0) \quad (3-3)$$

علاوه بر این در جریان کانال، ویژگی‌های خروجی DC ربع سوم بیشتر توسط جریان دیود بدنه تشکیل شده است. جز DC فرض می‌شود به  $v_{DS}$  وابسته باشد تا زمانی که جریان درین وابسته به ولتاژ گیت باشد.

$$i_{dio-dc}(v_{DS}) = i_{dio}(v_{DS}, t \rightarrow \infty) \quad (4-3)$$

رابطه ۳-۴ پاسخ دیود بدنه به تابع پله را نمایش می‌دهد.

$$i_{dio-dc}(v_{DS}) = i_{q3}(v_{DS}, v_{GSd}) \quad (5-3)$$

که  $v_{GSd}$  اکثراً صفر است. به‌طور مشابه، در ربع اول به شرح زیر است:

$$i_{AB}(v_{DS}, v_{GS}) = -i_{dio-dc}(\min(-v_{DS} + V_{AB0} - K_{AB} \cdot v_{GS}, 0)) \quad (6-3)$$

ثوابت  $V_{AB0}$  و  $K_{AB}$  اجازه تنظیم سطح ولتاژ آوالانچ و همچنین وابستگی آن‌ها به  $v_{GS}$  نمایش می‌دهند. به‌تناسب مشخصات تکنولوژیکی ساخت ماسفت. معادلات مناسب برای بسیاری از ساختارهای عمودی ماسفت تا کنون مورد بررسی قرار گرفت. با این حال، فن‌آوری ماسفت‌های خاص ممکن است

به تعریف توابع تجربی جایگزین منجر شود. مدل دینامیکی دیود بدنه، که به‌عنوان یک فرمت از ویژگی‌های DC است با استفاده از معادله انتگرال زیر تعریف شده است:

$$i_{dio}(v_{DS}, t) = \beta_{rrr} \cdot i_{dio-dc}(v_{DS}) + \frac{1}{t_{\beta_{rrr}}} \int_0^t \left( i_{dio-dc}(v_{DS}) - i_{dio}(v_{DS}, t) \right) dt + I_{dio} \quad (7-3)$$

معادله تجربی ۷-۳ به‌صورت فشرده، نشان دهنده دینامیک، ترمیم معکوس است که با پارامترهای  $t_{\beta_{rrr}}$  و  $\beta_{rrr}$  تنظیم می‌شود. مدل تجربی اقتباسی از مدل دیود ساده Lauritzen است [۲]. شرح مفصل از عملکرد مدل و مقایسه با دیگر روش‌های پیاده‌سازی، در این نوشتار نمی‌گنجد اما خازن دیودی توسط مدل شرح داده شده است. اجرای این خازن و سایر خازن‌ها در شبیه‌ساز مدار به‌طور کلی با اهمیت است و با استفاده از توابع پایه‌ای ساخته می‌شوند و با استفاده از روش تحقق<sup>۱۶</sup> که بهترین دقت شبیه‌سازی مصالحه‌ی سرعت و همگرایی را دارا است. با این حال، یکی از مهم‌ترین روش‌های رسیدن به هدف استفاده از منبع جریان کنترل شده با ولتاژ (وابسته به ولتاژ) است.

در چنین پیکربندی، اتصال گره D-S و G-S ایجاد شده است که می‌تواند به تعریف خازن وابسته به ولتاژ بیانجامد. در نتیجه، هر گونه اتصال مجموعه‌ای از سلف‌ها به این گره به‌طور بالقوه مستعد برای تولید مشکلات همگرایی است. در این راستا، تنظیم یک ساختار پایدار مستلزم استفاده از منابع ولتاژ کنترل شده برای اجرای خازن می‌باشد. برای رسیدن به این مهم، شبکه خازن مدل شکل ۳-۱ نیاز دارد که به مدار معادل جایگزین تبدیل شود جریان خازن ماسفت به‌صورت بردار به شرح زیر بیان شده است:

$$\begin{pmatrix} i_G \\ i_{Dcap} \end{pmatrix} = C \cdot \begin{pmatrix} \frac{dv_{GS}}{dt} \\ \frac{dv_{DS}}{dt} \end{pmatrix} \quad (8-3)$$

$$C = C(v_{GS}, v_{DS}) = \begin{pmatrix} C_{iss} & -C_{rrs} \\ -C'_{rss} & C_{oss} \end{pmatrix} \quad (9-3)$$

$$C_{iss} = C_{iss}(v_{GS}, v_{DS}) = C_{GS}(v_{GS}, v_{DS}) + C_{GD}(v_{GS}, v_{DS}) \quad (10-3)$$

$$C_{oss} = C_{oss}(v_{GS}, v_{DS}) = C_{GD}(v_{GS}, v_{DS}) + C_{DS}(v_{GS}, v_{DS}) \quad (11-3)$$

$$C_{rrs} = C_{GD} \quad (12-3)$$

<sup>۱۶</sup> realization method

$$C_{rss}' \cong C_{rss}$$

(۱۳-۳)

معادلات فوق تا کنون در تمامی دستگاه‌ها مورد استفاده قرار گرفته است [۵]. خازن‌ها ممکن است

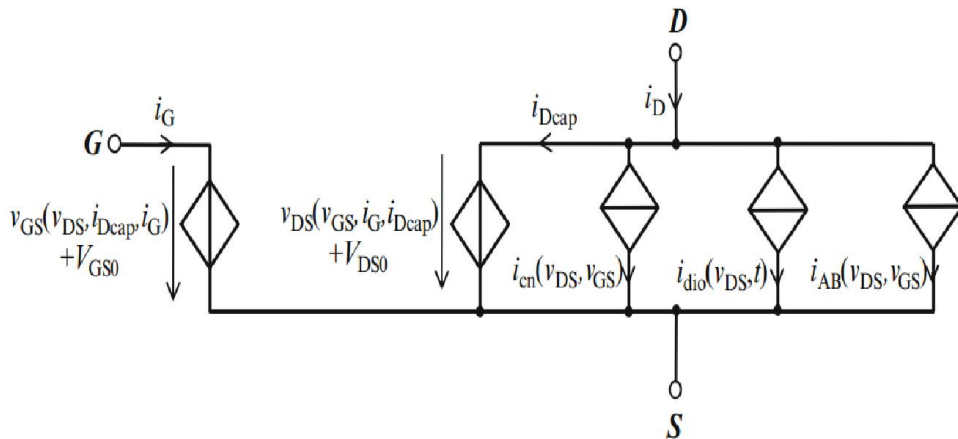
به شرح زیر مشخص شوند:

$$\begin{pmatrix} C_{GS} \\ C_{GD} \\ C_{DS} \end{pmatrix} = A_{die} \cdot \begin{pmatrix} C_{GSSp} \\ C_{GDSp} \\ C_{DSSp} \end{pmatrix} \quad (14-3)$$

بر خلاف دیود کانال و دیود بدنه، جدول برای نمایش خازن و استحصال تابع تجربی مناسب پیدا نشد. به‌طور کلی، توابع ساده فیت شده بیش از جداول برای قابلیت مقیاس گذاری و سرعت محاسبات ارجح‌اند.

$$\begin{pmatrix} V_{GS} \\ V_{DS} \end{pmatrix} = \int_0^t C^{-1} \begin{pmatrix} i_G \\ i_{Dcap} \end{pmatrix} \cdot dt + \begin{pmatrix} V_{GS0} \\ V_{DS0} \end{pmatrix} \quad (15-3)$$

بر اساس روابط فوق می‌توان به مدار معادل شکل ۲-۳ دست یافت. این ساختار متفاوت از قبل که خازن‌های ماسفت‌ها با استفاده از دو منبع ولتاژ وابسته، ارائه می‌دهد که سه مزیت عمده دارد. اول، ناپیوستگی در این مدل از طریق ترمینال‌های ساختار دیگر رخ نمی‌دهد البته با توجه به فرم انتگرالی که بین ترمینال‌های D-S و G-S بیان شده است.



شکل (۲-۳) مدل با خازن غیرخطی با منابع وابسته به ولتاژ

دوم، شرایط اولیه را می‌توان به‌آسانی تعریف کرد که در حالت اجرا با منابع جریان این کار قابل انجام نیست. سوم، اجرای ساده است چرا که فقط دو منبع ولتاژ مورد نیاز برای نشان دادن سه خازن وجود دارد. رابطه فوق را می‌توان این‌گونه ساده کرد:

$$i_{D_{cap}}(v_{GS}, v_{DS}, t) = i_D - i_{D_{nc}}(v_{GS}, v_{DS}, t) \quad (۱۶-۳)$$

که  $i_{D_{nc}}$  جریان غیر خازنی‌تر جریان درین در نظر گرفته شده است و به شکل زیر قابل تعریف است:

$$i_{D_{nc}}(v_{GS}, v_{DS}, t) = i_{cn}(v_{GS}, v_{DS}) + i_{dio}(v_{GS}, t) + i_{AB}(v_{GS}, v_{DS}) \quad (۱۷-۳)$$

بنابراین، شکل ۳-۳ نتیجه ساختار مدل ماسفت قدرت ساده تشکیل شده است. این مدل می‌تواند به‌آسانی در شبیه‌سازی مدار مانند Pspice مورد استفاده قرار بگیرد که اجازه می‌دهد تا از تمام توابع غیرخطی مورد نیاز عملیات انتگرال و جداول برای تعریف خازن وابسته به ولتاژ استفاده شود. مدل ماسفت قدرت دینامیک کامل شامل تمام مقاومت‌های پارازیتی و سلف ناشی از چیپ و بسته بندی در شکل ۳-۳ نشان داده شده است. در فرکانس بالا سوئیچینگ، اتلاف توان از دست رفته بسته به علت این اثرات مغناطیسی ممکن است قابل توجه باشد، در نتیجه نیاز دارد که در نظر گرفته شود.

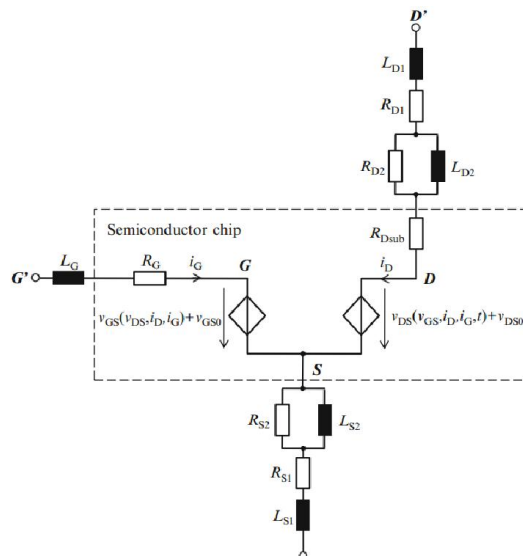
### ۳-۲-۴- تحلیل رفتار ماسفت

ما درباره عملکرد ماسفت مطالب زیادی می‌دانیم اما درباره اینکه رابطه ریاضی میان  $i_D$  و  $V_{GS}$  و  $V_{DS}$  کمتر صحبت شده است که ضرورت دارد به این موضوع نیز اشاره شود. رفتار یک ماسفت را می‌توان این‌گونه بیان نمود. جریان درین را از نقطه‌نظر  $V_{GS}$  و  $V_{DS}$  در سه حالت قطع، اشباع و تریود بررسی می‌کنیم و همچنین با روابط ریاضی مرز بین این سه ناحیه را مشخص می‌کنیم. در ابتدا ما به پارامترهای اساسی که ماسفتها را تحلیل می‌کنند نیازمندیم این روابط شامل موارد زیر می‌شوند.

$$k' = \text{پارامتر پروسه} \quad (۱۸-۳)$$

این ضریب ثابت به تکنولوژی ساخت ماسفت بستگی دارد. به هر حال تمام ترانزیستور بر روی یک لایه داده شده دارای ضریب یکسان هستند.

$$\frac{W}{L} = \text{ابعاد نسبت کانال} \quad (۱۹-۳)$$



شکل (۳-۳) مدل بسته عناصر پارازیتی [۲۹] شبیه سازی شده

در معادله فوق  $W$  نشان گر عرض کانال و  $L$  نمایانگر طول کانال است که به راحتی می تواند توسط طراحان مدارات تغییر و اصلاح یابد تا اهداف آنان را برآورده نماید. حالا می توان دو معادله فوق را باهم مخلوط نمود:

$$k = \frac{1}{2} k' \left( \frac{W}{L} \right) [A/V^2] \quad (۲۰-۳)$$

حالا می توانیم جریان را در سه حالت فوق الذکر مورد بررسی قرار دهیم. به روشنی مشخص است در حالت قطع که در این حالت  $i_D$  برابر صفر است. در حالت تریود در این حالت جریان درین به این صورت است.

$$i_D = k[2(V_{GS} - V_t)V_{DS} - V_{DS}^2] \quad (۲۱-۳)$$

این معادله برای هر دو نوع NMOS و PMOS قابل استفاده است. برای PMOS مقادیر  $V_{GS}$  و  $V_{DS}$  منفی است، در صورتی که  $i_D$  مثبت باشد. و در حالت اشباع رابطه به صورت زیر است.

$$i_D = k(V_{GS} - V_t)^2 \quad (۲۲-۳)$$

در زیر به این پرسش پاسخ می دهیم که ماسفت در چه زمانی در حالات فوق قرار می گیرد:

### ۳-۲-۵- ماسفت NMOS

$$i_D = \begin{cases} 0 & \text{if } V_{GS} - V_t < 0 \\ k[2(V_{GS} - V_t)V_{DS} - V_{DS}^2] & \text{if } V_{GS} \\ k(V_{GS} - V_t)^2 & \text{if } V_{GS} - V_t > 0 \text{ and } V_{DS} > V_{GS} - V_t \\ & - V_t > 0 \text{ and } V_{DS} < V_{GS} - V_t \end{cases} \quad (۲۳-۳)$$

معادله اول در شرایط قطع دومی برای تریود و سومی هم برای حالت اشباع می باشد.

### ۳-۲-۶- ماسفت PMOS

$$i_D = \begin{cases} 0 & \text{if } V_{GS} - V_t > 0 \\ k[2(V_{GS} - V_t)V_{DS} - V_{DS}^2] & \text{if } V_{GS} \\ k(V_{GS} - V_t)^2 & \text{if } V_{GS} - V_t < 0 \text{ and } V_{DS} < V_{GS} - V_t \\ & - V_t < 0 \text{ and } V_{DS} > V_{GS} - V_t \end{cases} \quad (۲۴-۳)$$

داده‌ها مورد نیاز مدل‌ها ممکن است با اندازه گیری یا با شبیه سازی فیزیک دستگاه به دست آید، ولی این تفاوت در رنج‌ها است که مشکل ساز است. این رزلوشن و گسترش داده‌های جمع آوری شده ممکن است با نیازهای مدل سازی به مراتب فراتر از اطلاعاتی باشد که معمولاً در برگه‌های دیتاشیت موجود است. این روش ممکن است دارای الگوهای پیچیده رفتاری و پردازشی نیاز داشته باشد. روش استخراج مشخصه هر قطعه در زیر توضیح داده خواهد شد.

### ۳-۲-۷- مقاومت گیت و امپدانس بسته بندی

سلف‌های پارازیتی دستگاه و مقاومت گیت پلی سیلیکونی به صورت تجربی از پارامترهای پراکندگی اندازه گیری می شوند این سلف‌ها در واقع توضیح رفتار الکتریکی شبکه امپدانس اند، زمانی که تحت سیگنال‌های کوچک می باشند.

اندازه گیری پارامترهای ماسفت با تجزیه و تحلیل شبکه‌های برداری (VNA<sup>۱</sup>) انجام می شود. بهره برداری از VNAs ما را قادر می سازد به طور مؤثر به اندازه گیری امپدانس ترمینال از دستگاه تحت آزمون (DUT<sup>۲</sup>) پردازیم بدون آنکه تحت تأثیر امپدانس اتصال پارازیتی قرار بگیریم. با راه اندازی VNA کالیبره کالیبره شده، خصوصیات امپدانس کم بسته در فرکانس‌های مورد علاقه، که ممکن است به محدوده گیگاهرتز هم برسد اندازه گیری می شود. ارتباطات مناسب از VNA برای دستیابی به اندازه گیری‌های

<sup>۱</sup> vector network analyzer

<sup>۲</sup> device under test

سازگار با فرکانس بالا ضروری است. ضریب انتقال از سری R به L ساختار فشرده نمی‌تواند در ترمینال‌های ماسفت، با نتایج تجربی مطابقت کند. مدل فشرده اثر پوسته اجازه می‌دهد تا یک نمایش ساده و در عین حال دقیق‌تر از پاسخ اندازه‌گیری را داشته باشیم. نگاهی به بخش حقیقی امپدانس تخمین زده شده، وابستگی شدید مقاومت به فرکانس را نشان می‌دهد که در محدوده مگاهرتز اتفاق می‌افتد.

اگر چه مشکلات و معضلاتی در جهت مدل‌سازی<sup>۱</sup> SiCJFET و SiC ماسفت وجود دارد، ولی بسیاری از روش‌های مطالعه مشابه و یا مشترک برای هر دو قطعه است. در این فصل به‌طور کلی فرآیندهای ایستا و تغییر خصوصیات، اصطلاحات، رفتار سوئیچینگ، و غیره، که قابل استفاده برای هر دو JFETSiC و ماسفت SiC می‌باشد را معرفی می‌کنیم.

### ۳-۲-۸- روش بررسی استاتیک و اصطلاحات

ارزیابی ویژگی‌های استاتیک، اساسی‌ترین بخش عملکرد یک قطعه‌ی نیمه هادی قدرت است که شامل ویژگی‌های DC و امپدانس می‌باشد. برای JFET SiC و ماسفت SiC، ویژگی‌های DC عمدتاً توسط توانایی مسدود کردن، ویژگی‌های خروجی و انتقال، منحنی I-V دیود بدنه ارائه شده است که با یک اسلیوسکوپ TEKTRONIX 371B در این کار اندازه‌گیری شده است. ویژگی AC شامل مقاومت داخلی گیت، خازن غیرخطی اتصالات، و همچنین سلف پارازیتی بسته می‌باشد.

### ۳-۳- مدل‌سازی SiC ماسفت

کارهای زیادی تا به امروز برای مدل کردن ماسفت‌های سیلیکونی انجام پذیرفته است. برخی از مقالات به توسعه مدل‌های فیزیکی ماسفت SiC که بیشتر در مورد ویژگی‌های اساسی فیزیکی متمرکزند پرداخته‌اند. این نوع از مدل ماسفت برای شبیه‌سازی مدار و تجزیه و تحلیل سیستم مناسب نیست بنابراین ما در این مورد صحبتی نمی‌کنیم. بیشتر مقالات از مدل زیر مدار به‌جای توصیف ماسفت استفاده کردند. اما بسیاری از مفاهیم و ایده‌های معرفی شده در این منابع هنوز هم برای مدل‌سازی‌های ماسفت SiC ارزشمند می‌باشد. اگر چه مدل توسعه یافته در هر کار متفاوت است، ساختار این مدل‌ها، کمابیش شبیه یکدیگرند. در بخش بعدی به توضیح اجزای اصلی مدل ماسفت می‌پردازیم.

---

<sup>۱</sup> Silicon Carbide- Junction Field Effect Transistor



### ۳-۳-۱- MOS ماسفت ایده آل

بخش MOS در ساختار مدل، مانند یک ماسفت به نظر می‌رسد. در واقع این بخش نشان دهنده ماسفت ایده آل و توصیف ویژگی IV دستگاه، خروجی نامی و وابستگی آن‌ها به دما را نشان می‌دهد. این موضوع مشترک در بیشتر مدل‌سازی‌های رایج ماسفت در مقالات است و مقالات مختلف شیوه‌های متفاوتی برای توصیف این بخش دارند و از مدل pspice برای توصیف ماسفت، استفاده مجدد نموده‌اند اما تعریف خود را درباره جریان کانال که مناطق مختلف ماسفت را در نظر می‌گیرد انجام داده است. مهم نیست که چه روشی استفاده می‌شود، هدف این است که همیشه به خصوصیات استاتیک دقت کافی شود.

### ۳-۳-۲- دیود بدنه

دیود بدنه یک جزء تشکیل شده پارازیتی در محل اتصال PN بین پایانه درین به سورس ماسفت قدرت و در ساختار عمودی آن تعریف می‌شود. این دیود لازم برای مدل‌سازی ماسفت است، معمولاً می‌تواند به‌عنوان یک دیود قدرت که موازی و در جهت مخالف با ماسفت متصل شده است، مدل گردد. ویژگی‌های اصلی عبارت‌اند از مشخصه انتقال به جلو، خازن اتصال، و مشخصه‌های بازیابی معکوس. خازن اتصال می‌تواند معمولاً به‌عنوان خازن درین به سورس معرفی شود.

### ۳-۳-۲-۱- خازن‌های پارازیتی $C_{GS}$ ، $C_{GD}$ و $C_{DS}$

خازن اطراف ماسفت در شکل ۳-۳ خازن‌های پارازیتی ماسفت هستند. این پارامترها مدل ماسفت مهم هستند زیرا آن‌ها رفتار سوئیچینگ دستگاه را تعیین می‌کند. اکثر مدل‌های رفتار  $C_{GS}$  به‌عنوان یک خازن خطی در نظر می‌گیرند. با این حال، زمانی که  $V_{GS}$  منفی می‌شود این ظرفیت را افزایش می‌دهند. این غیرخطی در نظر گرفتن زمانی که یک ولتاژ گیت منفی استفاده می‌شود، برای مدل کردن مهم است.

$C_{GD}$  خازن میلر نام گذاری می‌شود و مهم‌ترین خازن غیرخطی برای مدل ماسفت است. به‌ویژه در بارهای القائی، شرایط سخت سوئیچینگ، با توجه به اثر میلر می‌باشد. مقالات مختلف از معادلات غیرخطی مختلف برای توصیف وابستگی ولتاژ این خازن استفاده نموده‌اند. برخی از مدل‌های  $C_{GD}$  را وابسته به  $V_{GD}$  دانسته‌اند. در حالی که برخی از آثار دیگر و بسیاری از برگه‌های اطلاعات را به‌عنوان یک تابع از  $V_{DS}$  در نظر گرفته‌اند.

<sup>۱</sup> metal-oxide-semiconductor field-effect transistor

$C_{DS}$  نیز یک تابع غیرخطی از  $V_{DS}$  می‌باشد. در بیشتر مقالات در مورد مدل‌سازی از این ظرفیت خازنی و تأثیر آن بر شکل موج سوئیچینگ ماسفت صحبت است که در این نوشتار اثرات  $C_{DS}$  و دو خازن دیگر مورد مطالعه و بحث قرار خواهد گرفت.

### ۳-۲-۳-۲ مقاومت داخلی گیت $R_{GI}$

مقاومت داخلی گیت در شرایط سوئیچینگ با سرعت بالا مهم است. مقاومت باعث کاهش سرعت بخشیدن به تغییر گذرا سوئیچینگ می‌شود. مدل‌سازی مقاومت  $R_{GI}$  فشرده تنها تقریبی از مقاومت کلی است.

### ۳-۲-۳-۳ $L_G, L_D, L_S$ اندوکتانس‌های هرز بسته

این سلف‌ها زمانی لازم‌اند که ماسفت بسته بندی باشد. البته می‌توان آن‌ها را حذف کرد زمانی که دستگاه به فرم ساده در می‌آید. هدف از این کار به وجود آوردن یک مدل ماسفت SiC است به‌طوری که رفتار سوئیچینگ و عملکرد آن بتواند از طریق شبیه‌سازی مورد مطالعه قرار گیرد. علاوه بر این، مدل باید از نظر استخراج پارامتر ساده باشد و نباید شامل پارامترهای غیرقابل دسترس برای کاربران باشد. پس برخی از روش‌های دیگر برای این کار مناسب نیستند. اما این کار امکان ساخت مدل‌های ماسفت SiC بر اساس روش استاتیک و داده‌های سوئیچینگ قبلی، با استفاده از ابزار مدل‌سازی را می‌دهد. برای این منظور از نرم‌افزار اسپایس استفاده شده است.

### ۳-۴ مدل‌سازی و مشکلات آن

برای مدل‌سازی ماسفت قدرت، نرم‌افزار سابِر مدل‌ساز یک ساخته است که جهت بررسی گذرا سوئیچینگ و تلفات ماسفت قدرت، مناسب است. رابط گرافیکی این برنامه ساختار مدل ماسفت را نشان می‌دهد. این گونه به نظر می‌رسد که این مدل اساساً به پیروی از ساختار کلی مدل نشان داده شده است. این ابزار مدل‌سازی نیاز به اطلاعات خروجی دستگاه و ویژگی‌های انتقال، مشخصه دیود بدنه، خازن‌های پارازیتی، مقاومت داخلی گیت، و همچنین سلف هرز بسته دارد. این منحنی مشخصه و پارامترها را می‌توان به برنامه وارد کرد.

ویژگی وابسته به دما دستگاه در سابِر به‌عنوان مجموعه‌های مختلف از پارامترهای مدل برای چند درجه حرارت گسسته مدل شده است و اسپایس به‌طور خودکار و خطی از این پارامترها برای تعیین رفتار مدل در هر درجه حرارت استفاده می‌کند. این گونه است که مدل‌سازی در ۲۵ درجه دارای پروسه

مشابهی نسبت به ۲۰۰ درجه دارد. بنابراین در این بخش ماسفت SiC تنها در دمای اتاق مدل شده است.

انواع مختلف از ماسفت قدرت توسعه یافته‌اند. به‌منظور بررسی قطعه، تمرکز بر روی مقطع عمودی ماسفت است. یک BJT از نوع NPN پارازیتی بین درین و سورس ماسفت وجود دارد. جریان می‌تواند در منطقه بدنه ماسفت با تغییر ولتاژ از درین به ترمینال سورس برود. برای جلوگیری از وقوع این BJT پارازیتی، سورس و منطقه بدنه باهم اتصال کوتاه‌اند که این امر ایجاد یک دیود جدایی ناپذیر در ماسفت را موجب می‌شود. هنگامی که یک بایاس کوچک در گیت اتفاق می‌افتد، یک منطقه تخلیه، فوراً در بدنه زیر لایه اکسید گیت تشکیل می‌گردد.

## فصل ۴ - فصل چهارم نتایج شبیه سازی و آزمایشگاه

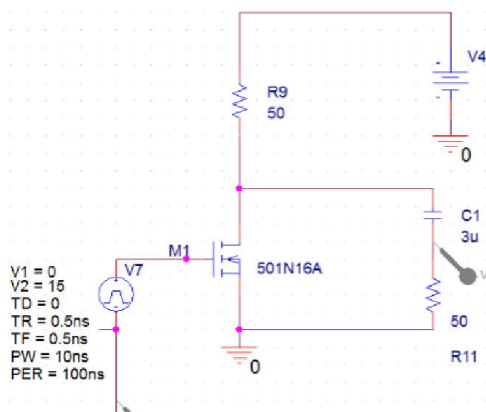
## ۴-۱- شبیه سازی

استفاده از یک شبیه ساز مدار قبل از ساخت بسیار ضروری است. این روش باعث به دست آوردن نتایج زمانی که سخت افزار ممکن است از دست برود، خواهد شد. شبیه سازی به طور گسترده‌ای در صنعت و قبل از مراحل ساخت انجام می‌شود، پس لازم است این روش قبل از شروع ساخت توسط ما انجام پذیرد. مدل سازی و شبیه سازی یکی از مواد ضروری در تجزیه و تحلیل و طراحی فرآیند در الکترونیک قدرت می‌باشد. شبیه سازی به یک محقق طراح کمک می‌کند تا درک درستی از عملکرد مدار بیابد.

نرم افزار Pspice یکی از بهترین و دقیق ترین نرم افزارهای شبیه سازی مدارات الکترونیکی در رشته برق می‌باشد. گستردگی کتابخانه‌های قطعات از یکسو و آنالیزهای مختلف از سوی دیگر به همراه سرعت و دقت، اسپایس را به یکی از محبوب ترین و پرکاربردترین نرم افزارهای رشته مهندسی برق کرده است. Pspice یک شبیه ساز برای مدارهای الکترونیکی آنالوگ و مد ترکیبی می‌باشد که جهت بازبینی، طراحی مدارهای الکترونیکی و پیش بینی رفتار آن‌ها طراحی شده است. به همین دلیل این نرم افزار در طراحی و تحلیل مدارات مجتمع بسیار مورد استفاده قرار می‌گیرد.

در این شبیه سازی انواع مدل‌ها و حالات ممکن برای مدل مولد پالس را مورد بررسی قرار داده و با داده‌های دیتاشیت مقایسه نماییم. در این ساختار نیاز به رسیدن حداکثر ولتاژ ۴۰۰ ولت احساس شده است. اولین و مهم ترین دلایل عدم نیاز به ولتاژهای بالاتر اولاً نبود یک سیستم ساخت ولتاژ DC بالا و همچنین نبود ادوات کافی برای اندازه گیری ولتاژهای بالا می‌باشد. در شکل ۴-۱ شماتیک ساده شده مدار قدرت نمایش داده شده است.

ما می‌خواهیم با تغییر ولتاژ DC متصل به ماسفت که بر اثر آن تغییرات بین صفر و حداکثر انجام می‌شود را بررسی نماییم. در شکل ۴-۲ یک ماسفت قدرت DE275-501N16A که ساخت شرکت IXYS است، مورد استفاده قرار گرفته است.

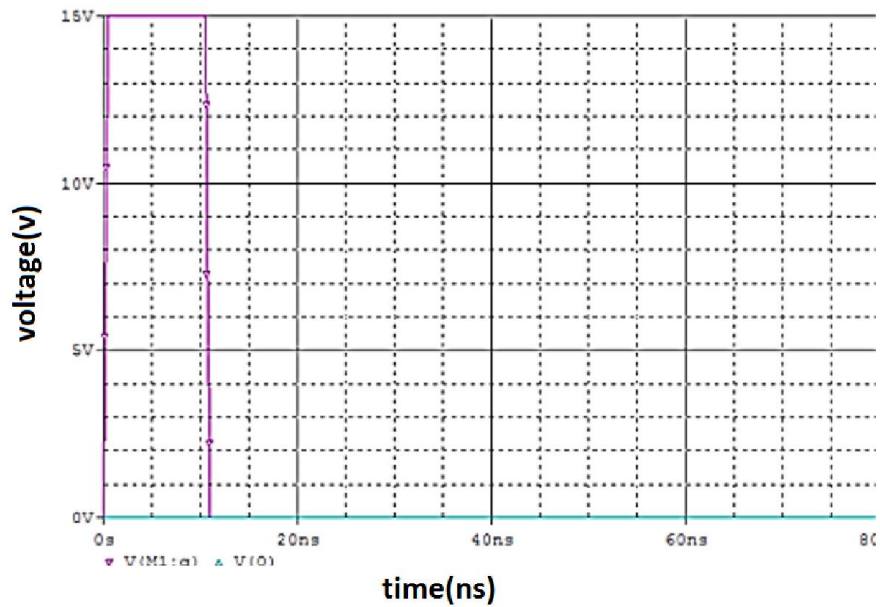


شکل (۴-۱) شماتیک ساده شده مدار قدرت (ب) مدار فرمان به کار رفته

از مزایای این ماسفت قدرت می‌توان به سرعت بسیار بالای آن اشاره کرد که به زعم شرکت سازنده آن توانایی سویچینگ در زمان‌های بسیار پایین را دارا است. همچنین  $dv/dt$  بالایی را هم دارد که آن را برای استفاده در ابزار آلتی همچون نانو پالس ژنراتورها مناسب می‌سازد. در شکل ۴-۱ الف که یک نمونه بسیار ساده از پالس ژنراتور است، ابتدا یک پالس با عرض ۱۱ نانو ثانیه به صورت پیش فرض به ماسفت قدرت DE275-501N16A منتقل می‌گردد و در نهایت این ماسفت می‌تواند به راحتی ولتاژی که در بالای آن قرار دارد را قطع و وصل مجدد نماید. اما مشکل این سیستم آن است که این سیستم بسیار ساده و در آزمایشگاه غیرقابل اجراست به این دلیل که ما دارای یک مولد نانو پالس که قابلیت و توانایی قطع و وصل در کمتر از ۱۰ نانو ثانیه باشد را نداریم.

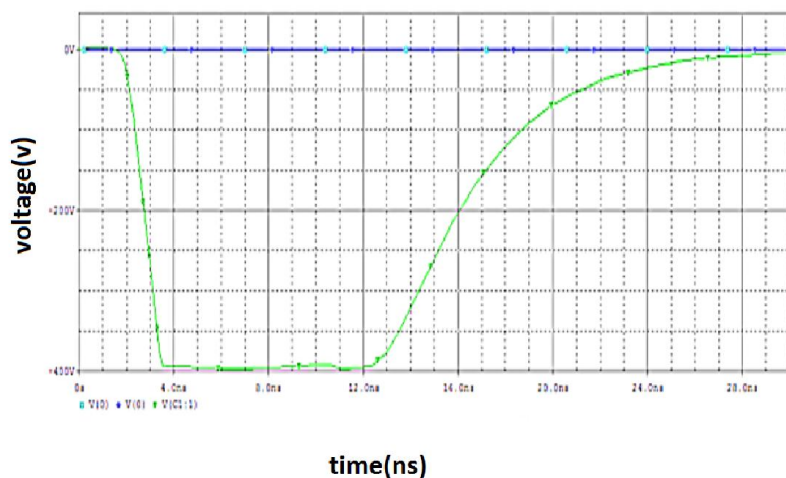


شکل (۴-۲) نمونه واقعی از DE275-501N16A به کار رفته در سیستم پالس ژنراتور

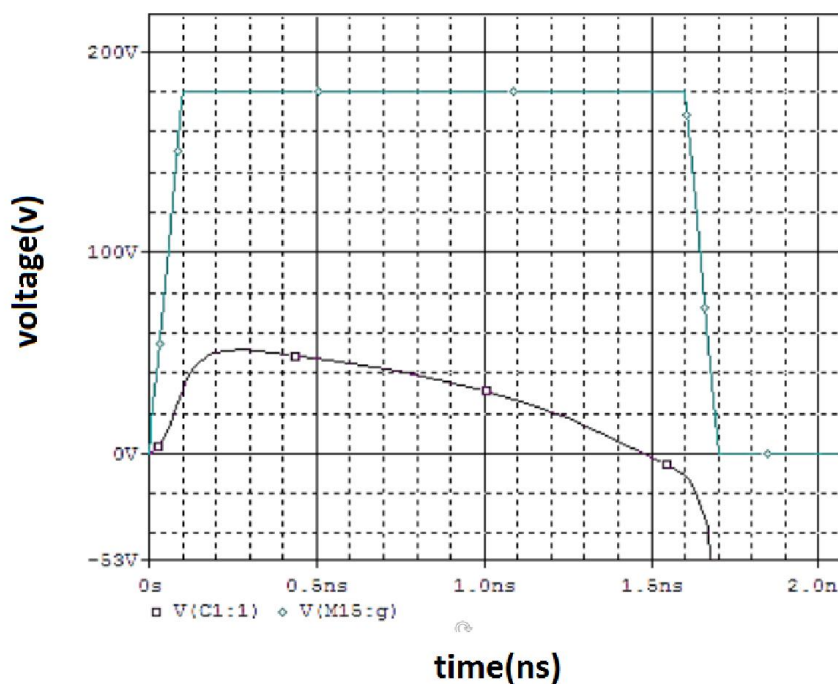


شکل (۳-۴) ورودی در این مدار یک نوسانگر ۱۵ ولت ۱۰ نانو ثانیه با زمان برخاست ۱ نانو ثانیه

شکل ۲-۴ نمونه واقعی از ماسفت قدرت DE275-501N16A است که در آزمایش به کار رفته است. این ماسفت می‌تواند حداکثر ۵۰۰ ولت را در پایانه خود تحمل نماید به شرط آنکه دما بین ۲۵ تا ۱۵۰ درجه سانتی‌گراد باشد. ابتدا اندازه ولتاژ را به اندازه گفته شده در این نوشتار قرار می‌دهیم. البته رسیدن به این ورودی خود منوط به ساخت مدار دیگری است که در جای دیگری باید مورد بحث باشد. برای بررسی درستی مدل باید اقدام به افزایش ولتاژ نمود. برای ۶۰۰ ولت DC و همچنین ۱۰۰۰ ولت DC همواره حداکثر ولتاژ پالس همان ۴۸۰ ولت می‌ماند.



شکل (۴-۴) خروجی اولیه با ماسفت مدل DE275-501N16A



شکل (۴-۵) عدم ارتباط زمان برخاست سویچ و زمان برخاست سیگنال

در شکل ۴-۳ ورودی در این مدار یک نوسانگر ۱۵ ولت ۱۰ نانو ثانیه با زمان برخاست ۱ نانو ثانیه است. شکل ۴-۴ خروجی اولیه ماسفت مدل DE275-501N16A با ولتاژ DC 400 ولت را نمایش می دهد.

#### ۴-۱-۱- مقایسه شکل پالس و زمان برخاست با دیتاشیت

همان گونه که در دیتاشیت شرکت سازنده مطرح شده است، بهترین زمان برخاست ممکن برای ماسفت مدل DE275x2-102N06A دو نانو ثانیه است در صورتی که ما پالس ورودی را این گونه تنظیم کردیم. شکل ۴-۵ ورودی پالس ۱/۵ ثانیه قرار دادیم برای اینکه مطمئن شویم زمان برخاست سویچ ربطی به زمان برخاست سیگنال ژنراتور ندارد.



#### ۴-۱-۲- نکات رعایت شده در شبیه سازی

اسپایس جهت پالس‌های ولتاژ بالا نیز به کار رفته است. این کار اولین بار توسط Hickman و Cook برای استفاده از IGBT و ماسفت در پالس ژنراتورها مورد استفاده قرار گرفته است. این مدل تست شده است و در اسپایس با چندین ماسفت جایگزین شده است.

جدول ۳-۱-۳-۱ عرض پالس‌های ماسفت ها

نام ماسفت	عرض پالس	زمان خیز (نانوثانیه)	زمان افت (نانوثانیه)	محدوده جریان ولتاژ
<b>IRF740</b>	60	16.6	0.2	400V,10A
<b>IRFPG50</b>	33.3	34.8	0.25	1000V,24A
<b>IRFPF50</b>	39.7	37.07	0.27	900V,27A
<b>IRFPE50</b>	46.2	34	0.12	800V,31A
<b>APT1001RBVR</b>	114.05	22.7	40.6	1000V,44A
<b>APT1001RBLC</b>	97.4	33	44.6	1000V,44A

#### ۴-۲- ادوات به کار رفته

در شکل ۴-۶ همان‌گونه که دیده می‌شود از یکی از مدرن‌ترین اسیلوسکوپ‌های موجود در آزمایشگاه برای ثبت شکل موج‌ها استفاده شده است. این اسیلوسکوپ که دارای فرکانس ۱۵۰ مگاهرتز و به صورت چهار کانال رنگی و به صورت تمام دیجیتال عکس برداری و نمونه برداری را انجام می‌دهد، حالت نمونه برداری دوگانه دارد و زمان واقعی نرخ نمونه برداری  $5 \text{ GSA} / \text{s}$  است.

سری اسیلوسکوپ دیجیتال یک ابزار کامل امکانات و قدرتمند است که اجازه می‌دهد مدارهای پیچیده را به آسانی اندازه گیری کنیم. حداکثر پهنای باند  $350 \text{ MHz}$  است، با نرخ نمونه برداری در زمان واقعی به  $5 \text{ GSa} / \text{s}$  و یک نرخ نمونه برداری معادل زمان  $100 \text{ GSa} / \text{s}$  مجهز شده است. این

اسیلوسکوپ که دارای صفحه نمایش LCD بزرگ، همراه با پردازش سیگنال پیشرفته است، جزئیات دقیق و وضوح برای شکل موج نمایش داده فراهم می کند.

برای اندازه گیری خازن ها و سلف های سیستم طراحی شده از یک اندازه گیر اتوماتیک LCR با اندازه گیری در پنج فرکانس آزمون های مختلف ۱۰۰ هرتز تا ۱۰۰ کیلو هرتز است.

ادوات ساخت ولتاژ به ترتیب ولتاژ DC بین ۳۰ تا ۳۰۰ ولت را ایجاد می کنند. همچنین از یک فانکشن ژنراتور هم برای ایجاد پالس های ابتدایی و آزمایشی استفاده نمودیم، که قابلیت ایجاد پالس هایی تا ۱ میکرو ثانیه را داراست. کلیه این دستگاه ها از قبل کالیبره شده بودند.

#### ۳-۴- نمونه های ساخته شده در آزمایشگاه

در این قسمت ابتدا به معرفی ادوات به کار رفته در نمونه های آزمایشگاهی ساخته شده مبتنی بر مدارهای معرفی شده در فصل سوم می پردازیم و سپس نتایج آن ها تحلیل می نماییم.

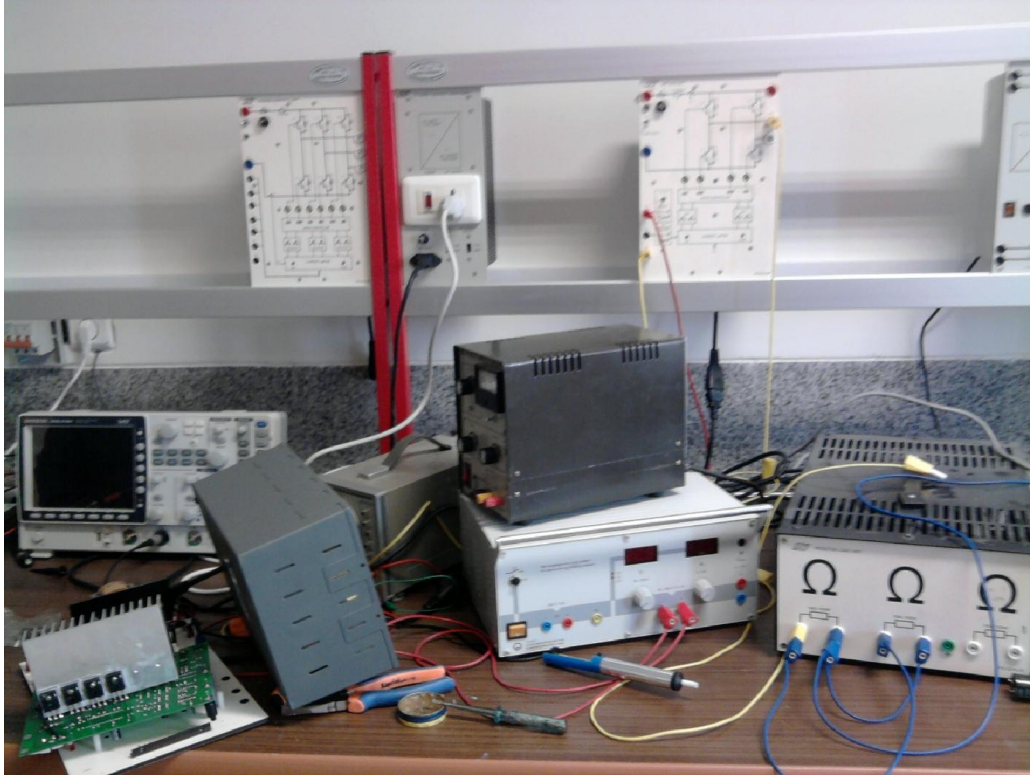
#### ۱-۳-۴- میکرو استفاده شده در آزمایش ها

یک میکرو کنترلر کم قدرت ۸ بیتی مبتنی بر AVR RISC ترکیبی با ۸ KB حافظه فلش قابل برنامه ریزی، و یک ۶ یا ۸ کانال ۱۰ بیتی مبدل استفاده شده است مهم ترین مزایای این میکرو کنترلر عبارتند از:

- I/O پورت: ۲۳ خط را می توان از سه پورت به دست آورد، یعنی پورت B، پورت C و D می توان با این سه پورت به ۲۳ خط دست یافت.
- تایمر / کانتر: سه تایمر داخلی در دسترس هستند، دو ۸ بیتی، یک ۱۶ بیتی.
- مقایسه کننده آنالوگ: ماژول مقایسه در IC که تسهیلات مقایسه بین دو ولتاژ متصل به دو ورودی هم مقایسه آنالوگ از طریق پین خارجی متصل به میکرو کنترلر را فراهم می کند یکپارچه شده است.
- قیمت مناسب: این AVR نسبت به انواع مشابه دارای قیمت مناسبی است.

#### ۲-۳-۴- نوآوری های ساخت

مداری که ساخته شده است، مداری نسبتاً ساده است که از یک رگلاتور ولتاژ و همچنین از یک میکرو کنترلر ساخته شده است. این نوع مدارها در عین سادگی و همچنین هزینه نسبتاً پایینی که دارند دارای یک مشکل اصلی هستند که همان خازن های بزرگ پارازیتی آن ها است.



شکل (۴-۶) دستگاه های آزمایشگاهی به کار رفته

همچنین رلوکتانس بالا در هر حال می تواند مشکلات زیادی برای برخی از مدارات DC و مدارهای فرکانس بسیار پایین نیز ایجاد کند و همچنین بیشتر توسط ولتاژ مدارها و جریان محدود می شود. پس نیاز به یک مدار و چاپ PCB ضروری است.

یک اینورتر به عنوان تقویت کننده سیگنال ورودی استفاده شده است. دلیل استفاده از این نوع اینورتر در دسترس بودن آن در آزمایشگاه و البته در طی آزمایش های متعددی که بر روی این اینورتر و سایر اینورتر های موجود در آزمایشگاه به عمل آمده است. دلیل دیگر اینکه اینورتر به دلیل سرعت بالاتر و همچنین قابلیت تعویض سویچ های استفاده شده در آن مورد استفاده قرار گرفته است.

همچنین در یک سری از آزمایش های دیگری که بر روی این سیستم انجام شده است ما با تعویض این سویچ ها هر مرتبه توانستیم عرض پالس را بهبود بدهیم که در نهایت منجر به تولید پالس های نانو ثانیه شدیم که سویچ های اولیه این اینورتر ها از جنس IGBT بودند.

برخی از انواع IGBT ها و ماسفت های قدرتی که با تعویض آن ها توانستیم به عرض پالس کمتر برسیم که این ماسفتها بر اساس داده های قبلی و در مقاطعی مورد استفاده قرار گرفته اند که نتایج متفاوتی حاصل شده است و این نتایج را در بخش بعد خواهید دید. این سیستم می تواند با استفاده از ولتاژ DC برای نرخ تکرارهای پایین به خوبی کار کند.

پس از آنکه ماسفتها با مشابه RF<sup>۱</sup> آن‌ها جایگزین شدند نتایج بهتری حاصل شد و عرض پالس‌ها از حدود یک میکرو ثانیه به ۷۰۰ نانو ثانیه تغییر یافتند که تغییر بسیار مطلوبی است این نتایج به تفصیل در فصل بعد نشان داده شدند.

#### ۴-۳-۳- تطبیق امپدانس با استفاده از خط مایکرو استریپ<sup>۲</sup>

خطوط انتقال انواع مختلفی دارند. مانند زوج سیم، کابل کوکسیال، تار نوری و موج‌برها و در نهایت خطوط میکرواستریپ که از نوع هدایت شده می باشند. ساختار میکرو استریپ شامل یک خط هادی با پهنای  $w$  و ضخامت  $t$  است که معمولاً جنس آن از مس می باشد. این خط بر روی یک زیر لایه با مقدار ثابت دی الکتریک  $\epsilon_r$  و ارتفاع  $h$  است. لایه ی پشت این زیر لایه یک صفحه هادی برای زمین مدار است. در مدار ساخته شده توسط ما و در شکل ۴-۷ برای خروجی بار از یک محافظ برای انتقال موج به بار نهایی استفاده شده است تا هم بتواند تطبیق امپدانس را انجام دهد و هم کمترین نویز را بگیرد. البته در این پایان نامه ما موفق به انجام احداث کامل خط مایکرواستریپ در مدار نشدیم و تقریبی از این کار را انجام داده ایم.

#### ۴-۴- نتایج به دست آمده

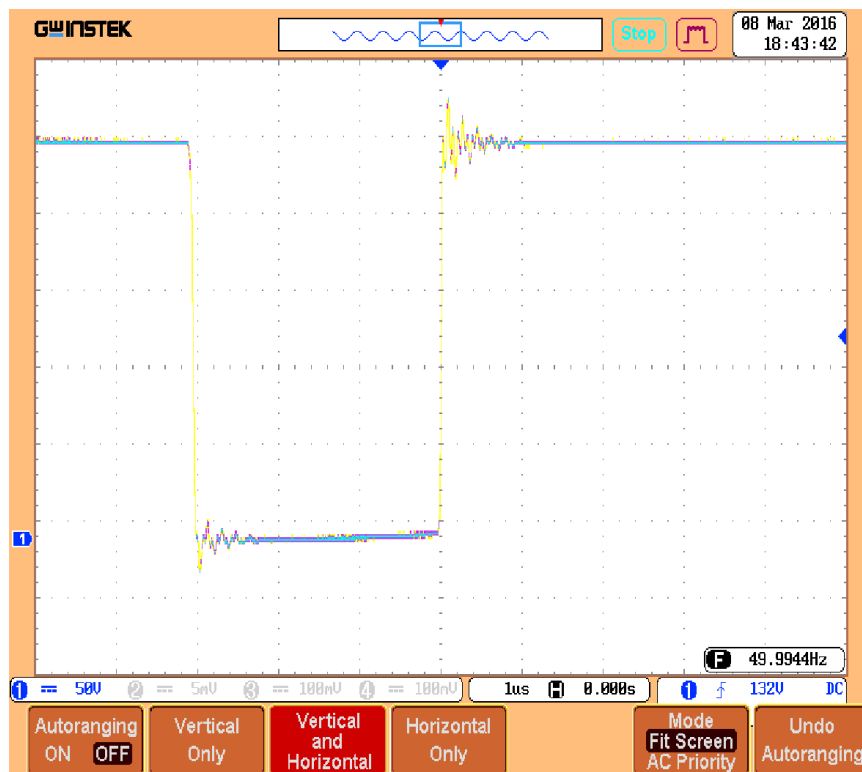
در شکل ۴-۹ یک شکل موج ۳ میکروثانیه بدون استفاده از میکرو کنترلر و با سیستم آنالوگ را به دست آورده‌ایم. در این نوع از شکل موج که شکل موج مربعی است. یکی از پارامترهای اصلی اندازه زمان برخاست است که می‌باید تا حد قابل قبولی کم باشد.

هر چه قدر زمان برخاست کمتر باشد می‌توان شکل موج را مربعی نامید و این نوع از شکل موج به دلیل استفاده‌ای که در عیب یاب کابل دارد می‌تواند مورد بهره برداری بهتری قرار بگیرد. که در شکل ۴-۷ به وضوح می‌توان دید که میزان این زمان برخاست برابر ۱۰ ثانیه است، این زمان برخاست بسیار کم به نسبت ۲۰۰۰ نانو ثانیه کل شکل موج برابر با نیم درصد کل شکل موج مربعی است.

---

<sup>۱</sup> radio frequency

<sup>۲</sup> Microstrip



شکل (۴-۷) شکل موج ۳ میکرو ثانیه بدون استفاده از میکرو کنترلر و با سیستم آنالوگ

این نوع شکل موجها با ما برای تصفیه‌ی سیالات کمک می کنند، البته اگر بتوانیم عرض آن ها را کم کنیم. با در اختیار داشتن ادوات بهتر که ما سعی کرده ایم قدم به قدم در این پایان نامه این کار را تا حد امکان انجام بدهیم و عرض شکل موج هایمان را کم و کمتر کنیم. بالازدگی هایی که در این قسمت، قابل صرف نظر کردن است به این جهت که این میزان بالازدگی که در شکل دیده می شود درصد بسیار کمی را از شکل موج ما نشان می دهد و شکل موج ما یک شکل موج مربعی خالص است. دلیل آن این است که زمان خیز و زمان افت در روشی که ما استفاده کردیم بسیار کم می باشد. این موضوع را می توانید در شکل ۴-۷ به خوبی مشاهده می کنید. همچنین یک ویژگی که این شکل موجی که ما بدست آوردیم دارد این است که این شکل موج در هر سیکل و در هر باری که تکرار می شود دقیقا دارای بالازدگی و آندرشوت شبیه به دفعات قبل هست.

ما در مطالعاتی که انجام دادیم دیدیم که در این گونه مواقع ما می توانیم براحتی مقدار بالازدگی تشخیص بدهیم و از قبل پیش بینی نماییم که این موضوع برای عیب یابی کابل یا برای سایر مواردی که احتیاج به داشتن شکل موجی قابل پیش بینی و شکل موج مربعی هست، بسیار ضروری می باشد.

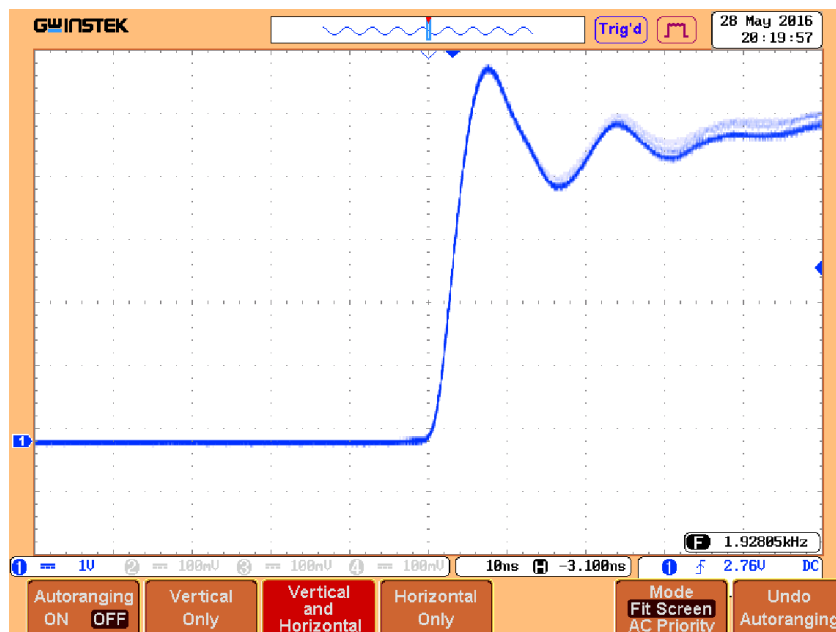


شکل (۴-۸) پالس‌های تولید شده توسط میکرو کنترلر ATmega8

در این‌گونه مواقع ما نیاز داریم که شکل موجمان کاملاً مربعی باشد و ما این پیش‌بینی را در این دستگاهی که ما ساختیم خواهیم داشت و همچنین از دیگر مزایایی که شکل موج ۴-۷ دارد این است که اندازه‌ی بالازدگی به هیچ وجه بیشتر از ۲۰ درصد خود شکل موج نشده است که از نقاط قوت کار انجام گرفته توسط ما است.

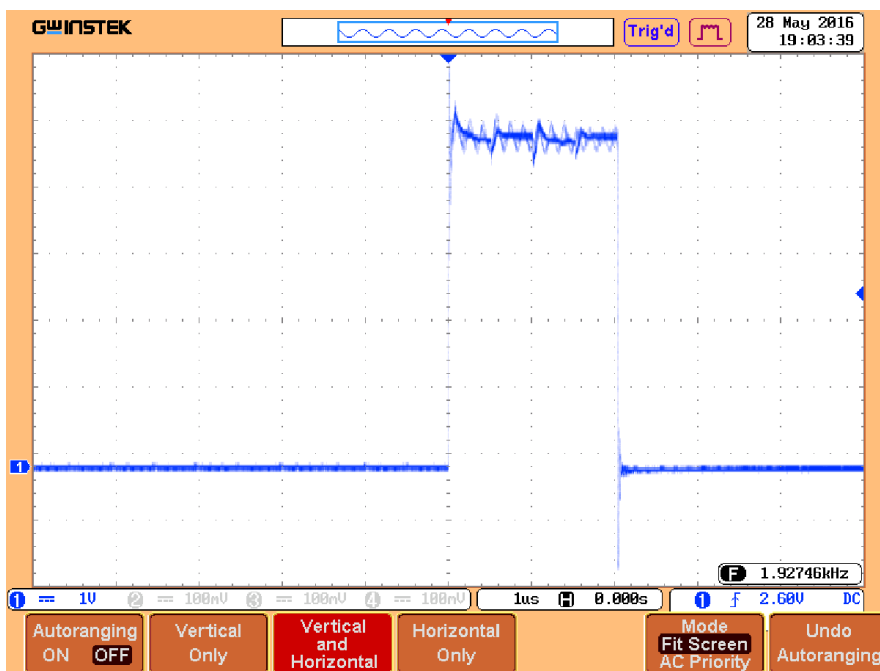
در شکل ۴-۸ پالس‌های تولید شده توسط میکرو کنترلر را مشاهده می‌کنید. این پالس‌ها که با نرخ تکرار ۲ کیلوهرتز ایجاد شده‌اند. در شکل ۴-۸ ما توانستیم به نرخ تکرار معادل ۲ کیلوهرتز برسیم که بر روی اسیلوسکوپ ما هم این موضوع قابل نمایش دادن است.

البته این فاصله قابل تنظیم است و می‌شود آن را کمتر یا بیشتر نمود. اما این میزان انتخاب شده به این دلیل است که هیچ‌کدام از شکل موج‌ها زمانی که ما نیاز داریم یک فیدبک از انتهای خط بگیریم و تشخیص خطا را بدهیم، سیستم خطایابی را با مشکل مواجه نسازد.



شکل (۴-۹) زمان برخاست ۴۰ نانو ثانیه با استفاده از پالس ورودی تولید شده توسط میکرو کنترلر

این میزان برای ما توصیه شده است که فاصله ی هر کدام از پاس ها بگونه ای نباشد که زمانی که فیدبک برمی گردد بر روی موج قبلی بیفتد و کار عیب یابی خطوط را برای ما سخت تر و گاهی غیر ممکن کند. در شکل ۴-۹ که بعد از این که مولد پالس این پاس ها را به وجود می آوریم مدار ما یک مدار معکوس کننده است و برای ما عمل برعکس شدن را انجام می دهد که این موضوع هم در شکل ۴-۹ بخوبی دیده می شود. همچنین در این شکل زمانی که شکل موج در پایین ترین حد خود می باشد، میزان ولتاژ ما صفر هست و در یک کسری از میکروثانیه و در حد نانوثانیه زمان خیز داریم و بعد از آن زمان افت داریم که این بصورت یک تابع شبه ضربه برای ما عمل می کند. در شکل ۴-۹ هم دستیابی ما به این نوع شکل موج دیده می شود. در شکل ۴-۱۰ زمان خیز ۴۰ نانوثانیه را می بینید که با توجه به امکاناتی که در اختیار گروه بوده است بسیار زمان خیز خوبی به حساب می آید و در شکل می بینید که بلافاصله بعد از یک بالازدگی نسبتاً کوچک، بالازدگی های بعدی بسیار کم هستند و به شکل موج مربعی خودمان دست پیدا می کنیم. بعد از این که این زمان خیز کم را از دستگاه گرفتیم، می توانیم این تایید را داشته باشیم که میکروکنترلر ما هم بخوبی در این زمینه دارد عمل می کند. در شکل ۴-۱۰ این موضوع دیده می شود که ما توانسته ایم با استفاده از میکروکنترلر یک پالس بسیار عالی را تولید کنیم.

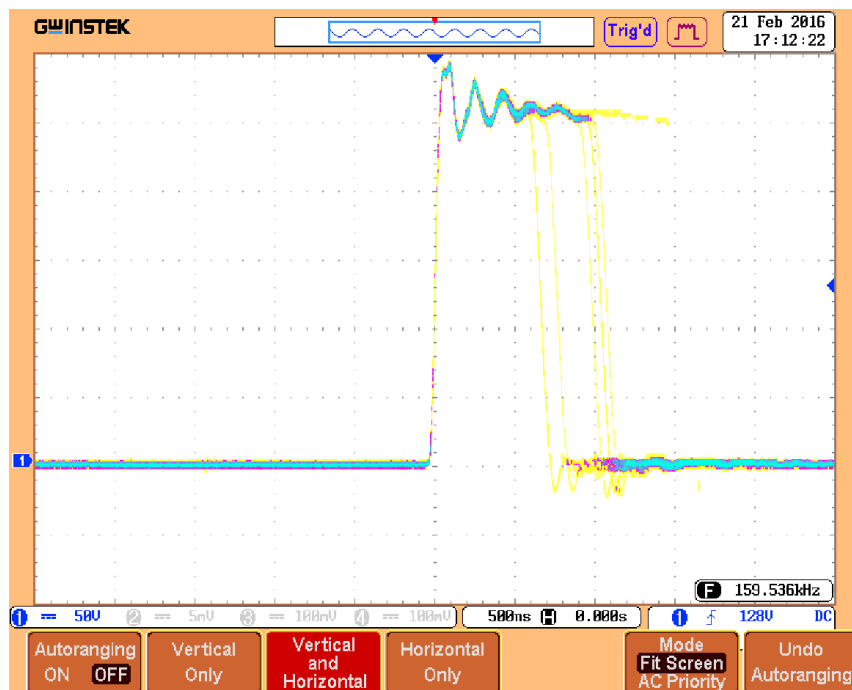


شکل (۴-۱۰) عرض پالس کمتر از ۲ میکرو ثانیه ایجاد شده توسط میکرو کنترلر

در شکل ۴-۱۱ عرض پالس کمتر از ۲ میکروثانیه را توانستیم با میکروکنترلر بوجود بیاوریم و همچنین تاج شکل موج ما تاج مسطحی هست که بتوانیم که یک شکل موجی را بسازیم که ابتدا و انتهای آن دارای یک ولتاژ هم‌سانی است و همچنین بهترین نتیجه گرفته شده یعنی عرض پالس ۶۰۰ نانوثانیه را در شکل ۴-۱۲ می بینید که حاصل دسترنج این پایان نامه است که کمترین عرض پالس را ما در آزمایشگاه توانستیم بوجود بیاوریم.

همان‌گونه که می بینید این شکل موج ناپایدار هست. تاج شکل موج یک مقدار حالت اریب را گرفته و از آن حالت مربعی خود خارج شده است. اما مزیتی که این شکل موج دارد این است که نشان می دهد باز هم زمان خیز ما نانو ثانیه است و می شود کاربردهای زیادی را با آن به وجود آورد. همچنین بعد از زمان افت، می بینید بلافاصله میزان ولتاژ ما صفر شده است که این هم خودش نکته مهم و پراهمیتی است و نرخ فرکانس تکرارپذیری ۱۰۰ کیلو هرتز و زمان تکرار ۱۰ میکروثانیه را داریم در شکل ۴-۱۲ می بینید.





شکل (۴-۱۱) بهترین نتیجه گرفته شده عرض پالس ۶۰۰ نانو ثانیه

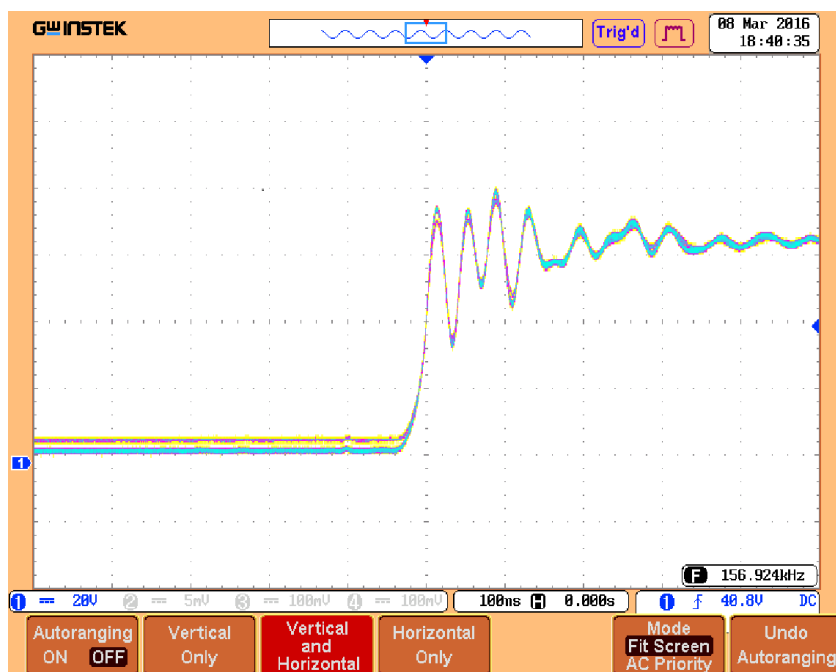
در این شکل می توانیم ببینیم که عرض پالس هایی که ما بوجود آوردیم که طول دامنه ولتاژ ما هم هر کدام ۲۵۰ ولت هست عرض پالس ها همگی یکسان هست و همچنین بالازدگی و آندرشوت هایی که سیستم ما دارد در این شکل براحتی دیده می شود که دقیقاً برابر هم هستند و این موضوع نشان می دهد که ما توانسته ایم سیستمی را بوجود بیاوریم که نه تنها می تواند پالس هایی با عرض کم را برای ما بوجود بیاورد بلکه می تواند تکرارپذیری را برای ما از این جهت داشته باشد که امر بسیار مهمی است.

همچنین شکل موج به ما نشان می دهد که زمانی که ما احتیاج داریم به اینکه شکل موج ما مربعی باشد و با فاصله باشد، توانسته ایم این کار را انجام بدهیم و این شکل موج می تواند به یک سیال تزریق شود یا به یک خط انتقال یا توزیع و با فیدبک که از محل خطایمان می گیرد با یک پردازش سیگنال مناسب به راحتی می تواند محل خطا را در خطوط بلند به ما نشان دهد که این امر مهم بوده و حاصل کار ما همین تکرارپذیری هست که در شکل ۴-۱۲ دیده می شود. از نکات مهم دیگر که در این شکل دیده می شود این است که تاج شکل موج های ما تاجی هست که اریب نیست و دقیقاً مربعی ما در این شکل بوضوح دیده می شود و اینکه شکل موج ما مربعی است و شکل موجی که ما در این دستگاه تولید کردیم یکی از با کیفیت ترین شکل موج هایی هست که تا به حال بوجود آمده است.



شکل (۴-۱۲) نرخ فرکانس تکرار پذیری دستگاه ۱۰۰ کیلو هرتز و زمان تکرار ۱۰ میکرو ثانیه

در شکل ۴-۱۳ زمان خیز ۱۰۰ نانوثانیه را می بینید که با چند بالازدگی به حالت پایدار در آمده است که از این جهت هم بسیار مهم هست که میزان آنها در این شکل هم بخوبی نشان داده می شود که این میزان ها کم است و می تواند به ما کمک کند.



در شکل (۴-۱۳) زمان خیز ۱۰۰ نانوثانیه



## فصل ۵- نتیجه گیری و پیشنهادات

## ۵-۱- نتیجه گیری

در کاربردهای توان پالس، سوئیچ می‌خواهد ولتاژ بالایی را تجربه کند. بنابراین، افت ولتاژ در اندوکتانس پارازیتی می‌تواند قابل توجه باشد. در این پایان‌نامه یک مولد پالس با عرض پالس باریک اما ساده و مقرون به صرفه طراحی و ساخته شده است، این سیستم به‌طور کامل آزمایش شده است. هیچ بالازدگی خارج از حد معمولی که معمولاً در این نوع از مدارات وجود دارد، در مدار و نتایج مشاهده نشده است. ساخت خط انتقال پالس با توجه به زمان مقیاس نانو ثانیه اجرا شد. برای تغذیه سیستم DC از ولتاژ ۵ V برای درایو پالس استفاده شده است. پالس‌ر قادر به تولید ولتاژ متغیر، عرض پالس متغیر است. این پیکربندی طراحی شده می‌تواند به ولتاژهای بالای ۱۰۰۰ ولت و مسافت‌های قدرت کانال n که در حال حاضر در دسترس هستند توسعه داده شود. بار پنجاه اهمی برای استفاده از این پالس برای کاربردهای مختلف زیستی، منطقی و همچنین عیب‌یابی قرار داده شده است.

## ۵-۲- پیشنهادات

برای آن دسته از دانشجویان و یا محققانی که قصد ادامه این کار را دارند توصیه می‌کنیم:

۱- با استفاده از نرم افزارهای دیگر نظیر آنالیز با Saber و یا Ansys آنالیز دقیق‌تری بر روی این مبدل‌های پالسی انجام پذیرد تا بتوان میزان نویز و همچنین علت عدم باریک‌سازی شکل موج‌ها یافت گردد.

۲- استفاده از تکنولوژی روز دنیا از جمله استفاده از بردهای پیشرفته‌تر با نویز کمتر و همچنین استفاده از نیمه‌هادی‌های جدید و با تکنولوژی بالا می‌تواند شما را به ساختن عرض پالس‌های باریک‌تر و همچنین ارزان قیمت‌تر رهنمون سازد. عنصر کلیدی برای پالس قدرت سوئیچ است.

۳- استفاده از ساختارهای مداری این پایان‌نامه با استراتژی موازی سازی همچون روش‌های مارکس می‌تواند به ایجاد دامنه پالس‌های بالاتر و ولتاژهای بالاتر بیانجامد و در این زمینه هم اکنون نیز تحقیقات گسترده‌ای در حال انجام است. توصیه می‌شود چندین طبقه افزایشی برای گرفتن ولتاژهای بالای یک کیلو ولت استفاده گردد.

## منابع:

- [1] T. Tang, "DESIGN AND IMPLEMENTATION OF FULL SOLID STATE HIGH VOLTAGE NANOSECOND PULSE GENERATORS," FACULTY OF THE GRADUATE SCHOOL, UNIVERSITY OF SOUTHERN CALIFORNIA, 2008.
- [2] K. B. Bimal, "Pulse Width Modulation for Electronic Power Conversion," *Power Electronics and Variable Frequency Drives: Technology and Applications*, pp. 138-208: Wiley-IEEE Press, 1997.
- [3] S. Tao, et al, "Excitation of atmospheric pressure uniform dielectric barrier discharge using repetitive unipolar nanosecond-pulse generator," *IEEE Transactions on Dielectrics and Electrical Insulation*, vol. 17, no. 6, pp. 1830-1837, 2010.
- [4] K. Liu, R. Fu, et al, "High-Voltage Repetition-Frequency Charging Power Supply for Pulsed Laser," *IEEE Transactions on Plasma Science*, vol. 43, no. 5, pp. 1387-1392, 2015.
- [5] A. G. Lyublinsky, et al, "Pulse Power Nanosecond-Range DSRD-Based Generators for Electric Discharge Technologies," *Plasma Science, IEEE Transactions on*, vol. 41, no. 10, pp. 2625-2629, 2013.
- [6] Y. Minamitani, Y. Ohe, and Y. Higashiyama, "Nanosecond High Voltage Pulse Generator Using Water Gap Switch for Compact High Power Pulsed Microwave Generator," *Dielectrics and Electrical Insulation, IEEE Transactions on*, vol. 14, no. 4, pp. 894-899, 2007.
- [7] G. Peng, J. Fletcher, and S. O'Byrne, "A modular nanosecond pulse generation system for plasma-assisted ignition." in *Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE-ASIA)*, pp. 2926-2931. 2014
- [8] P. M. Protiva, J. Machac, J., "Sub-nanosecond pulse generator for through-the-wall radar application." in *Microwave Conference, EuMC 2009. European*, pp. 1904-1907, 2009.
- [9] J. Sanders, A. Kuthi, and M. A. Gundersen, "Nanosecond Pulse Generator with Scalable Pulse Amplitude." in *IEEE International Power Modulators and High Voltage Conference*, pp. 65-68, 2008.
- [10] J. M. Sanders, et al, "Scalable, compact, nanosecond pulse generator with a high repetition rate for biomedical applications requiring intense electric fields." in *Pulsed Power Conference, PPC '09. IEEE*, pp. 1418-1421, 2009.
- [11] J. M. Sanders, et al, "A linear, single-stage, nanosecond pulse generator for delivering intense electric fields to biological loads," *Dielectrics and Electrical Insulation, IEEE Transactions on*, vol. 16, no. 4, pp. 1048-1054, 2009.
- [12] T. Shao, et al, "Breakdown Phenomena in Nitrogen Due to Repetitive Nanosecond-pulses." in *Power Modulator Symposium, Conference Record of the Twenty-Seventh International*, pp. 116-119, 2006.
- [13] S. Tao, S. Guangsheng, Y. Ping, and Z. Shichang, "Breakdown Phenomena in Nitrogen Due to Repetitive Nanosecond-pulses," *Dielectrics and Electrical Insulation, IEEE Transactions on*, vol. 14, no. 4, pp. 813-819, 2007.
- [14] M. S. Arefin, J. M. Redoute, and M. R. Yuce, "A Low-Power and Wide-Range MEMS Capacitive Sensors Interface IC Using Pulse-Width Modulation for Biomedical Applications," *IEEE Sensors Journal*, vol. PP, no. 99, pp. 1-1, 2016.

- [15] C. Brendler, et al, "Closed loop inverse load modulation power control by magnetic field diminishment in inductively powered biomedical implants." in *IEEE International Symposium on Circuits and Systems (ISCAS)*, pp. 1612-1615), 2014.
- [16] A. Caiafa, et al,"Compact solid state pulsed power architecture for biomedical workflows: Modular topology, programmable pulse output and experimental validation on Ex vivo platelet activation." in *IEEE International Power Modulator and High Voltage Conference (IPMHVC)*, pp. 35-40, 2014.
- [17] T. Huiskamp, F. J. C. M. Beckers, E. J. M. van Heesch, and A. J. M. Pemen, "A Solid-State 120 kV Microsecond Pulse Charger for a Nanosecond Pulse Source," *IEEE Transactions on Plasma Science*, vol. 41, no. 12, pp. 3666-3674, 2013.
- [18] Z. Dongdong, Z. Yuan, W. Jue, and Y. Ping, "A compact, high repetition-rate, nanosecond pulse generator based on magnetic pulse compression system," *Dielectrics and Electrical Insulation, IEEE Transactions on*, vol. 18, no. 4, pp. 1151-1157, 2011.
- [19] Z. Dongdong, Z. Yuan, Y. Ping, S. Tao, and S. Yaohong, "A compact, high repetition-rate, nanosecond pulse generator based on magnetic pulse compression." in *Power Modulator and High Voltage Conference (IPMHVC), 2010 IEEE International*, pp. 388-390. 2010.
- [20] P. Krishnaswamy, A. Kuthi, T. Vernier, and M. Gundersen, "Compact Subnanosecond Pulse Generator using Avalanche Transistors." in *Plasma Science. ICOPS 2007. IEEE 34th International Conference on*, 2007, pp. 367-367. , 2007
- [21] H. Jeongwoo, and N. Cam, "On the development of a compact sub-nanosecond tunable monocycle pulse transmitter for UWB applications," *Microwave Theory and Techniques, IEEE Transactions on*, vol. 54, no. 1, pp. 285-293, 2006.
- [22] e. a. Andras Kuthi, "Nanosecond Pulse Generator Using Fast Recovery Diodes for Cell Electromanipulation," *IEEE TRANSACTIONS ON PLASMA SCIENCE*, vol. 33, no. 4, pp. 1192-1196, 2005.
- [23] T. Tang, "DESIGN AND IMPLEMENTATION OF FULL SOLID STATE HIGH VOLTAGE NANOSECOND PULSE GENERATORS ", FACULTY OF THE GRADUATE SCHOOL UNIVERSITY OF SOUTHERN CALIFORNIA, UNIVERSITY OF SOUTHERN CALIFORNIA, UNIVERSITY OF SOUTHERN CALIFORNIA, 2008.
- [24] R. E. Toni Lopez , Eduard Alarcón, *Voltage Regulators for Next Generation Microprocessors*: Springer, 2005.

### **Abstract**

High-power pulsed power in a variety of different industries and applications including the purification of fluids and troubleshooting cables are also used in medicine. Plasma-assisted combustion ignition and flame control and the use of high voltage electrical pulses, to study electro-impaired biological cells. Cell response to detecting electrical depends on pulse width and pulse amplitude. Recent advances in the development of reliable and cost-effective elements such as capacitors, high voltage pulse power systems with long lifetime and high powerful new types of semiconductor switches, Interest in the use of pulse techniques can be created for commercial and industrial purposes. In this thesis a narrow pulse width pulse generator with a simple and cost-effective but complex and a buffer-based Schmitt trigger and gate drive MOSFET, was designed and built. The system is fully tested. DC linear source exclusively to minimize noise in the circuit is used. No overshoot beyond the usual in this type of orbit usually there, and the results have been observed in the circuit. Construction of the transmission line pulse was carried out according to the time scale of nanoseconds involved. For DC power system voltage 5 V for the drive pulse is used. Able to produce variable voltage pulser, the pulse width. There is no reason that can not prove this configuration designed high voltage n-channel power MOSFET s 1000-V and that are now available can not be developed. Fifty-ohm load for the use of the biological pulse for various applications, as well as troubleshooting logically placed.

**Key words:** pulsed power, pulsed power generator, pulse generator construction, high voltage pulse generator





Shahrood University of Technology  
Faculty of Electrical and Robotic Engineering  
MSc Thesis in Power electronic

## **Design and Implementation of a Pulsed Power Generator**

By: Saeed arabameri

**Supervisor:**

Dr Ali Dastfan

**Advisor:**

Dr Emad Ebrahimi

**September 2016**