

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ



دانشگاه صنعتی شبرود

دانشکده برق و رباتیک

گروه قدرت

بهینه سازی عملکرد یکسوکننده PFC با استفاده از مفاهیم تئوری بازی ها

دانشجو : احمد رضا امیراحمدی

استاد راهنما :

دکتر علی دستفان

استاد مشاور

سید محمد رضا رفیعی

پایان نامه ارشد جهت اخذ درجه کارشناسی ارشد

اسفند ۱۳۸۸

## تشر و قدردانی

در اینجا جا دارد از تلاش‌های جناب آقای دکتر علی دستفان در حمایت و فراهم کردن شرایط ساخت پروژه و صرف وقت کافی در هدایت اینجانب به عنوان استاد راهنما کمال تشکر و قدردانی را داشته باشم. همچنین از جناب آقای دکتر رفیعی که دانش اینجانب در زمینه بهینه سازی های چند هدفه و مفاهیم الکترونیک قدرت بر پایه هدایت و آموزش ایشان می باشد سپاسگزاری می نمایم.

احمدرضا امیراحمدی

اسفند ماه ۱۳۸۸

## چکیده

تعداد وسایل الکترونیک قدرت روز به روز در حال افزایش است. مبدل‌های الکترونیک قدرت برای تبدیل ولتاژ AC به ولتاژ DC با سطح مورد نظر، و با جریان ورودی با کیفیت مطلوب، برای بارهای مختلف می‌توانند استفاده شوند. این پایان‌نامه در مورد یکسوکننده تک مرحله‌ای تک فاز هارمونیک پایین بر پایه مبدل Boost می‌باشد. این مبدل‌ها به علت داشتن تنها یک سوئیچ اکتیو می‌توانند به عنوان راه‌حل‌های ارزان قیمت برای بهبود کیفیت توان در نظر گرفته شوند.

از آنجایی که هدف اصلی این پروژه، بهینه کردن عملکرد این یکسوکننده‌ها می‌باشد، یک روش جدید در طراحی کنترلر بهینه برای این‌گونه یکسوکننده‌ها ارائه می‌شود. طراحی این کنترلر به منظور فراهم کردن همزمان پاسخ دینامیکی مطلوب و کیفیت جریان ورودی مناسب، بر پایه روش SPEA از روش‌های بهینه‌سازی چند هدفه می‌باشد. این روش بر پایه روش‌های تکاملی بهینه پرتو که خود در تئوری بازی‌ها مطرح می‌شوند، استوار است. پاسخ دینامیکی و راه‌اندازی ولتاژ خروجی و THD جریان ورودی به عنوان توابع هدف در نظر گرفته شده‌اند، در حالی که ضرایب جبران‌کننده در روش کنترلر جریان غیر مستقیم یکسوکننده PFC به عنوان پارامترهای طراحی می‌باشند. برنامه بهینه‌سازی یک مجموعه از ضرایب بهینه و نتایج مربوطه به آن‌ها را تحت عنوان سطح بهینه پرتو در اختیار طراح قرار می‌دهد. سطح بهینه پرتو برای یکسوکننده PFC در این پایان‌نامه ارائه شده است، و طراح با استفاده از آن و با توجه به ویژگی‌هایی که از یکسوکننده PFC برای استفاده مورد نظر خود انتظار دارد، می‌تواند هر یک از نقاط این مجموعه را انتخاب کند. برای بررسی این مسئله بهینه‌سازی، پاسخ دینامیکی به تغییرات در ولتاژ ورودی، بار و ولتاژ مرجع در نظر گرفته شده است. نتایج شبیه‌سازی ارائه شده توسط برنامه SIMULINK صحت ضرایب بهینه پرتو را ثابت کرده و نشان می‌دهد که طراحی به روش معمول توسط بعضی از نقاط بهینه پرتو مغلوب می‌شود.

یک مدل آزمایشگاهی یکسوکننده PFC با توان ۳۰۰ وات برای بیان کارایی این روش جدید ساخته شد. طراحی کنترلر این یکسوکننده در مد CCM و با روش جریان غیر مستقیم صورت گرفت. همچنین کنترلر دیجیتال برای ساخت یکسوکننده به وسیله ezdsp F2812 اعمال شد. نتایج سطح بهینه پرتو برای بهینه‌سازی همزمان THD جریان ورودی با پاسخ دینامیکی به تغییر پله در بار توسط این مدل آزمایشگاهی بدست آمده و مقایسه آن‌ها با نتایج شبیه‌سازی بیان‌کننده تفاوت ناچیز بین آن‌ها می‌باشد.

**کلید واژه:** یکسوکننده PFC ، مبدل افزایشنده Boost ، بهینه سازی چند هدفه، SPEA ، THD

## لیست مقالات مستخرج از پایان نامه

۱- سید محمد رضا رفیعی، احمد رضا امیراحمدی، حسن کردی، علی دستفان- طراحی کنترل کننده PID بهینه برای مبدل Boost با استفاده از روش Strength Pareto در بهینه سازی های چند هدفه، دومین کنفرانس مشترک فازی و سیستم های هوشمند، ISFS 2008، تهران، ایران، آذر ۱۳۸۷

2- Ahmadreza Amirahmadi, Ali Dastfan, Hossein Yasami, Seyed Mohammad Reza Rafiei “Multi-Objective optimum design of controller for PFC rectifier using NSGA-II Algorithm”, Paper accepted for presentation at 1st Power Electronic & Drive Systems & Technologies Conference (IEEE PEDSTC2010), Iran

3- Ahmadreza Amirahmadi, Ali Dastfan, Seyed Mohammad Reza Rafiei “Design of a PFC rectifier with fast start up response and low input current distortion”, Paper accepted for presentation at international conference on renewable energies and power quality (ICRIPQ'10), Granada, Spain, March 2010

## فهرست مطالب

عنوان	صفحه
فهرست علائم و نشانه‌ها.....	ل.....
فهرست جدول‌ها.....	م.....
فهرست شکل‌ها.....	ن.....
<b>فصل ۱- مقدمه</b> .....	۱.....
<b>فصل ۲- اصول عملکردی یکسوکننده PFC</b> .....	۹.....
۱-۲- مقدمه.....	۱۰.....
۲-۲- درک یک یکسوکننده با عملکرد تقریباً ایده‌آل.....	۱۰.....
۳-۲- انتخاب مبدل DC/DC برای یکسوکننده.....	۱۱.....
۴-۲- یکسوکننده با مبدل Boost.....	۱۳.....
۱-۴-۲- تغییرات دیوتی‌سایکل در یکسوکننده برپایه مبدل Boost.....	۱۳.....
۲-۴-۲- محدوده باند DCM و CCM برای مبدل Boost.....	۱۴.....
۳-۴-۲- رسم مشخصه ورودی استاتیک حلقه باز یکسوکننده PFC با مبدل Boost.....	۱۶.....
۴-۴-۲- مشخصات استاتیک ورودی در مبدل Boost.....	۱۹.....
۵-۲- شارش توان در یکسوکننده.....	۲۱.....
۱-۵-۲- جریان هجومی.....	۲۴.....
۲-۵-۲- پهنای باند حلقه فیدبک ولتاژ خازن.....	۲۵.....
۶-۲- مقایسه توپولوژی‌های مختلف یکسوکننده PFC تک فاز.....	۲۶.....
۷-۲- خلاصه فصل.....	۲۸.....
<b>فصل ۳- انواع روش‌های کنترلی یکسوکننده PFC تک فاز</b> .....	۳۰.....
۱-۳- مقدمه.....	۳۱.....
۲-۳- روش کنترل متوسط جریان.....	۳۱.....
۳-۳- روش کنترل پیش‌خور.....	۳۳.....
۴-۳- روش کنترل جریان برنامه‌ریزی شده.....	۳۶.....
۵-۳- روش هیستریزیس و مد هدایت بحرانی.....	۴۱.....
۶-۳- روش کنترل موج حامل غیر خطی.....	۴۵.....
۷-۳- روش کنترل جریان غیر مستقیم.....	۵۰.....
۸-۳- خلاصه فصل.....	۵۴.....
<b>فصل ۴- تئوری بازی‌ها و کاربرد آن</b> .....	۵۵.....

۵۶	۱-۴ - مقدمه
۵۶	۲-۴ - مفاهیم تئوری بازی‌ها و بهینه‌سازی چند هدفه
۵۹	۱-۲-۴ - مفهوم ماتریس بازی‌ها
۵۹	۲-۲-۴ - ارزش پایینی و بالایی بازی
۶۳	۳-۲-۴ - بازی‌های تکاملی
۶۵	۴-۲-۴ - روش‌های کلی حل بازی‌های محدود
۶۶	۵-۲-۴ - روش‌های حل بازی‌های نامحدود
۶۷	۳-۴ - روش‌های تقریبی حل بازی‌ها
۶۷	۱-۳-۴ - حل مسائل بهینه‌سازی چند هدفه با استفاده از الگوریتم‌های شبه پویا
۶۹	۲-۳-۴ - بازی‌های Pareto front
۷۰	۳-۳-۴ - روش Strength pareto
۷۴	۴-۴ - یک مثال الکتریکی ساده برای استفاده از مفاهیم بهینه‌سازی چند هدفه
۷۵	۱-۴-۴ - بهینه‌سازی پاسخ راه‌اندازی مبدل Boost
۷۸	۵-۴ - خلاصه فصل
۸۰	<b>فصل ۵ - طراحی یکسوکننده PFC</b>
۸۱	۱-۵ - مقدمه
۸۱	۲-۵ - طراحی سخت‌افزار
۸۱	۱-۲-۵ - نحوه انتخاب المان‌های پسیو برای یکسوکننده PFC
۸۳	۲-۲-۵ - انتخاب پردازنده مناسب
۸۸	۳-۲-۵ - طراحی مدارهای اسنابر پسیو
۹۴	۴-۲-۵ - طراحی مدار نمونه‌گیر ولتاژ
۹۶	۵-۲-۵ - انتخاب درایو سوئیچ
۹۸	۶-۲-۵ - انتخاب دیود، سوئیچ و سلف
۱۰۰	۳-۵ - طراحی مدار کنترلی
۱۰۰	۱-۳-۵ - طراحی مدار کنترلی بر مبنای مدل فرکانسی
۱۰۲	۲-۳-۵ - طراحی مدار کنترلی با استفاده از روش بهینه‌سازی‌های چند هدفه
۱۰۷	۴-۵ - خلاصه فصل
۱۰۸	<b>فصل ۶ - نتایج شبیه‌سازی و ساخت پروژه</b>
۱۰۹	۱-۶ - مقدمه
۱۰۹	۲-۶ - نتایج شبیه‌سازی
۱۰۹	۱-۲-۶ - نتایج شبیه‌سازی برای کنترلر طراحی شده بر مبنای مدل فرکانسی
۱۱۳	۲-۲-۶ - بهینه‌سازی همزمان پاسخ راه‌اندازی و THD جریان ورودی
۱۱۵	۳-۲-۶ - بهینه‌سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله ولتاژ مرجع



۱۱۸.....	۴-۲-۶	بهینه‌سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر ولتاژ ورودی
۱۱۹.....	۵-۲-۶	بهینه‌سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در بار
۱۲۴.....	۶-۲-۶	یکسوکننده بدون سوئیچینگ.....
۱۲۵.....	۷-۲-۶	یکسوکننده PFC با ضرایب PI حاصل از طراحی به روش معمول.....
۱۲۶.....	۸-۲-۶	پاسخ دینامیکی.....
۱۲۷.....	۹-۲-۶	یکسوکننده PFC با ضرایب جبران‌کننده بدست آمده از روش SPEA.....
۱۳۰.....	۳-۶	مقایسه نتایج شبیه‌سازی و نتایج ساخت.....
۱۳۱.....	۴-۶	خلاصه فصل.....
۱۳۲.....	۷-۷	نتیجه‌گیری و پیشنهادات.....
۱۳۳.....	۱-۷	نتیجه‌گیری.....
۱۳۴.....	۲-۷	پیشنهادات.....
۱۳۵.....		فهرست مراجع.....
۱۳۸.....		واژه‌نامه‌ی فارسی به انگلیسی.....
۱۳۹.....		واژه‌نامه‌ی انگلیسی به فارسی.....

## فهرست علائم و نشانه‌ها

عنوان	علامت اختصاری
فرکانس منبع تغذیه	$f$
فرکانس سوئیچینگ	$f_{sw}$
ولتاژ خروجی یکسوکننده	$v_o, V$
خازن خروجی	$C_o$
سلف مبدل Boost	$L_b, L$
مقاومت معادل ورودی	$R_e$
دوره تناوب سوئیچینگ	$T_s$
ضریب تبدیل مبدل DC/DC	$d$
ولتاژ ورودی مبدل DC/DC	$v_g$
جریان ورودی مبدل DC/DC	$i_g$
توان	$P$
Total Harmonic Distortion	$THD$
Power Factor Correction	$PFC$
Strength Pareto Evolutionary Algorithm	$SPEA$

## فهرست جدول‌ها

عنوان	صفحه
جدول ۱-۲: مقدار استرس جریان دیود و ترانزیستور برای دو مبدل Boost و SEPIC در مد CCM.....	۲۷
جدول ۱-۴: ضرایب کنترل کننده PID به منظور دستیابی به پاسخ بهینه در مبدل Boost.....	۷۷
جدول ۱-۵: مشخصات یکسوکننده مورد نظر جهت طراحی.....	۸۲
جدول ۲-۵: مشخصات برد eZdsp F2812.....	۸۸
جدول ۳-۵: مقادیر Pareto Set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ مرجع.....	۱۰۴
جدول ۴-۵: مقادیر Pareto set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در بار.....	۱۰۵
جدول ۵-۵: مقادیر Pareto Set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ ورودی.....	۱۰۶
جدول ۶-۵: مقادیر Pareto Set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ راه اندازی یکسوکننده PFC.....	۱۰۶
جدول ۱-۶: مقادیر Pareto Set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ راه اندازی یکسوکننده PFC.....	۱۱۳
جدول ۲-۶: مقادیر Pareto Set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ مرجع.....	۱۱۶
جدول ۳-۶: مقادیر Pareto Set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ ورودی.....	۱۱۸
جدول ۴-۶: مقادیر Pareto set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در بار.....	۱۲۰
جدول ۵-۶: مقایسه نتایج ساخت و شبیه سازی برای یکسوکننده PFC.....	۱۳۱

## فهرست شکل‌ها

صفحه	عنوان
شکل ۱-۱: ولتاژ ورودی، ولتاژ خروجی و جریان ورودی برای یکسوکننده دیودی پل کامل با خازن در خروجی..... ۳	
شکل ۱-۲: طیف هارمونیکی جریان ورودی یکسوکننده دیودی پل کامل..... ۳	
شکل ۱-۳: مدار لازم جهت بدست آوردن یک یکسو کننده با عملکرد ایده ال..... ۱۰	
شکل ۲-۱: شکل موج تغییرات نسبت تبدیل مبدل DC/DC مناسب برای یکسوکننده..... ۱۱	
شکل ۲-۲: مدار یک یکسوکننده تکفاز با استفاده از مبدل Boost..... ۱۳	
شکل ۲-۳: مدل فرکانس پایین مبدل Boost در مد DCM..... ۱۶	
شکل ۲-۴: مشخصه ورودی استاتیک حلقه باز یک PFC با مبدل Boost..... ۱۹	
شکل ۲-۵: یکسوکننده با مبدل Boost به همراه کنترلر برای ورودی شبه مقاومتی..... ۲۰	
شکل ۲-۶: مدل فرکانس پایین یکسوکننده با مدار کنترلی برای متناسب کردن جریان ورودی با ولتاژ ورودی..... ۲۱	
شکل ۲-۷: توان لحظه ای ورودی و خروجی و تغییرات ولتاژ خازن به منظور برقراری تعادل توان لحظه ای..... ۲۳	
شکل ۲-۸: یکسوکننده با قسمت تنظیم کننده ولتاژ جدا از قسمت ذخیره کننده انرژی..... ۲۳	
شکل ۲-۹: ولتاژ و جریان یکسوکننده با حلقه ولتاژ با پهنای باند بینهایت..... ۲۶	
شکل ۳-۱: قسمتی از مدار کنترلی روش متوسط جریان..... ۳۲	
شکل ۳-۲: مدار کنترلی متوسط جریان..... ۳۳	
شکل ۳-۳: مدار کنترل فیدفوروارد..... ۳۵	
شکل ۳-۴: مدار کنترلی روش جریان برنامه ریزی شده..... ۳۷	
شکل ۳-۵: جریان ترانزیستور و نحوه تولید کردن دیوتی سایکل در روش کنترلی جریان برنامه ریزی شده..... ۳۷	
شکل ۳-۶: پایداری در روش کنترلی جریان برنامه ریزی شده با دیوتی سایکل کوچکتر از ۰.۵ در مد CCM به ازای تغییر در جریان سلف..... ۳۸	
شکل ۳-۷: ناپایداری در روش کنترلی جریان برنامه ریزی شده با دیوتی سایکل بزرگتر از ۰.۵ در مد CCM به ازای تغییر در جریان سلف..... ۳۸	
شکل ۳-۸: مشخصه استاتیک ورودی برای روش کنترلی جریان برنامه ریزی شده..... ۳۹	
شکل ۳-۹: شکل موج جریان ورودی به ازای مقادیر مختلف از Re برای روش کنترلی جریان برنامه ریزی شده..... ۴۱	
شکل ۳-۱۰: روش هیستریزیس برای یک موج مرجع سینوسی..... ۴۲	

- شکل ۳-۱۱: روش کنترل هیستریزیس با عملکرد مبدل در مزر CCM و DCM..... ۴۳
- شکل ۳-۱۲: مدار کنترلی روش مد هدایت بحرانی..... ۴۴
- شکل ۳-۱۳: مدار کنترلی روش موج حامل غیر خطی شارژ شونده..... ۴۶
- شکل ۳-۱۴: شکل موج پارامترهای مختلف روش موج حامل غیر خطی شارژ شونده..... ۴۷
- شکل ۳-۱۵: روش کنترلی جریان غیر مستقیم برای یکسو کننده PFC..... ۵۱
- شکل ۴-۱: ماتریس بازی..... ۵۹
- شکل ۴-۲: ماتریس بازی نمونه..... ۶۲
- شکل ۴-۳: ماتریس بازی، بازی معمای زندانی..... ۶۲
- شکل ۴-۴: ماتریس بازی شرکت های ارتباطی..... ۶۴
- شکل ۴-۵: ماتریس بازی نمونه..... ۶۸
- شکل ۴-۶: ماتریس بازی ساده شده با استفاده از مفهوم استراتژی های غالب..... ۶۸
- ۴-۷: فیدبک منفی ولتاژ برای کنترل مبدل Boost..... ۷۵
- شکل ۴-۸: پاسخ مبدل Boost با جبران کننده PID طراحی شده بروش زیگلر نیکولز..... ۷۶
- شکل ۴-۹: شکل (۷) سطح بهینه پرتو برای مبدل Boost..... ۷۶
- شکل ۴-۱۰: پاسخ های پله بهینه مبدل Boost حاصل از روش Strength Pareto..... ۷۸
- شکل ۵-۱: یکسو کننده PFC با مبدل Boost..... ۸۲
- شکل ۵-۲: بلوک های SIMULINK برای TIC2000 DSP..... ۸۵
- شکل ۵-۳: کیت F2812 DSP شرکت Spectrum Digital..... ۸۶
- شکل ۵-۴: اسنابر ولتاژ..... ۸۹
- شکل ۵-۵: اسنابر جریان..... ۸۹
- شکل ۵-۶: سوئیچ مبدل Boost به منظور طراحی اسنابر..... ۹۱
- شکل ۵-۷: اسنابر RC برای مبدل Boost..... ۹۱
- شکل ۵-۸: اسنابر RCD برای سوئیچ مبدل Boost..... ۹۲
- شکل ۵-۹: مدار کنترلی یکسو کننده PFC به منظور نشان دادن مدار نمونه گیر ولتاژ..... ۹۴
- شکل ۵-۱۰: مدار طراحی IL300 به منظور استفاده در نمونه گیری ولتاژ برای فیدبک ولتاژ DC..... ۹۵
- شکل ۵-۱۱: اپتی کوپلر معمولی برای ایزوله کردن پالس..... ۹۷
- شکل ۵-۱۲: درایو ماسفت و IGBT (PC923)..... ۹۷
- شکل ۵-۱۳: مدار کاربردی درایو سوئیچ (PC923)..... ۹۸
- شکل ۵-۱۴: دیود قدرت فوق سریع برای یکسو کننده PFC..... ۹۹
- شکل ۵-۱۵: مدل فرکانسی یکسو کننده PFC برای حلقه کنترل ولتاژ..... ۱۰۱
- شکل ۵-۱۶: فلوجارت برنامه بهینه سازی پارامترهای یکسو کننده PFC..... ۱۰۳
- شکل ۶-۱: جریان ورودی یکسو کننده PFC با  $T_{PI}$  برابر با ۲۶ میلی ثانیه و  $K_{PI}$  برابر با ۴/۸ ، مقدار THD جریان ورودی، ۷/۲۳ درصد..... ۱۱۰

شکل ۶-۲: پاسخ راه اندازی یکسوکننده PFC با ضرایب PI طراحی شده بر مبنای مدل دینامیکی، زمان راه اندازی برابر با ۱۵۰ میلی ثانیه..... ۱۱۱

شکل ۶-۳: پاسخ دینامیکی یکسوکننده PFC با ضرایب PI طراحی شده بر مبنای مدل فرکانسی، (a) تغییر پله در ولتاژ مرجع (b) پاسخ دینامیکی به تغییر در ولتاژ مرجع (c) تغییر پله در ولتاژ ورودی (d) پاسخ دینامیکی به تغییر در ولتاژ ورودی (e) تغییر پله در بار (f) پاسخ دینامیکی به تغییر در بار ..... ۱۱۲

شکل ۶-۴: پاسخ راه اندازی و جریان ورودی برای تعدادی از نقاط بهینه سطح بهینه پرتو، به ترتیب از بالا به پایین نقاط ۱، ۵، ۹ و ۱۴ از جدول ۹..... ۱۱۴

شکل ۶-۵: سطح بهینه پرتو برای بهینه سازی همزمان THD جریان ورودی و پاسخ راه اندازی یکسوکننده PFC..... ۱۱۵

شکل ۶-۶: تعدادی از پاسخ های بهینه انتخاب شده از سطح بهینه پرتو، به ترتیب از بالا به پایین نقاط ۱، ۴، ۷ و ۱۰ در جدول ۱۰..... ۱۱۶

شکل ۶-۷: سطح بهینه پرتو برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ مرجع..... ۱۱۷

شکل ۶-۸: پاسخ های دینامیکی و THD جریان ورودی متناظر با آن ها برای نقاط جدول ۱۱..... ۱۱۸

شکل ۶-۹: سطح بهینه پرتو برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ ورودی..... ۱۱۹

شکل ۶-۱۰: تعدادی از پاسخ های بهینه انتخاب شده از سطح بهینه پرتو به ترتیب از بالا به پایین نقاط ۱، ۴، ۷ در جدول ۱۲..... ۱۲۰

شکل ۶-۱۱: سطح بهینه پرتو حاصل از بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در بار..... ۱۲۲

شکل ۶-۱۲: یکسوکننده PFC ساخته شده به صورت آزمایشگاهی..... ۱۲۳

شکل ۶-۱۳: جریان ورودی و ولتاژ خروجی یکسوکننده پل کامل بدون سوئیچینگ، کانال یک جریان ورودی، کانال دو، ولتاژ خروجی..... ۱۲۴

شکل ۶-۱۴: نمودار FFT جریان ورودی یکسوکننده پل کامل بدون سوئیچینگ..... ۱۲۴

شکل ۶-۱۵: جریان ورودی یکسو کننده PFC با ضرایب حاصل از طراحی به روش معمول و نمودار FFT آن..... ۱۲۵

شکل ۶-۱۶: ولتاژ DC خروجی یکسوکننده PFC تنظیم شده در مقدار ۲۳۰ ولت..... ۱۲۶

شکل ۶-۱۷: تغییر در بار خروجی یکسوکننده از ۳۰۰ وات به ۴۵۰ وات، ضریب سنسور جریان ۱ و ولتاژ خروجی ۲۳۰ ولت..... ۱۲۷

شکل ۶-۱۸: پاسخ دینامیکی به تغییر در بار مطابق با شکل ۶-۱۶ با ضرایب PI طراحی شده به روش معمول،  $T_{PI}=0.026ms$  ،  $K_{PI}=4.8$ ..... ۱۲۷

شکل ۶-۱۹: مد AC پاسخ دینامیکی شکل ۶-۱۷..... ۱۲۸

شکل ۶-۲۰: پاسخ دینامیکی و جریان ورودی در حالت پایدار برای تعدادی از نقاط انتخاب شده از سطح بهینه پرتو، (نقاط ۱، ۴، ۷ از جدول ۱۲)..... ۱۲۹

شکل ۶-۲۱: نمودار FFT برای جریان ورودی شکل ۶-۱۹ (a)..... ۱۳۰

# فصل ۱

## مقدمه



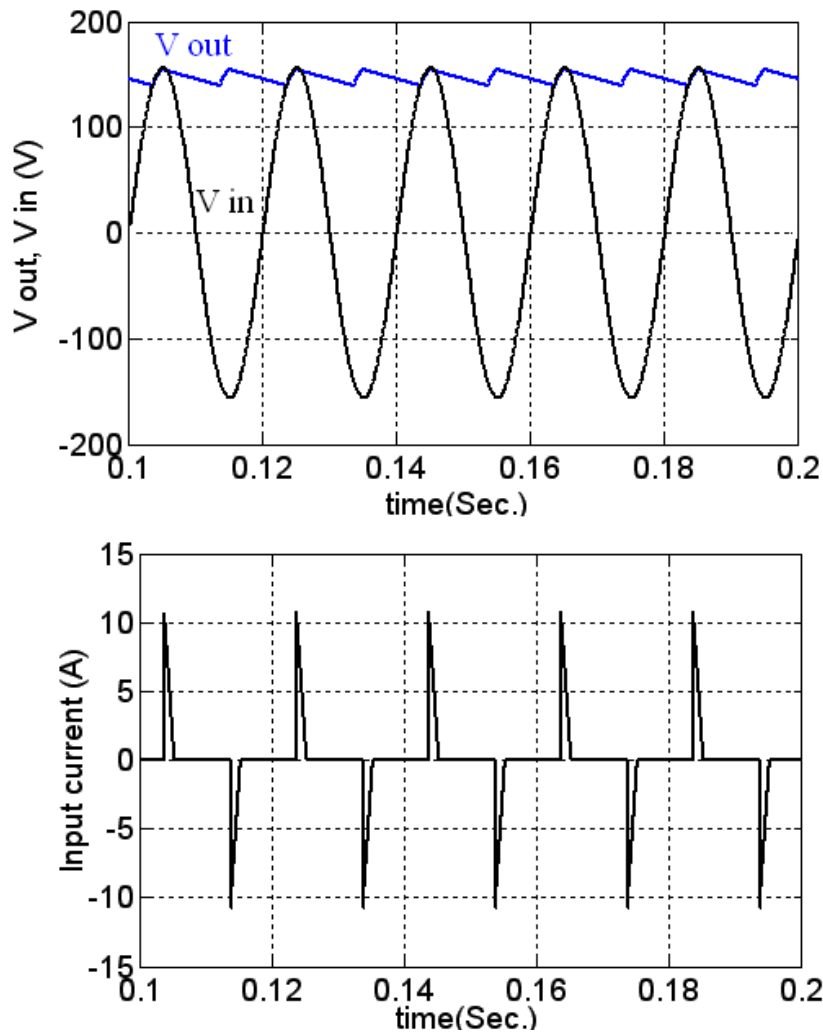
با توجه به گسترش روزافزون وسایل الکترونیکی و وسایل مخابراتی، استفاده از یکسوکننده‌های ولتاژ AC بسیار گسترش یافته‌است. پیش‌بینی می‌شود در سال‌های آینده این یکسوکننده‌ها میزان قابل توجهی از بار شبکه را تشکیل دهند.

امروزه مسئله کیفیت توان بسیار اهمیت یافته‌است و بیشتر شرکت‌هایی که به ارائه خدمات برق‌رسانی می‌پردازند با قراردادان استانداردهایی سعی در محدود کردن استفاده از بارهایی که این استانداردهای کیفیت توان را رعایت نمی‌کنند دارند. هر چند که با ابزارهای جداگانه‌ای مانند فیلتر-های اکتیو، می‌توان به جبران بارهایی که استانداردهای کیفیت توان را رعایت نمی‌کنند پرداخت، اما به علت هزینه بالا و محدودیت توانایی این ابزارها، سیاست اصلی در قرار دادن استانداردهای کیفیت توان برای وسایل مختلف از جمله یکسوکننده‌ها می‌باشد.

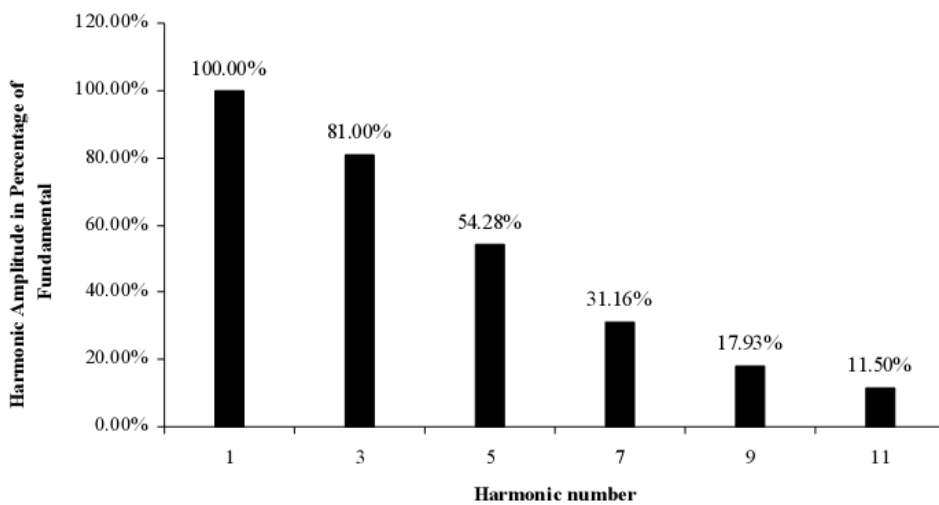
در گذشته بیشتر از یکسوکننده‌های دیودی به همراه فیلتر خازنی در خروجی برای وسایل مختلفی که نیاز به تغذیه DC داشتند استفاده می‌شد. جریان ورودی و ولتاژ خروجی برای یک یکسوکننده پل کامل دیودی به همراه فیلتر خازنی خروجی در شکل ۱-۱ نشان داده شده است [۱]. همانطور که مشخص است، جریان ورودی از لحاظ مسائل کیفیت توان، کاملاً نامناسب می‌باشد. در شکل ۱-۲ طیف هارمونیک این جریان نشان داده شده است، این طیف هارمونیک بیان می‌کند که جریان ورودی دارای مقادیر زیادی هارمونیک‌های فرد ولتاژ ورودی می‌باشد و THD آن از ۸۰ درصد نیز بیشتر می‌باشد [۲]. هرچند هزینه این یکسوکننده‌ها بسیار اندک می‌باشد ولی دارای مشکلات اساسی به قرار زیر هستند.

۱- این یکسوکننده‌ها هارمونیک زیادی به شبکه تزریق کرده و باعث افت استانداردهای کیفیت توان می‌شوند.

۲- این یکسوکننده‌ها دارای ضریب توان نامناسبی می‌باشند.



شکل ۱-۱: ولتاژ ورودی ( $V_{in}$ )، ولتاژ خروجی ( $V_o$ ) و جریان ورودی برای یکسوکننده دیودی پل کامل با خازن در خروجی



شکل ۱-۲: طیف هارمونیکی جریان ورودی یکسوکننده دیودی پل کامل [۲]

۳- هارمونیک‌ها در جریان ورودی این یکسوکننده‌ها باعث افزایش تداخل الکترومغناطیس (EMI) شبکه قدرت با سیستم‌های دیگر می‌شوند.

۴- این یکسوکننده‌ها برای خود مصرف‌کننده نیز دارای این مشکل هستند که سطح ولتاژ DC خروجی، قابل تنظیم نمی‌باشد و اگر نیاز به یک سطح ولتاژ DC خاص باشد، معمولاً در ابتدا با استفاده از یک ترانسفورماتور سطح ولتاژ AC را تغییر داده و بعد آن را به ولتاژ DC تبدیل می‌کنند [۱].

۵- به علت جریان پالسی با پیک زیاد که این یکسوکننده‌ها از شبکه می‌کشند باید ظرفیت توان شبکه را افزایش داد.

با توجه به مشکلات بیان شده و قوانین جدید تنظیم شده توسط شرکت‌های توزیع یکسوکننده-های PFC به خصوص در توان‌های بالا بسیار مورد توجه قرار گرفته‌اند. این یکسوکننده‌ها به دو دسته یکسوکننده‌های PFC پسیو و یکسوکننده‌های PFC اکتیو تقسیم می‌شوند.

یکسوکننده‌های PFC پسیو، با استفاده از فیلترهای خازنی و سلفی، اعوجاج جریان ورودی را کاهش می‌دهند. از آنجایی که مقدار این المان‌های پسیو معمولاً بزرگ است، این نوع از یکسوکننده‌ها دارای حجم و وزن زیادی هستند و به علت وجود این عناصر پسیو بزرگ، جریان ورودی دارای اختلاف فاز با ولتاژ ورودی می‌باشد. ولتاژ خروجی نیز دارای ریپل زیادی بوده و قابل تنظیم در مقدار دلخواه نمی‌باشد، همچنین این یکسوکننده‌ها دارای پاسخ دینامیکی آهسته‌ای نیز می‌باشند. این نوع از یکسوکننده‌ها به علت هزینه پایین، با وجود معایب بیان شده در توان‌های پایین مورد استفاده قرار می‌گیرند. یکسوکننده‌های PFC پسیو دارای انواع مختلفی می‌باشند که بعضی از آن‌ها در ادامه بیان می‌شود.

۱- یکسوکننده PFC پسیو با فیلتر سلفی در سمت AC

۲- یکسوکننده PFC پسیو با فیلتر سلفی در سمت DC

۳- یکسوکننده PFC پسیو با فیلتر تله‌ای هارمونیک<sup>۱</sup> موازی در سمت AC

یکسوکننده‌های PFC اکتیو، برای دستیابی به ضریب توان نزدیک به یک و جریان ورودی با هارمونیک پایین بسیار مناسب می‌باشند. این یکسوکننده‌ها به دو دسته یکسوکننده‌های PFC اکتیو فرکانس پایین و یکسوکننده‌های PFC اکتیو فرکانس بالا تقسیم می‌شوند.

یکسوکننده‌های PFC اکتیو فرکانس پایین دارای فرکانس سوئیچینگ برابر با فرکانس منبع ورودی می‌باشند. این نوع از یکسوکننده‌ها نسبت به یکسوکننده‌های PFC پسیو دارای المان‌های پسیو کوچکتر و مدار ساده جهت سوئیچینگ فرکانس پایین می‌باشند و در مقایسه با یکسوکننده‌های PFC اکتیو فرکانس بالا دارای المان‌های پسیو بزرگتر و تنظیم ولتاژ خروجی کندتر هستند.

یکسوکننده‌های PFC اکتیو فرکانس بالا، از قرار گرفتن یک مبدل DC/DC مناسب بین پل دیودی و خازن خروجی در یکسوکننده‌های معمولی بدست می‌آیند. این نوع از یکسوکننده‌ها نیاز به مدار کنترلی دارند که جریان ورودی را متناسب با ولتاژ ورودی می‌کند. در این نوع از یکسوکننده‌ها، فرکانس سوئیچینگ از فرکانس منبع ورودی بسیار بیشتر است و ولتاژ خروجی تنظیم شده و همچنین دارای هارمونیک دوم فرکانس منبع ورودی می‌باشد [۳].

مشکلی که برای یکسوکننده‌های PFC اکتیو فرکانس بالا وجود دارد این است که کیفیت جریان ورودی با پاسخ‌های دینامیکی ولتاژ خروجی، متضاد است. در واقع با بهبود یکی از این‌ها، دیگری خرابتر می‌شود. برای مثال اگر در روش کنترلی، پهنای باند حلقه ولتاژ وسیع در نظر گرفته شود،

<sup>1</sup> Harmonic trap filter

پاسخ دینامیکی ولتاژ خروجی به تغییرات در بار، ولتاژ ورودی و ولتاژ مرجع بهبود می‌یابد، اما به علت اینکه ریپل ولتاژ خروجی وارد حلقه کنترلی می‌شود باعث افزایش اعوجاج جریان ورودی می‌شود.

تا کنون روش‌های مختلفی برای بهبود پاسخ دینامیکی یکسوکننده‌های PFC در حالی که جریان ورودی نیز دارای اعوجاج نشود ارائه شده است، که در ادامه به صورت مختصر به آن‌ها اشاره شده و معایب و مزایای آن‌ها بررسی می‌شود.

مقالات زیادی ارائه شده است که بر مبنای روش جبران ریپل می‌باشند. در این مقالات روش‌های مختلفی برای جبران ریپل ولتاژ در حلقه کنترلی ولتاژ ارائه شده است. روش‌های اولیه ارائه شده تنها به حذف هارمونیک دوم می‌پرداختند اما روش‌های جدیدتر قادر به حذف هارمونیک‌های بالاتر نیز از ولتاژ کنترلی فیدبک شده هستند. این روش به دو دسته مجزا تقسیم می‌شود. در اولین روش به جبران ریپل با استفاده از تخمین زننده ریپل می‌پردازند [۴]-[۶] و در دومین روش از فیلترهای مختلف در قسمت فیدبک ولتاژ برای حذف ریپل استفاده می‌شود. با توجه به رشد پردازنده‌های دیجیتال به کارگیری فیلترهای notch [۷]-[۹] و Dead zone ADC controller [۷] و فیلترهای comb آسانتر شده است. در تمامی این روش‌ها هدف افزایش پهنای باند حلقه ولتاژ با استفاده از حذف هارمونیک‌های دوم و بالاتر از سیگنال کنترلی است [۱۱].

در روش دیگر، از دو پهنای باند جداگانه برای حالت پایدار و حالت گذرا استفاده می‌شود. در حالت پایدار پهنای باند حلقه ولتاژ پایین انتخاب می‌شود تا جریان ورودی دارای اعوجاج کمی باشد و در طی حالت گذرا پهنای باند حلقه ولتاژ برای داشتن یک پاسخ دینامیکی مطلوب افزایش می‌یابد. از خطای ولتاژ برای اینکه مشخص شود یکسوکننده در حالت گذرا یا حالت پایدار است استفاده می‌شود [۱۲].

روش‌های جبران ریپل و استفاده از دو پهنای باند جداگانه دارای معایب زیر هستند.

۱- به علت اضافه کردن یک بلوک، پیچیدگی مدار کنترلی را افزایش می‌دهند.

۲- در حالتی که از پردازنده دیجیتال استفاده می‌شود نیاز به حافظه بیشتری به منظور ذخیره سازی می‌باشد.

۳- چون طراحی بلوک‌های اضافی مانند فیلترها با توجه به مدل یکسوکننده صورت می‌گیرد و مدل یکسوکننده نیز وابسته به پارامترهای آن است، این روش‌ها به تغییرات پارامترها در طول زمان بسیار حساس هستند.

روش دیگر تحت عنوان کنترل پیش‌خور<sup>۱</sup> نامیده می‌شود. در این روش برای بهبود پاسخ دینامیکی به هر یک از تغییرات، سیگنال آن را به مدار کنترلی پیش‌خور می‌کنند. برای مثال به پیش‌خور از ولتاژ ورودی، جریان خروجی، دیوتی‌سایکل و جریان مرجع می‌توان اشاره کرد [۱۳]-[۱۸]. از جمله معایب این روش می‌توان به موارد زیر اشاره کرد.

۱- نیاز به تعداد زیادی سنسور است یا در بعضی از این روش‌ها که نیاز به سنسور اضافی ندارند، لازم است که تخمین زنده‌های مقدار استفاده کرد.

۲- پیچیدگی مدار کنترلی را افزایش می‌دهند.

در این پروژه از روش بهینه‌سازی چند هدفه در طراحی ضرایب جبران‌کننده این یکسوکننده‌ها استفاده می‌شود که بدون هیچ گونه بلوک اضافی یا افزایش پیچیدگی مدار کنترلی، پاسخ دینامیکی و اعوجاج جریان ورودی یکسوکننده را بهبود می‌بخشد. روش‌های بهینه‌سازی چند هدفه، نیاز به این ندارند که توابع هدف را با یکدیگر ترکیب کنند و بعد به بهینه‌سازی پردازند [۱۹]. این روش‌های بهینه‌سازی که بر پایه تئوری بازی‌ها هستند، سطح بهینه پرتو را در اختیار طراح قرار می‌دهند که با استفاده از آن و با توجه به ویژگی‌هایی که مورد نظر است، می‌تواند نقطه بهینه مناسب را از بین نقاط

<sup>۱</sup> Feedforward

بهینه ارائه شده انتخاب کند [۲۰]. در این پروژه با ارائه نتایج شبیه‌سازی و همچنین نتایج حاصل از ساخت یک نمونه آزمایشگاهی، صحت ضرایب ارائه شده برای جبران‌کننده این یکسوکننده‌ها، تایید می‌شود. برای ساخت نمونه آزمایشگاهی، مدار کنترلی با استفاده از eZdsp f2812 به اجرا درآمد.

در فصل دوم از این پایان‌نامه اصول اساسی عملکرد یکسوکننده PFC مورد بررسی قرار می‌گیرد، توپولوژی‌های مختلف برای این نوع یکسوکننده‌ها بیان شده و بهترین آن‌ها معرفی می‌شود. در فصل سوم روش‌های کنترلی مختلفی که برای یکسوکننده PFC ارائه شده است مورد بررسی قرار گرفته و روش مناسب برای انجام این پروژه انتخاب می‌شود. در فصل چهارم مفاهیم تئوری بازی‌ها معرفی شده و استفاده از آن‌ها در بهینه‌سازی‌های چند هدفه بررسی می‌شود. در فصل پنجم طراحی سخت‌افزار و مدار کنترلی یکسوکننده PFC مورد نظر بررسی شده و روش پیشنهادی بر پایه بهینه‌سازی‌های چند هدفه در طراحی مدار کنترلی ارائه می‌شود. در فصل ششم، نتایج شبیه‌سازی و نتایج حاصل از ساخت پروژه به صورت آزمایشگاهی هم برای طراحی به روش معمول و هم روش پیشنهادی ارائه شده و با هم مقایسه می‌شوند. فصل هفتم نیز به نتیجه‌گیری و ارائه پیشنهادات برای کارهای تحقیقاتی آینده اختصاص دارد.

## فصل ۲

# اصول عملکردی یکسوکننده PFC



## ۲-۱- مقدمه

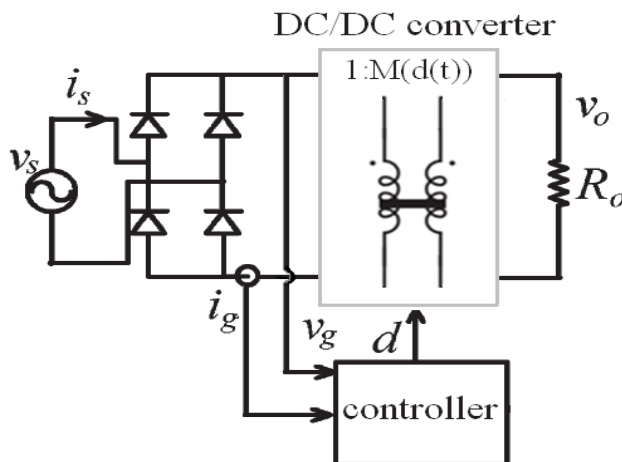
در این فصل توپولوژی‌هایی که قادر هستند یکسوکنندگی تقریباً ایده‌آل را انجام دهند معرفی شده و سپس به مقایسه این توپولوژی‌های مختلف که با استفاده از مبدل‌های متفاوت بدست آمده‌اند پرداخته می‌شود. در خاتمه نیز توپولوژی یکسوکننده PFC بر پایه مبدل Boost که هدف اصلی این پروژه می‌باشد بررسی شده و معایب و مزایای آن مطرح می‌شود.

## ۲-۲- درک یک یکسوکننده با عملکرد تقریباً ایده‌آل

برای بدست آوردن یک یکسوکننده با عملکرد تقریباً ایده‌آل باید بعد از یکسوکننده دیودی یک مبدل DC/DC قرار داده و دیوتی سایکل مبدل DC/DC را به نحوی کنترل کرد که جریان ورودی متناسب با ولتاژ ورودی باشد. ولتاژ ورودی به صورت سینوسی مطابق با (۱-۲) در نظر گرفته می‌شود.

$$v_{ac}(t) = V_M \sin(\omega t) \quad (1-2)$$

که در این معادله  $V_M$  دامنه ولتاژ ورودی و  $\omega$  فرکانس زاویه‌ای منبع ورودی می‌باشد. معادله ولتاژ بعد از پل دیودی ( $v_g(t)$ ) به صورت (۲-۲) در می‌آید.



شکل ۱-۲: مدار لازم جهت بدست آوردن یک یکسوکننده با عملکرد ایده‌آل

$$v_g(t) = V_M |\sin(\omega t)| \quad (2-2)$$

برای بدست آوردن نسبت تبدیل مبدل DC/DC باید ولتاژ بعد از مبدل DC/DC که با  $V$  مشخص می‌شود را نسبت به ولتاژ قبل از آن مقایسه کرد.

$$M(d(t)) = \frac{v(t)}{v_g(t)} = \frac{V}{V_M |\sin(\omega t)|} \quad (3-2)$$

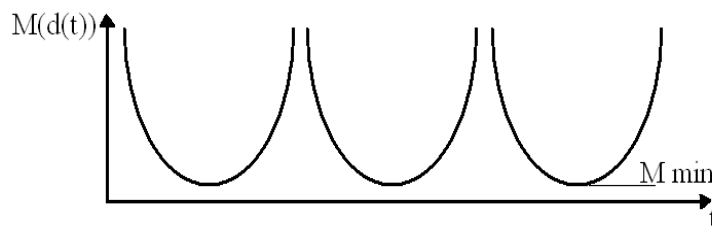
با توجه به (3-2) مقدار مینیمم نسبت تبدیل مبدل DC/DC برای یک یکسوکننده با عملکرد ایده‌آل برابر با (4-2) است.

$$M_{min} = \frac{V}{V_M} \quad (4-2)$$

در ادامه با توجه به معرفی‌های انجام شده و پی‌بردن به شرایطی که مبدل DC/DC مناسب برای یکسوکننده، باید قادر به رفع آن‌ها باشد به بررسی مبدل‌های مناسب پرداخته می‌شود.

### ۳-۲- انتخاب مبدل DC/DC برای یکسوکننده

مبدل DC/DC که برای یکسوکننده انتخاب می‌شود باید نسبت تبدیل آن مطابق با شکل موج شکل ۲-۲ قابل تغییر باشد [۳].



شکل ۲-۲: شکل موج تغییرات نسبت تبدیل مبدل DC/DC مناسب برای یکسوکننده

برای جلوگیری از خرابی ولتاژ خروجی، در نقاط نزدیک به صفر در ولتاژ ورودی، مبدل باید قادر به تولید ولتاژ بینهایت در خروجی خود باشد. از آنجایی که مبدل DC/DC ایده‌آل است توان ورودی آن با توان خروجی آن برابر است در نتیجه جریان خروجی مبدل از رابطه (۵-۲) بدست می‌آید.

$$i(t) = \frac{v_g(t)i_g(t)}{V} = \frac{v_g^2(t)}{VR_e} \quad (۵-۲)$$

در این رابطه  $R_e$  مقاومت معادل ورودی یکسوکننده می‌باشد. حال اگر مقدار  $v_g(t)$  را در داخل رابطه (۵-۲) قرار دهیم برای جریان خروجی مبدل DC/DC به رابطه (۶-۲) دست پیدا می‌کنیم.

$$i(t) = \frac{V_M^2}{VR_e} \sin^2(\omega t) = \frac{V_M^2}{2VR_e} (1 - \cos(2\omega t)) \quad (۶-۲)$$

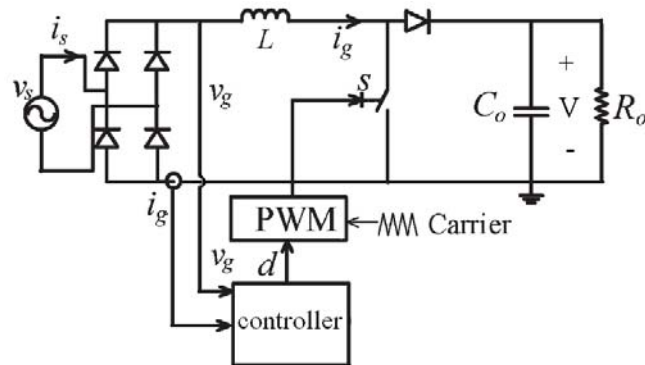
همانطور که ملاحظه می‌شود جریان خروجی مبدل DC/DC از دو قسمت تشکیل شده است، یک قسمت DC و یک قسمت AC که فرکانس آن دو برابر فرکانس تغذیه ورودی است، یکی از وظایف خازن خروجی فیلتر کردن این هارمونیک دوم و تحویل دادن جریان DC به بار است. مقدار جریان DC بار مطابق با رابطه (۷-۲) است.

$$I = \langle i(t) \rangle_{T_L} = \frac{V_M^2}{2VR_e} \quad (۷-۲)$$

که در این رابطه  $T_L$  دوره تناوب ولتاژ ورودی می‌باشد. حال می‌توان مقدار توان متوسط بار را نیز مطابق با رابطه (۸-۲) مشخص کرد.

$$P = \frac{V_M^2}{2R_e} \quad (۸-۲)$$

معادلات (۱-۲) تا (۸-۲) برای تمام یکسوکننده‌های PWM تک فاز هارمونیک پایین صادق هستند. بنابراین با توجه به نکات اشاره شده، مبدل‌های DC/DC، Boost, Buck-Boost, Cuk, SEPIC و دیگر با نسبت تبدیل مشابه با آنچه بیان شد برای به کارگیری در یکسوکننده مناسب هستند [۳].



شکل ۲-۳: مدار یک یسوکننده تکفاز با استفاده از مبدل Boost

اگر شرایط و ویژگی خاصی مورد نظر نباشد و محدودیتی برای انتخاب مبدل DC/DC وجود نداشته باشد، مبدل Boost به علت اینکه کمترین استرس ترانزیستور را نشان می‌دهد اکثراً برای ساختار یکسوکننده به خصوص در توان‌های بالاتر انتخاب می‌شود [۲۱]. همچنین این مبدل دارای المان‌های کمی هست و مدارهای کنترلی بسیار زیادی نیز برای آن ارائه شده است [۲۲].

## ۲-۴- یکسوکننده با مبدل Boost

مدار یک یسوکننده تکفاز با استفاده از مبدل Boost در شکل ۲-۳ نشان داده شده است. در این شکل مدار کنترلی که باعث می‌شود جریان ورودی با ولتاژ ورودی متناسب باشد نیز در نظر گرفته شده است.

### ۲-۴-۱- تغییرات دیوتی سایکل در یکسوکننده برپایه مبدل Boost

در قسمت قبل مشخص شد که نسبت تبدیل مبدل DC/DC که برای یکسوکننده استفاده می‌شود باید به صورت رابطه (۲-۳) باشد. برای مبدل Boost از آنجایی که نسبت تبدیل ولتاژ بزرگتر از یک

است، بنابراین برای یکسوکننده ای که با این مبدل طراحی می‌شود، لازم است که ولتاژ DC خروجی از پیک ولتاژ ورودی بزرگتر باشد. این محدودیت در رابطه (۹-۲) مشخص شده است.

$$V \geq V_M \quad (9-2)$$

همانطور که مشخص است اگر مبدل Boost در مد CCM عمل کند نسبت تبدیل ولتاژ آن مطابق با رابطه (۱۰-۲) است.

$$M(d(t)) = \frac{1}{1-d(t)} \quad (10-2)$$

بنابراین با توجه به این رابطه، دیوتی سایکل باید رابطه (۱۱-۲) را دنبال کند.

$$d(t) = 1 - \frac{v_g(t)}{V} \quad (11-2)$$

#### ۲-۴-۲ - محدوده باند DCM و CCM برای مبدل Boost

با توجه به معادله ولتاژ برای سلف، می‌توان مقدار ریپل جریان سلف را با رابطه (۱۲-۲) مشخص کرد.

$$\Delta i_g(t) = \frac{v_g(t)d(t)T_s}{2L} \quad (12-2)$$

که در این معادله  $T_s$  دوره تناوب سوئیچینگ و  $L$  مقدار سلف مبدل می‌باشد. مقدار متوسط بر روی فرکانس سوئیچینگ (عنصر فرکانس پایین) جریان سلف در رابطه (۱۳-۲) نمایش داده شده است.

$$\langle i_g(t) \rangle_{T_s} = \frac{v_g(t)}{R_e} \quad (13-2)$$

مبدل Boost هنگامی در مد CCM عمل می‌کند که مقدار متوسط جریان سلف این مبدل از ریپل جریان سلف آن بیشتر باشد. با جایگذاری معادلات این دو پارامتر، مقدار دیوتی سیکل مبدل Boost مطابق با رابطه (۱۴-۲) جهت عملکرد این مبدل در مد CCM بدست می‌آید.

$$\langle i_g(t) \rangle_{T_s} > \Delta i_g(t) \rightarrow d(t) < \frac{2L}{R_e T_s} \quad (14-2)$$

حال مقدار دیوتی سیکل  $d(t)$  در حالت CCM برای مبدل Boost در رابطه (۱۴-۲) جایگذاری شده و محدوده مجاز تغییرات مقاومت معادل ورودی یکسوکننده، برای اینکه مبدل Boost آن همیشه در مد CCM فعالیت کند به صورت رابطه (۱۵-۲) بدست می‌آید.

$$R_e < \frac{2L}{T_s \left(1 - \frac{v_g(t)}{V}\right)} \quad \text{for CCM} \quad (15-2)$$

همانطور که مشخص است مقدار  $v_g(t)$  با زمان، بین صفر تا  $V_m$  تغییر می‌کند. بنابراین با توجه به معادله (۱۵-۲) اگر یک مقدار ثابت برای  $R_e$  در نظر گرفته شود، در برخی از نقاط سیکل ولتاژ ورودی، این رابطه می‌تواند برقرار باشد و در برخی نقاط دیگر نمی‌تواند. برای اینکه مبدل همیشه (در کل یک سیکل ورودی) در مد CCM کار کند رابطه (۱۶-۲) لازم است.

$$R_e < \frac{2L}{T_s} \quad (16-2)$$

با توجه به رابطه (۱۵-۲) و توضیحات ارائه شده، برای اینکه مبدل Boost همیشه در مد DCM عمل کند، لازم است که مقدار مقاومت معادل ورودی در محدوده مشخص شده در رابطه (۱۷-۲) باشد.

$$R_e > \frac{2L}{T_s(1 - \frac{V_m}{V})} \quad (17-2)$$

برای  $R_e$  که در حدود مشخص شده در بالا قرار ندارد، هنگامی که مقدار  $v_g(t)$  نزدیک صفر است مبدل در مد DCM و هنگامی که مقدار  $v_g(t)$  نزدیک  $V_M$  است در مد CCM عمل می‌کند [۳].

### ۲-۴-۳- رسم مشخصه ورودی استاتیک حلقه باز یکسوکننده PFC با مبدل Boost

در مشخصه ورودی استاتیک حلقه باز یکسوکننده PFC جریان ورودی بر حسب ولتاژ خروجی به ازای دیوتی سایکل‌های مختلف رسم می‌شود. این مشخصه در شکل ۲-۵ نشان داده شده است. نحوه بدست آوردن این مشخصه در ادامه مورد بحث و بررسی قرار می‌گیرد [۳].

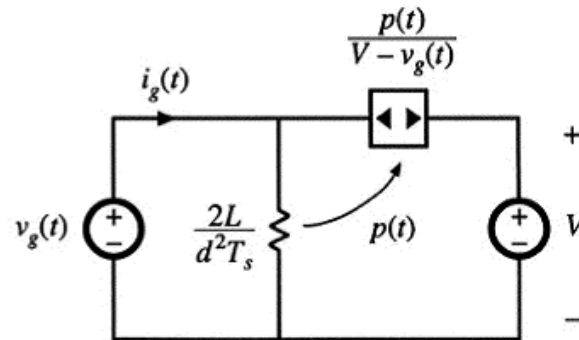
در حالت CCM مشخصه ورودی مبدل Boost با معادله (۲-۱۸) مشخص می‌شود.

$$\frac{v_g(t)}{V} = 1 - d(t) \quad (18-2)$$

به منظور این که یک معادله کلی بدست آید جریان و ولتاژ را طبق معادله‌های (۲-۱۹) و (۲-۲۰) نرمالیزه می‌کنند.

$$m_g(t) = \frac{v_g(t)}{V} \quad (19-2)$$

$$j_g(t) = \frac{2L}{VT_s} i_g(t) \quad (20-2)$$



شکل ۴-۲: مدل فرکانس پایین مبدل Boost در مد DCM [۳]

بنابراین مشخصه ورودی مبدل Boost در حالت CCM به صورت نرمالیزه شده طبق رابطه (۲۱-۲) در می‌آید.

$$m_g(t) = 1 - d(t) \quad (۲۱-۲)$$

همانطور که مشخص است این معادله از جریان ورودی مستقل است و با یک سری خطوط عمودی قابل رسم است. در واقع در حالت CCM برای یکسوکننده با مبدل Boost معادله ولتاژ آن مستقل از جریان ورودی می‌باشد. برای تحلیل حالت DCM یکسوکننده با مبدل Boost، در واقع برای رسم مشخصه، در این ناحیه ابتدا به تحلیل مبدل Boost در مد DCM پرداخته می‌شود. مدل متوسط-گیری شده DCM مبدل Boost در شکل ۴-۲ مشخص شده است.

اگر طبق مدل متوسط‌گیری شده DCM مبدل Boost، اقدام به بدست آوردن جریان ورودی  $i_g(t)$  شود رابطه (۲۲-۲) بدست می‌آید.

$$i_g(t) = \frac{v_g(t)}{\left(\frac{2L}{d^2T_s}\right)} + \frac{p(t)}{V - v_g(t)} \quad (۲۲-۲)$$

توان لحظه ای مصرف شده در مقاومت مشخص شده در مدل DCM برابر با رابطه (۲۳-۲) است.



$$p(t) = \frac{v_g^2(t)}{\left(\frac{2L}{d^2 T_s}\right)} \quad (23-2)$$

حال اگر مقدار توان لحظه‌ای مصرف شده در مقاومت را در معادله جریان (۲۲-۲) جایگذاری کرده، رابطه (۲۴-۲) نمایان می‌شود.

$$\frac{2L}{VT_s} i_g(t) \left(1 - \frac{v_g(t)}{V}\right) = d^2(t) \frac{v_g(t)}{V} \quad (24-2)$$

و پس از نرمال سازی به معادله (۲۵-۲) تبدیل می‌گردد.

$$j_g(t) (1 - m_g(t)) = d^2(t) m_g(t) \quad (25-2)$$

این معادله بیان‌کننده قسمت منحنی شکل در نمودار شکل ۲-۵ است، در واقع این معادله قسمت مربوط به  $i_g$  کوچک در مشخصه را شرح می‌دهد.

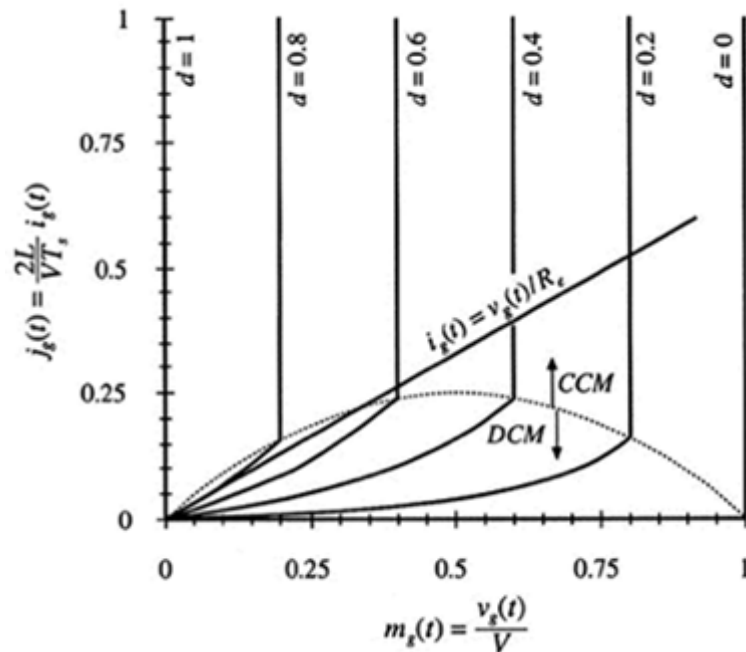
برای اینکه مرز بین حالت CCM و DCM مشخص شود دو معادله (۲-۱۵) و (۲-۲۶) را با هم تلفیق کرده و معادله (۲-۲۷) نتیجه می‌شود. که حالت نرمالیزه شده آن در رابطه (۲-۲۸) نمایان است.

$$i_{ac}(t) = \frac{v_{ac}(t)}{R_e} \quad (26-2)$$

$$\frac{2L}{VT_s} i_g(t) > \left(\frac{v_g(t)}{V}\right) \left(1 - \frac{v_g(t)}{V}\right) \quad (27-2)$$

$$j_g(t) > m_g(t) (1 - m_g(t)) \quad (28-2)$$

معادله (۲-۲۸) یک سهمی را نشان می‌دهد که ریشه‌های آن در صفر و یک است و مقدار ماکزیمم آن برابر با ۰/۲۵ است و در نمودار مشخصه شکل ۲-۵ با نقطه چین مشخص شده است.



شکل ۲-۵: مشخصه ورودی استاتیک حلقه باز یک PFC با مبدل Boost [۳]

تقاطع منحنی خطی ولتاژ ورودی، جریان ورودی مطلوب، با مشخصه ورودی استاتیک یک یکسوکونده PFC مشخص می‌کند که به ازای  $v_g$  های مختلف در یک سیکل ولتاژ ورودی چه دیوتی سایکل‌های مختلفی را باید به مبدل اعمال کرد [۳].

## ۲-۴-۴ - مشخصات استاتیک ورودی در مبدل Boost

برای بدست آوردن مقدار Re برای یکسوکونده با مبدل Boost و با کنترلی مطابق با شکل ۲-۶ که باعث می‌شود جریان ورودی با ولتاژ ورودی متناسب باشد به صورت روش ارائه شده در ادامه می‌توان عمل کرد. از آنجایی که مقدار ضریب سنسور جریان برابر با  $R_s$  است بنابراین رابطه (۲-۲۹) در نظر گرفته می‌شود.

$$v_a(t) = i_g(t)R_s \quad (۲-۲۹)$$

در حالتی که سیگنال خطا کوچک است رابطه (۲-۳۰) صادق است.

$$v_a(t) \approx v_{ref}(t) \quad (30-2)$$

خروجی قسمت ضرب کننده یا در واقع قسمتی که توان را کنترل می کند طبق رابطه (۳۱-۲) است.

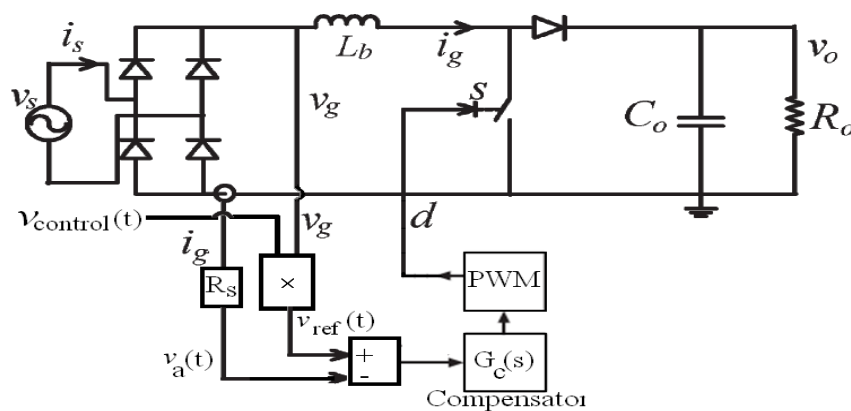
$$v_{ref}(t) = k_x v_g(t) v_{control}(t) \quad (31-2)$$

حال با استفاده از رابطه (۳۲-۲) به محاسبه مقدار  $R_e$  می پردازیم.

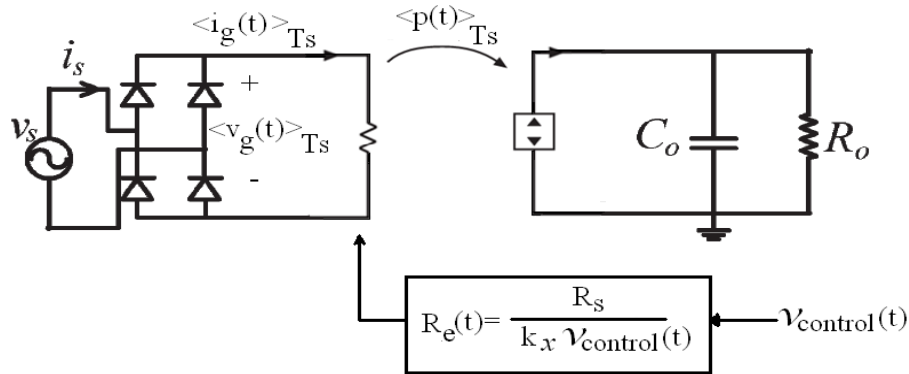
$$R_e = \frac{v_g(t)}{i_g(t)} = \frac{\left( \frac{v_{ref}(t)}{k_x v_{control}(t)} \right)}{\left( \frac{v_a(t)}{R_s} \right)} \quad (32-2)$$

رابطه (۳۳-۲) از ساده سازی رابطه (۳۲-۲) بدست می آید.

$$R_e(v_{control}(t)) = \frac{R_s}{k_x v_{control}(t)} \quad (33-2)$$



شکل ۲-۶: یکسوکننده با مبدل Boost به همراه کنترلر برای ورودی شبه مقاومتی



شکل ۷-۲: مدل فرکانس پایین یکسوکننده با مدار کنترلی برای متناسب کردن جریان ورودی با ولتاژ ورودی

حال با دانستن مقدار  $R_e$  برای تمامی یکسوکننده‌هایی که دارای مدار کنترلی هستند که جریان ورودی آنها را با ولتاژ متناسب می‌کند، می‌توان مدل فرکانس پایین این گونه یکسوکننده‌ها را به صورت شکل ۷-۲ مشخص کرد [۳].

## ۲-۵- شارش توان در یکسوکننده

برای یک یکسوکننده رابطه (۲-۳۴) برقرار می‌باشد. همچنین برای یک بار خروجی ثابت، جریان بار لحظه‌ای و توان لحظه‌ای بار همانطور که رابطه (۲-۳۵) مشخص می‌کند ثابت هستند.

$$i_g(t) = \frac{v_g(t)}{R_e} \quad (۲-۳۴)$$

$$p_{load}(t) = v(t)i(t) = VI \quad (۲-۳۵)$$

اما توان لحظه‌ای ورودی یکسوکننده تکفاز ثابت نیست.

$$p_{ac}(t) = v_g(t)i_g(t) \quad (۲-۳۶)$$

حال با قرار دادن رابطه‌های (۲-۲) و (۲-۳) در رابطه (۲-۳۶) مقدار توان لحظه‌ای، طبق معادله (۲-۳۷) به دست می‌آید.

$$p_{ac}(t) = \frac{V_M^2}{R_e} \sin^2(\omega t) = \frac{V_M^2}{2R_e} (1 - \cos(2\omega t)) \quad (۲-۳۷)$$

یکسوکننده ایده‌آل بدون تلفات است و ذخیره‌کننده انرژی داخلی نیز ندارد. بنابراین توان لحظه‌ای ورودی و خروجی باید با هم برابر باشند. در نتیجه یک عنصر ذخیره‌کننده انرژی فرکانس پایین باید به مدار یکسوکننده اضافه شود. برای این منظور از خازن الکترولیتی استفاده می‌شود.

اگر خازن تنها عنصر ذخیره‌کننده قابل توجه انرژی فرکانس پایین مبدل باشد، آنگاه برای خازن الکترولیتی ذخیره‌کننده انرژی، جریان توان لحظه‌ای به داخل خازن مطابق رابطه (۲-۳۸) برابر تفاوت بین توان لحظه‌ای ورودی و توان لحظه‌ای خروجی است.

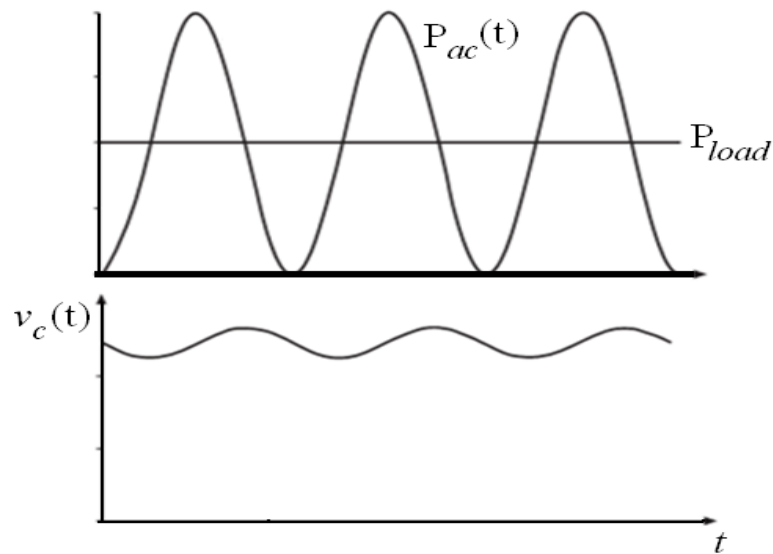
$$p_c(t) = \frac{dE_c(t)}{dt} = \frac{d\left(\frac{1}{2} C v_c^2(t)\right)}{dt} = p_{ac}(t) - p_{load}(t) \quad (۲-۳۸)$$

بر طبق رابطه (۲-۳۸) مقدار ولتاژ خازن باید دارای تغییرات باشد تا بتواند تفاوت توان‌های ورودی و خروجی را جذب و یا تامین کند.

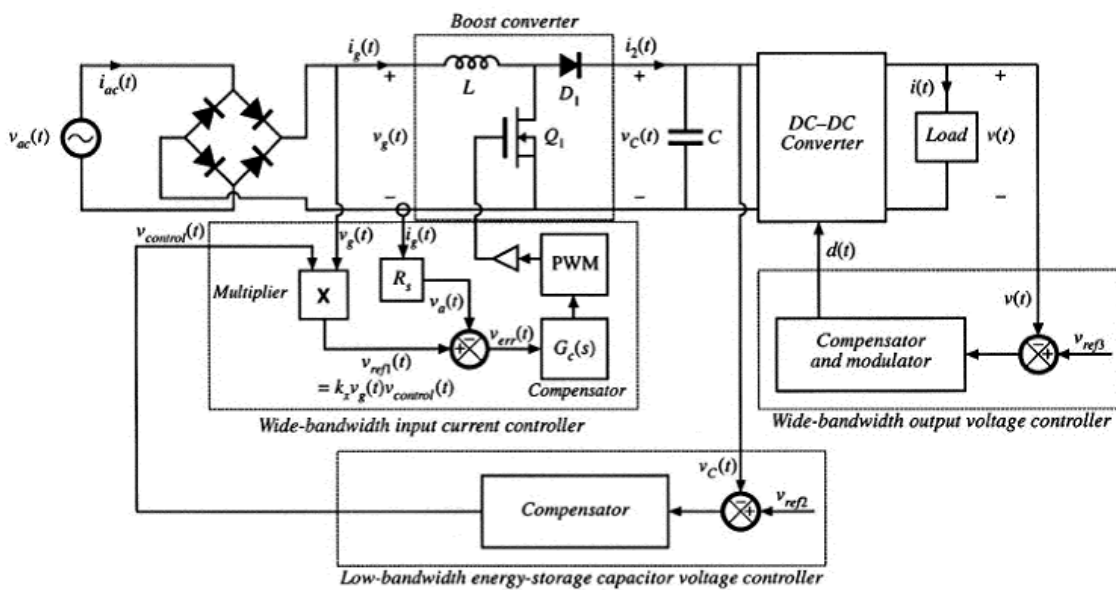
عنصر ذخیره‌کننده انرژی اجازه می‌دهد که یکسوکننده در حالتی که توان لحظه‌ای ورودی و خروجی نیز با هم برابر نیستند عمل کند. برای انتخاب عنصر ذخیره‌کننده انرژی خازن بر سلف ترجیح داده می‌شود به خاطر اینکه سبکتر، ارزانتر و کوچکتر است. بنابراین از یک خازن با ظرفیت زیاد در ساختار یکسوکننده استفاده می‌شود.

با توجه به این که ولتاژ خازن در نظر گرفته شده برای برقراری تعادل توان لحظه‌ای باید بتواند تغییر کند، معمولاً قسمت تنظیم‌کننده ولتاژ خروجی را در یک مرحله دیگر و جدا از قسمت ذخیره-

کننده انرژی در نظر می‌گیرند. این سیستم که ولتاژ خروجی را بدون هیچگونه ریپلی به بار تحویل می‌دهد در شکل ۹-۲ نشان داده شده است.



شکل ۹-۲: توان لحظه‌ای ورودی و خروجی و تغییرات ولتاژ خازن به منظور برقراری تعادل توان لحظه‌ای [۳]



شکل ۹-۲: یکسوکننده با قسمت تنظیم کننده ولتاژ جدا از قسمت ذخیره کننده انرژی [۳]

سیستم ارائه شده در شکل ۲-۹ دارای سه ویژگی است:

۱\_ حلقه کنترل جریان با پهنای باند زیاد به منظور دست یابی به ضریب توان یک

۲\_ عنصر ذخیره کننده انرژی فرکانس پایین

۳\_ حلقه کنترل ولتاژ خروجی با پهنای باند زیاد نسبت به فرکانس ولتاژ ورودی

در ضمن این عنصر ذخیره کننده انرژی باعث می شود که اگر توان لحظه ای ورودی برای یک مدت کم شود در خروجی ولتاژ کاهش نیابد، زمان hold-up نیز به مدت زمانی گفته می شود که ولتاژ خروجی تنظیم شده باقی می ماند در صورتی که مقدار ولتاژ ورودی برابر با صفر است. این ساختار به علت اینکه مدار قدرت را پیچیده می کند تنها برای توان های بالا استفاده می شود [۲۳].

## ۲-۵-۱- جریان هجومی

مشکلی که با وجود خازنی که جهت ذخیره انرژی در نظر گرفته می شود به وجود می آید این است که، در هنگام راه اندازی تا زمانی که خازن تا مقدار پایدارش شارژ شود یک جریان هجومی زیادی وجود دارد.

مبدل Boost قادر به کنترل این جریان هجومی نمی باشد. حتی موقعی که سوئیچ خاموش است، مقدار جریان هجومی زیادی از طریق دیود مبدل Boost به سمت خازن آن تا زمانی که مطابق رابطه (۲-۳۹) ولتاژ لحظه ای خازن کوچکتر از ولتاژ ورودی است جاری می شود. برای مبدل Boost مدار اضافی لازم است تا این جریان هجومی را محدود کند.

$$v(t) < v_g(t) \quad (2-39)$$

مبدل Buck-Boost قادر به کنترل این جریان است، اما استرس ترانزیستور آن بیشتر از مبدل

Boost می باشد [۳].

## ۲-۵-۲- پهنای باند حلقه فیدبک ولتاژ خازن

حلقه فیدبک ولتاژ ذخیره‌کننده انرژی در شکل ۲-۹ باعث می‌شود که قسمت DC ولتاژ خروجی با مقدار ولتاژ مرجع برابر باشد. مقدار توان متوسط یکسوکننده با تغییرات  $R_e$  قابل کنترل است. مقاومت معادل ورودی  $R_e$  نباید به سرعت تغییر کند، در غیر این صورت در جریان AC ورودی هارمونیک تولید می‌شود.

اگر حلقه ولتاژ خازن ذخیره‌کننده انرژی پهنای باند بینهایت داشته باشد، بنابراین مقدار  $V_c(t)$  دقیقاً با مقدار ولتاژ ثابت مرجع برابر می‌شود. در این حالت مقدار انرژی که خازن ذخیره می‌کند تغییر نمی‌کند و بنابراین انرژی ذخیره و یا آزاد نمی‌کند. در نتیجه توان لحظه‌ای ورودی با توان لحظه‌ای بار با هم برابر می‌شوند. در این حالت جریان ورودی برابر با رابطه (۲-۴۰) است.

$$i_{ac}(t) = \frac{p_{ac}(t)}{v_{ac}(t)} = \frac{p_{load}(t)}{v_{ac}(t)} = \frac{p_{load}}{V_m \sin(\omega t)} \quad (2-40)$$

شکل ولتاژ و جریان ورودی یکسوکننده هنگامی که پهنای باند حلقه کنترل ولتاژ بینهایت باشد در شکل ۲-۱۰ رسم شده است. همانطور که مشخص است در این حالت مقدار THD و ضریب توان ورودی به صورت روابط (۲-۴۱) و (۲-۴۲) میل می‌کند.

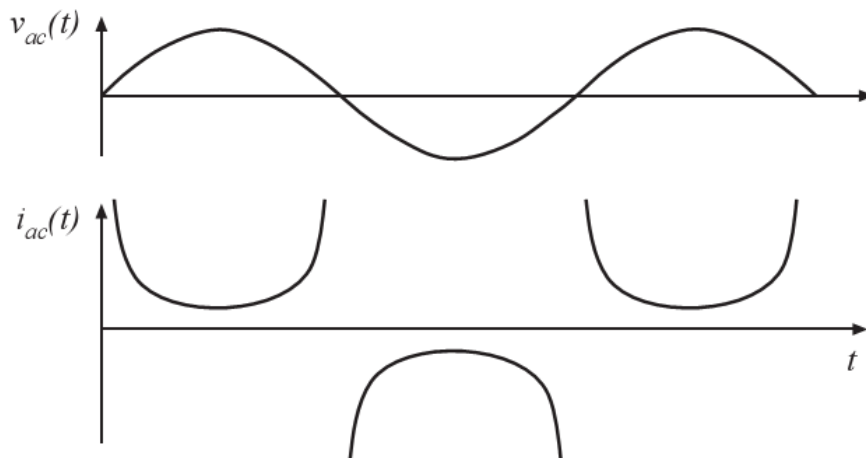
$$THD \rightarrow \infty \quad (2-41)$$

$$\text{Power Factor} \rightarrow 0 \quad (2-42)$$

بنابراین مقدار پهنای باند حلقه ولتاژ باید محدود باشد و با افزایش آن مقدار THD افزایش می‌یابد

[۱۵].





شکل ۲-۱۰: ولتاژ و جریان یکسوکننده با حلقه ولتاژ با پهنای باند بینهایت

تغییرات آهسته در ولتاژ کنترلی عنصر ذخیره‌کننده انرژی، باعث می‌شود ولتاژ خروجی دارای هارمونیک‌های زوج ولتاژ ورودی و همینطور فرکانس سوئیچینگ و هارمونیک‌ها و فرکانس‌های جانبی آن نیز باشد.

## ۲-۶- مقایسه توپولوژی‌های مختلف یکسوکننده PFC تک فاز

هنگامی که ایزوله بودن یکی از احتیاجات یکسوکننده نباشد و همچنین ولتاژ خروجی از مقدار پیک ولتاژ ورودی بیشتر باشد، موثرترین توپولوژی استفاده از مبدل Boost است. تنها مشکل مبدل Boost این است که قادر به کنترل جریان هجومی نمی‌باشد. هنگامی که ولتاژ DC خروجی از ولتاژ لحظه‌ای ورودی کمتر است، مدار کنترلی مبدل Boost قادر به کنترل جریان سلف نمی‌باشد، در واقع یک جریان هجومی بزرگی از دیود تا شارژ شدن خازن عبور می‌کند و برای محدود کردن آن باید مدارهای اضافی در نظر گرفته شود. مقدار استرس جریان دیود و ترانزیستور برای دو مبدل Boost و SEPIC در مد CCM در جدول ۲-۱ آمده است [۳].

برای نمونه طراحی یک مبدل برای یکسوکننده یک کیلو وات با ولتاژ ورودی موثر ۲۴۰ ولت و ولتاژ خروجی ۳۸۰ ولت در نظر بگیرید. اگر فرض شود ضریب قدرت و بازده یکسوکننده برابر با یک

است در نتیجه جریان ورودی برابر با  $4/2$  آمپر است. برای یکسوکننده با مبدل Boost طبق جدول ۲-۱، جریان ترانزیستور برابر است با  $2$  آمپر که همانطور که مشخص است نصف جریان ورودی می‌باشد و این بیان کننده استفاده مطلوب از المان‌ها در مبدل Boost است. مقدار جریان دیود برابر با  $3/6$  آمپر است و ولتاژ Blocking دیود و ترانزیستور نیز  $380$  ولت می‌باشد. مبدل‌های Cuk, SEPIC, Buck- Boost می‌توانند استفاده شوند تا مشکل جریان هجومی را حل کنند، از آنجایی که این مبدل‌ها دارای نسبت تبدیل مطابق رابطه (۲-۴۳) هستند. وقتی که ولتاژ خروجی هر مقدار مثبتی است قادر به کنترل شکل موج‌ها به صورت مطلوب هستند.

$$M(d(t)) = \frac{d(t)}{1 - d(t)} \quad (2-43)$$

البته این ویژگی به بهای افزایش استرس المان‌ها می‌باشد. برای همان یکسوکننده یک کیلو وات با ولتاژ ورودی موثر  $240$  ولت و ولتاژ خروجی DC  $380$  ولت، با توپولوژی مبدل Nonisolated SEPIC مقدار جریان موثر ترانزیستور برابر با  $5/5$  آمپر و ولتاژ پیک دو سر آن  $719$  ولت است. مقدار جریان موثر دیود نیز  $4/85$  آمپر می‌باشد. در این مبدل‌ها برای ایزوله کردن نیز می‌توان از ترانس‌های ایزوله استفاده نمود.

جدول ۲-۱: مقدار استرس جریان دیود و ترانزیستور برای دو مبدل Boost و SEPIC در مد CCM

CCM Boost	Current rms
Transistor	$I_{ac rms} \sqrt{1 - \frac{8}{3\pi} \frac{V_M}{V}}$
Diod	$I_{dc} \sqrt{\frac{16}{3\pi} \frac{V}{V_M}}$
CCM SEPIC nonisolated	Current rms
Transistor	$I_{ac rms} \sqrt{1 + \frac{8}{3\pi} \frac{V_M}{V}}$
Diod	$I_{dc} \sqrt{\frac{3}{2} + \frac{16}{3\pi} \frac{V}{V_M}}$

## ۲-۷- خلاصه فصل

۱- برای بدست آوردن یک یکسوکننده تقریباً ایده‌آل باید بعد از یکسوکننده دیودی یک مبدل DC/DC قرار داده و دیوتی سایکل مبدل DC/DC را به نحوی کنترل کرد که جریان ورودی متناسب با ولتاژ ورودی باشد.

۲- به علت اینکه برای یکسوکننده PFC ولتاژ ورودی به صورت سینوسی تغییر می‌کند و ولتاژ خروجی ثابت است مبدل‌های DC/DC که نسبت تبدیل آن‌ها می‌تواند تا بینهایت افزایش پیدا کند برای به کارگیری در مدار این یکسوکننده مناسب هستند.

۳- یک عنصر ذخیره‌کننده انرژی فرکانس پایین جهت برقراری تعادل توان لحظه‌ای باید به مدار یکسوکننده اضافه شود.

۴- مقدار پهنای باند حلقه ولتاژ باید محدود باشد و با افزایش آن مقدار THD افزایش می‌یابد.

۵- اگر شرایط و ویژگی خاصی مورد نظر نباشد و محدودیتی برای انتخاب مبدل DC/DC وجود نداشته باشد، اکثراً مبدل Boost به علت اینکه کمترین استرس ترانزیستور را نشان می‌دهد

برای ساختار یکسوکننده به خصوص در توان‌های بالاتر انتخاب می‌شود. همچنین این مبدل دارای المان‌های کمی هست و مدارهای کنترلی متنوعی برای آن ارائه شده است.

## فصل ۳

# انواع روش‌های کنترلی یکسوکننده PFC تکفاز

## ۳-۱-۳- مقدمه

روش‌های مختلفی برای کنترل یکسوکنده PFC تک فاز وجود دارد که در این فصل به بررسی تعدادی از آن‌ها و انتخاب مناسب‌ترین روش برای اعمال در شبیه‌سازی و ساخت پروژه، پرداخته می‌شود.

روش‌هایی که در این فصل مورد بررسی قرار می‌گیرند عبارت هستند از :

روش کنترل متوسط جریان<sup>۱</sup>

روش کنترل فید فوروارد<sup>۲</sup>

روش کنترل جریان برنامه‌ریزی شده<sup>۳</sup>

روش هیستریزیس و هدایت بحرانی<sup>۴</sup>

روش موج حامل غیر خطی<sup>۵</sup>

روش کنترل جریان غیر مستقیم<sup>۶</sup>

---

<sup>1</sup> Average current control

<sup>2</sup> Feedforward control

<sup>3</sup> Current programmed control

<sup>4</sup> Critical conduction mode and hysteretic control

<sup>5</sup> Nonlinear carrier control

<sup>6</sup> Indirect current control

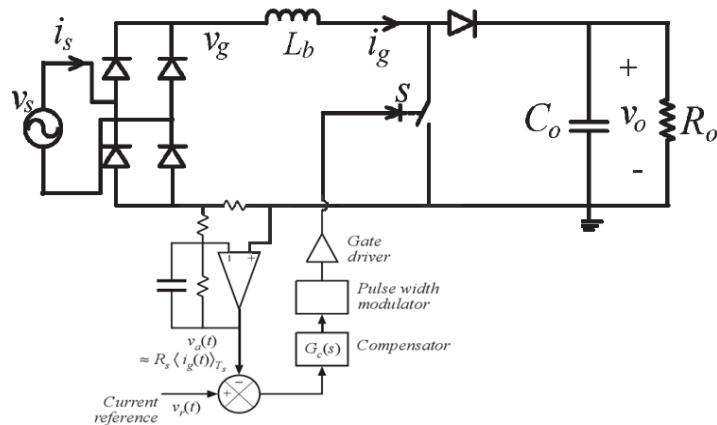
### ۳-۲- روش کنترل متوسط جریان

این روش چه در مد DCM و چه در مد CCM کار می‌کند و قابلیت این را دارد که جریان با کیفیتی را در ورودی به ازای رنج گسترده‌ای از ولتاژ ورودی و بار خروجی فراهم کند. مشکل اغتشاش عبور از صفر<sup>۱</sup> که در روش‌های دیگر به خصوص روش کنترل جریان برنامه‌ریزی شده وجود دارد در این روش به مقدار زیادی قابل اجتناب است [۳].

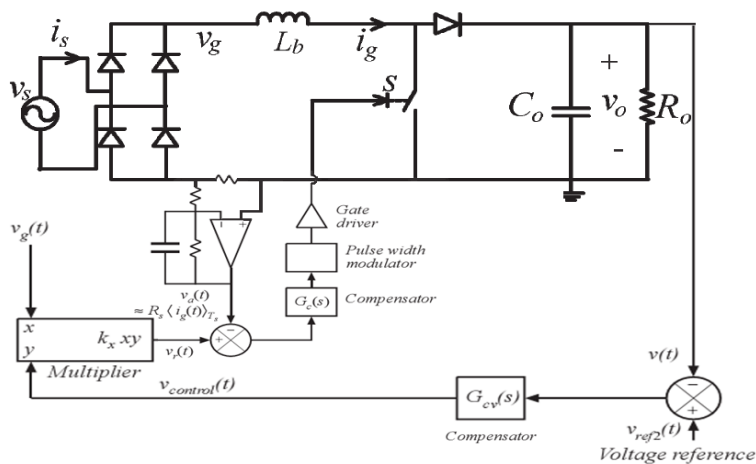
در شکل ۱-۳ روش کنترل متوسط جریان نشان داده شده است. اپ امپ در این مدار برای تقویت قرار گرفته است و مدار آن شامل یک فیلتر نیز برای فیلتر کردن فرکانس سوئیچینگ یا در واقع نشان دادن مقدار متوسط است. به علت اینکه می‌خواهیم یکسوکونده PFC در ورودی به صورت مقاومت باشد، مقدار متوسط جریان ورودی به نحوی کنترل می‌شود که ولتاژ ورودی را دنبال کند. بنابراین سیگنال مرجع برای کنترل متوسط جریان از ولتاژ ورودی گرفته می‌شود.

در روش کنترلی متوسط جریان از یک ضرب کننده نیز در مدار کنترلی استفاده می‌شود تا نسبت بین ولتاژ و جریان را بتوان تغییر داد، در واقع مقدار  $R_e$  قابل تغییر باشد. مدار روش کنترلی متوسط جریان به صورت کامل در شکل ۲-۳ مشخص شده است.

<sup>۱</sup> crossover



شکل ۱-۳: قسمتی از مدار کنترلی روش متوسط جریان



شکل ۲-۳: مدار کنترلی متوسط جریان

همانطور که در فصل دو توضیح داده شد، حلقه ولتاژ، مقدار مقاومت معادل  $R_e$  را تنظیم می‌کند به نحوی که مطابق رابطه (۱-۳)، مقدار توان متوسط یکسوکندنده با مقدار توان DC برابر باشد و ولتاژ خروجی را کنترل کند.

$$P_{av} = \frac{V_{g,rms}^2}{R_e} = P_{load} \quad (1-3)$$



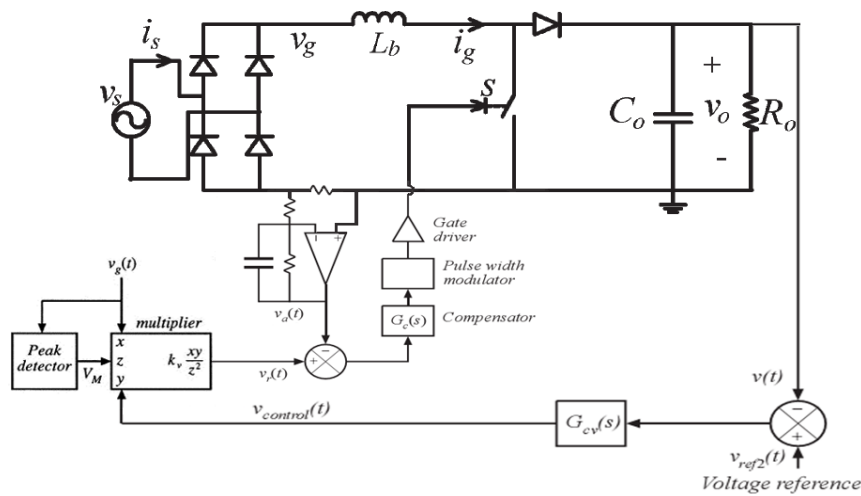
این روش کنترلی به خوبی عمل می‌کند و فقط دارای معایبی از قبیل اندازه‌گیری متوسط جریان ورودی در کنترل کننده یا وجود ضرب کننده در مدار کنترلی آن می‌باشد.

### ۳-۳- روش کنترل پیش خور

بیشتر کنترل کننده‌های متوسط جریان یک فید فوروارد از اندازه ولتاژ ورودی نیز در نظر می‌گیرند، این امر باعث می‌شود تا اثر اغتشاش در ولتاژ ورودی بر روی ولتاژ خروجی به حداقل برسد. از تلفیق سه رابطه (۱-۳) و (۲-۳) و (۳۱-۲) رابطه (۲-۳) به دست می‌آید.

$$v_{ref1}(t) = \frac{P_{av} v_g(t) R_s}{V_{g,rms}^2} \quad (2-3)$$

کنترل کننده مطابق با معادله (۲-۳) در شکل ۳-۳ نشان داده شده است. به علت اینکه اندازه‌گیری مقدار موثر ولتاژ ورودی مشکل است و با توجه به این که ولتاژ ورودی تقریباً یک سینوسی با هارمونیک پایین است و در نتیجه مقدار موثر با مقدار پیک متناسب است، از مقدار پیک به جای مقدار موثر استفاده می‌شود. معادله ولتاژ مرجع مدار فیدفوروارد نشان داده شده در شکل ۳-۳ به صورت رابطه (۳-۳) می‌باشد.



شکل ۳-۳: مدار کنترل فیدفوروارد

$$v_{\text{ref1}}(t) = \frac{k_v v_{\text{control}}(t) v_g(t)}{V_M^2} \quad (3-3)$$

اگر معادله حاصل از مدار کنترلی را با معادله تئوری (۲-۳) مقایسه کرد می‌توان مقدار توان متوسط را مطابق با رابطه (۴-۳) بدست آورد.

$$p_{\text{av}} = \frac{k_v v_{\text{control}}(t)}{2R_s} \quad (4-3)$$

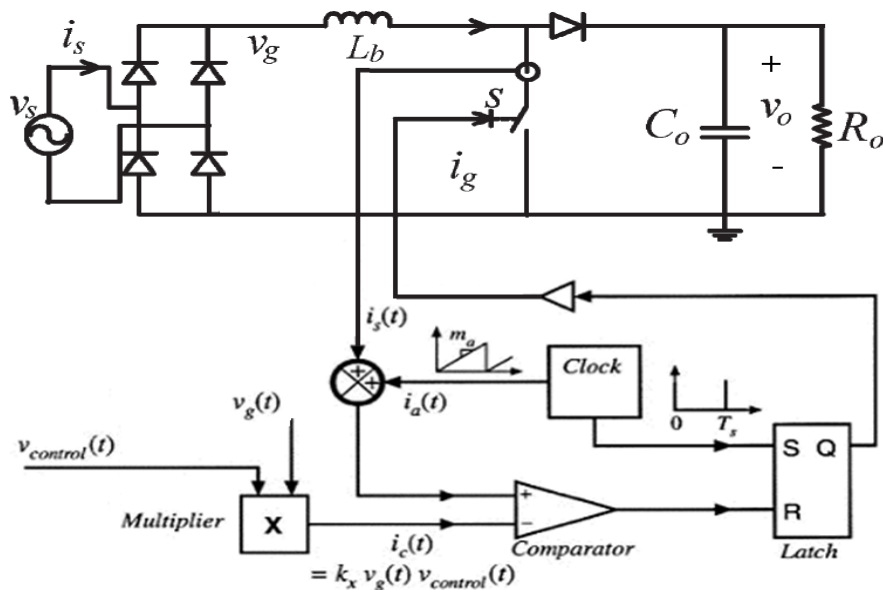
همانطور که در رابطه (۴-۳) مشخص است مقدار متوسط توان خروجی فقط به ولتاژ کنترلی وابسته است و دیگر به ولتاژ ورودی وابسته نیست. در تحقیقات جدید انجام شده روش‌های کنترلی فید فوروارد مختلفی ارائه شده است که برای مثال از جریان بار، دیوتی سایکل، یا جریان مرجع نیز به داخل مدار کنترلی فید فوروارد می‌شود [۱۳]-[۱۶].

حلقه فیدبک خروجی تعادل توان را برقرار می‌کند، ولتاژ خروجی یکسوکننده را در برابر تغییرات توان بار، ولتاژ AC ورودی و مقادیر عناصر سازنده حفظ می‌کند. این حلقه بایستی آهسته باشد تا از تغییرات سریع  $R_e$  جلوگیری کند و به دنبال آن در جریان AC هارمونیک تولید نشود، اگر تغییرات  $R_e$  سریع باشد، دیگر ورودی یکسوکننده برای ولتاژ ورودی حالت مقاومتی ثابت ندارد و تولید هارمونیک در جریان ورودی حتمی است.

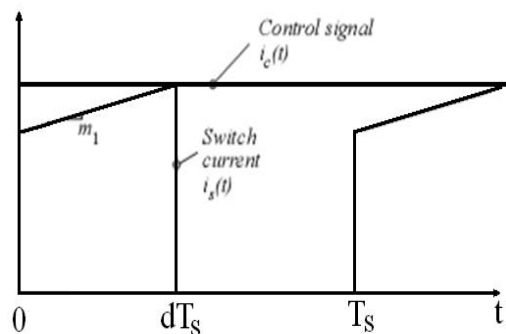
### ۳-۴- روش کنترل جریان برنامه‌ریزی شده

در این روش کنترلی، جریان برنامه‌ریزی شده متناسب با ولتاژ ورودی در نظر گرفته می‌شود. در این روش برای دیوتی‌سایکل‌های بزرگ تر از ۰/۵ تمامی مبدل‌هایی که می‌توانند در ساختار یکسوکننده قرار بگیرند هنگامی که در مد CCM عمل می‌کنند به صورت ذاتی ناپایدار هستند. برای پایدار کردن این مبدل‌ها باید یک موج رمپ به جریان نمونه‌گیری شده آن‌ها اضافه کرد. که در نتیجه آن مقدار جریانی که با جریان مرجع مقایسه می‌شود با جریان واقعی متفاوت بوده و باعث اغتشاش‌های عبور از نقطه صفر و تولید هارمونیک در جریان ورودی می‌شود. مدار کنترلی این روش در شکل ۳-۴ نشان داده شده است. در این روش کنترلی پیک جریان ترانزیستور همانطور که در شکل ۳-۵ مشخص است به عنوان دیوتی‌سایکل برای کنترل مبدل عمل می‌کند.

مزیت این روش این است که، با محدود کردن جریان مبنای  $i_c$  می‌توان از جریان‌های اضافی عبوری از ترانزیستور جلوگیری کرد. معمولاً باید جریان ترانزیستور برای جلوگیری از اضافه جریان آن اندازه‌گیری شود، که در این روش این کار توسط خود مدار کنترلی انجام می‌شود. از معایب این روش می‌توان به در معرض نویز قرار داشتن به علت اندازه‌گیری جریان سوئیچ [۱] و اغتشاش‌های شدید عبور از نقطه صفر اشاره کرد.



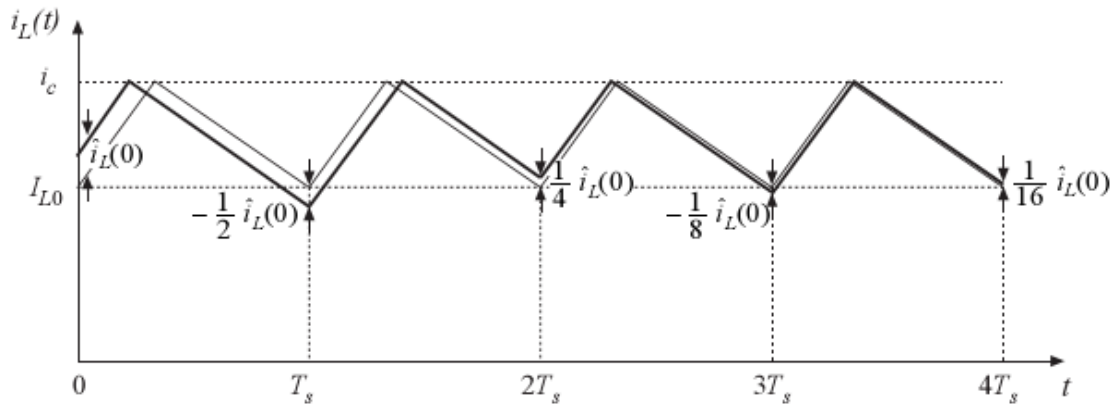
شکل ۳-۴: مدار کنترلی روش جریان برنامه‌ریزی شده



شکل ۳-۵: جریان ترانزیستور و نحوه تولید کردن دیوتی سایکل در روش کنترلی جریان برنامه‌ریزی شده

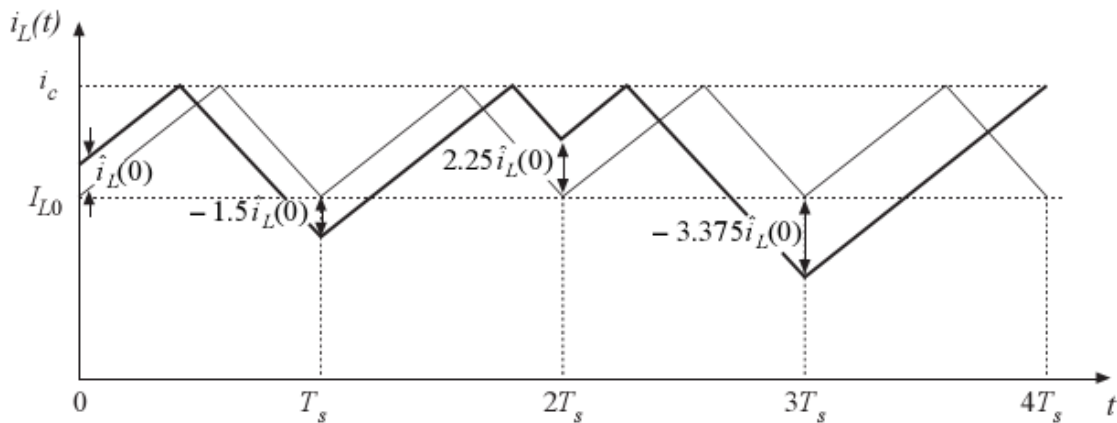
همانطور که بیان شد در روش کنترلی جریان برنامه‌ریزی شده برای دیوتی سایکل‌های بزرگ تر از ۰/۵ تمامی مبدل‌هایی که می‌توانند در ساختار یکسوکونده قرار بگیرند، هنگامی که در مد CCM عمل می‌کنند به صورت ذاتی ناپایدار هستند، این ویژگی در شکل ۳-۶ و شکل ۳-۷ نشان داده شده است. در شکل ۳-۶ دیوتی سایکل کوچکتر از ۰/۵ می‌باشد و با تغییر در جریان سلف سیستم پایدار است و این تغییر طی چند فرکانس سوئیچینگ میرا می‌شود. اما در شکل ۳-۷ که دیوتی سایکل بزرگتر از ۰/۵ است در پی تغییر در جریان سلف سیستم ناپایدار می‌شود. اگر مقدار رمپی که جهت

پایداری اضافه می‌شود کم باشد در مد CCM می‌توان مطابق رابطه (۳-۵) با تقریب خوبی متوسط جریان سلف را با جریان برنامه‌ریزی شده برابر در نظر گرفت.



شکل ۳-۶: پایداری در روش کنترلی جریان برنامه‌ریزی شده با دیوتی سایکل کوچکتر از ۰/۵ در مد CCM به ازای

تغییر در جریان سلف [۳]

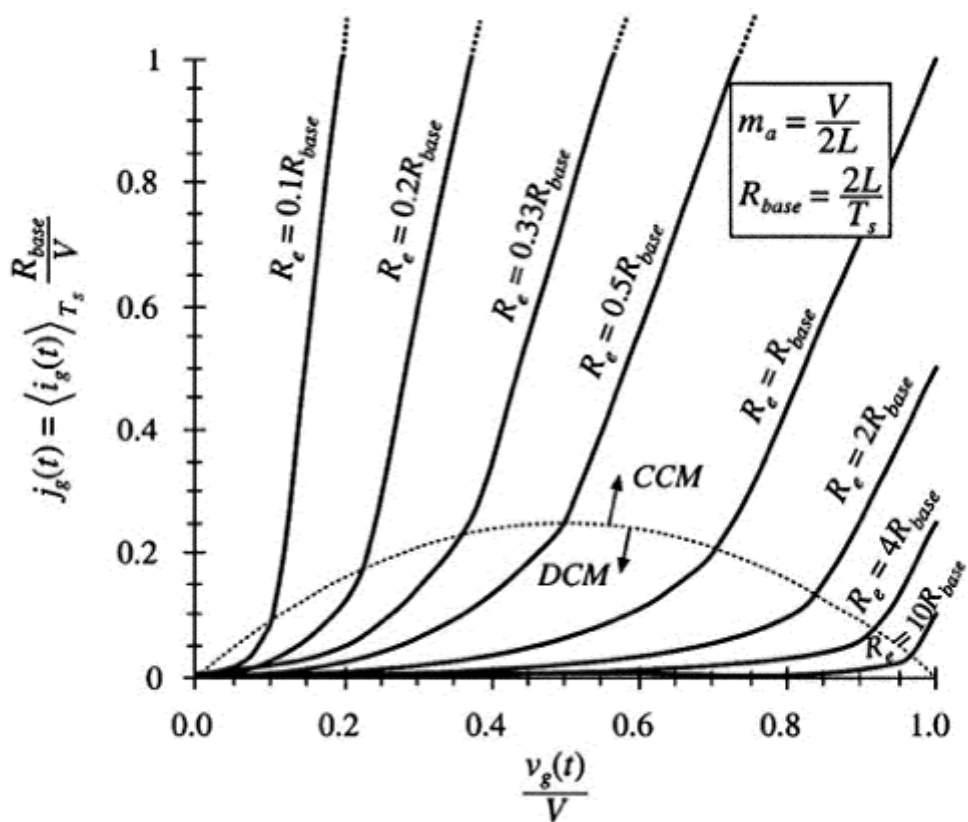


شکل ۳-۷: ناپایداری در روش کنترلی جریان برنامه‌ریزی شده با دیوتی سایکل بزرگتر از ۰/۵ در مد CCM به ازای

تغییر در جریان سلف [۳]

$$\langle i_L(t) \rangle_{T_s} = i_c(t) \quad (5-3)$$

در مورد مشخصه استاتیک ورودی در قسمت ۲-۴-۳ توضیح داده شد. مشخصه استاتیک ورودی برای یکسوکندنه PFC با این روش کنترلی در شکل ۳-۸ رسم شده است. معادلات متوسط جریان ورودی بر حسب ولتاژ ورودی برای این روش کنترلی در رابطه (۳-۶) بیان شده است.



شکل ۳-۸: مشخصه استاتیک ورودی برای روش کنترلی جریان برنامه‌ریزی شده [۳]

$$\langle i_g(t) \rangle_{T_s} = \begin{cases} v_g(t) \frac{Li_c^2(t) f_s V}{2(V - v_g(t))(v_g(t) + m_a L)^2} & \text{in DCM} \\ i_c(t) - \left(1 - \frac{v_g(t)}{V}\right) \left(m_a + \frac{v_g(t)}{2L}\right) T_s & \text{in CCM} \end{cases} \quad (6-3)$$

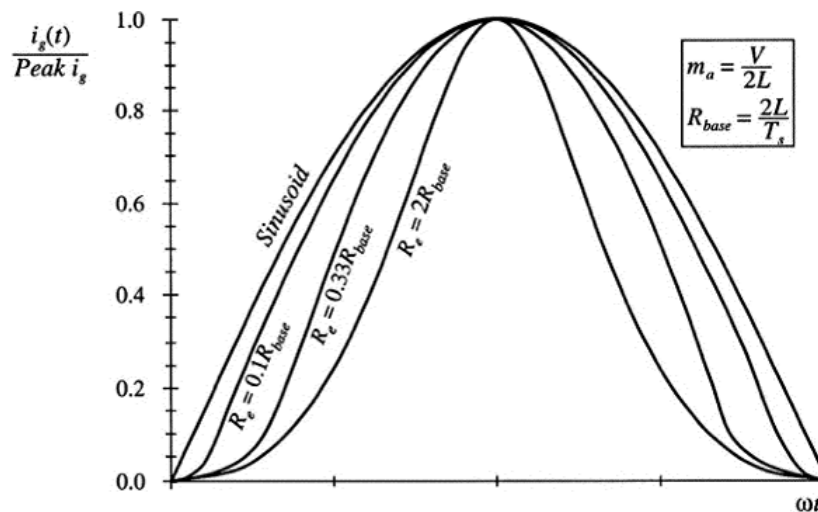
با توجه به این که متوسط جریان سلف با جریان برنامه‌ریزی شده تقریباً برابر است می‌توان از رابطه (۷-۳) بهره برد.

$$i_c(t) = \frac{v_g(t)}{R_e} \quad (7-3)$$

رابطه (۷-۳) بیان می‌کند که چرا مشخصه به ازای مقادیر مختلف از  $R_e$  رسم شده است. مقدار شیب رمپ برای رسم نمودار مشخصه استاتیک ورودی برابر با مقدار DC ولتاژ خروجی تقسیم بر دو برابر مقدار سلف در نظر گرفته شده است. که این مقدار حداقل مقدار شیبی است که برای پایداری در تمام نقاط استاتیکی لازم است.

$$m_a = \frac{V}{2L} \quad (8-3)$$

اگر این شیب از مقدار رابطه (۸-۳) کمتر باشد در  $V_g$  کوچک مبدل Boost در حالت CCM به ناپایداری میل می‌کند. به منظور داشتن یک یکسوکننده با جریان ورودی مطلوب، یک مشخصه خطی که از مبدا می‌گذرد مورد نظر است، که همان طور که در شکل ۸-۳ دیده می‌شود با نزدیک شدن به حالت DCM حالت منحنی بودن بیشتر می‌شود. برای این که در جریان ورودی THD مقدار کوچکی باشد باید به ازای مقادیر مختلف از ولتاژ ورودی مبدل در یک سیکل به صورت کامل در ناحیه CCM عمل کند. این هدف با  $R_e$  های کوچک نسبت به  $R_b$  بدست می‌آید. شکل موج جریان ورودی به ازای مقادیر مختلف  $R_e$  در شکل ۹-۳ نشان داده شده است.



شکل ۳-۹: شکل موج جریان ورودی به ازای مقادیر مختلف از Re برای روش کنترلی جریان برنامه‌ریزی شده [۳]

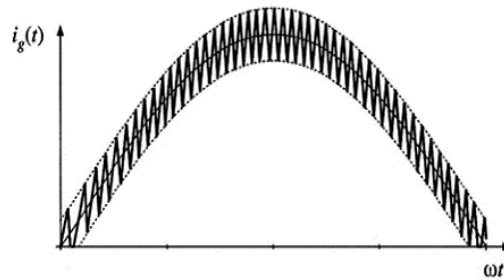
با این روش کنترلی می‌توان به THD بین ۵ تا ۱۰ درصد دست یافت، البته این THD برای یک رنج کوچک تغییرات در ولتاژ ورودی و جریان بار بدست می‌آید.

### ۳-۵- روش هیستریزیس و مد هدایت بحرانی

کنترل هیستریزیس یک فرکانس سوئیچینگ مشخص ندارد و اقدام به روشن و خاموش کردن ترانزیستور در مواقع لازم برای حفظ شکل موج جریان در محدوده مورد نظر می‌کند. یکی از انواع روش‌های کنترل هیستریزیس، روش مد هدایت بحرانی<sup>۱</sup> است که بیشتر برای یکسوکننده‌های هارمونیک پایین زیر چند صد وات استفاده می‌شود. برای یک موج مرجع سینوسی روش هیستریزیس در شکل ۳-۱۰ نشان داده شده است.

<sup>۱</sup> Critical conduction mode



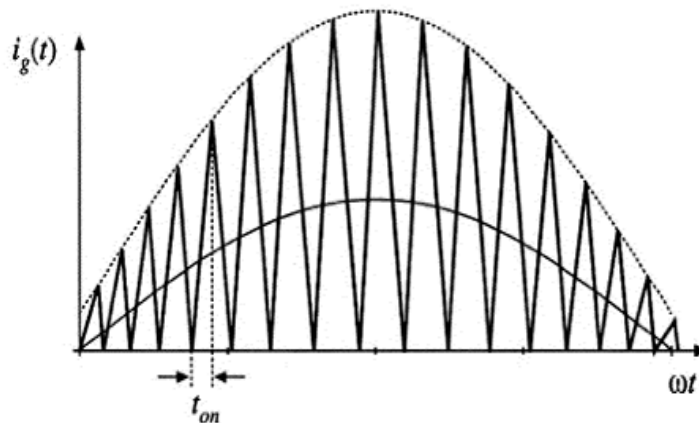


شکل ۳-۱۰: روش هیستریزیس برای یک موج مرجع سینوسی

برای مرجع مورد بررسی در شکل ۳-۱۰، بالای باند، ۱۱۰ درصد مقدار مرجع و پایین آن ۹۰ درصد مقدار مرجع در نظر گرفته شده است و شکل موج به این صورت بدست می‌آید که هر زمان مقدار جریان از ۹۰ درصد مرجع کمتر بود سوئیچ روشن می‌شود تا جریان سلف افزایش پیدا کند و هر زمان مقدار جریان از ۱۱۰ درصد مرجع بیشتر بود سوئیچ خاموش می‌شود. از معایب این روش به فرکانس سوئیچینگ متغیر و مصنوعیت کمتر در برابر نویز و نیاز به فیلتر EMI به علت هارمونیک‌های فرکانس بالا می‌توان اشاره کرد [۲۲].

یک مثال دیگر از روش هیستریزیس در شکل ۳-۱۱ نشان داده شده است. که در آن باند پایینی برابر با صفر و باند بالایی برابر با دو برابر مقدار مرجع در نظر گرفته شده است. این روش کنترلی باعث می‌شود مبدل Boost دقیقاً در مرز بین CCM و DCM عمل کند و به آن مد هدایت بحرانی گفته می‌شود.

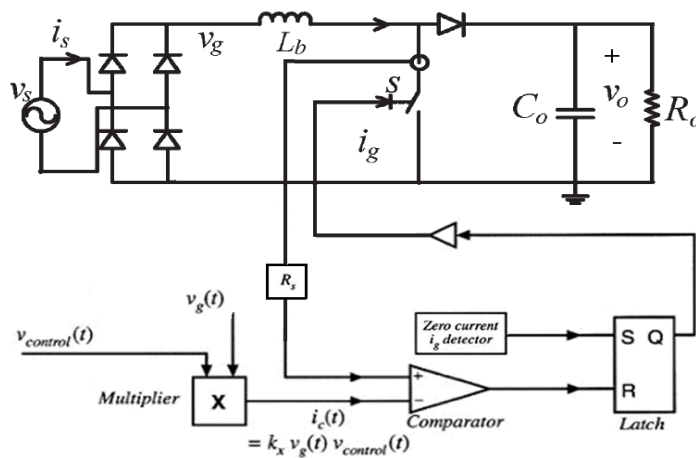
یک روش کنترلی دیگر که به سادگی، شکل موج شکل ۳-۱۱ را ایجاد می‌کند روشی به نام زمان روشن ثابت است. در این روش ترانزیستور هنگامی که جریان سلف به صفر رسید روشن می‌شود و بعد از یک زمان ثابت خاموش می‌شود در این صورت پیک جریان سلف دقیقاً با ولتاژ اعمالی ورودی متناسب می‌شود و مقدار متوسط آن برابر با نصف مقدار پیک است. با هر دوی این روش‌ها کانورتر رفتار یک یکسوکونده ایده‌آل را نشان می‌دهد با مقاومت ورودی که در رابطه (۳-۹) مشخص شده است.



شکل ۳-۱۱: روش کنترل هیستریزیس با عملکرد مبدل در مزر CCM و DCM

$$R_e = \frac{2L}{t_{on}} \quad (۹-۳)$$

این روش‌ها دارای مزایای سلف کوچک و روش کنترلی ساده با مدارهای مجتمع (IC) ارزان می‌باشد. از معایب این روش‌ها به افزایش بیشتر جریان پیک، فرکانس سوئیچینگ متغیر و نیاز به فیلتر EMI اضافی می‌توان اشاره کرد. یک نمونه از مدار کنترلی مد هدایت بحرانی در شکل ۳-۱۲ نشان داده شده است. از آنجایی که در روش کنترلی مد هدایت بحرانی فرکانس سوئیچینگ در یک رنج گسترده تغییر می‌کند باید به توان مبدل در هنگام طراحی توجه کامل داشت. زمان روشن بودن ترانزیستور را از معادلات (۲-۸) و (۳-۹) می‌توان به دست آورد، این زمان در رابطه (۳-۱۰) بیان شده است.



شکل ۱۲-۳: مدار کنترلی روش مد هدایت بحرانی

$$t_{on} = \frac{4LP}{V_M^2} \quad (۱۰-۳)$$

برای بدست آوردن زمان خاموش بودن ترانزیستور از معادله ولتاژ سلف مطابق (۱۱-۳) استفاده می‌شود و زمان خاموش بودن را بر حسب زمان روشن بودن به صورت رابطه (۱۲-۳) بیان می‌کنند.

$$v_g t_{on} + (v_g - V) t_{off} = 0 \quad (۱۱-۳)$$

$$t_{off} = t_{on} \frac{v_g}{(V - v_g)} \quad (۱۲-۳)$$

واضح است که فرکانس سوئیچینگ از جمع زمان روشن و خاموش بودن ترانزیستور بدست می‌آید.

$$T_s = t_{off} + t_{on} \quad (۱۳-۳)$$

با جایگذاری زمان روشن و زمان خاموش بودن ترانزیستور در رابطه (۱۳-۳) رابطه (۱۴-۳) برای

فرکانس سوئیچینگ آشکار می‌شود.

$$T_s = \frac{4LP}{V_M^2} - \frac{1}{\left(1 - \frac{v_g(t)}{V}\right)} \quad (14-3)$$

حال مقدار  $Vg(t)$  را از رابطه (۲-۲) در رابطه (۱۴-۳) جایگذاری کرده و رابطه (۱۵-۳) برای فرکانس سوئیچینگ بدست می‌آید.

$$f_s = \frac{1}{T_s} = \frac{V_M^2}{4LP} \left(1 - \frac{V_M}{V} |\sin(\omega t)|\right) \quad (15-3)$$

با توجه به معادله (۱۵-۳) مقدار ماکزیمم و مینیمم فرکانس سوئیچینگ برابر با (۱۶-۳) و (۱۷-۳) است.

$$\max f_s = \frac{V_m^2}{4LP} \quad (16-3)$$

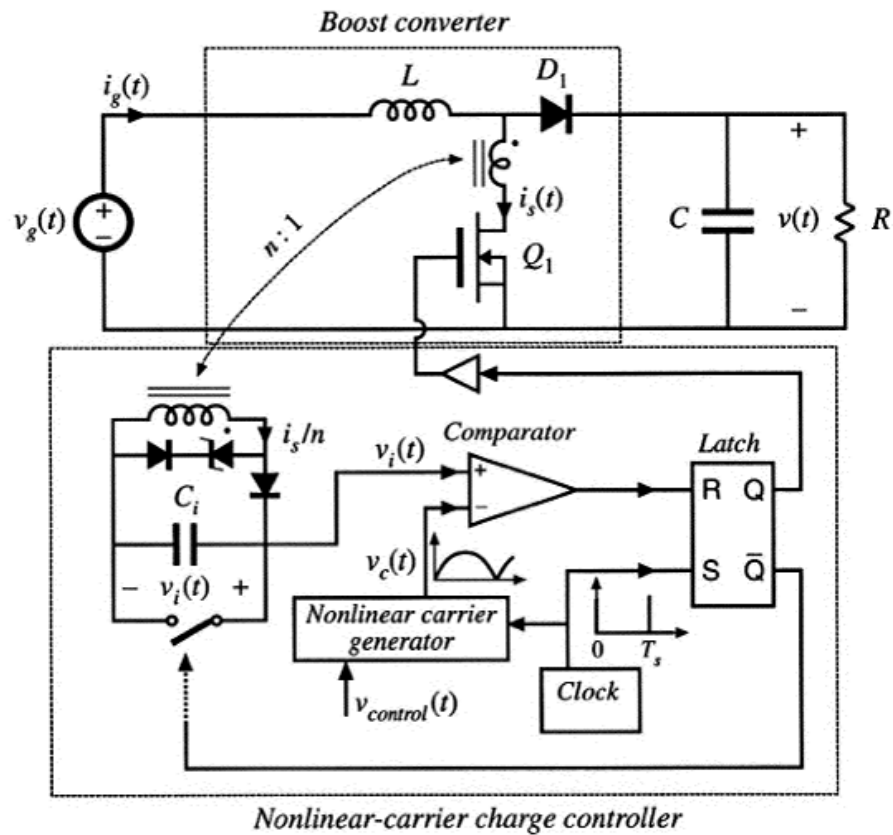
$$\min f_s = \frac{V_m^2}{4LP} \left(1 - \frac{V_M}{V}\right) \quad (17-3)$$

در این روش کنترلی با توجه به دو معادله (۱۶-۳) و (۱۷-۳) و قرار دادن مقادیر قابل قبول فرکانس سوئیچینگ در آن‌ها، مقدار سلف و ولتاژ خروجی را تعیین می‌کنند.

### ۳-۶- روش کنترل موج حامل غیر خطی

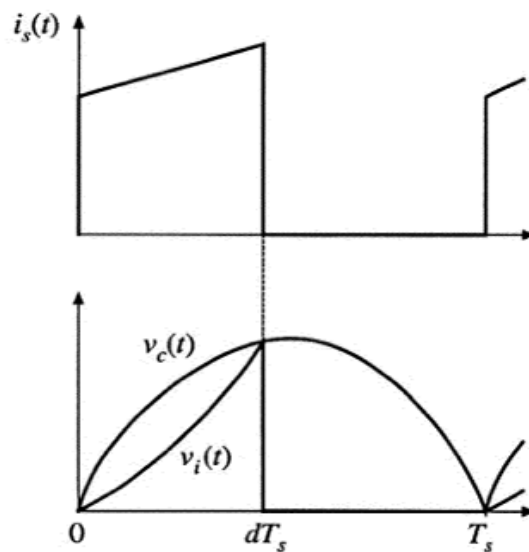
روش کنترل موج حامل غیر خطی می‌تواند بر روی تمامی مبدل‌ها که در مد CCM کار می‌کنند اعمال شود و نیازی به اندازه‌گیری جریان و ولتاژ ورودی ندارد. در ضمن در این روش نیاز به حلقه تقویت کننده خطای جریان نیز نمی‌باشد. این روش به صورت ذاتی پایدار بوده و نیاز به اضافه کردن موارد اضافی مانند یک رمپ به آن وجود ندارد و دارای مصونیت در برابر نویز نیز می‌باشد [۲۴]. روش

پیاده‌سازی موج حامل غیر خطی شارژ شونده<sup>۱</sup> در شکل ۳-۱۳ نشان داده شده است. شکل موج‌های قسمت‌های مختلف مربوط به این روش کنترلی در شکل ۳-۱۴ رسم شده است.



شکل ۳-۱۳: مدار کنترلی روش موج حامل غیر خطی شارژ شونده [۲۴]

<sup>۱</sup> Nonlinear-carrier charge control



شکل ۳-۱۴: شکل موج پارامترهای مختلف روش موج حامل غیر خطی شارژ شونده [۳]

در این روش جریان ترانزیستور اندازه‌گیری می‌شود. اندازه‌گیری این جریان پالسی بسیار راحتتر از جریان پیوسته ورودی است و یک ترانسفورماتور ساده جریان می‌تواند برای این منظور استفاده شود. به علاوه به دو دلیل مطلوب تر است که مقدار انتگرال این جریان استفاده شود:

۱- انتگرال گیری از شکل موج مصونیت در برابر نویز را افزایش می‌دهد.

۲- مقدار انتگرال شکل موج دقیقاً با مقدار متوسط آن متناسب است.

بنابراین با انتگرال‌گیری از جریان سوئیچ، کنترل متوسط جریان سوئیچ به سادگی امکان پذیر است.

ولتاژ خازن مدار کنترلی در شکل ۳-۱۳ در رابطه (۳-۱۸) نشان داده شده است.

$$v_i(t) = \frac{1}{C_i} \int_0^{dT_s} \frac{i_s(\tau)}{n} d\tau \quad \text{for } 0 < t < dT_s \quad (3-18)$$

که در این رابطه  $n$  نسبت تبدیل ترانسفورماتور جریان است. در این روش کنترلی ولتاژ خازن در

انتهای هر پریود به صفر ریست می‌شود و در ابتدای پریود سوئیچینگ بعدی انتگرال‌گیری جدید انجام

می‌شود. با توجه به رابطه (۱۸-۳) در لحظه‌ای که ترانزیستور خاموش می‌شود (dT<sub>s</sub>) مقدار ولتاژ خازن با متوسط جریان سوئیچ متناسب است.

$$v_i(dT_s) = \frac{\langle i_s \rangle_{T_s}}{nC_i f_s} \quad \text{for interval } 0 < t < T_s \quad (19-3)$$

حال باید بررسی شود که متوسط جریان سوئیچ چگونه باید کنترل شود تا یکسوکونده در ورودی حالت مقاومتی داشته باشد، در واقع رابطه (۲۰-۳) مطلوب است.

$$\langle i_g(t) \rangle_{T_s} = \frac{\langle v_g(t) \rangle_{T_s}}{R_e(v_{\text{control}})} \quad (20-3)$$

باید مقدار متوسط ولتاژ خروجی اندازه‌گیری شود تا با یک حلقه فیدبک با پهنای باند کوچک مقدار متوسط توان ورودی و خروجی متعادل باشند. بنابراین باید رابطه متوسط جریان سوئیچ با متوسط ولتاژ خروجی پیدا شود. اگر فرض شود که مبدل Boost در مد CCM عمل می‌کند دو رابطه (۲۱-۳) و (۲۲-۳) برقرار هستند.

$$\langle i_s(t) \rangle_{T_s} = d(t) \langle i_g(t) \rangle_{T_s} \quad (21-3)$$

$$\langle v_g(t) \rangle_{T_s} = d'(t) \langle v(t) \rangle_{T_s} \quad (22-3)$$

اگر این دو معادله در معادله (۲۰-۳) که نشان دهنده ورودی مقاومتی یکسوکونده می‌باشد جایگذاری شوند معادله اساسی این روش به صورت (۲۳-۳) ظاهر می‌شود.

$$\langle i_s(t) \rangle_{T_s} = d(t) (1 - d(t)) \frac{\langle v(t) \rangle_{T_s}}{R_e(v_{\text{control}})} \quad (23-3)$$

مدار کنترلی که در شکل ۳-۱۳ نشان داده شده است بر اساس همین معادله کار می‌کند. مدار تولید موج حامل غیر خطی در شکل ۳-۱۳، موجی سهمی‌گون با معادله (۳-۲۴) تولید می‌کند.

$$v_c(t) = v_{\text{control}} \left( \frac{t}{T_s} \right) \left( 1 - \frac{t}{T_s} \right) \quad \text{for } 0 \leq t \leq T_s \quad (3-24)$$

$$v_c(t + T_s) = v_c(t)$$

کنترلر سوئیچ را در زمان  $dT_s$  خاموش می‌کند که در این لحظه مقدار ولتاژ خازن با  $v_c(t)$  برابر است. بنابراین با جایگذاری رابطه (۳-۲۵) در رابطه (۳-۲۴)، رابطه (۳-۲۶) آشکار می‌شود.

$$t = dT_s \rightarrow d = \frac{t}{T_s} \quad (3-25)$$

$$v_i(dT_s) = v_c(dT_s) = v_{\text{control}}(t)d(t)(1 - d(t)) \quad (3-26)$$

با جایگذاری رابطه (۳-۱۹) در رابطه (۳-۲۶) رابطه (۳-۲۷) پدیدار می‌شود.

$$\frac{\langle i_s(t) \rangle_{T_s}}{nC_i f_s} = v_{\text{control}}(t)d(t)(1 - d(t)) \quad (3-27)$$

این معادله از نوع معادله اساسی (۳-۲۳) است و اگر با آن مقایسه شود مقدار مقاومت معادل ورودی مطابق با رابطه (۳-۲۸) آشکار می‌شود.

$$R_e(v_{\text{control}}) = d(t)(1 - d(t)) \frac{\langle v(t) \rangle_{T_s}}{\langle i_s(t) \rangle_{T_s}} = \frac{\langle v(t) \rangle_{T_s}}{nC_i f_s v_{\text{control}}(t)} \quad (3-28)$$

با توجه به معادله (۳-۲۸) واضح است که اگر مقدار تغییرات AC ولتاژ خروجی و ولتاژ کنترلی کم باشد، بنابراین مقدار مقاومت معادل تقریباً ثابت است، در نتیجه بدون اینکه جریان ورودی یا ولتاژ



ورودی اندازه‌گیری شود، یکسوکننده دارای مقاومت ورودی تقریباً ثابت و در نتیجه جریان ورودی دارای THD کمی است.

برای تولید موج حامل سهمی‌گون می‌توان از دو عدد انتگرال گیر استفاده کرد. ولتاژ کنترلی که دارای تغییرات AC کمی است انتگرال گرفته می‌شود و بعد مقدار DC از آن کم شده و بار دیگر از نتیجه حاصله در مرحله قبل انتگرال گیری می‌شود،  $V_c(t)$  نشان داده شده در مدار کنترلی موج حامل غیر خطی از این طریق بدست می‌آید.

مقدار اندازه موج حامل سهمی‌گون و در نتیجه مقدار مقاومت معادل با تغییر ولتاژ کنترلی قابل کنترل است. با توجه به این که این گونه روش کنترلی در مد CCM کار می‌کند وقتی که مبدل وارد DCM بشود THD جریان ورودی بسیار افزایش پیدا می‌کند و این مشکل در زمانی که ولتاژ ورودی کم است اتفاق می‌افتد، در واقع همان اغتشاش عبور از نقطه صفر ولتاژ ورودی اینجا هم وجود دارد که مقدار آن از روش جریان برنامه‌ریزی شده کمتر است. انواع مختلفی از روش کنترل موج حامل غیر خطی وجود دارد که مثلاً به جای جریان سوئیچ ولتاژ ورودی اندازه‌گیری می‌شود یا به جای شارژ از مقدار پیک استفاده می‌گردد.

### ۳-۷- روش کنترل جریان غیر مستقیم

مدار کنترلی روش جریان غیر مستقیم<sup>۱</sup> در شکل ۳-۱۵ نشان داده شده است [۲۵]. از جمله مزایای این روش می‌توان به موارد زیر اشاره کرد.

۱- نیاز به اندازه‌گیری ولتاژ ورودی ندارد، در واقع فقط نیاز به یک سنسور جریان و یک سنسور ولتاژ در خروجی دارد.

<sup>1</sup> Indirect current control scheme

۲- اغتشاش عبور از صفر در آن وجود ندارد.

این روش دارای معایب زیر نیز می‌باشد.

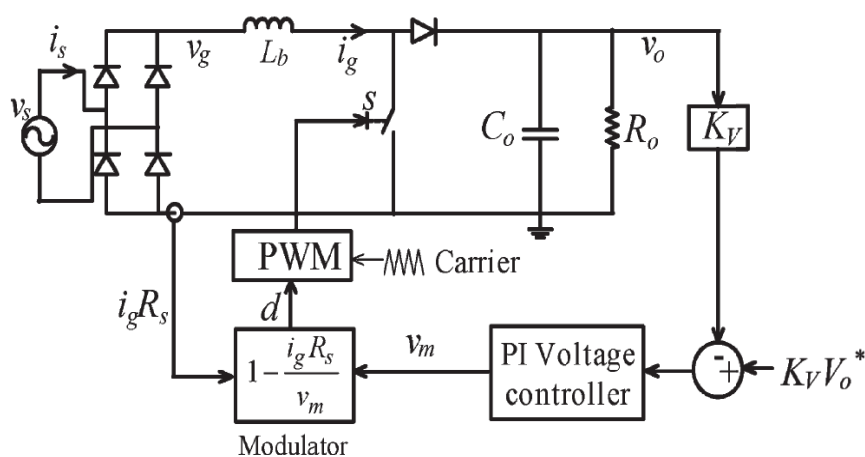
۱- ولتاژ DC خروجی باید از پیک ولتاژ AC ورودی بزرگتر باشد تا یکسوکننده PFC با این روش کنترلی پایدار باشد.

۲- در داخل مدار کنترلی نیاز به تقسیم کننده می‌باشد که کاربردی کردن آن را مشکل می‌کند.

رابطه مقدار متوسط ولتاژ ورودی  $v_g$  و ولتاژ خروجی  $V_o$  از مبدل Boost با دیوتی سایکل D برای سوئیچ S با استفاده از (۲۹-۳) مشخص می‌شود.

$$v_g = (1 - D)V_o = V_{gm} \sin(\omega t) \quad (29-3)$$

که در آن مقدار پیک ولتاژ ورودی و فرکانس زاویای منبع ورودی می‌باشد. مقدار متوسط جریان ورودی مطلوب که با  $I_g$  نشان داده می‌شود از رابطه (۳۰-۳) بدست می‌آید. که مقدار مقاومت ورودی معادل یکسوکننده می‌باشد.  $I_{gm}$  نیز مقدار دامنه جریان ورودی می‌باشد.



شکل ۳-۱۵: روش کنترلی جریان غیر مستقیم برای یکسوکننده PFC [۲۵]

$$I_g = v_g/R_e = I_{gm}\sin(\omega t) \quad (3-30)$$

همانطور که در شکل ۳-۱۵ مشخص است یک جبران‌کننده PI در مدار کنترلی ولتاژ استفاده می‌شود تا مقدار DC خروجی را کنترل کند و خروجی آن با  $V_m$  طبق معادله (۳-۳۱) مشخص می‌شود. که در این معادله  $R_s$  ضریب سنسور جریان است. اگر معادله (۳-۳۰) و (۳-۳۱) در معادله (۳-۲۹) جایگذاری شود، معادله اساسی روش کنترلی جریان غیر مستقیم به دست می‌آید.

$$V_m = V_o R_s / R_e \quad (3-31)$$

معادله اساسی روش کنترلی جریان غیر مستقیم در رابطه (۳-۳۲) نشان داده شده است.

$$D = 1 - \frac{(I_g R_s)}{V_m} \quad (3-32)$$

از آنجایی که این روش اساس این پروژه چه در مرحله شبیه سازی و چه در مرحله ساخت می‌باشد، به بیان مفاهیم بیان شده در فصل دو در راستای بدست آمدن معادله (۳-۳۱) پرداخته می‌شود [۲۴]، [۲۶].

یک مبدل DC/DC هنگامی به حالت پایدار می‌رسد که ورودی و بار آن برای یک مدت طولانی تغییر نکند و کنترلر آن بر طبق قوانین کنترل پایدار باشد. از آنجایی که برای مبدل Boost یکسوکننده PFC فرکانس ولتاژ ورودی بسیار کمتر از فرکانس سوئیچینگ است، می‌توان در هر چندین پریود سوئیچینگ پی در پی، فرض کرد که ولتاژ ورودی ثابت است. بنابراین اگر کنترلر پایدار باشد مبدل سعی می‌کند به سمت حالت پایدار همگرا شود. هرچند که هیچ وقت مبدل به حالت پایدار واقعی فرکانس سوئیچینگ نمی‌رسد بلکه در همسایگی آن قرار می‌گیرد، که به آن حالت شبه

پایدار<sup>۱</sup> گفته می‌شود. مهمترین ویژگی حالت شبه پایدار این است که تمامی مقادیر می‌توانند با مقدار پایدارشان تقریب زده شوند.

همانطور که گفته شد کنترلر جریان را مجبور می‌کند که از ولتاژ پیروی کند، بنابراین امیدانسی ورودی به صورت مقاومت ظاهر می‌شود. این هدف در حالت کلی با قانون کنترل طبق رابطه (۳-۳۳) در حالت پایدار می‌تواند به دست آید.

$$R_s < i_g > = v_m / M(d) \quad (۳-۳۳)$$

که  $R_s$  مقاومت معادل سنسور جریان است.  $M(d)$  نسبت تبدیل ولتاژ مبدل است و  $v_m$  ولتاژ مدلاسیون برای کنترل اندازه جریان است. حال اگر رابطه (۳-۲) که در مورد  $M(d)$  است را در رابطه (۳-۳۳) قرار داده، رابطه (۳-۳۴) که به آن تقریب شبه پایدار نیز می‌گویند ظاهر می‌شود.

$$R_s < i_g > = v_m v_g / V_o \quad (۳-۳۴)$$

اگر خازن خروجی به اندازه کافی بزرگ باشد  $V_o$  در سیکل ولتاژ ورودی تقریباً ثابت است و اگر  $v_m$  نیز تقریباً ثابت باشد رابطه (۳-۳۵) بدست می‌آید، که همان رابطه (۳-۳۱) است که در روش کنترل جریان غیر مستقیم به کار برده شد. این رابطه بیان می‌کند که ولتاژ  $v_m$  می‌تواند مقدار مقاومت معادل ورودی را به منظور کنترل جریان تغییر دهد.

$$R_e = R_s V_o / v_m \quad (۳-۳۵)$$

<sup>۱</sup> Quasi steady state

### ۳-۸- خلاصه فصل

- ۱- روش‌های مختلفی برای کنترل یکسوکننده PFC وجود دارد که می‌توان به، روش کنترل متوسط جریان، روش کنترل فید فوروارد، روش کنترل جریان برنامه‌ریزی شده، روش هیستریزیس و مد هدایت بحرانی، روش موج حامل غیر خطی و روش کنترل جریان غیر مستقیم اشاره کرد.
- ۲- روش کنترل جریان غیر مستقیم، نسبت به روش‌های دیگر نیاز به سنسور کمتری دارد، به ازای تمامی دیوتی‌سایکل‌ها پایدار بوده، اغتشاش عبور از صفر برای آن مطرح نمی‌باشد و فرکانس سوئیچینگ نیز برای آن ثابت است.

## فصل ۴

# تئوری بازی و کاربرد آن

#### ۴-۱- مقدمه

در این فصل ابتدا به بیان مفاهیم تئوری بازی‌ها پرداخته می‌شود و روش‌های حل بازی‌های محدود و نامحدود مورد بررسی قرار می‌گیرد، سپس روش Strength Pareto Evolutionary Algorithm (SPEA) در حل مسائل بهینه‌سازی چند هدفه معرفی می‌گردد، در انتها نیز با بیان یک مثال از مسائل بهینه‌سازی مهندسی برق، کاربرد و استفاده از این روش در طراحی‌ها نشان داده می‌شود.

#### ۴-۲- مفاهیم تئوری بازی‌ها و بهینه‌سازی چند هدفه

بهینه‌سازی در علوم مختلف از جایگاه ویژه‌ای برخوردار است، به خصوص با پیشرفت علم، تمایل به بهینه‌سازی روش‌هایی که تاکنون استفاده می‌شدند، بیشتر مورد نظر قرار گرفته است. اگر دانشمندان قادر به ارائه روش جدیدی برای انجام یک کار مشخص نبودند اقدام به بهینه‌سازی روش‌های موجود می‌کردند. در حالتی که توابعی که جهت بهینه‌سازی در نظر گرفته می‌شوند در یک راستا هستند و می‌توان همگی آن‌ها را با یکدیگر بهبود داد، نتیجه حاصله از لحاظ تمامی استفاده‌کننده‌ها بهتر می‌باشد. از طرفی مسائل زیادی وجود دارند که شامل بهینه‌سازی همزمان چندین تابع هدف متناقض و اغلب رقیب می‌باشند. هنگام حل مسائلی از این دست اغلب باید موقعیت‌هایی را تجزیه و تحلیل کرد که در آنها دو یا چند طرف رقیب در تعقیب اهداف متعارضی هستند. به چنین موقعیت‌هایی، وضعیت‌های تعارض آمیز<sup>۱</sup> گفته می‌شود. نیاز به تحلیل چنین موقعیت‌هایی موجب بسط روش‌های ریاضی ویژه‌ای تحت عنوان نظریه بازی‌ها<sup>۲</sup> شده است. موقعیت‌هایی که انتخاب بهترین استراتژی از میان چندین استراتژی مورد نظر است را نیز می‌توان با تئوری بازی مدل کرد. شرایط

<sup>۱</sup> Conflicting situation

<sup>۲</sup> Game theory

گوناگون و امتیازات را در یک ماتریس نشان داده و در نتیجه می‌توان بهترین استراتژی را از جبر ماتریس‌ها و یا برنامه ریزی خطی به دست آورد. مفاهیم تئوری بازی‌ها وقتی اعمال می‌شوند که عملکرد عوامل مختلف از هم مستقل باشند. این عوامل ممکن است یک فرد، گروه، شرکت و یا یک پارامتر باشد. مفاهیم تئوری بازی زبانی برای فرمول بندی، تحلیل و فهم استراتژیهای مختلف می‌باشد. بیشترین اثر را در مفاهیم تئوری بازی در سال ۱۹۵۰ John Nash بر جای گذاشت. او نشان داد که بازی‌های متناهی (کران دار) همیشه یک نقطه تعادل دارند که در آن‌ها تمام بازیکنان با دانستن حرکت حریفشان، حرکتی را انجام می‌دهند که برای آن‌ها بهترین امتیاز را دارد. مفهوم تعادل پایه اصلی تحلیل بازی‌های غیر ائتلافی<sup>۱</sup> از آن موقع گردیده است [۲۷].

بازی‌ای را با حاصل جمع صفر<sup>۲</sup> می‌نامند، اگر جمع امتیازات یا پرداختی‌های داده شده به بازیکنان صفر باشد، مثلاً در حالتی که ۲ نفر بازی می‌کنند و برنده به بازنده ۱ تومان می‌دهد، جمع پرداختی‌ها و دریافتی‌ها صفر است و بنابراین بازی از نوع حاصل جمع صفر است. اگر در همین بازی برنده مبلغی از جایزه را به عنوان مالیات پرداخت نماید، بازی از نوع حاصل جمع غیر صفر<sup>۳</sup> خواهد بود. در یک بازی دو نفره مجموع صفر، دریافتی برنده برابر با باخت بازنده می‌باشد. بنابراین علاقه مندی آن‌ها شدیداً متضاد است. در یک بازی به حرکتی، استراتژی غالب<sup>۴</sup> گفته می‌شود، که برای یک بازیکن این حرکت، انتخاب‌های دیگر او را مغلوب می‌کند، در واقع حاصل<sup>۵</sup> بهتری برایش داشته باشد (بدون توجه به این که بازیکن دیگر چه حرکتی انجام می‌دهد). در نظریه بازی‌ها یک حرکت عبارت از انتخاب یک استراتژی از میان استراتژی‌هایی است که قواعد بازی مجاز می‌شمارد. حرکت‌ها به دو دسته حرکت-

<sup>1</sup> Non-Cooperative

<sup>2</sup> Zero-sum game

<sup>3</sup> Non- Zero sum game

<sup>4</sup> Dominating strategy

<sup>5</sup> Payoff



های شخصی<sup>۱</sup> و حرکتهای شانسی<sup>۲</sup> تقسیم می‌شوند. یک حرکت شخصی انتخابی حساب شده توسط یکی از بازیکنان و عملی ساختن آن است و حرکت شانسی انتخاب از میان موارد ممکن توسط نوعی ابزار تصادفی و عملی ساختن آن می‌باشد [۲۷].

به یک بازی، بازی از نوع اطلاعات کامل گفته می‌شود وقتی در هر لحظه از زمان تنها یک بازیکن حرکت انجام می‌دهد و از تمامی حرکات انجام شده تا آن لحظه از زمان اطلاع کامل دارد. بازیکن عاملی است که در بازی تصمیم‌گیری می‌کند. فرض عمده در بسیاری از شاخه‌های تئوری بازی این است که بازیکنان خردمند هستند. بازیکنی خردمند<sup>۳</sup> است که همیشه حرکتی را که برای او پیروزی به ارمغان می‌آورد انتخاب می‌کند. هدف تئوری بازی‌ها این است که پیش بینی نماید که چگونه بازی باید توسط بازیکنان خردمند اداره شود و یا این که چگونه باید در مقابل یک بازیکن خردمند بهترین استراتژی را ارائه داد. از آنجاییکه فرض می‌شود تمامی بازیکنان خردمند هستند، آن‌ها با دانستن حرکات حریفانشان حرکتی را بر می‌گزینند که احتمال پیروزی را برای آن‌ها زیاد نماید.

بازی ائتلافی<sup>۴</sup> یک توصیف سطح بالا است که مشخص می‌کند که هر گروه یا ائتلاف از تعاون بین اعضای خود چه درآمدهایی به دست می‌آورد. به عنوان مثال بازیکنان ممکن است چند حزب در یک پارلمان باشند. هر حزب با توجه به تعداد کرسی‌های خود در پارلمان دارای قدرت متفاوت از سایرین است. این نوع بازی شرح می‌دهد که چه ائتلاف‌هایی از احزاب می‌تواند اکثریت قدرت را تشکیل دهد.

<sup>1</sup> Personal movie

<sup>2</sup> Chance movie

<sup>3</sup> Rational

<sup>4</sup> Cooperative

#### ۴-۲-۱- مفهوم ماتریس بازی‌ها

یک بازی را محدود گویند اگر تعداد محدودی استراتژی برای هر بازیکن وجود داشته باشد. یک بازی محدود را که در آن بازیکن  $A$  دارای  $M$  استراتژی و بازیکن  $B$  دارای  $n$  استراتژی باشد، یک بازی  $m \times n$  می‌خوانند [۲۷].

در شکل ۴-۱ یک بازی  $m \times n$  میان دو بازیکن  $A$  و  $B$  نشان داده شده است. استراتژی‌های بازیکن  $A$  با  $A_1, A_2, \dots, A_m$  و استراتژی‌های بازیکن  $B$  با  $B_1, B_2, \dots, B_m$  مشخص می‌شود. به ازای هر انتخاب  $A_i$  و در مقابل آن  $B_j$  حاصل بازی یا در واقع درآمد آن مشخص می‌شود که آن را با  $a_{ij}$  نشان می‌دهند. فرض بر این است که این بازی با جمع صفر است و امتیاز حریف منهای  $a_{ij}$  خواهد بود. در واقع شکل ۴-۱ ارزش  $a_{ij}$  را در یک آرایش مستطیلی شکل نشان می‌دهد. به این آرایش ماتریس بازی می‌گویند.

#### ۴-۲-۲- ارزش پایینی و بالایی بازی

ماتریس بازی شکل ۴-۱ را در نظر بگیرید. برای بدست آوردن استراتژی بهینه، تک تک استراتژی‌ها را باید تحلیل کرد. با انتخاب استراتژی  $A_i$  همواره باید این را حساب کرد که حریف به آن، با استراتژی  $B_j$  پاسخ می‌دهد. که امتیاز بازیکن  $A$  در ازای آن یعنی  $a_{ij}$ ، کمترین مقدار باشد. این مقدار امتیاز یعنی کمترین مقدار  $a_{ij}$  در سطر  $i$  ام را مشخص کرده و آن را با  $\alpha_i$  نمایش می‌دهند.

A \ B	$B_1$	$B_2$	-----	$B_n$
$A_1$	$a_{11}$	$a_{12}$	-----	$a_{1n}$
$A_2$	$a_{21}$	$a_{22}$	-----	$a_{2n}$
-----	-----	-----	-----	-----
$A_m$	$a_{m1}$	$a_{m2}$	-----	$a_{mn}$

شکل ۴-۱: ماتریس بازی

$$\alpha_i = \min_j a_{ij} \quad (1-4)$$

بنابراین بازیکن A با انتخاب استراتژی  $A_i$  و در پی آن اقدامات خردمندانه بازیکن B، می‌تواند بر روی حاصلی که کمتر از  $\alpha_i$  نیست حساب کند. طبیعی است که بازیکن A با عمل خردمندانه آن استراتژی  $A_i$  را انتخاب می‌کند که عدد  $\alpha_i$  متناظر با آن بیشترین مقدار باشد. این بیشترین مقدار از رابطه (۲-۴) به دست می‌آید.

$$\alpha = \max_i \alpha_i \quad (2-4)$$

مقدار  $\alpha$  را ارزش پایینی بازی یا امتیاز بیشکمیینه<sup>۱</sup> می‌خوانند و استراتژی معادل  $\alpha$  را استراتژی بیشکمیینه گویند [۲۷]. مطمئناً چنانچه بازیکن به یک بیشکمیینه پاییند باشد با قطع نظر از رفتار حریف، دستاوردی را برای خود تضمین می‌کند که در هر حال کمتر از  $\alpha$  نیست. استدلال مشابهی را می‌توان برای بازیکن B در نظر گرفت. چون حریف خواهان کمینه امتیاز بازیکن A است، لذا برای هر ستون، بیشینه مقادیر  $a_{ij}$  را محاسبه می‌کند.

$$\beta_j = \max_i a_{ij} \quad (3-4)$$

و کمترین مقدار از  $\beta_j$  را در نظر می‌گیرد.

$$\beta = \min_j \beta_j \quad (4-4)$$

---

<sup>۱</sup> Maxmin

مقدار  $\beta$  را ارزش بالایی بازی یا به عبارت دیگر کمبیشینه<sup>۱</sup> بازی گفته و استراتژی معادل این مقدار را استراتژی کمبیشینه می‌گویند.

اگر ارزش پایینی و ارزش بالایی یک بازی با هم برابر باشد، در این صورت استراتژی کمبیشینه آن بازی با ثبات است، یعنی در صورت اطلاع هر کدام از طرفین از استراتژی طرف مقابل، همچنان استراتژی غالب برای او تفاوت ندارد. اما در بازی که استراتژی کمبیشینه بی ثبات هست در صورت اطلاع حریف از استراتژی بازیکن یا اطلاع بازیکن از استراتژی‌های حریف می‌تواند روند بازی به نفع یکی تغییر یابد. در این بازی‌ها ارزش بالایی و پایینی بازی با هم برابر نیستند.

در صورتی که ارزش پایینی بازی با بالایی آن برابر باشد این ارزش مشترک را ارزش بازی<sup>۲</sup> می‌خوانند و با حرف  $v$  نمایش می‌دهند. برای مثال برای ماتریس بازی شکل ۴-۲ بازی دارای یک ارزش برابر  $\alpha = \beta = v = 0.5$  است.

عدد ۰.۵ در آن واحد کمینه سطر خود و بیشینه ستون خود است. در نظریه بازی‌ها عنصری از ماتریس که واجد این خاصیت باشد که از حیث یک مختصات کمینه و در آن واحد از حیث مختصات دیگر بیشینه باشد، یک نقطه تعادل<sup>۳</sup> خوانده می‌شود. متناظر با یک نقطه تعادل یک جفت استراتژی کمبیشینه وجود دارد که این استراتژی‌ها را بهینه و ترکیب آن‌ها را یک حل برای بازی می‌نامند.

<sup>۱</sup> Minmax

<sup>۲</sup> Game value

<sup>۳</sup> Saddle point

A \ B	B <sub>1</sub>	B <sub>2</sub>	B <sub>3</sub>	$\alpha_i$
A <sub>1</sub>	0.4	0.3	0.9	0.3
A <sub>2</sub>	0.8	0.4	0.3	0.3
A <sub>3</sub>	0.7	0.5	0.8	0.5
$\beta_j$	0.8	0.5	0.8	

شکل ۴-۲: ماتریس بازی نمونه

همانطور که گفته شد، اگر یک بازیکن به استراتژی بهینه یا همان استراتژی کمبیشینه خویش پایبند باشد و بازیکن دیگر به نحوی از استراتژی بهینه تخلف کند، این کار برای او هرگز هیچ ثمری ندارد و در بهترین حالت امتیاز وی را بدون تغییر و در بدترین حالت آن را کاهش می‌دهد. همچنین باید این نکته را نیز در نظر گرفت که در این حالت اطلاع از اینکه حریف یک بازیکن استراتژی بهینه خود را انتخاب کرده یا نه، استراتژی بهینه خود بازیکن را تغییر نمی‌دهد.

حال با یک مثال به بیان بازی‌هایی که حاصل جمع آن‌ها صفر نیست پرداخته می‌شود.

مثال) معمای زندانی

بازی معمای زندانی، یک بازی حاصل جمع غیر صفر در فرم استراتژیک، بین ۲ بازیکن است. هر بازیکن ۲ استراتژی دارد که همکاری و فرار هستند و با حرف‌های C و D برای بازیکن I و c و d برای بازیکن II تعیین می‌گردند.

I \ II	c	d
C	2	3
D	0	1
	3	1

شکل ۴-۳: ماتریس بازی، بازی معمای زندانی

ماتریس بازی برای این بازی در شکل ۳-۴ نشان داده شده است. بازیکن I سطرها را بر می‌گزیند که C یا D هستند و بازیکن II ستون‌ها را که c و d می‌باشند. ترکیب استراتژی‌های (C,c)، امتیاز برابر با ۲ و ترکیب (D,d)، امتیاز ۱ را برای هر دو بازیکن دارد. ترکیب (C,d) برای بازیکن I، امتیاز صفر و برای بازیکن II، ۳ می‌دهد. و در نهایت در ترکیب (D,c) بازیکن I، ۳ و بازیکن II صفر به دست می‌آورد.

چون امتیازات به صورت جداگانه برای هر بازیکن مشخص شده است، پس برای هر بازیکن نقطه تعادل یا در واقع همان استراتژی غالب، انتخاب کمبیشینه است. برای بازیکن I در سطر اول بیشترین امتیاز حریف ۳ و در سطر سوم ۱ است و برای بازیکن II بیشترین امتیاز حریف در ستون اول ۳ و در ستون سوم ۱ است. حال چون هر کدام کمینه شدن امتیاز حریف را می‌خواهند بنابراین سطر سوم، ستون سوم را انتخاب می‌کنند. بنابراین حالت تعادل این بازی (D,d) است.

#### ۴-۲-۳- بازی‌های تکاملی

برای بیان بازی‌های تکاملی یک مثال بیان می‌گردد و با بسط آن مفاهیم بازی‌های تکاملی نیز توضیح داده می‌شود.

مثال ( دو شرکت می‌خواهند در یک ساختار زیر بنایی سرمایه گذاری کنند. آن‌ها قصد دارند توسط آن ساختار با یکدیگر ارتباط برقرار کنند ولی به طور مستقل در مورد آن چیزی که می‌خرند تصمیم می‌گیرند. هر شرکت می‌تواند بین تجهیزات با پهنای باند low و high یکی را انتخاب نماید. ماتریس بازی برای این مسئله در شکل ۴-۴ نشان داده شده است. یک اتصال با پهنای باند پایین بدون توجه به آنکه طرف مقابل دارای چه پهنای باندی است به خوبی کار می‌کند (امتیاز ۱). به هر حال سوئیچ از حالت low به high تنها در صورتی خوشایند است که طرف مقابل پهنای باند بالا داشته باشد (امتیاز ۲) در غیر این صورت فرد دچار هزینه اضافی شده است (امتیاز ۰).

	II	High	Low
I			
	High	2	1
	Low	0	1
		2	0
		1	1

شکل ۴-۴: ماتریس بازی شرکت‌های ارتباطی

همانطور که مشخص است این بازی دو نقطه تعادل دارد، تعادل (low, low) کم ارزش تر از تعادل (High, High) می‌باشد. البته کاملاً هم بد نیست. باید توجه داشت که از روش کمبیشینه باز هم نقطه تعادل (Low, Low) می‌باشد. از نظر مفهومی سرمایه گذاری روی تجهیزات با پهنای باند پایین به تنهایی یک انتخاب سالم است. به علاوه این استراتژی جزء از یک تعادل است و منطقی است که بازیکن از حریفش نیز انتظار حرکت مشابه را داشته باشد.

بازی انتخاب پهنای باند که مطرح شد، وقتی که به یک جمعیت بزرگ از بازیکنان یکسان اعمال شود می‌تواند به گونه ای دیگر حل شود. همانطور که گفته شد امتیاز مثبت ۲ برای هر بازیکن در ترکیب استراتژی (high, high) این ترکیب را خواستنی تر از تعادل دیگر می‌کند.

در توصیف تکاملی، یک جمعیت بزرگ از افراد وجود دارد که هرکدام می‌توانند یکی از این استراتژی‌ها را اتخاذ نمایند. در این حالت، بازی امتیاز دوتا از این بازیکنان را وقتی که باهم روبرو می‌باشند، نشان می‌دهد. این بازی بر این فرض استوار است که هر استراتژی توسط گروه خاصی از افراد اتخاذ می‌شود. سپس با داشتن توزیع این استراتژی‌ها افراد با امتیاز متوسط بهتر، موفق تر از سایرین خواهند بود. بنابراین نسبت جمعیت آن‌ها در جمعیت کل طی زمان افزایش می‌یابد. این به نوبه خود ممکن است بروی این که کدام استراتژی بهتر می‌باشد تأثیر بگذارد.

در مثال شکل ۴-۴ بخش خاصی از کاربران متصل به یک شبکه، تجهیزات با پهنای باند بالا یا پایین خواهند داشت. به عنوان مثال فرض کنید که یک چهارم کاربران تجهیزات پهنای باند بالا و سه چهارمشان تجهیزات با پهنای باند پایین را انتخاب نمایند. یک کاربر جدید به عنوان بازیکن I که می‌خواهد بین high و low تصمیم‌گیری نماید، امتیاز او بستگی به تقسیم‌بندی‌های ذکر شده دارد. اگر بازیکن I، high را انتخاب نماید،  $\frac{1}{4} \times 2 + \frac{3}{4} \times 0 = 0.5$  و اگر low را انتخاب نماید  $\frac{1}{4} \times 1 + \frac{3}{4} \times 1 = 1$  امتیاز او خواهد بود. با داشتن این دو امتیاز مشخص است که اگر بازیکن به کاربران با پهنای باند Low بپیوندد برایش بهتر است. بنابراین او نیز به این بخش از جمعیت اضافه می‌شود. در نتیجه در طی زمان هر بازیکنی که وارد بازی می‌شود پهنای باند Low را انتخاب می‌نماید و در نهایت منجر به این می‌شود که تمام بازیکنان استراتژی (Low, Low) را برگزینند. اگر آرایش جمعیت اولیه طوری بود که بازیکن تازه وارد به سمت High گرایش پیدا می‌کرد، برعکس حالت قبل جمعیت نهایی (High, High) را انتخاب می‌کردند.

برای نمایش استراتژی‌های مرکب، علامت ویژه ای را معرفی می‌کنند، برای مثال چنانچه استراتژی‌های مرکب برای بازیکن A از اجرای  $A_1, A_2, A_3$  به ترتیب با فراوانی‌های  $P_1, P_2, P_3$  با قید  $P_1 + P_2 + P_3 = 1$  باشد آنرا مطابق با رابطه (۴-۵) نشان می‌دهند.

$$S_A = \begin{bmatrix} A_1 & A_2 & A_3 \\ P_1 & P_2 & P_3 \end{bmatrix} \quad (۴-۵)$$

و برای حریف هم به صورت رابطه (۴-۶) مشخص می‌شود.

$$S_B = \begin{bmatrix} B_1 & B_2 & B_3 \\ q_1 & q_2 & q_3 \end{bmatrix} \quad (۴-۶)$$



**۴-۲-۴ - روشهای کلی حل بازیهای محدود**

بازی محدود به حالتی گفته می‌شود که استراتژی‌های طرفین مشخص و محدود باشد که در این صورت دو حالت را می‌توان در نظر گرفت.

(۱) بازی دارای نقطه تعادل است که حل بازی همان استراتژی نقطه تعادل است.

(۲) بازی نقطه تعادل نداشته باشد. که در این صورت ارزش پایینی بازی با ارزش بالایی آن برابر نیست لذا برای بازیکن یک استراتژی بهینه مرکب وجود دارد.

برای حل این مسائل باید از روش‌های برنامه ریزی خطی استفاده کرد. در واقع ابتدا برای هر بازیکن استراتژی بهینه مرکبی را فرض کرده و بعد ماتریس بازی محدود را به یک مدل ریاضی تبدیل می‌کنند. سپس از روش برنامه ریزی خطی، برای مینیمم کردن یک تابع به همراه شرایط دیگری که تحت عنوان یک دستگاه خطی مطرح شده و باید برقرار باشند، استفاده می‌کنند. از آنجایی که مسائل عملی از نوع نامحدود می‌باشند به بررسی روش‌های حل بازی‌های نامحدود بیشتر پرداخته می‌شود.

**۴-۲-۵ - روش‌های حل بازی‌های نامحدود**

به بازی، بازی نامحدود گفته می‌شود که در آن دست کم یکی از طرف‌های بازی دارای مجموعه‌ای نامتناهی از استراتژی‌ها باشد. یک بازی میان دو حریف  $A$  و  $B$  را در نظر بگیرید که هر یک از آنها دارای مجموعه‌ای نامتناهی از استراتژی‌ها هستند. در این حالت بازی به جای آنکه با ماتریس داده شود، به وسیله تابعی که دارای آرگومان پیوسته است تعریف می‌گردد، که آن را تابع امتیاز می‌نامند.

تجزیه و تحلیل یک تابع امتیاز  $a(x,y)$  مشابه تحلیل ماتریس‌ها به روش کمبیشینه که قبلاً توضیح داده شد صورت می‌گیرد. ابتدا ارزش پایینی بازی  $\alpha$  را یافته بدین منظور به ازای هر  $x$ ، کمینه مقدار تابع  $a(x,y)$  را برای تمامی  $y$  ها می‌یابند. سپس به جستجوی بیشینه مقادیر برای تمامی  $x$ ها می‌پردازند در واقع بیش‌کمینه در این حالت از رابطه (۴-۷) به دست می‌آید.

$$\alpha = \max_x \min_y a(x, y) \quad (7-4)$$

ارزش بالایی بازی نیز به شیوه مشابهی از رابطه (۸-۴) تعیین می‌شود.

$$\beta = \min_y \max_x a(x, y) \quad (8-4)$$

اگر  $\alpha = \beta$  باشد آنگاه سطح  $a(x, y)$  دارای نقطه تعادل است. وجود نقطه تعادل بدان معنی است که بازی نامحدود مورد بحث دارای حلی در طیف استراتژی‌های خالص است [۲۷].

### ۳-۴- روش‌های تقریبی حل بازی‌ها

برای مسائل عملی و واقعی معمولاً از روش‌های عددی که برای حل بازی‌ها ارائه شده است استفاده می‌شود. این روش‌ها به روش‌های تکرار معروف هستند. این روش‌ها بر این پایه استوار هستند که طی آن دو حریف استراتژی‌های خویش را در برابر یکدیگر عملی می‌سازند. در هر مرحله از روش تکرار، هر بازیکن به هر حرکت بازیکن دیگر با یک استراتژی پاسخ می‌گوید که با توجه به تمامی حرکت‌های قبلی بازیکن بهینه می‌باشد. در واقع این نوع از حل بازی‌ها را می‌توان بصورت نوعی استراتژی مرکب تلقی کرد که در آن استراتژی‌های خالص به نسبتی حضور دارند که متناظر با فراوانی اجرای آنهاست [۲۸].

این روش نمایانگر یک مدل آموزش تجربی است که در آن هر بازیکن از طریق تجربه نحوه رفتار حریفش را به آزمون می‌گذارد و می‌کوشد تا به شیوه‌ای به آن نحوه رفتار پاسخ گوید که برای خودش بهترین ثمر را داشته باشد.

### ۴-۳-۱- حل مسائل بهینه‌سازی چند هدفه با استفاده از الگوریتم‌های شبه پویا

پیش از آن که به مسائل بهینه‌سازی چند هدفه پرداخته شود با بیان یک مثال، اساس اینگونه بهینه‌سازی‌ها را که همان بحث استراتژی‌های غالب است، کاملاً بسط داده می‌شود. فرض کنید که ۲ بازیکن A و B در حال انجام یک بازی با ماتریس بازی به صورت شکل ۴-۵ می‌باشند.

اگر بازیکن B بخواهد استراتژی مناسبی از ستون اول یا دوم انتخاب نماید، کدام یک برای این بازیکن مناسب تر است. بازیکن B علاقه دارد تا امتیازات از دست رفته اش حداقل باشد (برای B علامت مثبت بیانگر از دست دادن امتیاز است و بالعکس). با مقایسه ستون‌های اول و دوم برای بازیکن B مشخص می‌شود که تمامی اعداد ستون دوم کمتر مساوی ستون اول هستند. بنابراین برای B بهتر است تا صرف نظر از انتخاب A استراتژی دوم را انتخاب کند.

در این حالت گفته می‌شود که ستون دوم، ستون اول را مغلوب می‌کند. برای بازیکن B بهتر است تا در هیچ شرایطی استراتژی اول را به کار نبرد، چون استراتژی دوم از آن بهتر یا مساوی با آن است. بنابراین می‌توان ماتریس را با حذف ستون‌هایی که توسط سایر ستون‌ها مغلوب می‌شوند ساده تر نمود. در نتیجه ماتریس بازی به صورت شکل ۴-۶ در می‌آید.

باید توجه داشت که ستون سوم توسط ستون اول و یا ستون دوم مغلوب نمی‌شود، بنابراین نمی‌توان آن را حذف کرد. این بررسی برای بازیکن A نیز می‌تواند انجام شود. از آنجاییکه بازیکن A ردیف‌ها را بازی می‌کند، باید مطالعه شود که کدام یک از ردیف‌ها، دیگری را مغلوب می‌کند. با دقت در ردیف‌های ماتریس ساده شده شکل ۴-۶ مشاهده می‌شود که هیچ یک از ردیف‌های ماتریس، ردیف دیگری را مغلوب نمی‌کند، بنابراین ماتریس از این ساده تر نمی‌شود.

$$A \begin{matrix} & B \\ \begin{bmatrix} -2 & -3 & 4 \\ 1 & -1 & 3 \\ 3 & 3 & 0 \end{bmatrix} \end{matrix}$$

شکل ۴-۵: ماتریس بازی نمونه

$$A \begin{matrix} & B \\ \begin{bmatrix} -3 & 4 \\ -1 & 3 \\ 3 & 0 \end{bmatrix} \end{matrix}$$

شکل ۴-۶: ماتریس بازی ساده شده با استفاده از مفهوم استراتژی‌های غالب

### ۴-۳-۲ - بازی‌های Pareto front

برای حل مسائل بهینه‌سازی چند هدفه<sup>۱</sup> با استفاده از الگوریتم‌های پویا، یکی از روش‌های پایه، روش الگوریتم ژنتیک پرتو است که تاکنون روش‌های بسیاری برای تکامل آن ارائه شده است [۲۸]، [۲۹]. در مساله بهینه‌سازی ۲ تابع هدف  $f_1$  و  $f_2$  فضای متغیرهای  $(x, y) \in A \times B$  را به عنوان مجموعه استراتژی‌های معقول تعریف می‌کنند. در حقیقت  $A$  و  $B$  را به عنوان دو بازیکن فرض کرده و هر جفت  $(x, y)$  یک ترکیب استراتژی خواهد بود که توسط دو بازیکن بازی می‌شود.

Pareto-set به عنوان نتیجه بازی دیده می‌شود که در آن ۲ بازیکن  $A$  و  $B$  سعی در می‌نیم کردن هر دو تابع هدف دارند. در این حالت یک جواب تنها برای بازی وجود ندارد بلکه مجموعه‌ای از جواب‌ها یافت می‌شوند که از آنها تحت عنوان Pareto-set یاد می‌شود. این حقیقت از آن جا ناشی می‌شود که نقطه یکتایی وجود ندارد که در آن هر دو تابع  $fitness$  بهتری نسبت به تمام نقاط دیگر Pareto-set داشته باشند. بیان ریاضی Pareto-set به این صورت است که  $(\bar{x}, \bar{y}) \in A \times B$  عضوی از Pareto-set است اگر و تنها اگر هیچ  $(x, y) \in A \times B$  وجود نداشته باشد که هر دو شرط رابطه (۴-۹) را برآورده نماید.

<sup>۱</sup> Multiobjective optimization problems

$$\begin{cases} f_A(x, y) \leq f_A(\bar{x}, \bar{y}) \\ f_B(x, y) \leq f_B(\bar{x}, \bar{y}) \end{cases} \quad (۹-۴)$$

روش‌های تکامل یافته جدیدتر بر پایه و اساس این روش استوار بوده و در نهایت سطح بهینه پرتو را دنبال می‌کنند. که می‌توان به موارد ذیل اشاره کرد [۲۹]-[۳۱].

NPGA: The niched Pareto genetic algorithm

RAND : A random search algorithm

FFGA : fonseca and Flemings multiojective EA.

HLGA : Hajela and lins weighted-sum based approach

VEGA : The uector evaluated genetic algorithm

NSGA : The nondominated sorting genetic algorithm

SOEA : A single-objective evolutionary algorithm using weighted-sum aggregation.

مسائل بهینه سازی چند هدفه برای مسائل واقعی بسیار مورد توجه می‌باشند و هنگام حل اینگونه مسائل نکته حائز اهمیت آن است که یک حل واحد و منحصر به فرد برای بهینه سازی چند هدفه وجود ندارد و بنابر نسبت اهمیت توابعی که مورد بررسی قرار می‌گیرند نقاط بهینه مختلفی به دست می‌آید. این نقاط به طور کلی بر یک دیگر برتری نداشته و در واقع نمی‌توان از یکی از آنها به عنوان تنها استراتژی غالب یاد کرد و بقیه آنها را کنار گذاشت. این مجموعه نقاط به طور کلی تحت عنوان راه حل‌های بهینه پرتو شناخته می‌شوند.

قبل از معرفی روش SPEA به تعریف ریاضی مسائل بهینه سازی چند هدفه پرداخته می‌شود. مسائل بهینه سازی چند هدف در حالت کلی از  $n$  متغیر تصمیم گیری مستقل و مجموعه  $k$  تا تابع هدف تشکیل شده است، که توابع هدف خود تابعی از متغیرهای مستقل می‌باشند. این گونه مسائل با رابطه (۴۴-۱۰) به صورت ریاضی بیان می‌شوند [۳۲].

$$\text{Min/Max } g = f(x) = (f_1(x), f_2(x), \dots, f_k(x)) \quad (10-44)$$

$$\text{Subject to } x = (x_1, x_2, \dots, x_n) \in X \quad \& \quad y = (y_1, y_2, \dots, y_k) \in Y$$

#### Strength pareto روش ۳-۳-۴

یک مجموعه راه حل برای مسئله بهینه سازی چند هدفه متشکل از بردارهای تصمیمی است که به ازای آن‌ها، بردارهای هدف در هیچ جهتی بهبود نیافته مگر با خراب تر شدن در جهات دیگر، این بردارهای تصمیم گیری به عنوان حل‌های pareto optimal set و بردارهای هدف معادل تحت عنوان pareto optimal front شناخته می‌شوند.

بدون از دست دادن کلیت مسئله، بهینه‌سازی را با دو برابر تصمیم در نظر می‌گیرند.  $(a, b \in X)$  و از مفهوم غلبه کردن که به طور کامل توضیح داده شد استفاده می‌کنند و گویند که بردار a بردار b را مغلوب می‌سازد اگر:

$$\forall_i \in \{1, 2, \dots, k\}: f_i(a) \geq f_i(b) \quad (11-4)$$

$$\exists_j \in \{1, 2, \dots, k\}: f_j(a) > f_j(b)$$

بردارهای تصمیمی که در سرتاسر فضای مورد بررسی مغلوب نمی‌گردند را pareto optimal set خوانده و بردارهای هدف معادل را تحت عنوان pareto optimal fron می‌گویند.

در این پروژه برای پیدا کردن سطح بهینه پرتو، از یک روش مرکب، متشکل از الگوریتم ژنتیک و مفاهیم تئوری بازی‌ها تحت عنوان Strength pareto approach استفاده می‌شود، به علت مزایای زیر این روش انتخاب شد.

۱- روش SPEA تمامی جواب‌هایی که توسط روش‌های بهبود یافته دیگر، که در این پروژه ذکر

شد، بدست می‌آید را پوشش می‌دهد.

- ۲- از روش‌های دیگری که در این پروژه ذکر شد دارای سرعت همگرایی بیشتری است.
- مراحل اجرای روش SPEA در ادامه بیان شده است.
- ۱- ایجاد جمعیت اولیه  $P$  به صورت تصادفی و به تعداد  $N$  عضو در محدوده مجاز و مجموعه تهی  $P'$  برای اعضای غالب.
  - ۲- کپی اعضای غالب مجموعه  $P$  به داخل  $P'$ .
  - ۳- حذف عناصر تکراری و همچنین عناصری که توسط سایرین اعضای  $P'$  مغلوب می‌شوند از مجموعه  $P'$ .
  - ۴- اگر تعداد اعضای  $P'$  از  $N'$  (که سایز  $P'$  است و توسط طراح مشخص می‌شود) بیشتر شد، توسط روش دسته بندی سایز  $P'$  کاهش یابد.
  - ۵- محاسبه برازندگی<sup>۱</sup> تمام اعضای  $P$  و  $P'$ .
  - ۶- انتخاب  $N$  عضو از مجموعه  $P + P'$  به روش binary tournament برای تولید جمعیت جدید.
  - ۷- اعمال crossover و mutation که از توابع الگوریتم ژنتیک هستند به این جمعیت انتخاب شده و ایجاد جمعیت جدید  $P$ .
  - ۸- در صورت رسیدن به شرط پایان، از حلقه خارج بشود وگرنه از مرحله دو به تکرار الگوریتم پردازد.

### چگونگی تخصیص برازندگی

این کار در روش SPEA شامل دو مرحله می‌باشد. ابتدا رشته‌های  $P'$  امتیاز بندی شده سپس رشته‌های  $P$  مورد ارزیابی قرار می‌گیرند.

<sup>۱</sup> Fitness

۱- به هر بردار  $i$  متعلق به  $P'$  یک مقدار حقیقی  $S_i$  که در محدوده بین صفر تا یک است تخصیص می‌یابد.  $S_i$  متناسب با تعداد اعضای عضو  $P$  است که  $i$  آنها را مغلوب می‌سازد. اگر  $n$  تعداد عضوهایی از  $p$  باشد که  $i$  آنها را مغلوب می‌سازد و  $N$  تعداد کل اعضای  $p$  باشد آنگاه برازندگی  $i$  از رابطه (۱۲-۴) بدست می‌آید.

$$S_i = \frac{n}{N + 1} \quad (12-4)$$

که مقدار برازندگی  $i$  یعنی  $f_i$  برابر  $S_i$  است.

۲- مقدار برازندگی یک رشته  $z$  عضو  $P$  برابر با مجموع برازندگی‌های اعضای  $P'$  است که  $z$  را می‌پوشاند به اضافه عدد یک، مقدار یک به این دلیل اضافه می‌شود که اطمینان حاصل شود که اعضای  $P'$ ،  $S_i$  بهتری دارند. باید توجه داشت که اعضای که برازندگی آنها به صفر نزدیکتر است، در تولید نسل بعد بیشتر شرکت می‌کنند.

$$f_i = 1 + \sum_{i, i \geq j} S_i \quad \text{where } f_i \in [1, N) \quad (13-4)$$

### کلاسه بندی<sup>۱</sup>

در بعضی مسائل، مجموعه جواب‌های ارائه شده توسط الگوریتم SPEA می‌تواند بسیار بزرگ باشد که از دید تصمیم گیرنده نمایش تمام نقاط یافت شده، وقتی که تعداد آنها بسیار زیاد باشد یک کار بدون استفاده است. از طرف دیگر افزایش سایز  $P'$  در رفتار SPEA تاثیر منفی دارد چون  $P'$  در ایجاد

<sup>۱</sup> Clustering



جمعیت جدید شرکت دارد، و در نتیجه هم سرعت بهینه سازی را در رسیدن به پاسخ کاهش می دهد و هم تنوع جمعیت جدید را پایین تر می آورد.

لذا کاهش مقادیر این مجموعه لازم و گاهی اوقات اجتناب ناپذیر است، دست یابی به این هدف توسط کلاسه بندی انجام می گیرد.

در اینجا از روشی تحت عنوان مدل ارتباطی میانگین<sup>۱</sup> برای کلاسه بندی استفاده می گردد که در ادامه مراحل آن بیان می شود.

۱- دسته بندی اولیه کن به مجموعه کلاسه بندی شده  $C$ ، هر نقطه  $i$  متعلق به مجموعه خارجی  $P'$  یک کلاس مجزا را تشکیل می دهد.

$$C = \bigcup_i \{i\} \quad (14-4)$$

۲- اگر  $|C| \leq N'$  آنگاه به مرحله ۵ برو در غیر این صورت برو به مرحله ۳.

۳- فاصله میانی هر جفت ممکن در کلاسه ها را محاسبه کن، فاصله  $d$  از دو کلاسه  $C_1$  و  $C_2$  عضو  $C$  برابر با مقدار میانگین فاصله بین تک تک جفت های نقاط بین دو کلاس است (رابطه (۱۵-۴)).

$$d = \frac{1}{|C_1| \cdot |C_2|} \cdot \sum_{i_1 \in C_1, i_2 \in C_2} \|i_1 - i_2\| \quad (15-4)$$

علامت  $\| \|$  فاصله بین دو نقطه به صورت اقلیدسی را نشان می دهد.

<sup>۱</sup> Average linkage method

۴- دو کلاس  $C_1C_2$  را با حداقل فاصله  $d$  تعیین و این دو کلاس را برای یک مجموعه بزرگتر  $c$  ادغام کرده و به مرحله ۲ برو.

$$C = C \setminus \{C_1, C_2\} \cup \{C_1 \cup C_2\} \quad (۱۶-۴)$$

۵- مجموعه غالب کاهش یافته را با انتخاب رشته‌های جدید در کلاسه بندی انجام شده محاسبه کن. از هر کلاسه یک رشته به عنوان نماینده آن کلاسه انتخاب شود. رشته جدید در واقع مرکز ثقل رشته‌های موجود در یک کلاسه هست [۳۳].

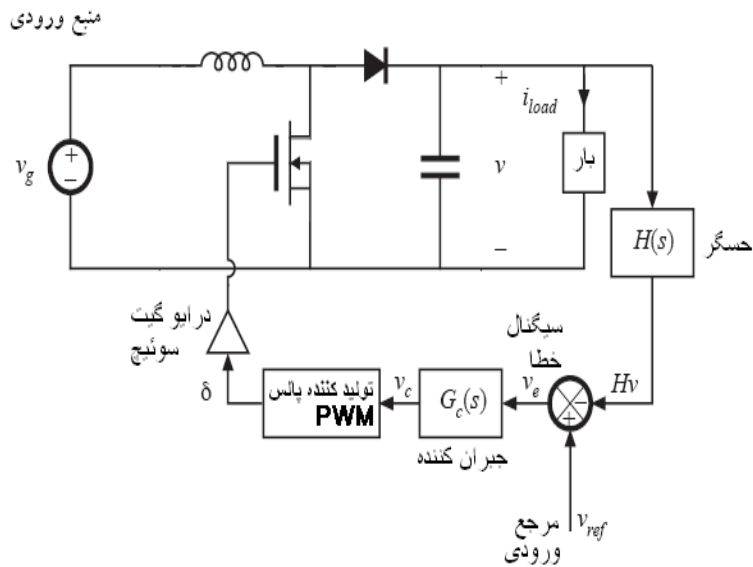
#### ۴-۴- یک مثال الکتریکی ساده برای استفاده از مفاهیم بهینه‌سازی چند هدفه

قبل از پایان این فصل با یک مثال ساده الکتریکی به بیان و کاربرد بهینه‌سازی‌های چند هدفه پرداخته می‌شود. برنامه ای که در این پروژه برای بهینه‌سازی یکسوکننده PFC نیز مورد استفاده قرار گرفت، در ابتدا بر روی این پروژه ساده صحت آن مورد بررسی قرار گرفت [۳۴].

#### ۴-۴-۱- بهینه‌سازی پاسخ راه اندازی مبدل Boost

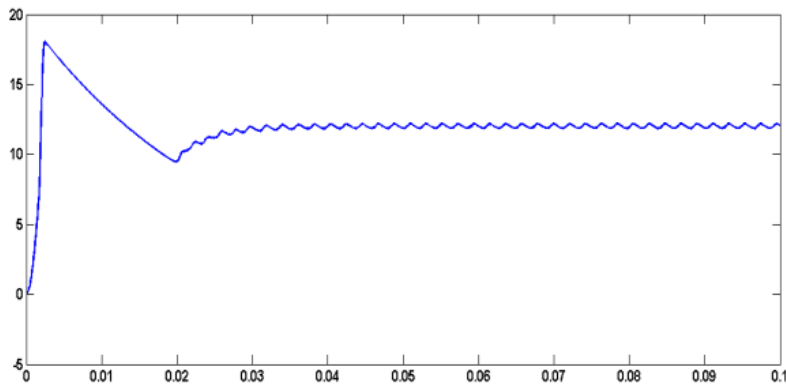
فرض شود که هدف طراحی یک جبرانکننده PID مناسب برای مبدل Boost است تا این مبدل دارای پاسخ راه اندازی مطلوب باشد. پاسخ راه اندازی، با مقدار فراجهدش و زمان فرونشست آن مشخص می‌شود. این مبدل و مدار کنترلی آن در شکل ۴-۷ نشان داده شده است.

اگر با روش‌های ابتدایی کنترل، اقدام به طراحی این جبران کننده شود، پاسخ سیگنال کوچک آن بهبود می‌یابد ولی پاسخ پله آن به علت اینکه این طراحی بر مبنای مدل دینامیکی صورت گرفته است چندان بهبود نمی‌یابد [۳۵]. پاسخ راه اندازی این مبدل با یک کنترل کننده PID که بروش زیگلر نیکولز و بر اساس مدل خطی شده در نقطه کار طراحی شده در شکل ۴-۸ نشان داده شده است.



۷-۴: فیدبک منفی ولتاژ برای کنترل مبدل Boost [۳۴]

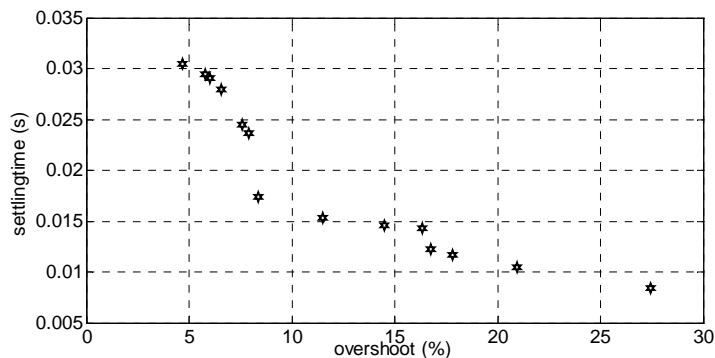
$$R = 25\Omega, l = 250\mu H, c = 1056\mu F$$



شکل ۸-۴: پاسخ مبدل Boost با جبران کننده PID طراحی شده بروش زیگلر نیکولز [۳۴]

در پاسخ پله مبدل Boost دو پارامتر فراجاهش و زمان فرونشست با هم متعارض بوده و با کاهش یکی، دیگری افزایش می‌یابد، بنابراین در این جا به منظور بهینه‌سازی این پاسخ می‌توان از روش Strength Pareto استفاده کرد.

در بهینه‌سازی انجام شده از الگوریتم توضیح داده شده در قسمت ۴-۳-۳- استفاده شده که نتایج بدست آمده برای جمعیت ۳۰ تایی و تعداد تکرار ۲۰ می‌باشد. ضریب تلفیق Crossover در الگوریتم ژنتیک برابر با ۷۰ درصد است. سطح بهینه پرتو برای مبدل Boost در شکل ۹-۴ نشان داده شده است. در جدول ۴-۱ مقادیر ضرائب کنترل کننده به منظور دستیابی به این نقاط بیان شده است.

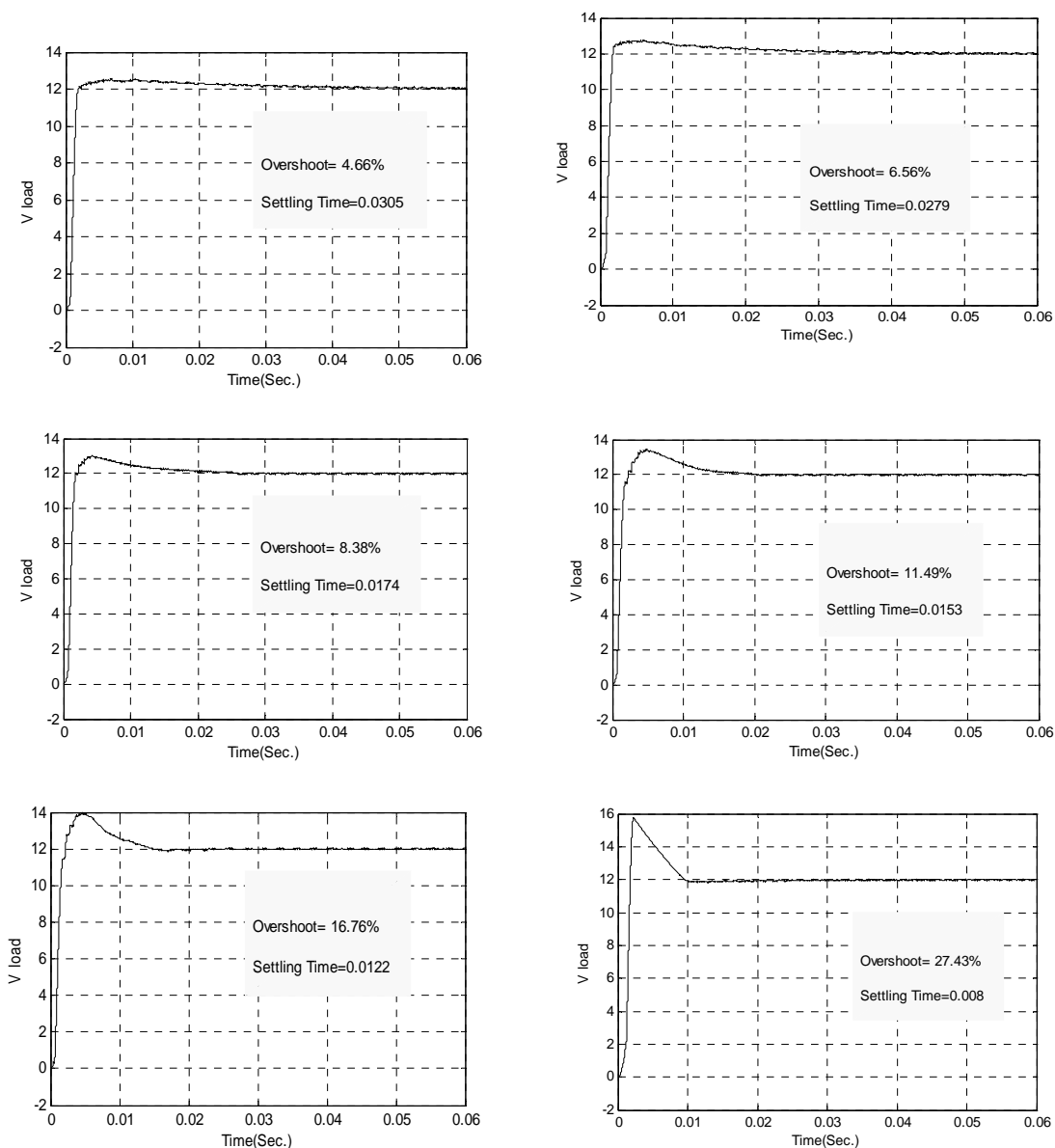


شکل ۹-۴: شکل (۷) سطح بهینه پرتو برای مبدل Boost [۳۴]

جدول ۴-۱: ضرایب کنترل کننده PID به منظور دستیابی به پاسخ بهینه در مبدل Boost [۳۴]

point	$K_P$	$K_I$	$K_D$	Settling time(Sec.)	Overshoot (Percent)
1	0.9743	64.9645	0.0018	0.0294	5.7608
2	1.0953	71.2187	0.0017	0.0291	6.0208
3	0.4717	139.6785	0.0018	0.0143	16.3400
4	0.4786	117.5642	0.0016	0.0146	14.4950
5	1.0388	71.2187	0.0017	0.0279	6.5733
6	0.4812	153.1965	0.0010	0.0105	20.9600
7	1.0388	84.0616	0.0015	0.0236	7.9158
8	1.0388	71.2187	0.0015	0.0245	7.5950
9	0.4812	87.9465	0.0010	0.0153	11.4933
10	0.4717	139.6785	0.0010	0.0117	17.8050
11	1.0374	68.1873	0.0010	0.0084	27.4358
12	1.0388	50.9062	0.0018	0.0305	4.6625
13	0.5686	69.3299	0.0010	0.0174	8.3858
14	0.4786	123.4201	0.0010	0.0122	16.7625

به منظور روشن تر شدن نتایج حاصل از بهینه‌سازی Strength Pareto و این که با حرکت بر روی سطح پرتو پاسخ سیستم چگونه تغییر می‌کند، برای ۶ نقطه مختلف از این نقاط بهینه، پاسخ مبدل boost در شکل ۴-۱۰ نشان داده شده است. این پاسخ‌ها همگی بهینه بوده و با توجه به اینکه فراجش از اهمیت بیشتری برخوردار باشد یا زمان فرونشست می‌توان هر کدام از آن‌ها را برگزید.



شکل ۴-۱۰: پاسخ‌های پله بهینه مبدل Boost حاصل از روش Strength Pareto [۳۴]

#### ۴-۵- خلاصه فصل

۱- مسائل زیادی وجود دارند که شامل بهینه‌سازی همزمان چندین تابع هدف متناقض و اغلب رقیب می‌باشند. هنگام حل مسائلی از این دست اغلب باید موقعیت‌هایی را تجزیه و تحلیل کرد که در آنها دو یا چند طرف رقیب در تعقیب اهداف متعارضی هستند. نیاز به تحلیل چنین موقعیت‌هایی موجب بسط روش‌های ریاضی ویژه‌ای تحت عنوان نظریه بازی‌ها شده- است.

۲- هنگامی که یک استراتژی از استراتژی دیگر بهتر یا مساوی آن است، گفته می‌شود استراتژی مربوطه استراتژی دیگر را مغلوب می‌کند.

۳- برای حل مسائل بهینه‌سازی چند هدفه با استفاده از الگوریتم‌های پویا، یکی از روش‌های پایه، روش الگوریتم ژنتیک پرتو است.

۴- روش SPEA جواب‌هایی که توسط الگوریتم‌های پویای دیگر بدست می‌آید را پوشش می‌دهد و دارای سرعت همگرایی زیادی است.

## فصل ۵

# طراحی یکسوکننده PFC

**۵-۱- مقدمه**

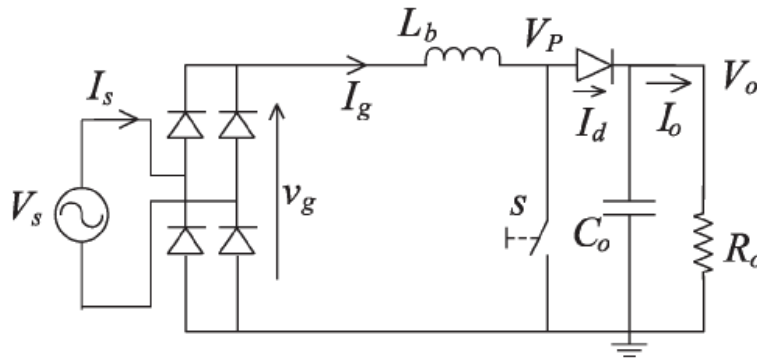
این فصل از دو قسمت تشکیل شده است، در قسمت اول که طراحی سخت افزار می باشد، ابتدا به بیان نحوه انتخاب المان های پسیو برای یکسوکننده PFC با مبدل Boost پرداخته می شود و سپس در مورد پردازنده مناسب برای اجرای مدار کنترلی دیجیتال یکسوکننده صحبت می شود و نحوه عملکرد این پردازنده و برد آن به صورت کامل توضیح داده می شود. از جمله دیگر مباحث این قسمت، نحوه طراحی مدار نمونه گیر ولتاژ و اسنابر برای یکسوکننده PFC می باشد.

در قسمت دوم این فصل که طراحی مدار کنترلی برای یکسوکننده PFC می باشد در ابتدا روش معمولی در طراحی جبرانکننده PI برای این مبدل ارائه می شود. این جبرانکننده برای روش کنترلی جریان غیر مستقیم طراحی شده است. در انتهای این قسمت نیز به بررسی روش پیشنهادی بر مبنای بهینه سازی های چند هدفه، در طراحی جبران کننده پرداخته می شود.

**۵-۲- طراحی سخت افزار****۵-۲-۱- نحوه انتخاب المان های پسیو برای یکسوکننده PFC**

همانطور که در شکل ۵-۱ مشخص است یکسوکننده PFC با مبدل Boost دارای دو عنصر پسیو است. که عبارت هستند از سلف مبدل Boost و خازنی که علت و اهمیت آن در فصل سه به طور کامل بررسی شد. انتخاب المان های پسیو با توجه به مقدار تغییرات مجاز ولتاژ خازن و جریان سلف، با استفاده از معادلات اساسی ولتاژ خازن و جریان سلف، صورت می گیرد. برای یکسوکننده PFC این دو معادله به صورت رابطه های (۵-۱) و (۵-۲) استفاده می شود.





شکل ۱-۵: یکسوکننده PFC با مبدل Boost

$$L_b = \frac{M_g V_o^2}{8P_o f_{sw} (\Delta I_{g(MAX)}/I_{gm})} \quad (1-5)$$

$$C_o = \frac{P_o}{2\pi f V_o^2 (\Delta V_o(MAX)/V_o)} \quad (2-5)$$

که در این رابطه‌ها  $M_g$  از رابطه (۳-۵) بدست می‌آید.

$$M_g = V_{gm}/V_o \quad (3-5)$$

همانطور که این رابطه‌ها مشخص می‌کنند مقادیر المان‌های پس‌یو به مشخصات یکسوکننده بستگی

دارند. مشخصات یکسوکننده‌ای که برای شبیه‌سازی و ساخت پروژه مورد نظر است در جدول ۱-۵

آمده است.

جدول ۱-۵: مشخصات یکسوکننده مورد نظر جهت طراحی

$P_o$	300W	$R_s$	0.2 $\Omega$
$V_{gm}$	156 v	$K_v$	0.005
$V_o$	230 v	$R_e$	40 $\Omega$
$f_{sw}$	70 kHz	$R_o$	176 $\Omega$
$\frac{\Delta I_g(max)}{I_{gm}}$	< 7.5%	$\frac{\Delta V_o(max)}{V_o}$	< 4%

حال با توجه به مشخصات یکسوکننده مورد نظر و روابط (۵-۱) و (۵-۲) مقدار سلف برابر با ۲ میلی-هانری و مقدار خازن برابر با ۴۴۰ میکرو فاراد بدست می‌آید.

### ۵-۲-۲- انتخاب پردازنده مناسب

برنامه‌های MATLAB و SIMULINK به مهندسين اين اجازه را داده است تا نوشتن الگوریتم‌ها را آسانتر کنند و از اقدام‌های اضافی برای پیاده کردن این الگوریتم‌ها بر روی سخت افزار جلوگیری نمایند. در این قسمت به معرفی ویژگی خاص و مهم MATLAB و SIMULINK در اتصال به سخت افزارهای مختلف پرداخته می‌شود. کل مرحله طراحی و پیاده سازی برنامه مورد نظر بر روی سخت افزار، وقت و تلاش بسیار کمتری نسبت به سایر روش‌های دیگر نیاز دارد. مراحل طراحی و اجرای مدار کنترلی و همچنین نحوه اعمال آن به DSP مورد بررسی قرار خواهد گرفت.

مزایای برنامه MATLAB:

۱- این برنامه به استفاده کننده این اجازه را می‌دهد که از یک زبان برنامه نویسی سطح بالا استفاده کند، که مشابه C++ است که به عنوان m-code شناخته می‌شود.

۲- این برنامه صدها بلوک از پیش آماده دارد که می‌توان با آن‌ها بسیاری از کارهای مربوطه را به سادگی انجام داد.

برنامه SIMULINK بسیاری از توانایی‌های MATLAB را دارا می‌باشد و به مهندس‌ها این اجازه را می‌دهد تا سیستم را با کمک بلوک دیاگرام‌ها به صورت گرافیکی طراحی کنند. یک قسمت از برنامه SIMULINK، Stateflow می‌باشد که برای مشخص کردن رفتار سیستم مفید است. در گذشته مهندس‌ها ابتدا رفتار کلی سیستم را بر روی کاغذ به صورت بلوک دیاگرام مشخص می‌کردند و سپس باید آن دیاگرام‌ها را به کدهای عملکردی ترجمه می‌کردند. Stateflow این دو گام را به یک

مرحله تبدیل کرده است. با این ویژگی می‌توان بلوک‌ها را به مدل مورد نظر انتقال داد و به سادگی با رسم خط بین این بلوک‌ها سیستم را اسمبل کرد و بعد کل مدل را بر روی سخت افزار مورد نظر<sup>۱</sup> اعمال نمود. تعدادی از سخت افزارهای در نظر گرفته شده<sup>۲</sup> که برنامه MATLAB قابلیت ریختن برنامه بر روی آن‌ها را دارد به قرار زیر هستند.

Texas Instruments' C6000

C2000 DSPs

Infineon's C166

Motorolla's MPC555

HC12

بنابراین هنگامی که از برنامه MATLAB استفاده می‌شود باید از یکی از سخت افزارهایی که قابلیت خواندن کدهای تولیدی توسط برنامه MATLAB را دارد به کار گیری شود. از جمله مزایای این روش آن است که، هنگامی که از SIMULINK استفاده می‌شود تمامی اعضای یک گروه طراحی یا تمامی کسانی که با پروژه در ارتباط هستند به راحتی می‌توانند مدل را فهمیده و آن را تغییر داده و به کار برند، در واقع به صورت یک زبان ساده است که قابل فهم برای همه اعضای گروه می‌باشد.

#### ۵-۲-۱- پردازنده DSP TMS320f2812

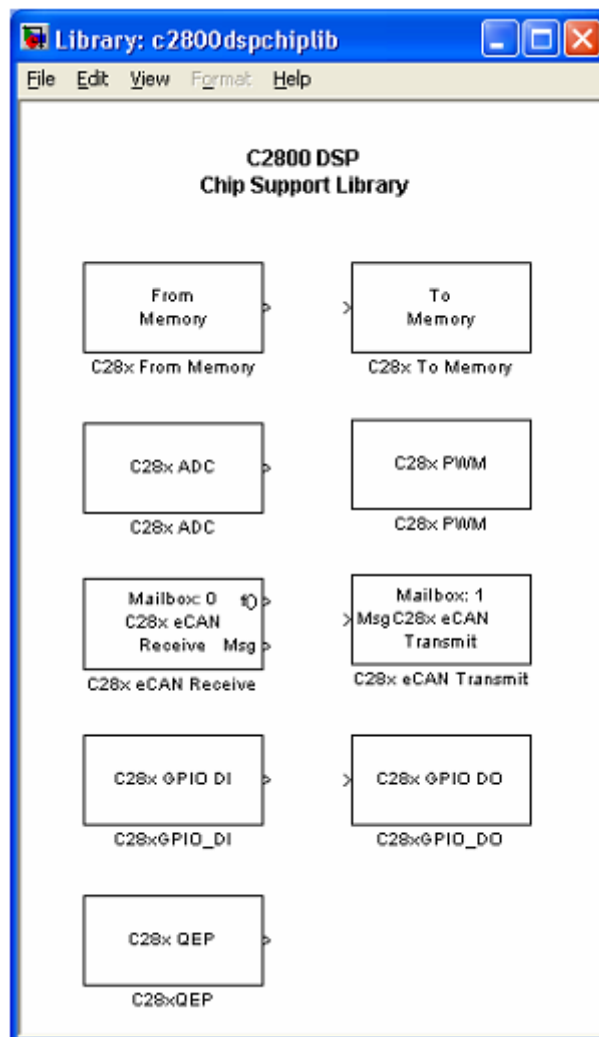
پردازنده DSP TMS320f2812 کارایی بسیار بالایی دارد، توان بسیار کمی مصرف می‌کند، به سیستم عامل احتیاجی ندارد و با برنامه MATLAB و SIMULINK بسیار سازگار است. برنامه MATLAB این قابلیت را دارد که الگوریتم‌ها را به کد تبدیل کند و بعد بر روی DSP اعمال نماید.

#### *EMBEDDED TARGET FOR TIC2000 DSP*

<sup>1</sup> target

<sup>2</sup> Embedded targets

EMBEDDED TARGET FOR TIC2000 DSP برنامه MATLAB و SIMULINK را با پردازنده‌های C2000 شرکت TEXAS INSTRUMENT مرتبط می‌کند. این قسمت از برنامه MATLAB این اجازه را می‌دهد که به صورت اتوماتیک کد را تولید کرده و بر روی پردازنده مورد نظر (TIC2000 DSP) اعمال کرد. یک سری بلوک‌های مربوط به این DSP در برنامه MATLAB موجود است که به مدل SIMULINK اضافه شده و استفاده از دستگاه‌های جانبی این DSP را فراهم می‌کند. شکل ۲-۵ نمونه‌هایی از این بلوک‌ها را نمایش می‌دهد. هنگامی که این بلوک‌ها به مدل اضافه شود خود برنامه MATLAB کدهای لازم را تولید می‌کند.



شکل ۲-۵: بلوک‌های SIMULINK برای TIC2000 DSP



شکل ۳-۵: کیت F2812 DSP شرکت Spectrum Digital

این برد DSP یک انتخاب مناسب برای انجام این پروژه به حساب می‌آید، به دلیل اینکه قیمت مناسبی دارد و همچنین دارای چندین دستگاه جانبی از جمله ۶ عدد مدلاتور پهنای باند<sup>۱</sup>، شانزده عدد مبدل آنالوگ به دیجیتال<sup>۲</sup> ۱۲ بیتی و از همه مهمتر قابلیت برنامه ریزی توسط MATLAB را دارا می‌باشد. این DSP در شکل ۳-۵ نشان داده شده است.

خروجی‌های PWM این DSP این قابلیت را فراهم می‌کند که با تغییر دیوتی سایکل به راحتی اقدام به کنترل مبدل‌های سوئیچینگ و یا درایو کردن موتور پرداخته شود. خروجی پورت‌های PWM برای DSP برابر با ۴ میلی آمپر می‌باشد، بنابراین باید از درایور برای سوئیچ‌ها استفاده شود که در این

<sup>۱</sup> PWM

<sup>۲</sup> ADC

صورت اگر سویچ جریان زیادی از مدار تغذیه درایو خود بکشد هیچ گونه آسیبی به DSP وارد نمی‌شود. پین‌های DSP نمی‌توانند اضافه ولتاژهای بیشتر از ۵ ولت را تحمل کنند و در صورت بروز، کل برد آسیب می‌بیند. معمولاً برای محافظت و ایزوله کردن الکتریکی DSP از اپتوکوپلر استفاده می‌شود که ابتدا سیگنال الکتریکی به نور و بعد دوباره به انرژی الکتریکی تبدیل می‌شود. مشخصات این برد در جدول ۲-۵ بیان شده است.

نحوه اعمال برنامه بر روی DSP:

اعمال برنامه<sup>۱</sup> توسط SIMULINK بر روی برد DSP از چندین گام ساده تشکیل شده است. استفاده‌کننده ابتدا یک مدل را در SIMULINK با استفاده از بلوک‌های معمولی و بلوک‌های دستگاه‌های جانبی C2000 طراحی کرده در کامپیوتر مورد نظر<sup>۲</sup> ذخیره می‌کند و بعد با فشردن کلید Ctrl به همراه کلید B (CTRL-B) برنامه MATLAB کد زبان C مدل مورد نظر را که قابل اعمال به DSP می‌باشد می‌سازد. MATLAB باعث شده که برنامه TI's code composer studio IDE باز شده و پروژه مربوطه را تبدیل کرده<sup>۳</sup> و بر روی DSP بریزد<sup>۴</sup>. کامپیوتر از طریق یک پرت موازی به برد F2812 eZdsp متصل می‌شود. این کابل برنامه‌ریزی کردن DSP و ارتباط همزمان آن با کامپیوتر در هنگام اجرای برنامه را (RTDX) فراهم می‌کند. که از این ویژگی برای اشکال زدایی DSP بدون متوقف کردن<sup>۵</sup> آن می‌توان استفاده کرد. مدل مورد نظر می‌تواند طوری برنامه‌ریزی شده که در زمان نا محدود و یا در یک زمان مشخص اجرا شود.

<sup>1</sup> Development process

<sup>2</sup> host

<sup>3</sup> compile

<sup>4</sup> load

<sup>5</sup> halt

جدول ۵-۲: مشخصات برد eZdsp F2812

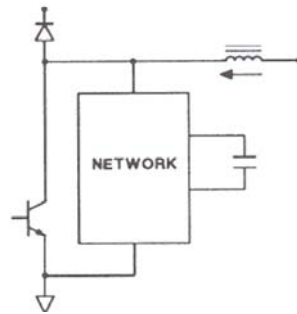
Features of eZdsp F2812
TMS320F2812 Digital Signal Processor
150 MIPS operating speed
18K words on-chip RAM
128K words on-chip Flash memory
64K words off-chip SRAM memory
30MHz. clock
2 Expansion Connectors (analog, I/O)
Onboard IEEE 1149.1 JTAG Controller
5 volt only operation with supplied AC adapter
TI F28xx Code Composer Studio tools driver
On board IEEE 1149.1 JTAG emulation connector

### ۵-۲-۳- طراحی مدارهای اسنابر پسیو

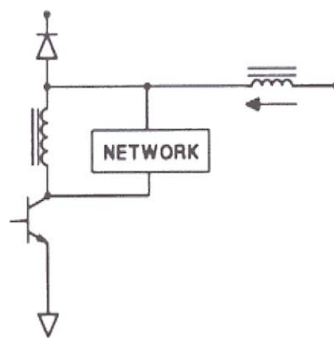
وظیفه اصلی اسنابر<sup>۱</sup> جذب کردن انرژی از راکتانس‌ها در مدار قدرت است. اولین دسته بندی مدار-های اسنابر بر این مبنا است که آن‌ها، انرژی را برای کنترل کردن ولتاژ یا جریان جذب می‌کنند. یک اسنابر ولتاژ مطابق شکل ۴-۵ در داخل خود خازن و یک اسنابر جریان مطابق شکل ۵-۵ در داخل خود سلف دارد. قسمتی که در شکل ۴-۵ و شکل ۵-۵ به عنوان شبکه<sup>۲</sup> مشخص شده است این وظیفه را به عهده دارد که انرژی را به داخل عنصر ذخیره کننده انرژی عبور داده و بعد آن را تخلیه کند.

<sup>۱</sup> snubber

<sup>۲</sup> network



شکل ۴-۵: اسنابر ولتاژ



شکل ۵-۵: اسنابر جریان

تمام دسته بندی‌های دیگر از اسنابرها بر مبنای اینکه انرژی چگونه به داخل آن‌ها منتقل شده و بعد از آنها خارج می‌شود می‌باشد. برای مثال اگر انرژی که در اسنابر ذخیره شده است بر روی یک مقاومت تخلیه شود، اسنابر از نوع تلفاتی<sup>۱</sup> است، ولی اگر انرژی به مدار باز گردد هر چند که باز هم مقداری تلفات وجود دارد، اسنابر از نوع بدون تلفات<sup>۲</sup> است. یک دسته‌بندی دیگر برای اسنابرها، اسنابرهای از نوع محدود کننده<sup>۳</sup> یا اسنابرهای از نوع کاهش دهند سرعت افزایش<sup>۴</sup> هستند. اسنابرهای جریان همه از نوع کاهش دهند سرعت افزایش جریان هستند، زیرا هنوز المان پسیوی پیدا نشده- است که بتواند جریان را محدود کند، ولی اسنابرهای ولتاژ از هر دو نوع می‌باشند. یعنی هم می‌توانند

---

<sup>1</sup> dissipated

<sup>2</sup> Non dissipated

<sup>3</sup> clamped

<sup>4</sup> Rate of rise control type



ولتاژ را در یک مقدار مشخص محدود کنند و هم می‌توانند مقدار  $dV/dT$  را بر روی سوئیچ کاهش دهند. معمولاً از اسناب‌های ولتاژ و جریان به طور همزمان استفاده می‌شود تا هم ولتاژ و هم جریان را برای سوئیچ کنترل کنند.

#### ۵-۲-۳-۱- دو گانگی در عملکرد اسنابر

اسنابرها دارای یک عملکرد دو گانه<sup>۱</sup> هستند که در بعضی کاربردها نقص به شمار می‌آید. اسنابری که ولتاژ سوئیچ را در حالت خاموش کنترل می‌کند یک جریان پالسی در هنگام روشن شدن سوئیچ به آن اعمال می‌کند. اسنابری که جریان سوئیچ را در حالت روشن کنترل می‌کند یک ولتاژ پالسی در هنگام خاموش شدن سوئیچ بر روی آن اعمال می‌نماید.

#### ۵-۲-۳-۲- طراحی اسنابر

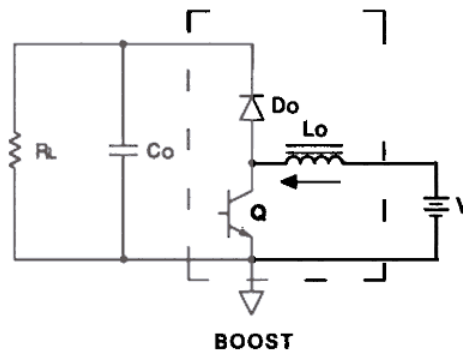
در شکل ۵-۶ یک مبدل Boost نشان داده شده است، که هدف طراحی اسنابر برای آن می‌باشد، هر چند این توپولوژی دقیقاً مشابه توپولوژی پروژه یعنی یکسوکننده PFC با مبدل Boost می‌باشد ولی برای تمامی سوئیچ‌هایی که یک سمت آن‌ها زمین می‌باشد می‌تواند بسط داده شود.

#### ۵-۲-۳-۳- اسناب‌های ولتاژ تلفاتی

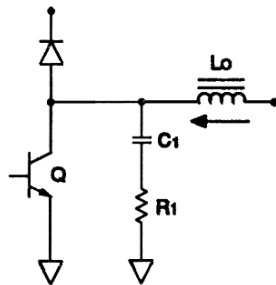
این اسنابرها انرژی را که ذخیره کرده‌اند، بر روی یک مقاومت تخلیه و به هدر می‌دهند. اسناب‌های تلفاتی هم می‌توانند مقدار ولتاژ را محدود کنند و هم سرعت افزایش جریان و ولتاژ را کنترل کنند.

#### اسنابر RC

<sup>۱</sup> Duality in snubber operation



شکل ۵-۶: سوئیچ مبدل Boost به منظور طراحی اسنابر



شکل ۵-۷: اسنابر RC برای مبدل Boost

مدار این اسنابر در شکل ۵-۷ نشان داده شده است. این مدار به احتمال زیاد بیشترین استفاده را در مدارهای اسنابر دارد. این مدار می‌تواند دارای کاربرد، هم برای کنترل سرعت افزایش و هم محدود کردن ولتاژ باشد.

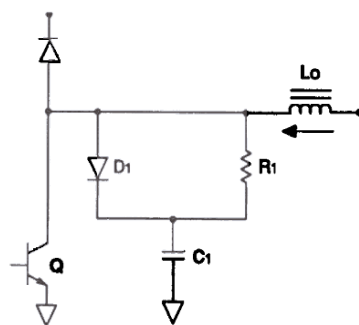
در مدار شکل ۵-۷ اسنابر بیشتر دارای این کاربرد است که تلفات بر روی سوئیچ را کاهش دهد. اگر مقدار مقاومت و خازن به درستی انتخاب شود می‌توانند تلفات سوئیچینگ، یعنی مجموع تلفات بر روی سوئیچ و بر روی مقاومت اسنابر را تا ۴۰ درصد در یک سیکل کامل کاهش دهند. فرض بر این است که ثابت زمانی  $T=RC$  نسبت به سوئیچینگ کوتاه است و نسبت به زمان افزایش ولتاژ طولانی است. اگر ثابت زمانی به اندازه زمان افزایش ولتاژ باشد آنگاه مقدار توان تلفاتی بسیار افزایش می‌یابد. اگر هم زیاد طولانی باشد باز هم معادلات برقرار نبوده و توان تلفاتی زیاد است. برای بدست آوردن

مقدار خازن و مقاومت برای حالتی که دمپ کردن نیاز است، مقدار خازن باید بزرگتر از خازن سوئیچ باشد ولی نه خیلی بزرگتر چون مقدار تلفات به طور مستقیم با افزایش خازن، افزایش می‌یابد.

### اسنابرهای RCD

مدار این نوع اسنابرها در شکل ۵-۸ نشان داده شده است. این نوع از اسنابرها هم برای کنترل سرعت افزایش و هم محدود کردن مقدار ولتاژ قابل استفاده هستند. معمولاً از این مدار برای کنترل کردن سرعت افزایش ولتاژ بر روی درین سوئیچ مبدل Boost استفاده می‌شود.

با وجود اسنابر RCD، در لحظه خاموش شدن سوئیچ اگر نتوان گفت تمام جریان را اسنابر به خود جذب می‌کند ولی می‌توان ادعا کرد بیشتر جریان در هنگام خاموش شدن از آن می‌گذرد و این عمل باعث می‌شود که توان تلفاتی به جای اینکه بر روی سوئیچ بیفتد بر روی مقاومت قرار بگیرد. بنابراین قابلیت اطمینان<sup>۱</sup> سوئیچ به علت اینکه مقدار پیک توان تلفاتی بر روی آن کاهش یافته افزایش می‌یابد و همچنین کنترل سرعت افزایش ولتاژ بر روی سوئیچ، باعث کاهش EMI فرکانس بالا، که سوئیچ‌هایی که اسنابر ندارند تولید می‌کنند، نیز می‌شود.



شکل ۵-۸: اسنابر RCD برای سوئیچ مبدل Boost

<sup>۱</sup> Reliability

هنگامی که از اسنابر RCD برای کنترل سرعت افزایش ولتاژ استفاده می‌شود باید ثابت زمانی RC نسبت به فرکانس سوئیچینگ کوچک باشد به علت اینکه خازن باید در طی هر سیکل سوئیچینگ شارژ و دشارژ شود.

از نکات مهم دیگر در هنگام طراحی این است که در هنگام روشن شدن سوئیچ باید خازن به صورت کامل دشارژ شده باشد تا بتواند وظیفه خود را به درستی در مدار اسنابر انجام دهد. اولین قدم در طراحی مدار اسنابر مشخص کردن زمان افزایش ولتاژ خازن در ماکزیمم جریان سوئیچ و ماکزیمم ولتاژی که خازن تا آن مقدار شارژ می‌شود است. برای محاسبه کردن مقدار خازن مورد نیاز از رابطه (۴-۵) استفاده می‌شود.

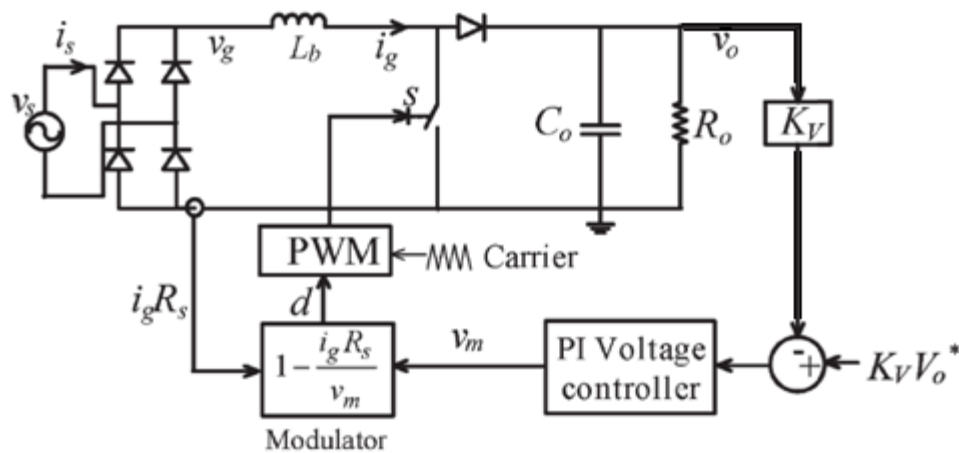
$$I = C \Delta c / \Delta t \quad (۴-۵)$$

که در آن I مقدار ماکزیمم جریان سوئیچ،  $\Delta c$  ماکزیمم ولتاژی که خازن تا آن مقدار شارژ می‌شود و  $\Delta t$  مقدار زمان افزایش ولتاژ است. سپس مقدار مقاومت به صورتی انتخاب می‌شود که ثابت زمانی نسبت به پریود سوئیچینگ مقدار کمتری داشته باشد. معمولاً مقدار ثابت زمانی یک دهم مقدار ماکزیمم زمان روشن بودن سوئیچ در نظر گرفته می‌شود.

به نکته‌ای باید توجه داشت که جریان دشارژ خازن به جریان معمولی سوئیچ در هنگام روشن شدن آن اضافه شده و اسپایک<sup>۱</sup> را بر روی لبه شکل موج جریان افزایش می‌دهد. هنگامی که مقدار دیوتی سیکل بسیار کم است، به علت اینکه خازن نمی‌تواند به صورت کامل دشارژ شود، مقدار پیک استرس بر روی سوئیچ افزایش می‌یابد، اما مقدار توان تلفاتی به علت کم بودن زمان روشن بودن سوئیچ بر روی آن قابل قبول است.

---

<sup>۱</sup> spike



شکل ۵-۹: مدار کنترلی یکسوکننده PFC به منظور نشان دادن مدار نمونه گیر ولتاژ [۲۵]

اگر بخواهیم اسنابر از پیک‌های اضافی ولتاژ بر روی سوئیچ جلوگیری کند، باید در مد محدود کننده، طراحی شود که در این صورت مقدار ثابت زمانی اسنابر طولانی تر از پریود سوئیچینگ در نظر گرفته می‌شود و سوئیچ خودش باید ماکزیمم توان تلفاتی در هنگام خاموش شدن را تحمل کند [۳۶].

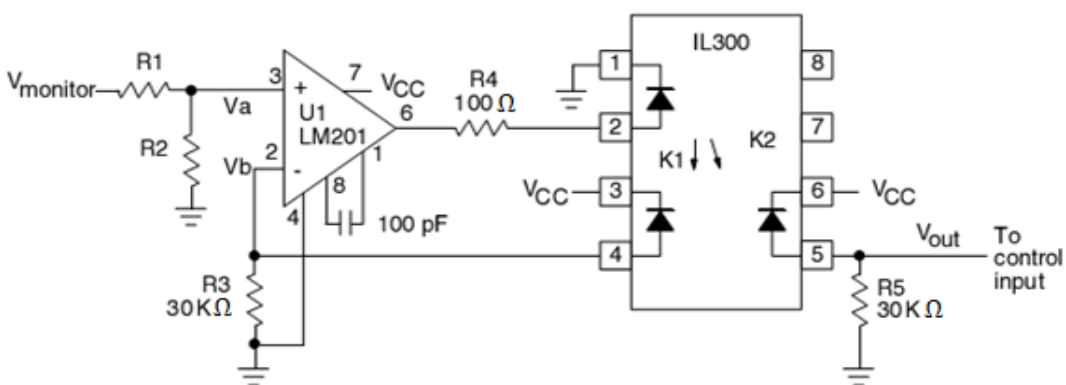
### ۵-۲-۴ - طراحی مدار نمونه‌گیر ولتاژ

همانطور که در شکل ۵-۹ مشخص است برای فیدبک کردن ولتاژ خروجی به حلقه کنترل ولتاژ، نیاز به نمونه‌گیری کردن از ولتاژ خروجی می‌باشد. همانطور که گفته شد DSP دارای ۱۸ عدد ورودی ADC به منظور نمونه‌گیری کردن از سیگنال آنالوگ است. اما نمی‌توان ولتاژ قدرت را مستقیماً به پرت ADC، DSP متصل کرد به علت اینکه باعث آسیب دیدگی DSP میشود. به منظور اتصال ولتاژ قدرت به DSP باید ۲ کار انجام شود.

۱- از آنجایی که ورودی ADC برای DSP ۳ ولت است، باید ولتاژ خروجی را به مقیاس ۳ ولت تبدیل کرد. که برای این منظور هم می‌توان از سنسور ولتاژ استفاده کرد. ( به علت قیمت بالای سنسور ولتاژ به راحتی در دسترس نیست. کمترین قیمت سنسور ولتاژ در بازار ایران ۶۰ هزار تومان می‌باشد.) و هم می‌توان از تقسیم مقاومتی استفاده کرد. که برای انجام پروژه

یکسوکننده PFC از تقسیم مقاومتی استفاده شد. از آنجایی که ولتاژ خروجی در پاسخ راه اندازی و یا حالت دینامیکی می‌تواند دارای مقداری بیشتر از مقدار پایدار باشد، مقدار پیک ولتاژ خروجی در هر حالت ممکن برای تقسیم مقاومتی به ۳ ولت در نظر گرفته می‌شود. (ولتاژ خروجی یکسوکننده PFC ۲۳۰ ولت است، اما از تقسیم ولتاژ مقاومتی (۱/۹۰) استفاده شد که ۲۷۰ ولت را به ۳ ولت تبدیل کند).

۲- باید بین DSP و مدار قدرت ایزولاسیون اعمال شود. به این منظور از اپتی‌کوپلرهای خطی استفاده می‌شود. اپتی‌کوپلرهای معمولی برای انتقال و ایزوله کردن سیگنال‌های PWM ( خاموش ، روشن ) استفاده شده و در اینجا کاربردی ندارند. اپتی‌کوپلرهای خطی این قابلیت را دارند که به ازای تغییر ولتاژ در ورودی آن‌ها ، ولتاژ در خروجی آنها نیز با یک نسبت خطی تغییر می‌کند. برای انجام پروژه یکسوکننده PFC از اپتی‌کوپلر خطی IL300 استفاده شد. مدار طراحی به منظور استفاده از این IC در نمونه‌گیری از ولتاژ DC برای فیدبک کردن در شکل ۵-۱۰ نشان داده شده است. مقادیر R1 و R2 با توجه به تقسیم ولتاژی که در ورودی نیاز است انتخاب می‌شوند. مقدار VCC برای پایه سه IL300 برابر با پنج ولت و برای پایه شش آن برابر با سه ولت می‌باشد. مقدار VCC برای پایه هفت تقویت‌کننده عملیاتی نیز برابر با ۱۵ ولت است.



شکل ۵-۱۰: مدار طراحی IL300 به منظور استفاده در نمونه‌گیری ولتاژ برای فیدبک ولتاژ DC

## ۵-۲-۵- انتخاب درایو سوئیچ

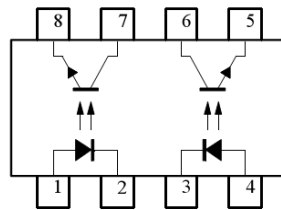
پالسی که توسط پایه PWM پردازنده DSP یا هر پردازنده و کنترلر دیگر ایجاد می‌شود نمی‌تواند به طور مستقیم به پایه گیت سوئیچ متصل شود، در ادامه به بیان دلایل لازم برای استفاده از مدار درایو به عنوان واسط بین پایه PWM برد DSP و گیت سوئیچ پرداخته می‌شود.

۱- پایه PWM برد DSP قابلیت فراهم کردن جریان تا مقدار چهار میلی آمپر را دارا می‌باشد و اگر از آن بیشتر جریان کشیده شود DSP آسیب می‌بیند به همین منظور از درایو برای سوئیچ استفاده می‌شود تا جریان اضافی که توسط سوئیچ کشیده می‌شود توسط منبع تغذیه درایو فراهم شده و هیچ آسیبی به DSP وارد نشود.

۲- خروجی پایه PWM برد DSP قادر به تولید پالس با دامنه  $3/2$  ولت است که این دامنه قادر به روشن کردن اکثر سوئیچ‌ها نمی‌باشد و با توجه به مشخصات سوئیچ این دامنه باید افزایش پیدا کند، برای مثال ممکن است برای یک ماسفت این دامنه ۲۵ ولت باشد. با استفاده از ولتاژ منبع تغذیه درایو می‌توان مقدار دامنه پالس خروجی درایو را تنظیم کرد.

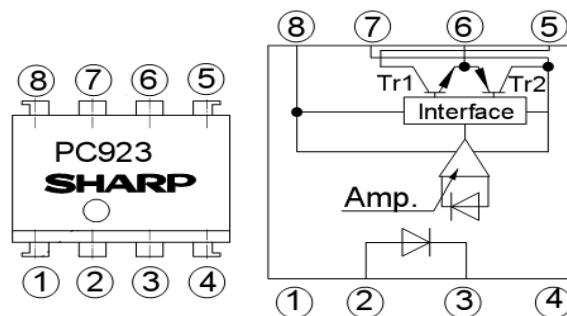
۳- بین برد DSP و مدار قدرت باید حتماً ایزولاسیون وجود داشته باشد تا برد DSP که بسیار حساس است آسیب نبیند. به این منظور از اپتی‌کوپلرهای معمولی که بسیار ارزان هستند استفاده می‌شود. یک نمونه از این اپتی‌کوپلرها در شکل ۵-۱۱ نشان داده شده است. این اپتی‌کوپلرها ابتدا پالس را به نور و بعد دوباره به پالس تبدیل می‌کنند و بهترین ایزولاسیون را فراهم می‌کنند. در خود ICهای درایو برای ماسفت و IGBT معمولاً یک اپتی‌کوپلر قرار گرفته است.

برای انجام پروژه یکسوکننده PFC از درایو PC923 استفاده شد. مدار این درایو در شکل ۵-۱۲ نشان داده شده است.



CNY74-2

شکل ۵-۱۱: اپتی کوپلر معمولی برای ایزوله کردن پالس



- |           |                   |
|-----------|-------------------|
| ① NC      | ⑤ O <sub>1</sub>  |
| ② Anode   | ⑥ O <sub>2</sub>  |
| ③ Cathode | ⑦ GND             |
| ④ NC      | ⑧ V <sub>CC</sub> |

شکل ۵-۱۲: درایو ماسفت و IGBT (PC923)

از جمله مزایای این IC درایو که باعث انتخاب آن برای انجام این پروژه شد می‌توان به موارد زیر اشاره کرد.

۱- این IC به صورت تخصصی برای درایو کردن Mosfet طراحی شده است.

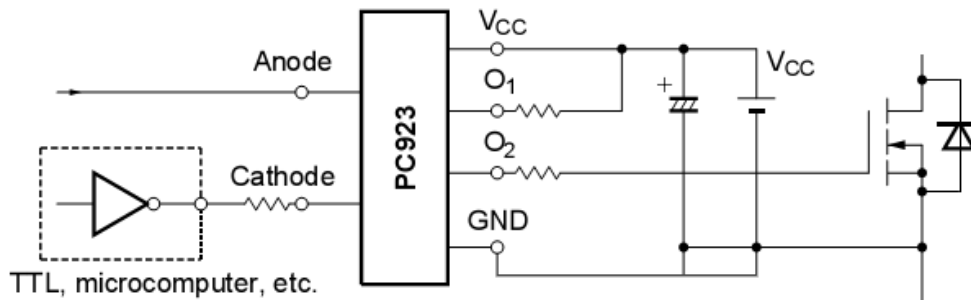
۲- دارای سرعت پاسخ بالایی است که می‌تواند برای فرکانس‌های سوئیچینگ بالا استفاده شود.

۳- ولتاژ تغذیه آن قابلیت تغییر در رنج بالایی را دارد که باعث می‌شود برای سوئیچ‌های متنوع قابل استفاده باشد.

۴- دارای قابلیت جلوگیری از نویز بالایی است.

۵- قابلیت ایزولاسیون بالا بین ورودی و خروجی را دارا می‌باشد.





شکل ۵-۱۳: مدار کاربردی درایو سوئیچ (PC923)

نحوه قرارگیری این IC در مدار قدرت در شکل ۵-۱۳ نشان داده شده است. همانطور که مشخص است پالس خروجی باید بر روی پایه‌های گیت و سورس سوئیچ بیفتد. مقدار مقاومت بین خروجی درایو و گیت سوئیچ از روی مشخصات سوئیچ مشخص می‌شود. اتصال پایه O<sub>1</sub> به منبع تغذیه نیز نقش محافظتی برای خود درایو را دارد.

## ۵-۲-۶- انتخاب دیود، سوئیچ و سلف

### ۵-۲-۶-۱- دیود

دیودی که برای قسمت پل دیودی یکسوکننده PFC انتخاب می‌شود باید دارای دو ویژگی باشد.

۱- دیود قدرت باشد، در واقع قابلیت تحمل جریان و ولتاژ بالا را داشته باشد.

۲- به علت سوئیچینگ با فرکانس بالا در مبدل Boost یکسوکننده PFC جریان در داخل دیود-

های یکسوکننده با همان فرکانس تغییر می‌کنند، بنابراین دیود باید توانایی پاسخ به تغییرات

را با همان سرعت داشته باشد. بنابراین باید دیود قدرت، از نوع سرعت بالا<sup>۱</sup> باشد.

<sup>۱</sup> Fast or ultrafast

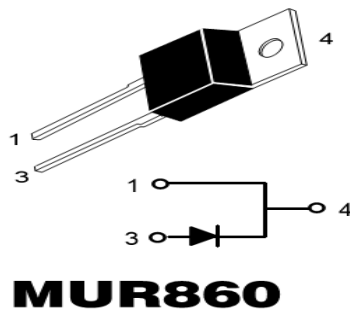
دیود مبدل Boost نیز باید دو ویژگی بالا را داشته باشد. هر دیود یک زمان ریکاوری مشخص دارد که در این زمان جریان معکوس از آن می‌گذرد و ولتاژ معکوس بر روی آن می‌افتد، در واقع زمان ریکاوری دیود مبدل Boost نیز باید بسیار کم باشد، بدین منظور باید از دیودهای سریع برای این مبدل استفاده کرد تا هنگامی که سوئیچ روشن می‌شود دیود به سرعت قطع شود و خازن بر روی ترانزیستور دشارژ نشود.

برای انجام پروژه یکسوکننده PFC از دیود با شماره MUR860 استفاده شد به علت اینکه این دیود دارای مزایای زیر می‌باشد.

۱- این دیود از نوع فوق سریع است.

۲- قابلیت تحمل جریان ۸ آمپر و ولتاژ معکوس ۶۰۰ ولت را دارد.

۳- مطابق با شکل ۵-۱۴ این دیود از لحاظ ظاهری به نحوی طراحی شده که قابلیت اتصال انباره حرارتی را دارا می‌باشد.



شکل ۵-۱۴: دیود قدرت فوق سریع برای یکسوکننده PFC

**۵-۲-۶-۲- سوئیچ**

سوئیچ مبدل‌های قدرت با توجه به توان و فرکانس سوئیچینگ انتخاب می‌شود. معمولاً برای فرکانس‌های زیر ۴۰ کیلو هرتز از IGBT و برای فرکانس‌های بالاتر از آن، از ماسفت استفاده می‌شود. IGBT در ولتاژ و جریان‌های بالاتر ارزانتر از ماسفت می‌باشد. این سوئیچ اضافه ولتاژهای ناگهانی را بهتر از ماسفت تحمل می‌کند و دیرتر آسیب می‌بیند.

برای انجام پروژه PFC به علت اینکه فرکانس سوئیچینگ از ۴۰ کیلو هرتز بالاتر بود از یک ماسفت با شماره FS7KM-16A استفاده شد. از دلایل انتخاب این ماسفت می‌توان به موارد زیر اشاره کرد.

۱- طراحی تخصصی برای کاربرد در منابع تغذیه DC و مبدل‌های DC به DC

۲- کاربرد در فرکانس‌های بسیار بالا

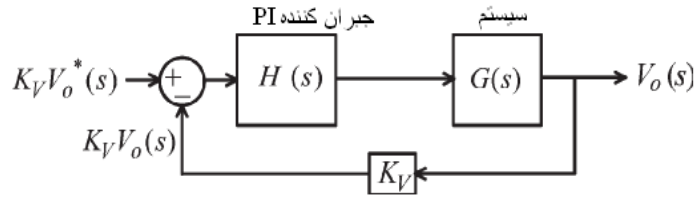
۳- ولتاژ ۸۰۰ ولت، جریان ۷ آمپر، با قیمت بسیار مناسب، حدود ۱۵۰۰ تومان در بازار ایران

**۵-۲-۶-۳- سلف**

از آنجایی که جریان خالصی که از سلف یکسوکننده PFC می‌گذرد یک جریان DC است، باید هسته سلف بزرگ انتخاب شود تا از اشباع احتمالی آن جلوگیری شود [۳۷]. برای انجام پروژه یکسوکننده PFC از هسته حلقوی برای سلف استفاده شد.

**۵-۳- طراحی مدار کنترلی****۵-۳-۱- طراحی مدار کنترلی بر مبنای مدل فرکانسی**

در روش‌های معمولی برای طراحی جبران‌کننده از مدل فرکانسی حلقه ولتاژ استفاده می‌شود. همانطور که مشخص است مدل فرکانسی، یک مدل دینامیکی تقریبی است که برای یک نقطه کار خاص بدست می‌آید.



شکل ۵-۱۵: مدل فرکانسی یکسوکنده PFC برای حلقه کنترل ولتاژ

در این قسمت به نحوه طراحی جبران کننده بر مبنای مدل فرکانسی پرداخته می شود. برای طراحی جبران کننده PI از مدل فرکانسی که در شکل ۵-۱۵ ارائه شده است استفاده می شود. در شکل ۵-۱۵ تابع تبدیل جبران کننده PI و  $G(s)$  تابع تبدیل سیستم می باشد. این دو تابع تبدیل طبق معادلات (۴-۵) و (۵-۵) مشخص می شوند.

$$H(s) = \frac{K_{PI}(1 + sT_{PI})}{sT_{PI}} \quad (۴-۵)$$

و

$$G(s) = \frac{G_V}{1 + sT_V} \quad (۵-۵)$$

برای محاسبه مقادیر تابع تبدیل سیستم یا در واقع  $G_V$  و  $T_V$  رابطه های (۶-۵) و (۷-۵) مطلوب هستند. که پارامترهای آنها در جدول ۵-۱ و رابطه (۳-۵) بیان شده است.

$$G_V = \frac{0.5M_g^2 R_o/R_s}{1 + M_g^2 R_o/R_e} \quad (۶-۵)$$

$$T_v = \frac{R_o C_o}{1 + M_g^2 R_o / R_e} \quad (7-5)$$

برای طراحی جبرانکننده PI، صفر تابع تبدیل آن را به نحوی انتخاب می‌کنند که قطب تابع تبدیل سیستم را جبران کند در واقع  $T_{PI} \cong T_v$ . برای محاسبه  $K_{PI}$  نیز از رابطه (7-5) استفاده می‌شود.

$$K_{PI} = \frac{2\pi f_{BW} T_v}{G_v K_v} \quad (8-5)$$

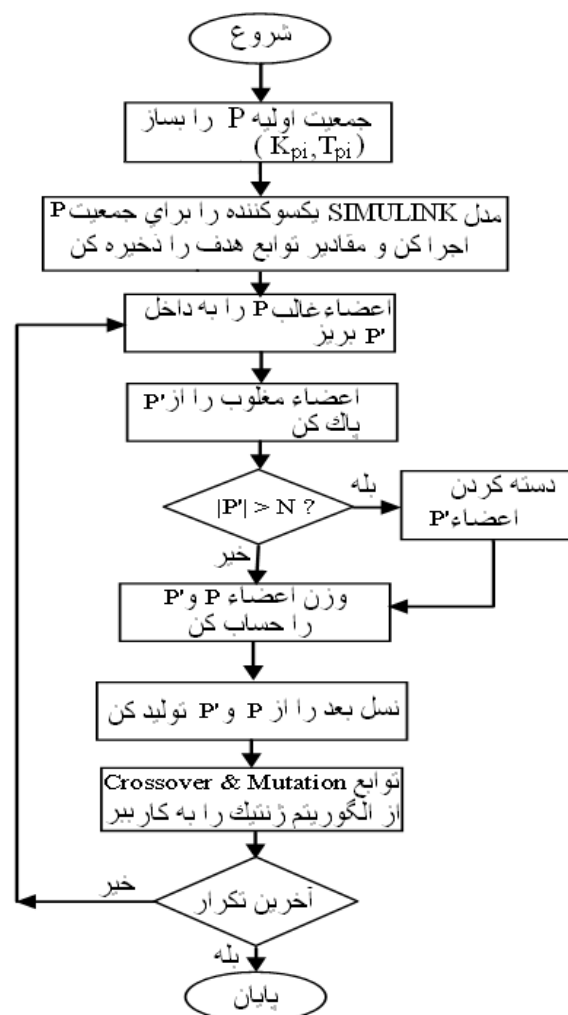
همانطور که در فصل ۳ به طور کامل مورد بررسی قرار گرفت، باید مقدار پهنای باند حلقه ولتاژ کوچکتر از فرکانس ولتاژ ورودی باشد تا جریان ورودی از کیفیت مطلوبی برخوردار باشد. در واقع  $f_{BW}$  در حدود ۱۰ هرتز در نظر گرفته می‌شود. با توضیحات بیان شده در رابطه با طراحی کنترل کننده PI، و جایگذاری مشخصات یکسوکنده PFC مقدار  $K_{PI}$  از رابطه (8-5) برابر با ۴/۸ و مقدار  $T_{PI}$  از رابطه (7-5) نیز برابر با ۲۶ میلی ثانیه بدست می‌آید.

### ۵-۳-۲- طراحی مدار کنترلی با استفاده از روش بهینه سازی‌های چند هدفه

همانطور که به صورت کامل در فصل ۳ بحث شد، پارامترهای یکسوکنده PFC که برای ما اهمیت دارند با یکدیگر در تضاد هستند و با بهبود یکی، دیگر پارامترها دچار افت می‌شوند. برای مثال در فصل ۳ مطرح شد که با بهبود THD جریان ورودی، زمان پاسخ دینامیکی افزایش می‌یابد. بنابراین برای بهینه سازی پارامترهای این یکسوکنده روش بهینه سازی‌های چند هدفه می‌تواند مفید واقع شود. نکته مهم دیگر این روش آن است که برای بدست آوردن پارامترها از مدل فرکانسی یا هر مدل

تقریبی دیگر استفاده نمی‌شود بلکه با استفاده از برنامه SIMULINK مقادیر توابع هدف بدست آمده و طراحی بر مبنای آن‌ها صورت می‌گیرد.

نتیجه‌ای که در ادامه ارائه می‌شود بدست آمده از اجرای برنامه با تکرار ۲۵ و با جمعیت اولیه ۳۰ است. در ضمن ضریب crossover مربوط به الگوریتم ژنتیک برابر با ۰/۷ در نظر گرفته شده است. فلوجارت اجرای این برنامه بهینه سازی در شکل ۵-۱۶ آمده است.



شکل ۵-۱۶: فلوجارت برنامه بهینه سازی پارامترهای یکسوکنده PFC

جدول ۳-۵: مقادیر Pareto Set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به

تغییر پله در ولتاژ مرجع

point	K <sub>PI</sub>	T <sub>PI</sub>	Dynamic response(Sec.)	Input Current THD (Percent)
1	0.2400	0.0043	0.1640	4.4400
2	0.5650	0.0044	0.1380	4.5900
3	0.5650	0.0034	0.1190	4.6100
4	0.5640	0.0031	0.1090	4.6500
5	0.5650	0.0025	0.0990	4.6700
6	1.3042	0.0057	0.0980	4.9400
7	2.6501	0.0169	0.0640	5.6700
8	3.4042	0.0187	0.0630	6.2100
9	3.4042	0.0148	0.0440	6.2200
10	5.0822	0.0165	0.0340	7.5100

۳-۵-۱-۲-۳-۵ - بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ

مرجع

در این قسمت، پاسخ دینامیکی به تغییر پله در ولتاژ مرجع و THD جریان ورودی به عنوان توابع هدف بهینه سازی در نظر گرفته شدند، در حالی که مقادیر K<sub>PI</sub> و T<sub>PI</sub> نیز به عنوان متغیرهای طراحی در نظر گرفته شدند. برای این بهینه سازی Pareto Set و Pareto Front که در طراحی‌ها استفاده می‌شوند در جدول ۳-۵ آمده است.

۳-۵-۲-۲-۳-۵ - بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در بار

در این قسمت THD جریان ورودی و پاسخ دینامیکی به تغییر پله در بار به صورت همزمان بهینه سازی می‌شوند در حالی که ضرایب جبرانکننده PI به عنوان متغیرهای طراحی تعریف شده‌اند. برای این بهینه سازی Pareto Set و Pareto Front حاصل از اجرای برنامه بهینه سازی در جدول ۳-۵-۴ آمده است.

جدول ۴-۵: مقادیر Pareto set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در بار

point	$K_{PI}$	$T_{PI}$	Dynamic response(Sec.)	Input Current THD (%)
1	0.2400	0.0018	0.142	4.4900
2	0.5582	0.0034	0.123	4.5900
3	0.6859	0.0036	0.112	4.6800
4	1.9157	0.0062	0.082	5.3200
5	4.9344	0.0232	0.077	7.3600
6	5.0448	0.0196	0.067	7.4800
7	8.2104	0.0264	0.057	10.2200

همانطور که در جدول ۴-۵ دیده می شود با بهبود پاسخ دینامیکی THD جریان ورودی افزایش می یابد. در حالی که تمامی نقاط این جدول بهینه هستند و با توجه به این که، THD جریان ورودی اهمیت بیشتری دارد یا پاسخ دینامیکی، می توان پاسخ مطلوب را از بین این نقاط بهینه انتخاب کرد.

#### ۳-۲-۳-۵ - بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر در ولتاژ ورودی

در این قسمت پاسخ دینامیکی به تغییر پله در دامنه ولتاژ ورودی و THD جریان ورودی که پارامترهای متضادی هستند، به عنوان توابع هدف در نظر گرفته می شوند. متغیرهای طراحی نیز  $K_{PI}$  و  $T_{PI}$  می باشند. با استفاده از Pareto Set و Pareto Front حاصل از این برنامه بهینه سازی که در جدول ۵-۵ ارائه شده است، طراح می تواند به آسانی با توجه به مشخصاتی که یکسوکنده مورد طراحی باید قادر به تامین آنها باشد، مقدار ضرایب بهینه را انتخاب کند.

#### ۴-۲-۳-۵ - بهینه سازی همزمان پاسخ راه اندازی و THD جریان ورودی

ولتاژ خروجی در هنگام راه اندازی مطلوب است که به سرعت به مقدار مشخص شده برای آن میل کند. اما سرعت پاسخ راه اندازی نیز با THD جریان ورودی در یک راستا نیستند و با بهبود یکی، دیگری خرابتر می شود. بنابراین در این قسمت پاسخ راه اندازی به همراه THD جریان ورودی به عنوان توابع هدف در نظر گرفته شدند، در حالی که ضرایب جبران کننده PI به عنوان متغیرهای



طراحی برای برنامه تعریف می‌شوند. نکته قابل توجه دیگر در اینجا، این است که در حالت معمولی که از مدل فرکانسی یا در واقع همان مدل دینامیکی برای طراحی جبرانکننده PI استفاده می‌شود، چون این مدل برای حالت دینامیکی است، پاسخ راه اندازی مطلوبی بدست نمی‌دهد. در روشی که در این پروژه مورد استفاده قرار گرفت، نیازی به مدل تقریبی برای طراحی نمی‌باشد و توابع هدف و پارامترهای طراحی مستقیماً با اجرای برنامه SIMULINK به دست می‌آیند. در جدول ۵-۶ Pareto Set و Pareto Front حاصل از اجرای برنامه بهینه سازی ارائه شده است.

جدول ۵-۵: مقادیر Pareto Set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ ورودی

point	$K_{PI}$	$T_{PI}$	Dynamic response(Sec.)	Input Current THD (Percent)
1	0.5837	0.0037	0.0930	4.6000
2	1.2187	0.0059	0.0830	4.8800
3	3.4685	0.0127	0.730	6.2700

جدول ۵-۶: مقادیر Pareto Set و Pareto Front برای بهینه سازی همزمان THD جریان ورودی و پاسخ راه اندازی

یکسوکننده PFC

point	$K_{PI}$	$T_{PI}$	Dynamic response(Sec.)	Input Current THD (Percent)
1	0.2400	0.0052	0.2529	4.4300
2	0.2400	0.0043	0.1928	4.4600
3	0.2400	0.0013	0.1927	4.5500
4	0.2400	0.0009	0.1531	4.6000
5	0.2400	0.0009	0.1530	4.6200
6	1.3099	0.0070	0.1280	4.9900
7	1.4587	0.0062	0.1080	5.0400
8	1.5749	0.0065	0.1079	5.1000
9	1.6210	0.0056	0.0881	5.1700
10	2.7634	0.0096	0.0877	5.8200
11	2.9285	0.0103	0.0875	5.9300
12	3.0859	0.0126	0.0728	5.9600
13	3.1699	0.0125	0.0632	6.0400
14	3.7589	0.0131	0.0629	6.4900

## ۵-۴- خلاصه فصل

۱- برای یکسوکنده PFC ابتدا به طراحی مقادیر المان‌های پسیو پرداخته‌شد، سپس پردازنده مناسب برای اعمال مدار کنترلی انتخاب گردید. انتخاب عناصر نیمه‌هادی مناسب برای به کار-گیری در ساخت پروژه نیز مورد بررسی قرار گرفت.

۲- برای مدار کنترلی و فیدبک کردن ولتاژ و جریان یک مدار نمونه‌گیری ولتاژ و جریان طراحی شد، سوئیچ اکتیو نیز برای جلوگیری از آسیب دیدن نیاز به طراحی اسنابر و هیت سینک داشت.

۳- در طراحی مدار کنترلی، معمولاً مقادیر ضرایب جبران‌کننده کنترلر بر مبنای مدل دینامیکی بدست می‌آیند.

۴- در طراحی کنترلر به روش بهینه‌سازی‌های چند هدفه، مشخصات متضاد یکسوکنده PFC به عنوان توابع هدف در نظر گرفته شده و مقادیر بهینه ضرایب جبران‌کننده بدست آمد.

۵- با استفاده از Pareto Set و Pareto Front ارائه شده در این فصل، طراح می‌تواند با توجه به مشخصاتی که از یکسوکنده انتظار می‌رود، نقطه بهینه مناسب را از بین مجموعه نقاط بهینه ارائه شده انتخاب کند.

## فصل ۶

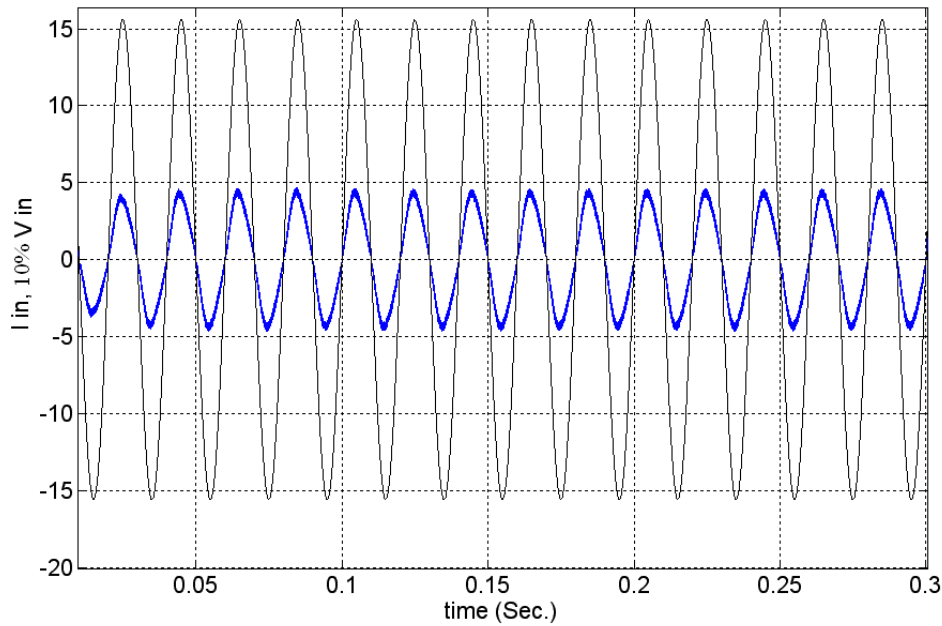
# نتایج شبیه‌سازی و ساخت پروژه

**۶-۱-۱- مقدمه**

در این فصل در ابتدا پاسخ‌های یکسوکننده PFC با استفاده از مدار کنترلی طراحی شده بر مبنای مدل دینامیکی مورد بررسی قرار می‌گیرد و سپس با استفاده از نتایج شبیه‌سازی، صحت ضرایب بهینه ارائه شده در فصل قبل تایید می‌شود و مقایسه‌ای نیز بین این نتایج و نتایج حاصل از طراحی به روش معمول صورت می‌گیرد. در قسمت دوم این فصل، با استفاده از نتایج ساخت صحت ضرایب ارائه شده در قسمت بهینه‌سازی همزمان THD جریان ورودی و تغییر پله در بار به عنوان مهمترین پاسخ دینامیکی، مورد بررسی قرار می‌گیرد و در انتهای فصل نیز یک مقایسه از نتایج ساخت و شبیه‌سازی ارائه می‌شود.

**۶-۲- نتایج شبیه‌سازی****۶-۲-۱- نتایج شبیه‌سازی برای کنترلر طراحی شده بر مبنای مدل فرکانسی**

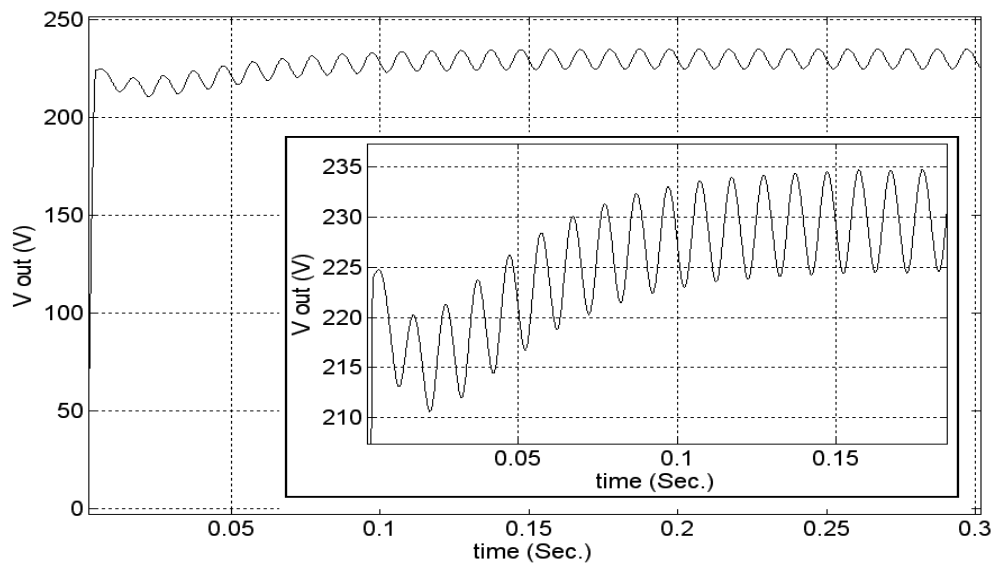
در فصل قبل طراحی کنترلر بر مبنای مدل دینامیکی بررسی شده و مقدار ضرایب  $K_{PI}$  برابر با  $4/8$  و مقدار  $T_{PI}$  برابر با  $26$  میلی ثانیه بدست آمد. با این ضرایب جریان ورودی دارای THD برابر با  $7/23$  درصد می‌باشد. این جریان در شکل ۶-۱ نشان داده شده است. برای مشخص شدن ضریب توان، این شکل موج به همراه  $10$  درصد ولتاژ ورودی نشان داده شده است.



شکل ۶-۱: جریان ورودی یکسوکننده PFC با  $T_{PI}$  برابر با ۲۶ میلی ثانیه و  $K_{PI}$  برابر با ۴/۸، مقدار THD جریان

ورودی، ۷/۲۳ درصد

در هنگام راه‌اندازی یکسوکننده PFC پاسخ راه‌اندازی باید از سرعت مناسب در رسیدن به مقدار مطلوب برخوردار باشد، اما این پاسخ با THD جریان ورودی متضاد است و با بهبود آن THD جریان ورودی افزایش می‌یابد. برای ضرایب جبرانکننده طراحی شده به روش معمول این پاسخ در شکل ۶-۲ نشان داده شده است. همانطور که مشخص است زمان پاسخ راه‌اندازی ۱۵۰ میلی ثانیه می‌باشد.

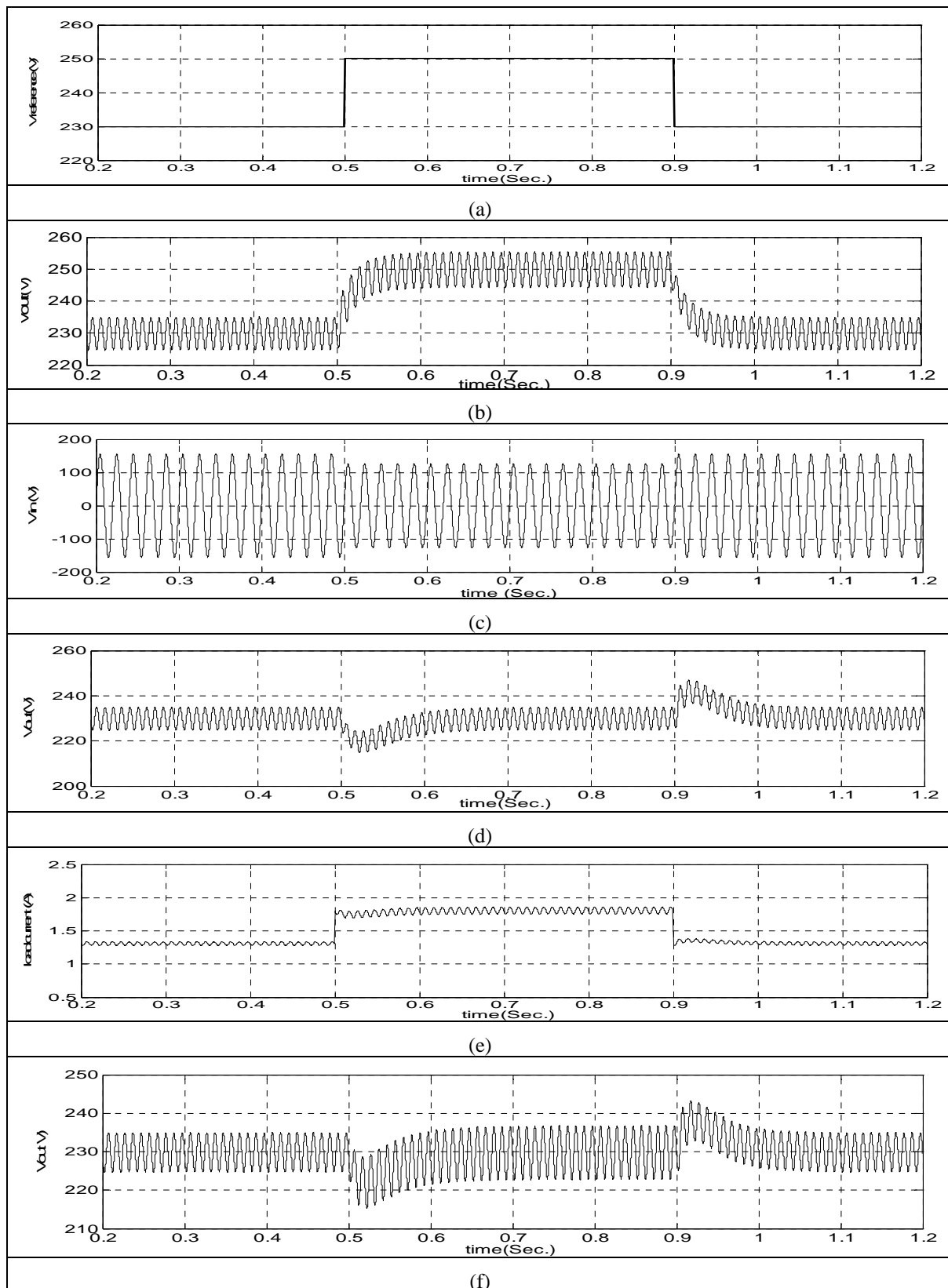


شکل ۶-۲: پاسخ راه اندازی یکسوکننده PFC با ضرایب PI طراحی شده بر مبنای مدل دینامیکی، زمان راه اندازی برابر با ۱۵۰ میلی ثانیه

در هنگام کار یکسوکننده PFC ممکن است که ولتاژ DC خروجی در یک مقدار جدید تنظیم شود بنابراین پاسخ دینامیکی به تغییر پله در ولتاژ مرجع اهمیت می‌یابد. برای ضرایب PI طراحی شده بر مبنای مدل دینامیکی این پاسخ در شکل ۶-۳ (b) نشان داده شده است. این پاسخ دینامیکی به ازای تغییر در ولتاژ مرجع، از ۲۳۰ ولت به ۲۵۰ ولت مطابق با شکل موج شکل ۶-۳ (a) است.

از آنجایی که در شبکه به علت اتصال بارهای دیگر احتمال افت ولتاژ وجود دارد پاسخ دینامیکی یکسوکننده PFC به تغییرات پله در ولتاژ ورودی بسیار مهم است و باید بررسی شود. این پاسخ دینامیکی در شکل ۶-۳ (d) نشان داده شده است. این پاسخ برای تغییر در ولتاژ ورودی از ۱۱۰ ولت به ۹۰ ولت مطابق با شکل موج شکل ۶-۳ (c) است.

بار یکسوکننده PFC می‌تواند دارای تغییرات باشد، یا حتی از نوع پالسی باشد، بنابراین باید تغییرات پالسی در بار نیز در نظر گرفته شود. پاسخ دینامیکی به تغییر پله در بار با ضرایب طراحی شده در این قسمت در شکل ۶-۳ (f) نشان داده شده است. این پاسخ به ازای تغییر پله در بار از ۳۰۰ وات به ۴۱۵ وات مطابق با شکل موج شکل ۶-۳ (e) است.



شکل ۳-۶: پاسخ دینامیکی یکسوکونده PFC با ضرایب PI طراحی شده بر مبنای مدل فرکانسی، (a) تغییر پله در ولتاژ مرجع (b) پاسخ دینامیکی به تغییر در ولتاژ مرجع (c) تغییر پله در ولتاژ ورودی (d) پاسخ دینامیکی به تغییر در ولتاژ ورودی (e) تغییر پله در بار (f) پاسخ دینامیکی به تغییر در بار

### ۶-۲-۲- بهینه‌سازی همزمان پاسخ راه اندازی و THD جریان ورودی

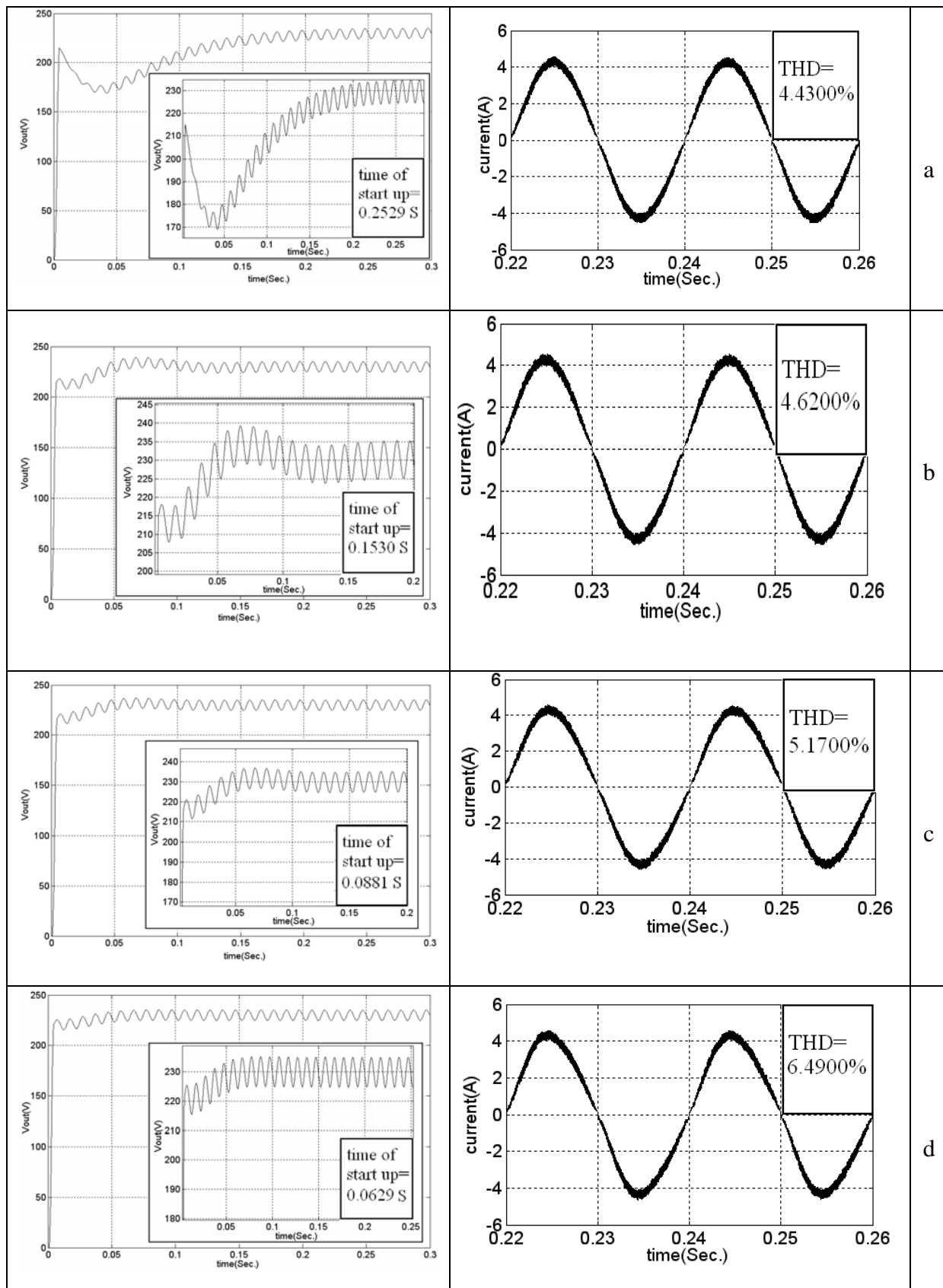
در این قسمت نتایج شبیه‌سازی برای تعدادی از نقاط سطح بهینه پرتو حاصل از بهینه‌سازی همزمان پاسخ راه‌اندازی و THD جریان ورودی ارائه می‌شود. در شکل ۶-۴ پاسخ راه‌اندازی به همراه شکل موج جریان ورودی در حالت پایدار برای نقاط ۱، ۵، ۹ و ۱۴ از جدول ۶-۱ نشان داده شده است. همانطور که در این شکل مشخص است با بهبود پاسخ دینامیکی THD جریان ورودی افزایش می‌یابد در حالی که تمامی این جواب‌ها بهینه می‌باشند.

جدول ۶-۱: مقادیر Pareto Set و Pareto Front برای بهینه‌سازی همزمان THD جریان ورودی و پاسخ راه‌اندازی

یکسوکننده PFC

point	K <sub>PI</sub>	T <sub>PI</sub>	Dynamic response(Sec.)	Input Current THD (Percent)
1	0.2400	0.0052	0.2529	4.4300
2	0.2400	0.0043	0.1928	4.4600
3	0.2400	0.0013	0.1927	4.5500
4	0.2400	0.0009	0.1531	4.6000
5	0.2400	0.0009	0.1530	4.6200
6	1.3099	0.0070	0.1280	4.9900
7	1.4587	0.0062	0.1080	5.0400
8	1.5749	0.0065	0.1079	5.1000
9	1.6210	0.0056	0.0881	5.1700
10	2.7634	0.0096	0.0877	5.8200
11	2.9285	0.0103	0.0875	5.9300
12	3.0859	0.0126	0.0728	5.9600
13	3.1699	0.0125	0.0632	6.0400
14	3.7589	0.0131	0.0629	6.4900





شکل ۴-۶: پاسخ راه اندازی و جریان ورودی برای تعدادی از نقاط بهینه سطح بهینه پرتو، به ترتیب از بالا به پایین نقاط

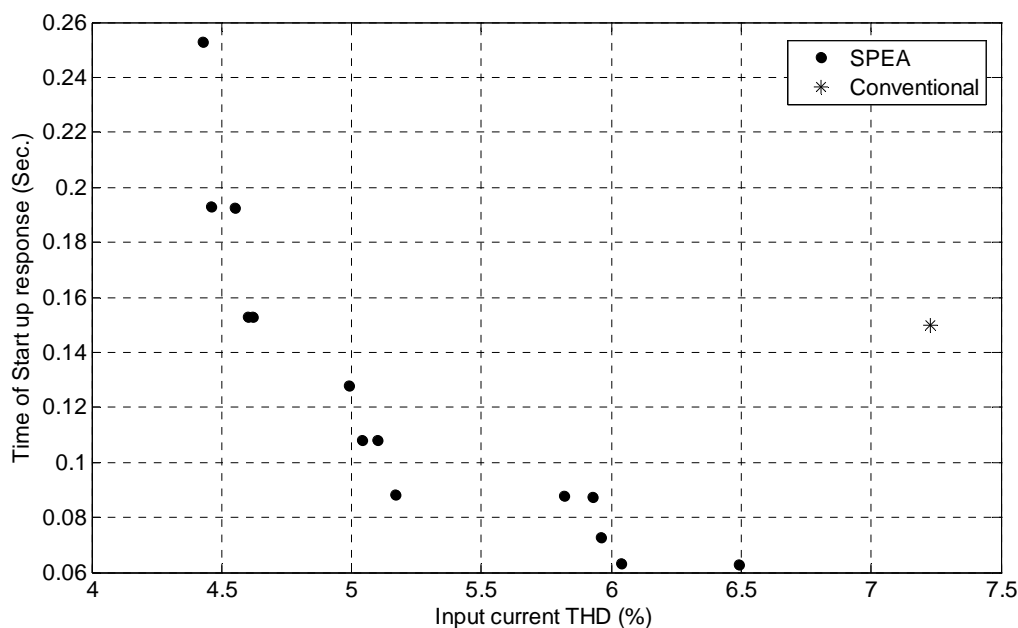
۱، ۵، ۹ و ۱۴ از جدول ۶-۱

به منظور مقایسه نتایج حاصله از برنامه SPEA و نتیجه حاصله از طراحی معمول، سطح بهینه پرتو به همراه نقطه حاصل از طراحی به روش معمول در شکل ۶-۵ نشان داده شده است. همانطور که مشخص است نقاط ۶ تا ۱۴ از سطح بهینه پرتو نقطه حاصل از طراحی به روش معمول را مغلوب می‌کنند.

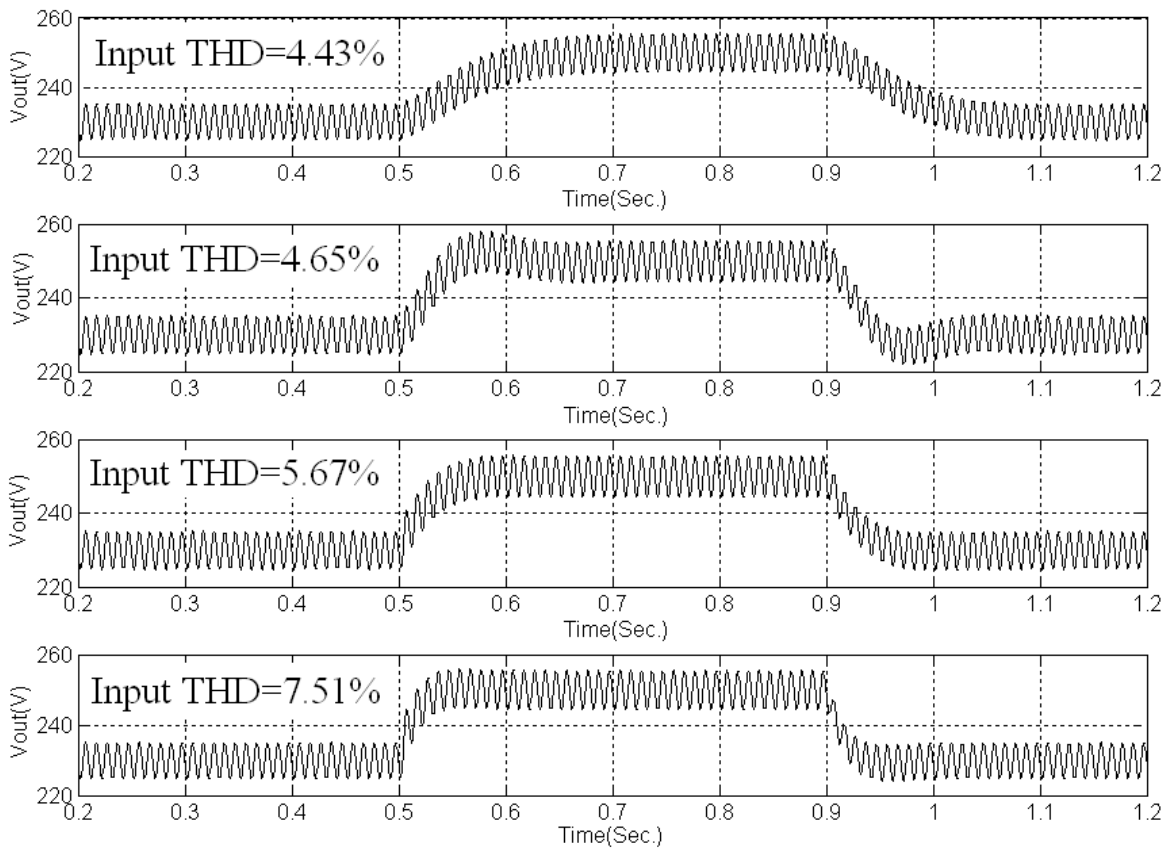
### ۶-۲-۳- بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ

#### مرجع

در این قسمت، نتایج شبیه‌سازی برای تعدادی از نقاط بهینه پرتو برای بهینه سازی همزمان پاسخ دینامیکی به تغییر پله در ولتاژ مرجع و THD جریان ورودی ارائه می‌شود. این نتایج برای نقاط ۱، ۴، ۷ و ۱۰ از جدول ۶-۲ در شکل ۶-۶ نشان داده شده است. به علت اینکه شکل موج جریان ورودی در حالت پایدار اطلاعات خاصی ارائه نمی‌دهد در این شکل تنها THD جریان ورودی برای نقاط مربوطه جهت مقایسه ذکر شده است.



شکل ۶-۵: سطح بهینه پرتو برای بهینه سازی همزمان THD جریان ورودی و پاسخ راه اندازی یکسوکندنده PFC



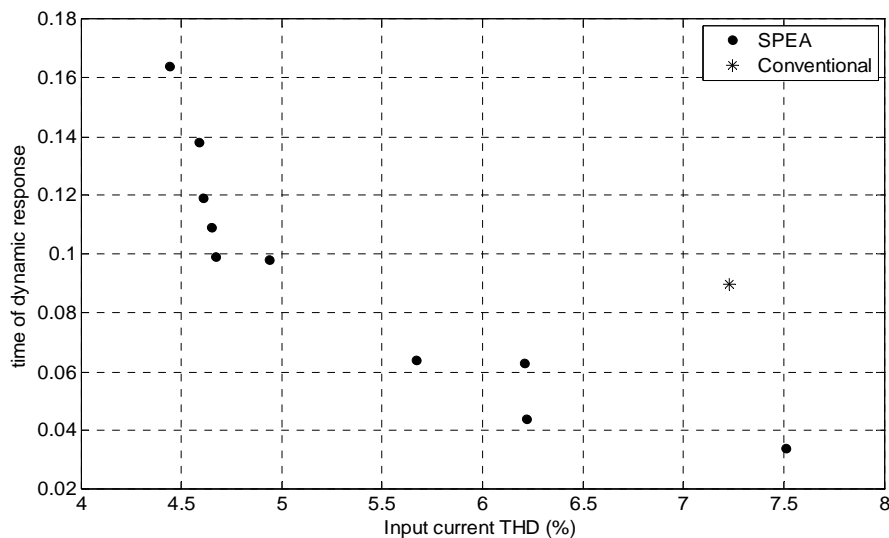
شکل ۶-۶: تعدادی از پاسخ‌های بهینه انتخاب شده از سطح بهینه پرتو، به ترتیب از بالا به پایین نقاط ۱، ۴، ۷ و ۱۰ در

جدول ۶-۲

جدول ۶-۲: مقادیر Pareto Set و Pareto Front برای بهینه‌سازی همزمان THD جریان ورودی و پاسخ دینامیکی به

تغییر پله در ولتاژ مرجع

point	$K_{PI}$	$T_{PI}$	Dynamic response(Sec.)	Input Current THD (Percent)
1	0.2400	0.0043	0.1640	4.4400
2	0.5650	0.0044	0.1380	4.5900
3	0.5650	0.0034	0.1190	4.6100
4	0.5640	0.0031	0.1090	4.6500
5	0.5650	0.0025	0.0990	4.6700
6	1.3042	0.0057	0.0980	4.9400
7	2.6501	0.0169	0.0640	5.6700
8	3.4042	0.0187	0.0630	6.2100
9	3.4042	0.0148	0.0440	6.2200
10	5.0822	0.0165	0.0340	7.5100



شکل ۶-۷: سطح بهینه پرتو برای بهینه سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ

#### مرجع

به منظور مقایسه نتایج حاصله از برنامه بهینه سازی SPEA و طراحی بر مبنای مدل دینامیکی، در

شکل ۶-۷ سطح بهینه پرتو به همراه نقطه حاصل از طراحی معمول نشان داده شده است.

#### بررسی دقیق سطح بهینه پرتو

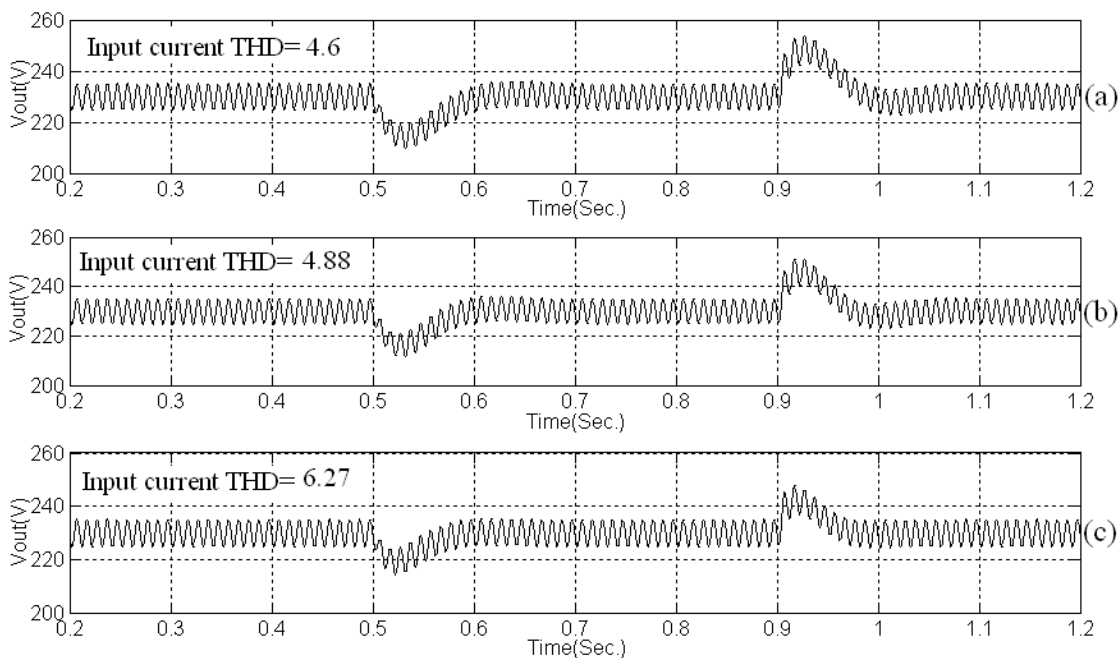
برای نمونه دو نقطه ۱ و ۵ از سطح بهینه پرتو در شکل ۶-۷ را در نظر بگیرید. این دو نقطه تقریباً دارای THD برابر با ۴/۵ درصد هستند در حالی که نقطه ۵ پاسخ دینامیکی در حدود ۶۰ درصد سریعتر از نقطه ۱ ارائه می‌دهد، بنابراین اگر بتوان از یک مقدار بسیار ناچیز در THD جریان ورودی چشم پوشی کرد پاسخ دینامیکی بسیار عالی حاصل می‌شود. در واقع با عقب نشینی از حدود ۰/۲ درصد THD جریان ورودی، می‌توان پاسخ دینامیکی را ۶۰ میلی ثانیه کاهش داد. حال فرض کنید که این بهینه سازی با استفاده از روش قیود انجام شده بود. در واقع مقدار پاسخ دینامیکی به عنوان تابع هدف و مقدار THD هم به عنوان قید در نظر گرفته می‌شد. به عنوان مثال مقدار THD زیر ۴/۵ درصد به عنوان قید تعریف شده بود. قطعاً با این برنامه بهینه سازی با قیود، نقطه ۵ و همسایگی آن که THD بالای ۴/۵ درصد دارند به عنوان جواب در اختیار طراح قرار نمی‌گیرند و او به این حقیقت

که با صرف نظر کردن از یک مقدار بسیار ناچیز THD ورودی چه پاسخ دینامیکی مطلوبی بدست می‌آورد، پی نمی‌برد.

### ۴-۲-۶ - بهینه‌سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر در ولتاژ

#### ورودی

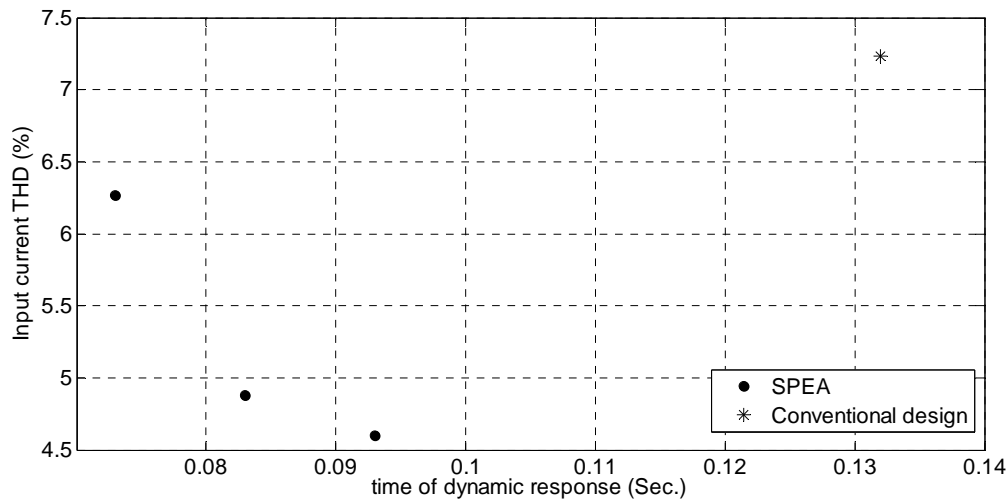
در این قسمت نتایج شبیه‌سازی برای پاسخ دینامیکی به تغییر در ولتاژ ورودی برای تمامی ۳ نقطه از سطح بهینه پرتو ارائه می‌شود. این پاسخ‌ها در شکل ۸-۶ نشان داده شده‌اند.



شکل ۸-۶: پاسخ‌های دینامیکی و THD جریان ورودی متناظر با آن‌ها برای نقاط جدول ۳-۶

جدول ۳-۶: مقادیر Pareto Set و Pareto Front برای بهینه‌سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ ورودی

point	$K_{PI}$	$T_{PI}$	Dynamic response(Sec.)	Input Current THD (Percent)
1	0.5837	0.0037	0.0930	4.6000
2	1.2187	0.0059	0.0830	4.8800
3	3.4685	0.0127	0.0730	6.2700

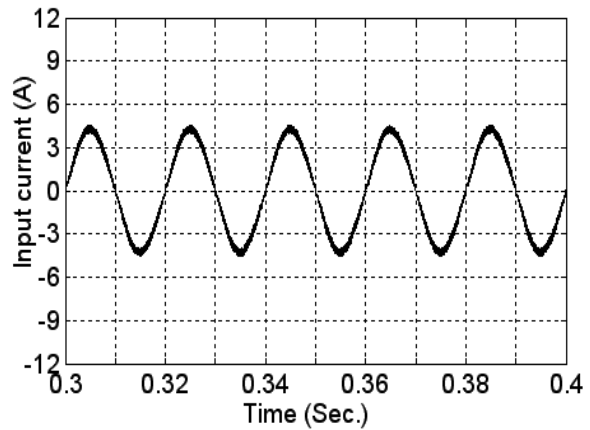
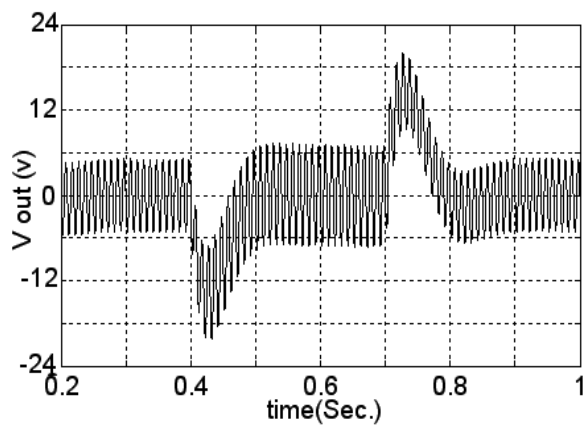


شکل ۶-۹: سطح بهینه پرتو برای بهینه‌سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در ولتاژ ورودی

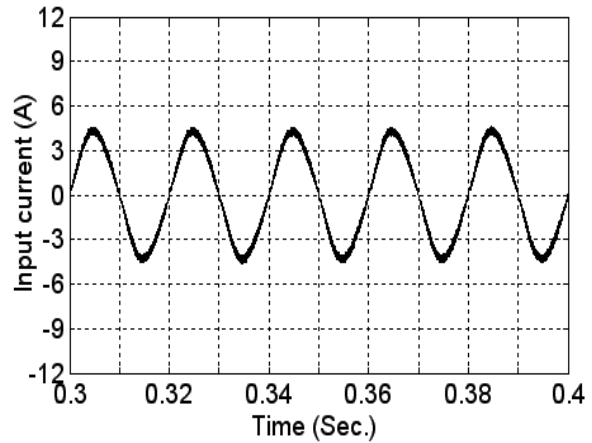
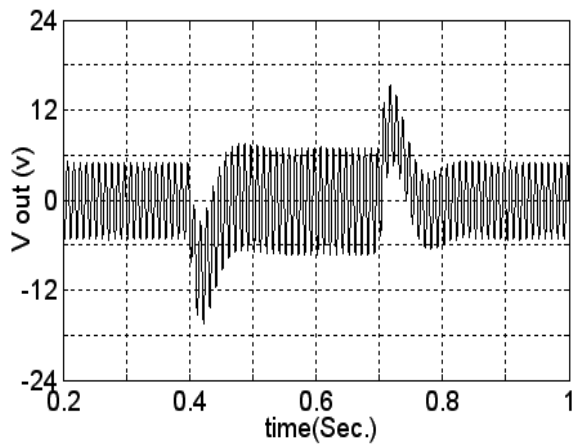
برای مقایسه نتایج بدست آمده از روش بهینه‌سازی پرتو با روش طراحی بر مبنای مدل دینامیکی، این نقاط در شکل ۶-۹ نشان داده شده‌اند. همانطور که مشخص است نقاط بهینه ارائه شده هم دارای THD جریان ورودی کمتر و هم دارای پاسخ دینامیکی سریعتری می‌باشند، یا در واقع همگی آن‌ها طراحی بر مبنای مدل دینامیکی را مغلوب می‌کنند.

### ۶-۲-۵- بهینه‌سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در بار

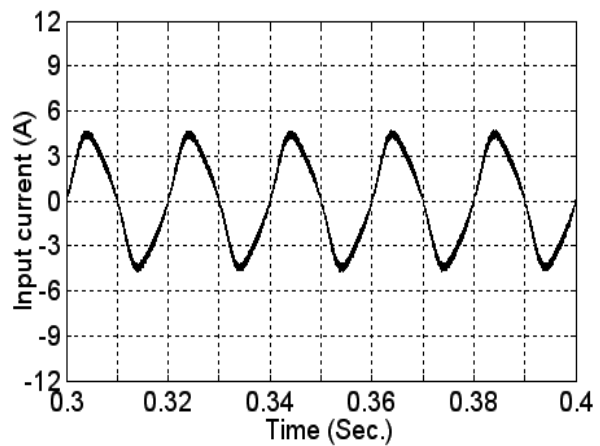
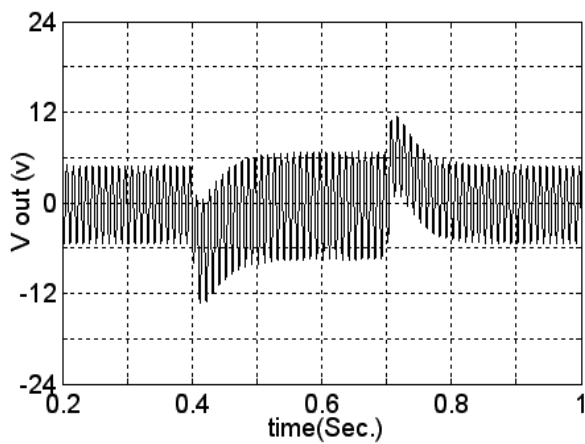
در این قسمت نتایج شبیه‌سازی برای تعدادی از نقاط بهینه ارائه شده برای بهینه‌سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در بار در شکل ۶-۱۰ نشان داده شده است. این نتایج برای نقاط ۱، ۴، ۷ از جدول ۶-۴ می‌باشند.



(a)



(b)



(c)

شکل ۶-۱۰: تعدادی از پاسخ‌های بهینه انتخاب شده از سطح بهینه پرتو به ترتیب از بالا به پایین نقاط ۱، ۴، ۷ در

جدول ۶-۴

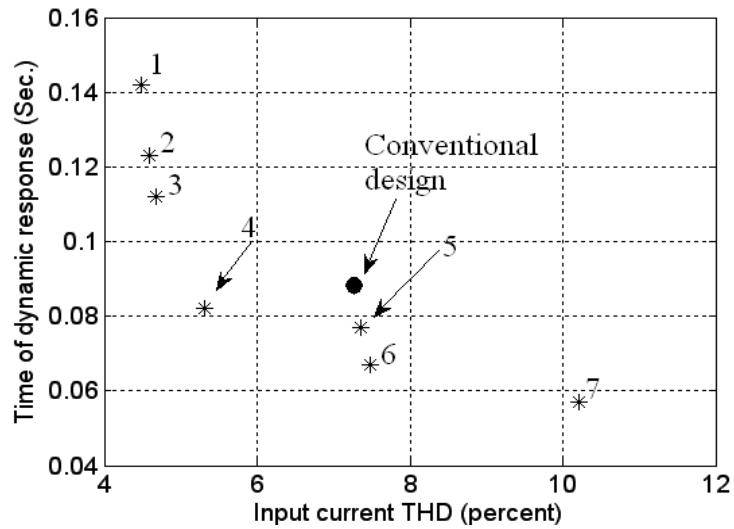
جدول ۴-۶: مقادیر Pareto set و Pareto Front برای بهینه‌سازی همزمان THD جریان ورودی و پاسخ

دینامیکی به تغییر پله در بار

point	$K_{PI}$	$T_{PI}$	Dynamic response(Sec.)	Input Current THD (%)
1	0.2400	0.0018	0.142	4.4900
2	0.5582	0.0034	0.123	4.5900
3	0.6859	0.0036	0.112	4.6800
4	1.9157	0.0062	0.082	5.3200
5	4.9344	0.0232	0.077	7.3600
6	5.0448	0.0196	0.067	7.4800
7	8.2104	0.0264	0.057	10.2200

سطح بهینه پرتو به همراه نقطه حاصل از طراحی به روش معمول در شکل ۶-۱۱ نشان داده شده است، همانطور که مشخص است نقطه ۴ نقطه حاصل از طراحی به روش معمول را، به علت اینکه هم THD جریان ورودی کمتر می‌باشد و هم پاسخ دینامیکی آن سریعتر است مغلوب می‌کند. اگر یکسوکننده PFC که مدار کنترلی برای آن طراحی می‌شود، باید THD جریان ورودی کمتری را فراهم کند، در روی سطح پرتو به سمت نقطه ۱ انتخاب نقاط بهینه صورت می‌گیرد و اگر هم پاسخ دینامیکی از اهمیت بیشتری نسبت به کیفیت جریان ورودی برخوردار باشد نقاط ۶ یا ۷ می‌توانند انتخاب شوند. همچنین با مقایسه دو نقطه ۴ و ۵ از سطح بهینه پرتو مشخص می‌شود که این دو نقطه دارای زمان پاسخ دینامیکی تقریباً یکسانی هستند (حدود ۸۰ میلی ثانیه). اما نقطه ۴ دارای حدود ۲ درصد THD کمتری نسبت به نقطه ۵ می‌باشد. بنابراین اگر هر دو پاسخ دینامیکی مورد قبول باشد، نقطه ۴ انتخاب بسیار مناسبتری نسبت به نقطه ۵ می‌باشد. همچنین با گذشت زمان، ممکن است که پارامترهای مدار کنترلی تغییر کنند، با استفاده از سطح بهینه پرتو طراح می‌تواند همسایگی نقطه بهینه را بررسی کرده و تغییرات احتمالی در پاسخ یکسوکننده را پیش‌بینی کند.



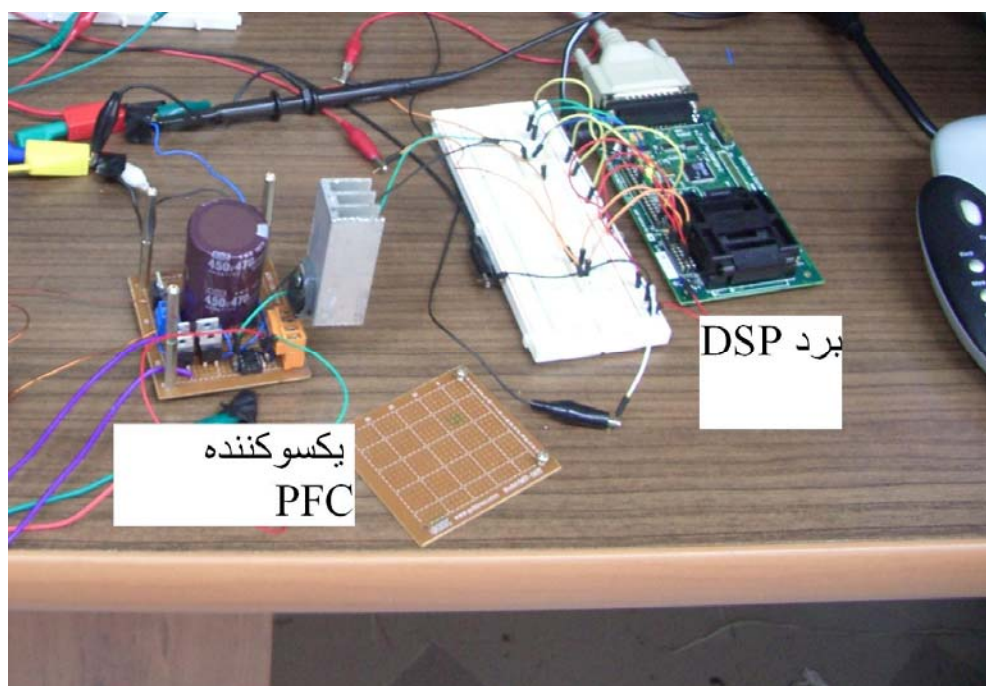
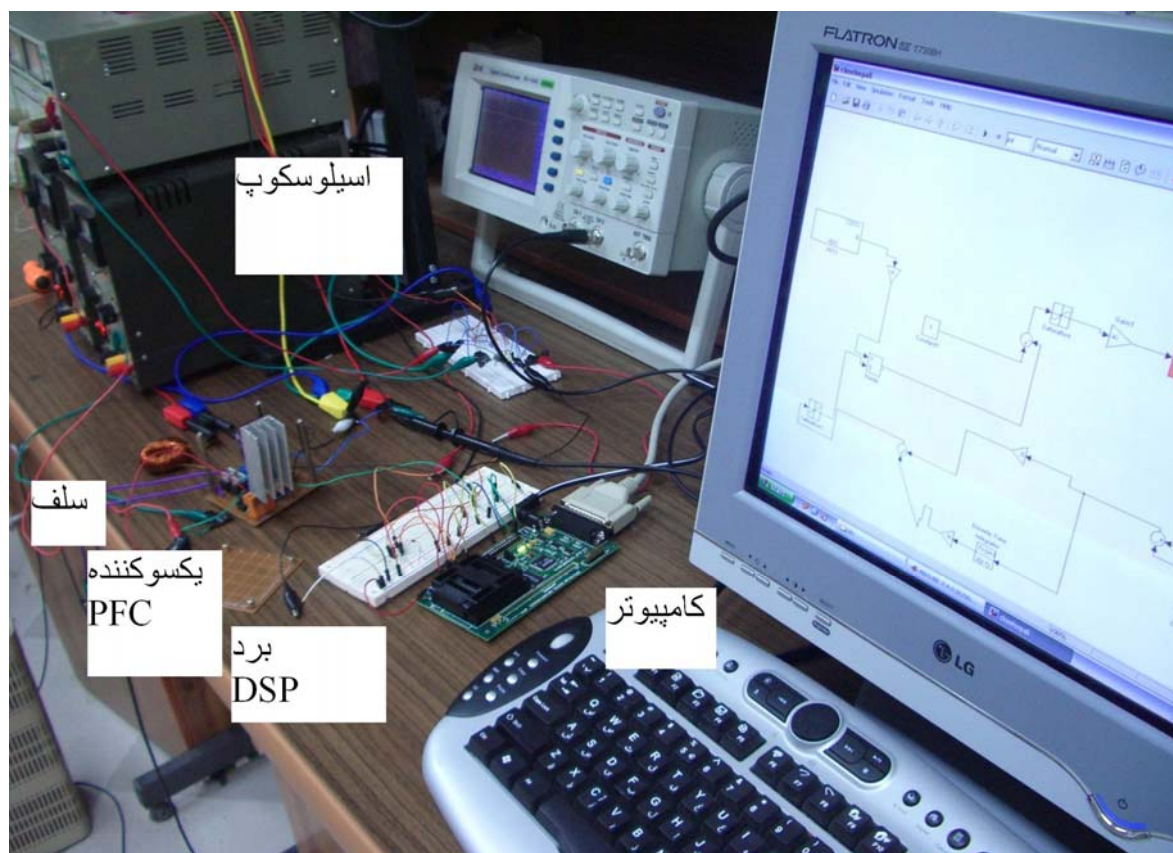


شکل ۱۱-۶: سطح بهینه پرتو حاصل از بهینه‌سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در بار

### ۳-۶- نتایج ساخت

در این قسمت نتایج ساخت برای یکسوکننده PFC ۳۰۰ وات که در شکل ۶-۱۲ مشخص است و

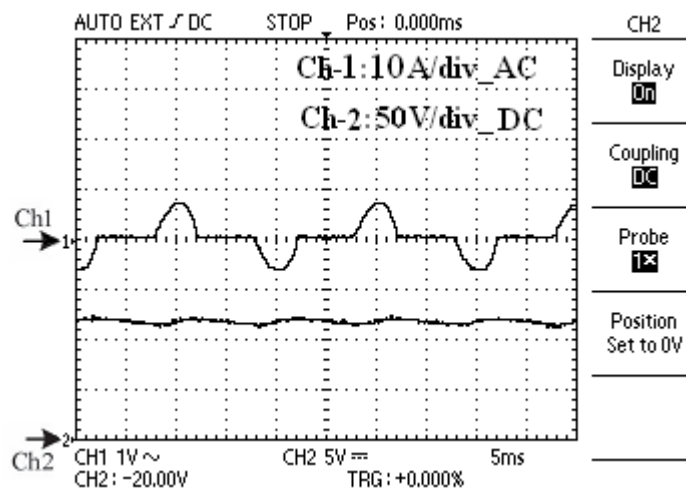
در فصل پنج، سخت افزار و مدار کنترلی آن مورد طراحی قرار گرفت ارائه می‌شود.



شکل ۶-۱۲: یکسوکننده PFC ساخته شده به صورت آزمایشگاهی

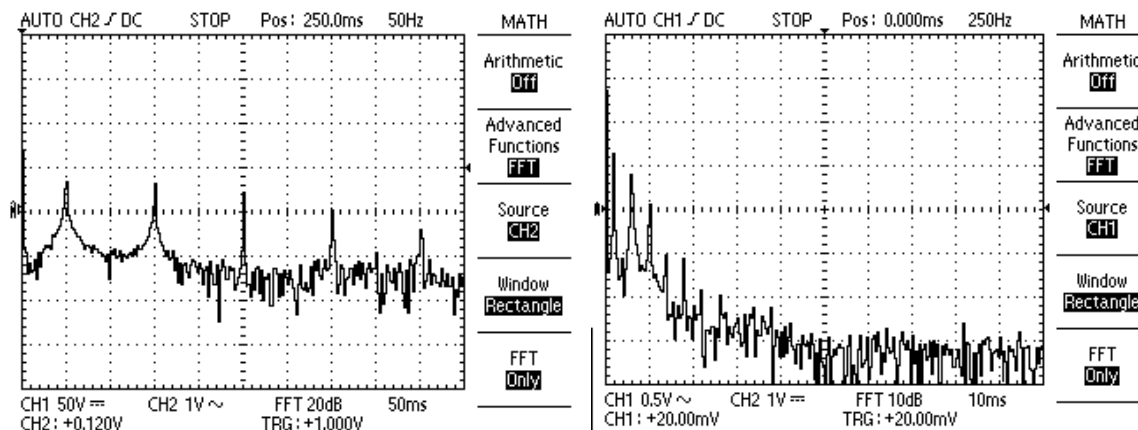
### ۱-۳-۶- یکسوکننده بدون سوئیچینگ

همانطور که مشخص است جریان یکسوکننده‌های معمولی بدون سوئیچینگ از نوع پل کامل دیودی، دارای THD بالایی است، همچنین ضریب قدرت آن‌ها نیز مناسب نمی‌باشد. علاوه بر این ولتاژ خروجی دارای رپل زیادی است و قابل تنظیم کردن در مقدار دلخواه نیز نمی‌باشد. جریان ورودی و ولتاژ خروجی یکسوکننده PFC مورد نظر بدون سوئیچینگ در شکل ۱۳-۶ نشان داده شده است.



شکل ۱۳-۶: جریان ورودی و ولتاژ خروجی یکسوکننده پل کامل بدون سوئیچینگ، کانال یک جریان ورودی، کانال دو،

ولتاژ خروجی

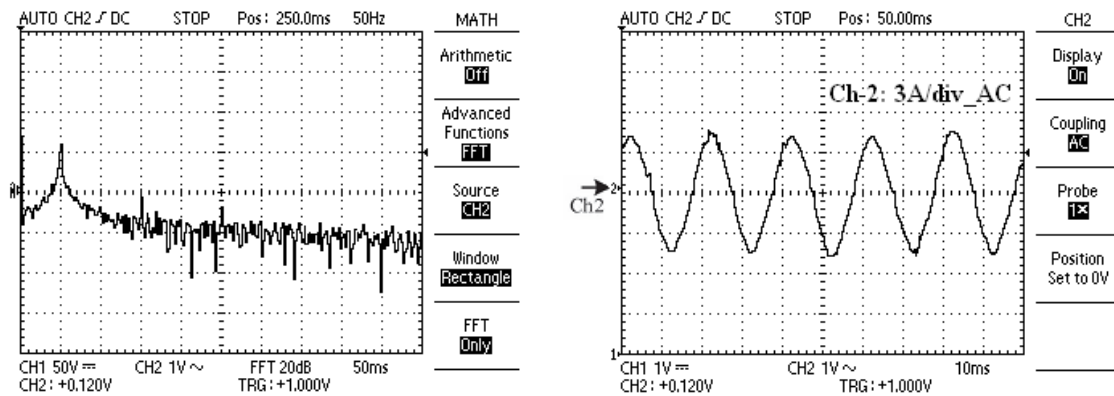


شکل ۶-۱۴: نمودار FFT جریان ورودی یکسوکننده پل کامل بدون سوئیچینگ

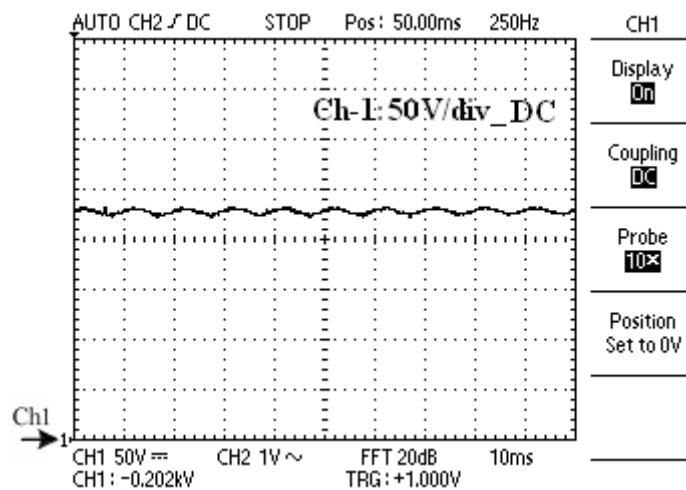
نمودار FFT برای جریان ورودی در این حالت در شکل ۶-۱۴ آمده است، همانطور که مشخص است، جریان ورودی دارای مقادیر زیادی هارمونیک‌های فرد منبع ورودی می‌باشد.

### ۶-۳-۲- یکسوکننده PFC با ضرایب PI حاصل از طراحی به روش معمول

در مورد طراحی به روش معمول یعنی بر مبنای مدل دینامیکی یا همان مدل فرکانسی به صورت کامل در فصل پنجم بحث شد و ضرایب PI با این روش برابر با  $T_{PI} = 26 \text{ ms}$  ,  $K_{PI} = 4.8$  بدست آمد. شکل موج جریان ورودی یکسوکننده PFC و همچنین نمودار FFT آن با این ضرایب در شکل ۶-۱۵ نشان داده شده است. این جریان دارای THD ۷.۵ درصد می‌باشد. همانطور که مشخص است نمودار FFT این جریان قابل مقایسه با نمودار FFT نشان داده شده در شکل ۶-۱۴ که برای یکسوکننده دیودی بدون سوئیچینگ می‌باشد نیست. ولتاژ خروجی نیز که اندازه آن قابل کنترل می‌باشد و در مقدار ۲۳۰ ولت تنظیم شده است در شکل ۶-۱۶ آورده شده است.



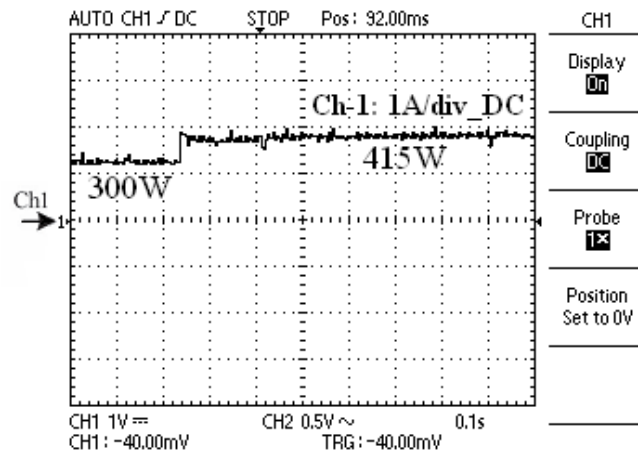
شکل ۶-۱۵: جریان ورودی یکسوکننده PFC با ضرائب حاصل از طراحی به روش معمول و نمودار FFT آن



شکل ۶-۱۶: ولتاژ DC خروجی یکسوکننده PFC تنظیم شده در مقدار ۲۳۰ ولت

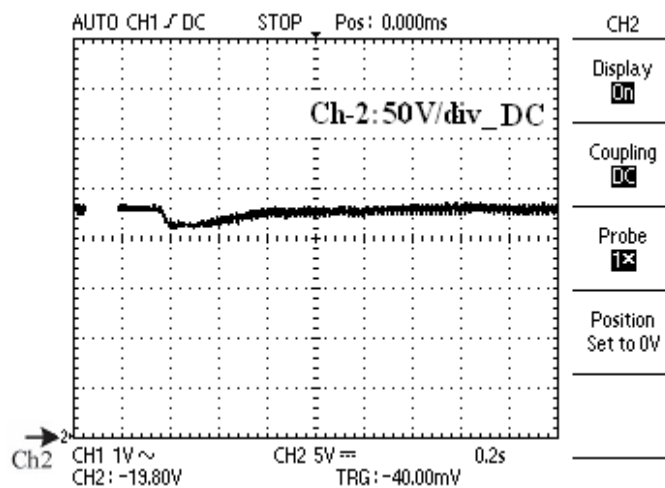
### ۶-۳-۳- پاسخ دینامیکی

از آنجایی که تغییرات در بار می‌تواند باعث ناپایداری در سیستم یکسوکننده شود، معمولاً به عنوان مهم‌ترین پاسخ دینامیکی در نظر گرفته می‌شود [۳۸]. برای بررسی پاسخ دینامیکی، یک تغییر پله در بار از ۳۰۰ وات به ۴۱۵ وات مطابق با شکل ۶-۱۷ در نظر گرفته شد. پاسخ دینامیکی یکسوکننده PFC به تغییر پله در بار مطابق با شکل ۶-۱۷، با ضرائب طراحی شده به روش معمولی (طراحی بر مبنای مدل دینامیکی) در شکل ۶-۱۸ نشان داده شده است.



شکل ۶-۱۷: تغییر در بار خروجی یکسوکندنه از ۳۰۰ وات به ۴۵۰ وات، ضریب سنسور جریان ۱ و ولتاژ خروجی ۲۳۰

ولت



شکل ۶-۱۸: پاسخ دینامیکی به تغییر در بار مطابق با شکل ۶-۱۷ با ضرایب PI طراحی شده به روش معمول،  $K_{PI}=4.8$

$$T_{PI}=0.026\text{ms}$$

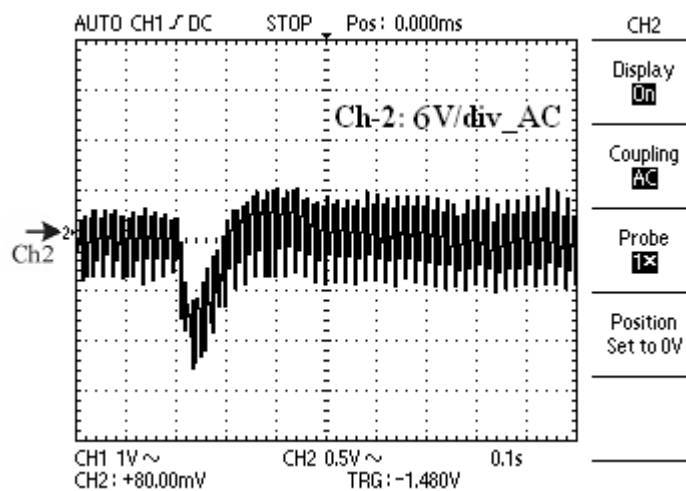
همانطور که مشخص است شکل موج DC ولتاژ خروجی نمی‌تواند اطلاعات زیادی در مورد پاسخ

دینامیکی ارائه بدهد، بنابراین باید شکل موج AC پاسخ خروجی در نظر گرفته شود. مد AC این

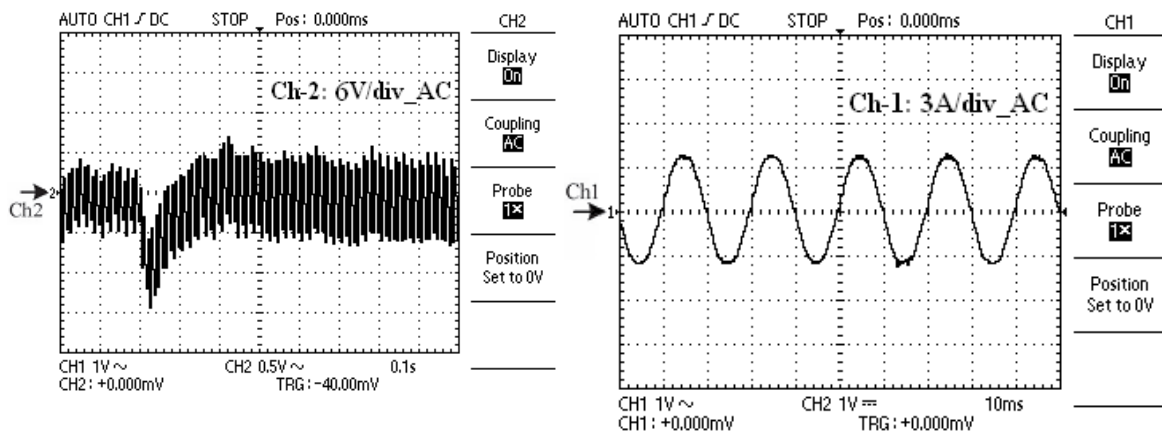
پاسخ در شکل ۶-۱۹ نشان داده شده است.

### ۶-۳-۴- یکسوکننده PFC با ضرایب جبرانکننده بدست آمده از روش SPEA

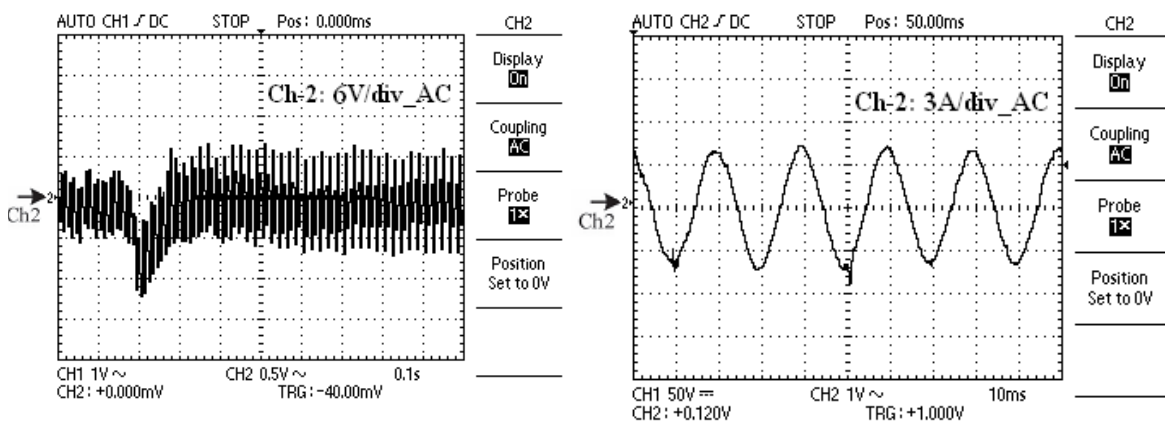
در این قسمت صحت ضرایب بدست آمده از بهینه سازی همزمان پاسخ دینامیکی به تغییر پله در بار و THD جریان ورودی با استفاده از نتایج ساخت مورد بررسی قرار می‌گیرد. برای بررسی پاسخ دینامیکی، تغییر پله در بار از ۳۰۰ وات به ۴۱۵ وات مطابق با شکل ۶-۱۷ در نظر گرفته می‌شود. نتایج حاصل از ساخت برای تعدادی از نقاط جدول ۶-۴ در شکل ۶-۲۰ آورده شده است.



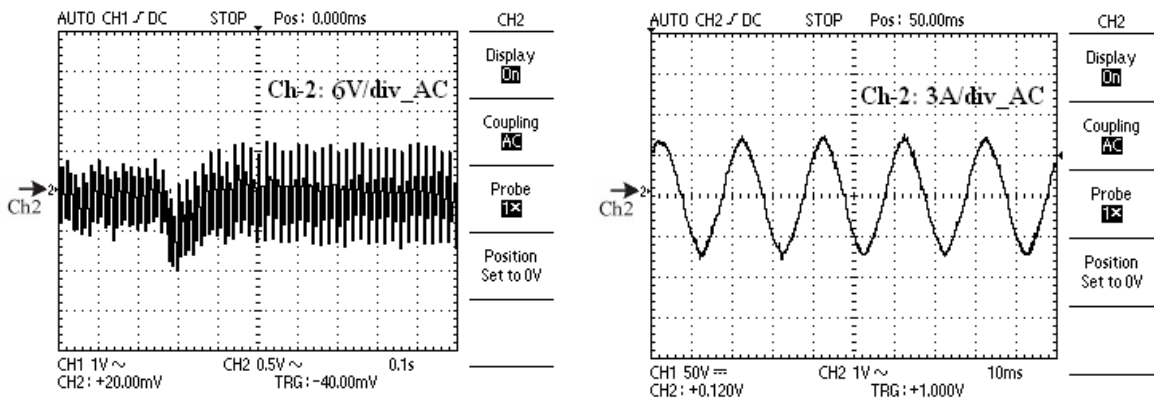
شکل ۶-۱۹: مد AC پاسخ دینامیکی شکل ۶-۱۸



(a)



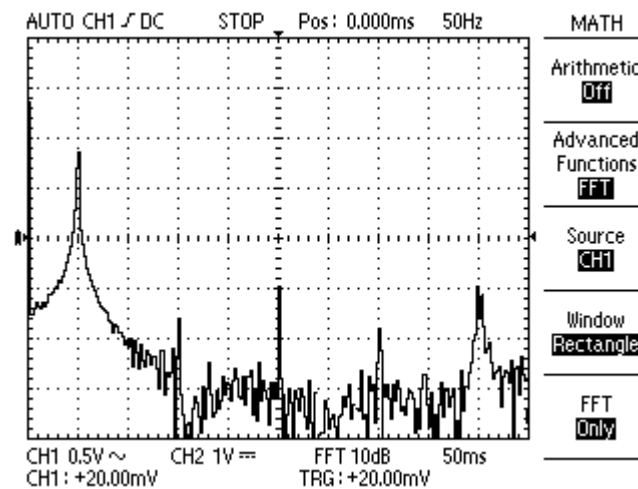
(b)



(c)

شکل ۶-۲۰: پاسخ دینامیکی و جریان ورودی در حالت پایدار برای تعدادی از نقاط انتخاب شده از سطح بهینه پرتو، (نقاط ۱، ۴، ۷ از جدول ۶-۴)





شکل ۶-۲۱: نمودار FFT برای جریان ورودی شکل ۶-۲۰ (a)

همانطور که در شکل ۶-۲۰ مشخص است با حرکت بر روی سطح بهینه پرتو یکی از پارامترهای بهینه‌سازی بهبود می‌یابد در حالی که دیگری خرابتر می‌شود، در واقع پاسخ دینامیکی بهبود می‌یابد در حالی که اعوجاج جریان ورودی بیشتر می‌شود، یادآوری می‌شود که تمامی این پاسخ‌ها بهینه می‌باشند.

در حالی که پاسخ دینامیکی از اهمیت کمتری برخوردار است می‌توان پاسخ شکل ۶-۲۰ قسمت (a) را انتخاب کرد. نمودار FFT این پاسخ در شکل ۶-۲۱ آورده شده است.

## ۶-۴- مقایسه نتایج شبیه‌سازی و نتایج ساخت

در این قسمت نتایج بدست آمده از شبیه‌سازی با نتایج به دست آمده از ساخت پروژه مورد مقایسه قرار می‌گیرند. برای انجام راحتتر این مقایسه، این نتایج به صورت خلاصه در جدول ۶-۵ بیان شده است. همانطور که در این جدول مشخص است تفاوت نتایج شبیه‌سازی و نتایج ساخت بسیار ناچیز می‌باشد.

جدول ۵-۶: مقایسه نتایج ساخت و شبیه‌سازی برای یکسوکننده PFC

	Simulation results				Experimental results	
	K <sub>PI</sub>	T <sub>PI</sub>	Dynamic response (Sec.)	Input Current THD (%)	Dynamic response (Sec.)	Input Current THD (%)
point 1	0.2400	0.0018	0.142	4.4900	0.147	4.7
point 4	1.9157	0.0062	0.082	5.3200	0.085	5.6
Conventional	4.8	0.026	0.088	7.2600	0.094	7.5
point 7	8.2104	0.0264	0.057	10.2200	0.063	10.2

### ۵-۶- خلاصه فصل

۱- با استفاده از نتایج شبیه‌سازی صحت ضرایب ارائه شده توسط برنامه بهینه‌سازی چند هدفه بررسی شد و مشخص شد که حداقل یکی از ضرایب سطح بهینه پرتو، طراحی به روش معمول را مغلوب می‌کند، در حالی که تمامی ضرایب ارائه شده بهینه می‌باشند.

۲- با استفاده از نتایج ساخت پروژه، صحت ضرایب ارائه شده برای بهینه‌سازی همزمان THD جریان ورودی و پاسخ دینامیکی به تغییر پله در بار، تایید شد و در انتها نیز مقایسه نتایج ساخت با نتایج شبیه‌سازی، بیان کننده تفاوت بسیار ناچیز در نتایج ساخت نسبت به نتایج شبیه‌سازی بود.

## فصل ۷

# نتیجه‌گیری و پیشنهادات

## ۷-۱- نتیجه‌گیری

یکسوکننده PFC قادر به تامین ولتاژ DC با سطح مورد نظر در خروجی و کشیدن جریان سینوسی با کیفیت مطلوب در ورودی می‌باشد، در این پروژه از توپولوژی مبدل Boost به علت تنوع مدارهای کنترلی طراحی شده برای مبنای آن و همچنین کاهش استرس المان‌ها، استفاده شده است. مدارهای کنترلی مختلفی برای کنترل یکسوکننده PFC در این پروژه مورد بررسی قرار گرفتند، که در نهایت مدار کنترلی جریان غیر مستقیم به علت اینکه نیاز به سنسور کمتری دارد، به صورت ذاتی پایدار بوده و اغتشاش عبور از صفر هم در آن وجود ندارد، به عنوان کنترلر مطلوب برگزیده شد. برای یکسوکننده PFC پاسخ دینامیکی و راه‌اندازی ولتاژ خروجی، با کیفیت جریان ورودی، با یکدیگر متضاد هستند و با بهبود یکی، دیگری دچار افت می‌شود. بنابراین برای بهینه‌سازی عملکرد این یکسوکننده از روش بهینه‌سازی‌های چند هدفه می‌توان استفاده کرد. در این پروژه از روش SPEA به عنوان روش بهینه‌سازی چند هدفه استفاده شد. با استفاده از سطح بهینه پرتو ارائه شده در این پایان‌نامه، طراح می‌تواند با توجه به شرایطی که یکسوکننده PFC باید قادر به تامین آن‌ها باشد ضرایب طراحی خود را انتخاب کند. باید توجه داشت که تمامی ضرایب ارائه شده در سطح بهینه پرتو، بهینه می‌باشند و نقاطی را نمی‌توان یافت که هم پاسخ دینامیکی و هم THD جریان ورودی بهتری نسبت به آن‌ها داشته باشند. نتایج شبیه‌سازی بدست آمده از برنامه SIMULINK صحت ضرایب ارائه شده توسط روش SPEA را تایید کرده و نشان دادند که نقطه حاصل از طراحی معمول توسط نقاط بهینه پرتو مغلوب می‌شود. نتایج حاصل از ساخت پروژه به صورت آزمایشگاهی، صحت ضرایب سطح بهینه پرتو برای بهینه‌سازی همزمان جریان ورودی و پاسخ دینامیکی خروجی به تغییر پله در بار را اثبات کرده و مقایسه آن‌ها با نتایج شبیه‌سازی مربوطه، بیان‌کننده تفاوت بسیار ناچیز بین آن‌ها می‌باشد.

## ۷-۲- پیشنهادات

در صورتی که کامپیوترهای با سرعت بالا در دسترس می‌باشند، پیشنهاد می‌شود که علاوه بر ضرایب جبران‌کننده، بقیه پارامترهای طراحی یکسوکننده PFC مانند اندازه سلف و خازن، هزینه ساخت و فرکانس سوئیچینگ نیز به عنوان متغیرهای بهینه‌سازی در نظر گرفته شوند. همچنین پیشنهاد می‌شود که دیگر توابع هدفی که ممکن است برای استفاده‌کننده مهم باشد، مانند ریپل ولتاژ خروجی یا بازده یکسوکننده، یافت شده و به صورت همزمان با توابع هدف بیان شده در این پروژه بهینه‌سازی شوند.

## فهرست مراجع

- [1] V. Tuomainen, Low-Power PFC and Forward Converters Methods to Improve Performance, Thesis for Ph.D. Helsinki University of Technology, 2004
- [2] Supratim Basu, Single Phase Active Power Factor Correction Converters, Thesis for Ph.D. . Chalmers University of Technology, Sweden, June 2006
- [3] R.W. Erickson and D. Maksimovic, Fundamentals of Power Electronics, Second edition, Kluwer Academic Publisher, 2000.
- [4] M.O. Eissa, S.B. Leeb, G.C. Verghese, A.M. Slankovic, "A fast analog controller for a unity-power factor AC/DC convener", In Proc. IEEE APEC'94. 1994, pp. 551-555.
- [5] S. wall and R. Jackson, "Fast controller design for single-phase power-factor-correction systems," IEEE Trans. Ind. Electron., vol. 44, no. 5, Oct. 1997 pp. 654-660.
- [6] G. Spiazzi, P. Mattavelli, and L. Rossetto, "Power factor preregulators with improved dynamic response," IEEE Trans. Power Electron., vol. 12, no. 2, Mar. 1997 ,pp. 343-349.
- [7] A. Prodic, I. Chen, R.W. Eribon, D. Maksimovic "Digitally Controlled Low-Harmonic Rectifier having Fast Dynamics Responses", in APEC'02, 2002, pp. 476-482.
- [8] S. Buso, P. Mattavelli, L. Rossetto, and G. Spiazzi , "Simple digital control improving dynamic performance of power factor preregulators," IEEE Trans. Power Electron., vol. 13, no. 5, Sep. 1998, pp. 814-823.
- [9] J. B. Williams, "Design of feedback loop in unity power factor AC to DC converter," In Proc. IEEE PESC, vol. 2, Jun. 1989, pp. 959-967.
- [10] A. Prodic, D. Maksimovic, and R. W. Erickson, "Dead-zone digital controllers for improved dynamic response of low harmonic rectifiers,"IEEE Trans. Power Electron., vol. 21,no. 1, Jan. 2006,pp. 173-181.
- [11] A. Prodic, J. Chen, D. Maksimovic, and R. W. Erickson, "Self-Tuning Digitally Controlled Low-Harmonic Rectifier having Fast Dynamics Responses ,"IEEE Trans. Power Electron., vol. 18,no. 1, Jan. 2003, pp. 420-428.
- [12] G. Spiazzi, P. Mattavelli, and L. Rossetto, "Methods to improve dynamic response of power factor preregulators: An overview,"in Proc. EPE, 1995, vol.3, pp.754-759.
- [13] E. Figueres, J. M. Benavent, G. Garcera, and M. Pascual, "A control circuit with load current injection for single-phase power factor correction rectifiers," IEEE Trans. Ind. Electron., vol. 54, no. 3, Feb. 2005, pp.1272-1281.

- [14] R. Ghosh and G. Narayanan, "Generalized feedforward control of single-phase PWM rectifiers using disturbance observers," *IEEE Trans. Ind. Electron.*, vol. 54, no.2, Apr. 2007, pp. 984–993.
- [15] W. I. Tsai, Y. Y. Sun, and W. S. Shieh, "Modelling and control of single phase switching mode rectifiers with near-optimum dynamic regulation", In Proc. IEEE IECON'94. , pp. 501-506.
- [16] R. Ghosh and G. Narayanan, "A single-phase boost rectifier system for wide range of load variations," *IEEE Trans. Power Electron.*, vol. 22, no.2, Mar. 2007, pp. 470–479.
- [17] M. David, K.D. Gusseme, P. M. Alex, and J. A. Melkebeek "Duty-ratio feedforward for digitally controlled boost PFC converters" *IEEE Trans. Ind. Electron.*, vol. 52, no. 1, Feb. 2005, pp. 108-115.
- [18] M. Chen and J. Sun "Feedforward current control of boost single-phase PFC converters," In Proc. IEEE APEC, 2004, vol. 2 pp. 1187-1193.
- [19] H. Singh , " introduction to game theory and its application in electric power markets" *IEEE camp. application power*,vol.12,oct.1999,pp.18-22.
- [20] E. Zitzler, K. Deb, L. Thiele . " Comparison of multi objective evolutionary algorithms: empirical results". In Pro. Of the Genetic and evolutionary computation conference ,Workshop program ,Orlando ,Florida, 1999, pp.121-122
- [21] Milan M. Jovanovic, Yungtaek Jang, "State-of-the-Art, Single-Phase, Active Power-Factor-Correction Techniques for High-Power Applications- An Overview" *IEEE Transactions on Industrial Electronics*, vol. 52, No. 3,JUNE 2005, pp. 701-708.
- [22] J. Crebier, B. Revol, and J. P. Ferrieux, "Boost-Chopper-Derived PFC Rectifiers: Interest and Reality" *IEEE Tran. On Ind. Electronics*, Vol. 52, No, 1, Feb. 2005, pp. 36-45
- [23] J. Sebastian, P. Villegas, F. Nuno, O. Garcia, and J. Arau , "Improving Dynamic Response of Power Factor Preregulators by Using Two-Input High-Efficient Post-regulators" pp. 1818-1824.
- [24] Z. Lai and K. M. Smedley "A family of continuous-conduction-mode power-factor-correction controllers based on the general pulse-width modulator" *IEEE Trans. Power Electron.*, vol. 13, no. 3, May 1998, pp. 501-510.
- [25] R. Ghosh and G. Narayanan, "A Simple Method to Improve the Dynamic Response of Single-Phase PWM Rectifiers," *IEEE Trans. on industrial electronics*,Vol.55,no.10, Oct. 2008
- [26] S. B. Yaakov and I. Zeltser, "The dynamics of a PWM boost converter with resistive input" *IEEE Trans. Power Electron.*, vol. 46, no. 3, Jun. 1999, pp. 613-619.

[۲۷] نظریه بازی ها و کاربرد آن در تصمیم گیری های استراتژیک ی. س. ونتسل - مترجم دکتر جلیل روشن دل - علی رضا طیب - نشر قومس ۱۳۷۳

- [28] H. Singh , “ introduction to game theory and its application in electric power markets” IEEE camp. application power, vol.12, oct.1999, pp.18-22.
- [29] Kwee-Bo Sim ,Gi-Yoonkim, “solution of multi-objective optimization problems: co-evolutionary algorithm based on evolutionary game theory,” school of electrical engineering ,artificial life and robotics,2004, pp.174-185.
- [30] J. Horn, N. Nafpliotis. Multi-objective optimization using the niched Pareto genetic algorithm .IIIiCAL report 93005, university of Illinois at urbana-champaing ,urbana,IL,1993
- [31] E. Zitzler, K. Deb, L. Thiele . “ Comparison of multi objective evolutionary algorithms: empirical results”. In Pro. Of the Genetic and evolutionary computation conference ,Workshop program ,Orlando ,Florida,1999,pp.121-122.
- [32] C. M. Fonseca and P. J. Fleming “An overview of evolutionary algorithms in multi objective optimization ,” Evol. Compnt. , vol.3, no.1, 1995, pp.1-16.
- [33] E. Zitzler and L. Thiele, “ Multiobjective optimization algorithms - A comparative case study and the Strength Pareto Approach ” IEEE Transaction On Evolutionary Computation, Vol. 3, No. 4, November 1999, pp. 257-271.
- [۳۴] سید محمد رضا رفیعی، احمد رضا امیراحمدی، حسن کردی، علی دستفان - طراحی کنترل کننده PID بهینه برای مبدل Boost با استفاده از روش Strength Pareto در بهینه سازی های چند هدفه، دومین کنفرانس مشترک فازی و سیستم های هوشمند، ISFS 2008 ، تهران، ایران، آذر ۱۳۸۷
- [35] M. Rafiei, Reza Ghazi, Radjab Asgharian, Hamid A. Toliyat, and Masoud Barakati, “ Robust Control Methodologies For dc/dc PWM Converters Under Wide Changes in Operating Conditions,” WSEAS Transactions on Systems, Greece, Issue 11, Vol. 5, November 2006, pp 2655-2665.
- [36] W. McMurray, “ Optimum Snubbers for Power Semiconductors ” IEEE Transaction On Industry Applications, September 1972, pp 593-600
- [37] Ali Emadi, Abdolhosein Nasiri, Stoyan B. Bekiarov, Uninterruptible Power Supplies and Active Filters, CRC Press, Chicago, 2005
- [38] M. M. Jovanovic, C. S. Leu, and F. C. Lee “Zero-voltage-switched multiresonant converter for high-power, pulse-load applications” IEEE Trans. Ind. Electron., vol. 37,no. 6, Dec. 1990, pp. 544-555.



## واژه نامه‌ی فارسی به انگلیسی

Pareto optimal solutions	راه حل های پرتو
Current programmed control	کنترل جریان برنامه ریزی شده
Critical conduction mode and hysteretic control	کنترل هیستریزیس و مد هدایت بحرانی
Nonlinear carrier control	کنترل موج حامل غیر خطی
Indirect current control	کنترل جریان غیر مستقیم
Average current control	کنترل متوسط جریان
Minmax	کمبیشینه
Non-Cooperative	غیر ائتلافی
Multiobjective optimization problems	مسائل بهینه سازی چند هدفه
PWM	مدلاسیون پهنای پالس
Rational	منطقی
Saddle point	نقطه تعادل
Conflicting situation	وضعیت متضاد

Game value	ارزش بازی
Cooperative	ائتلافی
Dominating strategy	استراتژی مغلوب
Zero-sum game	بازی با حاصل جمع صفر
Non-Zero sum game	بازی با حاصل جمع غیر صفر
Player	بازیکن
Maxmin	بیشکمینه
Fitness	برازندگی
Target	برد
Embedded targets	بلوک مخصوص برد
Feedforward control	کنترل پیشخور
Game theory	تئوری بازی ها
ADC	تبدیل آنالوگ به دیجیتال
Quasi steady state	حالت شبه پایدار
Payoff	حاصل
Chance move	حرکت شانسی
Clustering	دسته بندی

## واژه نامه‌ی انگلیسی به فارسی

ADC	تبدیل آنالوگ به دیجیتال
Average current control	کنترل متوسط جریان
Average linkage method	روش متوسط پیوستگی
Chance move	حرکت شانسی
Clustering	دسته بندی
Conflicting situation	وضعیت متضاد
Cooperative	ائتلافی
Critical conduction mode and hysteretic control	کنترل هیستریزس و مد هدایت بحرانی
Current programmed control	کنترل جریان برنامه ریزی شده
Dominating strategy	استراتژی مغلوب
Embedded targets	بلوک مخصوص برد
Feedforward control	کنترل پیشخور
Fitness	برازندگی
Game theory	تئوری بازی ها
Game value	ارزش بازی

Maxmin	بیشکمینه
Minmax	کمبیشینه
Multiobjective optimization problems	مسائل بهینه سازی چند هدفه
Non-Zero sum game	بازی با حاصل جمع غیر صفر
Non-Cooperative	غیر ائتلافی
Nonlinear carrier control	کنترل موج حامل غیر خطی
pareto optimal solutions	راه حل های پرتو
Payoff	حاصل
Player	بازیکن
PWM	مدلاسیون پهنای پالس
Quasi steady state	حالت شبه پایدار
Rational	منطقی
Saddle point	نقطه تعادل
Target	برد
Zero-sum game	بازی با حاصل جمع صفر

## Abstract

Power electronic converters can be used to convert the AC line voltage to a DC voltage, with low input total harmonic distortion (THD) and desired DC voltages for different loads. This thesis deals with single-phase single-stage Boost based power factor correction (PFC) rectifier. Single-stage converters can be considered as low cost solutions for power factor correction. This is because only one active switching stage is used in these converters.

As the main objective of this thesis is optimizing performance of PFC rectifier. It presents a method for designing a simple optimized PI controller for this rectifier, to gain a good transient response as well as input current quality via a multi-objective optimization approach that is Strength Pareto algorithm, which is based on Pareto optimality concept used in Game theory literature. Input current harmonics, dynamic and start-up response of output voltage are taken as objective functions while the PI controller's gains ( $K_{pi}, T_{pi}$ ) in Indirect current control method of PFC rectifier are design variables. The program generates a set of optimal gains called Pareto Set corresponding to a Pareto front, which is a set of optimal results for the objective functions. All of the Pareto set and Pareto Front for under study PFC rectifier are presented in the thesis and according to them one can easily pick out any of the results based on its features and its own engineering view. In the Pareto Fronts which offered for the PFC rectifier, dynamic response to all of possible changes like change in the load, input voltage, and reference voltage have been considered. Simulation results are presented to prove the superiority of the proposed design methodology over other methods.

A 300 W Boost based PFC Rectifier prototype was fabricated to demonstrate the efficiency of this new method. Design of this convertor was done based on Indirect current control method and in continuous conduction mode (CCM). The discrete control scheme was implemented on an eZdsp F2812. Experimental results are presented and compared with simulation results, this comparison clearly showed that they are quite close to each other.

Keywords: PFC Rectifier, Boost Converter, Multi-objective optimization, SPEA, THD



**Shahrood University of Technology**

**Faculty of Electrical and Robotics Engineering**

**Performance Optimization of Single-phase PFC Rectifier Based on  
Game Theory**

**Ahmadreza Amirahmadi**

**Supervisor:**

**Dr. Ali Dastfan**

**March 2010**