

دانشکده‌ی فیزیک و مهندسی هسته‌ای

پایان نامه کارشناسی ارشد فیزیک هسته‌ای

ثبت و بازیابی دیجیتال زمان در واحدهای TDC با استاندارد VME

نگارنده : علی افراسیابی

اساتید راهنما :

دکتر مسلم سوهانی و دکتر جواد رحیقی

استاد مشاور :

دکتر هادی بهنامیان

بهمن ۱۳۹۸

شماره:
تاریخ:

باسمه تعالی



فرم شماره (۳) صورتجلسه نهایی دفاع از پایان نامه دوره کارشناسی ارشد

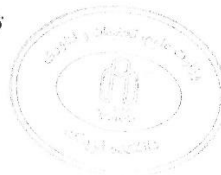
با نام و یاد خداوند متعال، ارزیابی جلسه دفاع از پایان نامه کارشناسی ارشد آقای علی افراسیابی با شماره دانشجویی ۹۶۰۲۶۹۴ رشته‌ی فیزیک، گرایش هسته‌ای، تحت عنوان ثبت و بازیابی دیجیتال زمان در واحدهای TDC با استاندارد VME که در تاریخ ۱۳۹۸/۱۱/۸ با حضور هیأت محترم داوران در دانشگاه صنعتی شاهرود برگزار گردید به شرح ذیل اعلام می‌گردد:

<input checked="" type="checkbox"/> الف) درجه عالی: نمره ۱۹-۲۰	<input type="checkbox"/> ب) درجه خیلی خوب: نمره ۱۸/۹۹-۱۸
<input type="checkbox"/> ج) درجه خوب: نمره ۱۶-۱۷/۹۹	<input type="checkbox"/> د) درجه متوسط: نمره ۱۴-۱۵/۹۹
<input type="checkbox"/> ه) کمتر از ۱۴ غیر قابل قبول و نیاز به دفاع مجدد دارد	
نوع تحقیق: <input type="checkbox"/> نظری <input checked="" type="checkbox"/> عملی	

عضو هیأت داوران	نام و نام خانوادگی	مرتبه علمی	امضاء
۱- استاد راهنمای اول	دکتر مسلم سوهانی	استادیار	
۲- استاد راهنمای دوم	دکتر جواد رحیقی	استاد	
۳- استاد مشاور	دکتر هادی بهنامیان	استادیار	
۴- نماینده تحصیلات تکمیلی	دکتر سید ایمان حسینی	استادیار	
۵- استاد ممتحن اول	دکتر حسین توکلی عنبران	دانشیار	
۶- استاد ممتحن دوم	دکتر احسان ابراهیمی	استادیار	

نام و نام خانوادگی رئیس دانشکده:

تاریخ و امضاء و مهر دانشکده:



تقدیم به...

والدینم، شهید محمد افراسیابی و زهرا پرویزی

برای مراقبت و فداکاری، عشق و محبت بی‌نهایتی که در حق من روا داشتند

و همچنین...

روح مطهر سردار دل‌ها، حاج قاسم سلیمانی

تشکر و قدردانی

با سپاس از سه وجود مقدس :

✓ آنان که ناتوان شدند تا ما به توانایی برسیم، پدرانمان...

✓ موهایشان سپید شد تا ما رو سفید شویم، مادرانمان...

✓ و عاشقانه سوختند تا گرمابخش وجود ما و روشنگر راهمان باشند، اساتیدمان...

تشکر بسیار بسیار ویژه از جناب استاد حسین موحدیان، برای تمامی زحماتی که برای حقیر کشیدند. ایشان برای من نه فقط به منزله‌ی استاد علم، بلکه استاد ادب و اخلاق بودند. با لطف حق توفیق داشتم چند سالی از محضر ایشان تلمذ کنم. نگاه موشکافانه و دقیق، بیان صریح و شفاف مسائل علمی و در عین حال عطوفت و مهربانی بی حد ایشان از خصوصیات بارز و فراموش نشدنی ایشان است.

تشکر بسیار بسیار ویژه از استاد مسلم سوهانی برای تمامی زحمات بی دریغانه‌ای که از مقطع کارشناسی تا پایان دوره‌ی ارشد برایم کشیدند و با وجود نقایص علمی بسیاری که داشتم، حقیر را به عنوان دانشجوی پذیرفتند. ایشان نه فقط در مسائل علمی-آموزشی، برای من وقت بسیاری صرف کردند، که در سایر امور زندگی نیز من را از راهنمایی‌های دلسوزانه‌ی خود محروم نکردند و بارها و بارها در بزنگاه‌های مختلف زندگی، راه را از بیراهه به من نشان دادند. مشغله‌های بسیار ایشان هرگز باعث نشد تا مجالی برای بیان سوالاتم نباشد. ایشان همیشه سوال‌های من را با صبر و حوصله‌ای مثال زدنی می‌شنیدند و پاسخ‌های بسیار روشن و واضحی را به رغم پیچیدگی بعضی از مسائل علمی به من می‌دادند. ایشان خستگی و ناامیدی‌هایی که بعضاً در طول پایان نامه، امانان را می‌برید، با چتر حمایت‌ها و تشویق‌های پدرگونه‌ی خود، استادانه مدیریت و ما را به سمت مسیر درست هدایت کردند.

از سایر اساتیدم در دانشکده‌ی فیزیک در طول دوره‌ی کارشناسی و کارشناسی ارشد از جمله پروفیسور حسن آبادی، پروفیسور عشقی، دکتر توکلی، دکتر ابراهیمی، دکتر حسامی و دکتر رفیعی که بسیار از ایشان آموختم تشکر و قدردانی می‌کنم.

از جناب استاد دکتر جواد رحیقی، مدیر طرح چشمه‌ی نور ایران در پژوهشگاه دانش‌های بنیادی که قبول زحمت کردند و حقیر را به عنوان شاگرد پذیرفتند، صمیمانه تشکر می‌کنم. در مدتی که با افتخار در خدمت ایشان بودم، مطالب بسیاری آموختم. علی‌رغم مسولیت‌های خطیر و سنگین ایشان، بارها و بارها در طول روز از اتاقشان برای بررسی وضعیت کار به قسمت آزمایشگاه چشمه‌ی نور می‌آمدند و از نزدیک کارها را رصد می‌کردند.

تشکر بسیار ویژه از دکتر هادی بهنامیان و مهندس مرتضی جعفرزاده که در مقام استاد مشاور، زحمات بسیار بسیار زیادی را برای ما کشیدند. صمیمانه از این عزیزان تشکر می‌کنم.

از آقایان Bertrand Bellenot, Oliver Couet در مرکز CERN و آقایان علی خلیل زاده، هادی فتحی، احسان یوسفی و محسن اکبری در طرح چشمه‌ی نور ایران که در بخش چارچوب ROOT و همچنین بخش الکترونیک به حقیر کمک کردند تشکر می‌کنم.

از دوستان خوبم آقایان عارف و عادل آسیایی، احمدرضا اکبری، مجید شبگرد، مظهر فتحی، سید محمد سید آقازاده و سید بهنام صالحی که در این مدت بسیار به من لطف داشتند، تشکر می‌کنم.

از خانواده‌ی مهربان و دلسوزم، مادرم که برای ما هم مادر بود و هم پدر، خواهرم و برادرم تشکر قلبی دارم. همچنین از خانواده‌ی همسر که در این مدت با حمایت‌هایشان به من انگیزه و قوت قلب می‌دادند تشکر می‌کنم. و در نهایت از همسرم به خاطر تمام مهربانی‌هایش. دوستت دارم.

علی افراسیابی

بهمن ۹۸

تعهدنامه

اینجانب **علی افراسیابی** دانشجوی دوره‌ی کارشناسی ارشد رشته‌ی **فیزیک هسته‌ای** دانشکده‌ی **فیزیک و مهندسی هسته‌ای** دانشگاه **صنعتی شاهرود** نویسنده‌ی پایان‌نامه‌ی ثبت و بازیابی دیجیتالی زمان در واحدهای TDC با استاندارد VME تحت راهنمایی **دکتر مسلم سوهانی** و **دکتر جواد رحیقی** متعهد می‌شوم:

- ✓ تحقیقات در این پایان‌نامه توسط اینجانب انجام شده است و از صحت و اصالت برخوردار است.
- ✓ در استفاده از نتایج پژوهش‌های محققان دیگر به مرجع مورد استفاده استناد شده است.
- ✓ مطالب مندرج در پایان‌نامه تاکنون توسط خود یا فرد دیگری برای دریافت هیچ نوع مدرک یا امتیازی در هیچ جا ارائه نشده است.
- ✓ کلیه حقوق معنوی این اثر متعلق به دانشگاه صنعتی شاهرود می‌باشد و مقالات مستخرج با نام «دانشگاه صنعتی شاهرود» و یا «Shahrood University of Technology» به چاپ خواهد رسید.
- ✓ حقوق معنوی تمام افرادی که در به دست آمدن نتایج اصلی پایان‌نامه تأثیرگذار بوده‌اند در مقالات مستخرج از پایان‌نامه رعایت می‌گردد.
- ✓ در کلیه‌ی مراحل انجام این پایان‌نامه، در مواردی که به حوزه‌ی اطلاعات شخصی افراد دسترسی یافته یا استفاده شده است اصل رازداری، ضوابط و اصول اخلاق انسانی رعایت شده است.

تاریخ ۱۳۹۸/۱۱/۸

امضای دانشجو

مالکیت نتایج و حق نشر

- ✓ کلیه حقوق معنوی این اثر و محصولات آن (مقالات مستخرج، کتاب، برنامه‌های رایانه‌ای، نرم‌افزارها و تجهیزات ساخته شده است) متعلق به دانشگاه صنعتی شاهرود می‌باشد. این مطلب باید به نحو مقتضی در تولیدات علمی مربوطه ذکر شود.
- ✓ استفاده از اطلاعات و نتایج موجود در پایان‌نامه بدون ذکر مرجع مجاز نمی‌باشد.

چکیده :

امروزه الکترونیک استاندارد VME بواسطه‌ی پردازش دیجیتال پالس و سایر مزایای عمده‌ی آن نسبت به الکترونیک استاندارد NIM، تبدیل به یکی از دقیق‌ترین و قابل اعتمادترین دستگاه‌ها در حوزه‌ی الکترونیک هسته‌ای شده است. در این پایان‌نامه، که در پژوهشگاه دانش‌های بنیادی (IPM) و با همکاری طرح چشمه‌ی نور ایران (ILSF) انجام شده است، از ماژول‌های Digitizer با مدل‌های V1721 و V1731 و ماژول‌های TDC با مدل‌های V1190A-2eSST و V1290A-2eSST شرکت CAEN که دارای استاندارد VME هستند استفاده شده است. پس از راه‌اندازی ماژول‌ها، داده‌گیری و در پایان اندازه‌گیری زمان دیجیتال با استفاده از ماژول‌های TDC و Digitizer اشاره شده در بالا انجام شده است. برای این منظور با کدنویسی نرم‌افزاری مناسب برای اطلاعات دیجیتال شده در ماژول‌های TDC و Digitizer، زمان دیجیتال شده، ثبت، ذخیره و بازخوانی شده است.

کلمات کلیدی : الکترونیک استاندارد VME، مبدل دیجیتال زمان، مبدل دیجیتال، زمان دیجیتال

فهرست مطالب

فصل اول – ابزار و الکترونیک هسته‌ای (استاندارد NIM)	۱
۱-۱ مقدمه	۲
۲-۱ ادوات هسته‌ای	۳
۳-۱ آشکارساز	۳
۴-۱ استاندارد NIM	۶
۵-۱ منبع تغذیه ولتاژ زیاد (HVPS)	۷
۶-۱ پیش تقویت کننده	۹
۷-۱ تقویت کننده	۱۲
۸-۱ تبعیضگر یا تحلیلگر تک-کاناله (SCA)	۱۵
۹-۱ تحلیلگر چند-کاناله (MCA)	۱۷
۱۰-۱ مبدل زمان به دامنه (TAC)	۲۰
۱۱-۱ مبدل آنالوگ به دیجیتال (ADC)	۲۱
۱۲-۱ شمارشگر	۲۵
۱۳-۱ زمان سنج	۲۵
۱-۱۴ شکل دهی پالس	۲۶
۱۵-۱ زمان گیری	۲۸
۱-۱۵-۱ زمان گیری به روش کسر ثابت	۲۹
۱۶-۱ آهنگ‌های شمارش زیاد	۲۹
۱۷-۱ پردازش دیجیتال	۳۱
فصل دوم – ابزار و الکترونیک هسته‌ای (استاندارد VME)	۳۳
۱-۲ مقدمه	۳۴

۳۴ تاریخچه	۲-۲
۳۶ VME قفسه‌ی	۳-۲
۳۷ صفحه‌ی پشت VME و اتصالات‌های آن	۴-۲
۳۸ VMEbus سرعت انتقال اطلاعات	۵-۲
۳۹ ۱-۵-۲ چرخه‌های گذرگاه	
۳۹ ۶-۲ دروازه‌های قابل برنامه‌ریزی میدان (FPGA)	
۴۰ ۷-۲ ماژول مبدل دیجیتال (Digitizer)	
۴۱ ۱-۷-۲ Digitizer اساس کار ماژول	
۴۳ ۲-۷-۲ Digitizer نمودار بلوکی	
۴۴ ۳-۷-۲ دیجیتال کردن سیگنال و پردازش سیگنال	
۴۵ ۴-۷-۲ انعطاف‌پذیری زیاد در پیکربندی فرمان	
۴۵ ۲-۷-۵ Digitizer V1721 و V1731	
۴۶ ۸-۲ مبدل زمان دیجیتال (TDC)	
۴۷ ۹-۲ ماژول‌های V1290 و TDC V1190	
۵۰ ۱-۹-۲ معماری تراشه‌ی TDC	
۵۳ ۲-۹-۲ حالت قدرت تفکیک خیلی زیاد (فقط برای مدل V1290A)	
۵۴ ۳-۹-۲ انتخاب حالت داده‌گیری	
۵۵ ۱-۳-۹-۲ حالت ذخیره‌ی پیوسته	
۵۶ ۲-۳-۹-۲ حالت تطابق فرمان	
۵۹ ۴-۹-۲ قیدهای اندازه‌گیری زمان	
۶۰ ۵-۹-۲ وضعیت ماژول در آغاز کار	
۶۰ ۶-۹-۲ کدهای اجرایی (مشترک برای هر دو مدل)	
۶۲ ۱۰-۲ ماژول کنترل‌کننده مدل CAEN VME Bridge V1718	
۶۳ ۱-۱۰-۲ نمودار بلوکی	

۶۳ ثبات‌های داخلی
۶۴ صفحه‌ی جلویی
۶۵ مولفه‌های سخت‌افزاری درونی
۶۷ برنامه‌ریزی ورودی و خروجی
۶۹ فصل سوم – داده‌ها و نتایج
۷۰ ۱-۳ مقدمه
۷۱ ۲-۳ راه‌اندازی و داده‌برداری با ماژول CAEN Digitizer V1721
۷۵ ۳-۳ راه‌اندازی و داده‌برداری از ماژول CAEN TDC V1190A
۸۱ ۴-۳ فیلتر دوزنقه‌ای دیجیتال
۸۲ ۱-۴-۳ شکل سیگنال پس از اعمال فیلتر دوزنقه
۸۳ ۵-۳ تکنیک CFD دیجیتال
۸۳ ۱-۵-۳ استفاده از روش تبعیض‌گر کسر ثابت بصورت نرم‌افزاری
۸۴ ۶-۳ مقایسه دقت زمانی در TDC و TAC
۸۶ ۷-۳ نتیجه‌گیری
۸۷ ۷-۳ پیشنهادات
۸۸ پیوست الف
۹۵ پیوست ب
۱۰۱ پیوست ج
۱۰۲ پیوست د
۱۰۶ پیوست هـ
۱۰۹ منابع

فهرست اشکال

- شکل (۱-۱) یک سیستم آشکارسازی ساده..... ۳
- شکل (۲-۱) پالس خروجی آشکارساز..... ۴
- شکل (۳-۱) قدرت تفکیک خوب و بد..... ۶
- شکل (۴-۱) یک قفسه‌ی استاندارد NIM محصول شرکت ORTEC..... ۷
- شکل (۵-۱) اتصال‌های اختصاص داده شده به ماژول و قفسه‌ی استاندارد NIM..... ۸
- شکل (۶-۱) قفسه‌ی استاندارد NIM که با ماژول‌های مختلف پر شده است..... ۷
- شکل (۷-۱) ماژول‌های NIM (الف) شمارنده و زمان‌سنج، (ب) مولد پالس، (ج) تحلیلگر تک-کاناله، (د) تقویت کننده، (ه) منبع تغذیه ولتاژ بالا..... ۹
- شکل (۸-۱) پالس حاصل از یک پیش‌تقویت کننده‌ی حساس به بار..... ۱۱
- شکل (۹-۱) دو پیش‌تقویت کننده‌ی تجاری شرکت ORTEC: (الف) نوعی که با یک تکثیرکننده فوتون بکار رفته است، (ب) نوعی که با آشکارسازهای نیم‌رسانا بکار می‌رود..... ۱۲
- شکل (۱۰-۱) پالس خروجی تقویت کننده: (الف) پالس تک-قطبی و (ب) پالس دو-قطبی..... ۱۳
- شکل (۱۱-۱) پالس و خروجی تبعیضگر..... ۱۷
- شکل (۱۲-۱) عملکرد یک تحلیلگر تک-کاناله..... ۱۷
- شکل (۱۳-۱) یک طیف انرژی نشان داده شده در یک صفحه‌ی MCA..... ۱۸
- شکل (۱۴-۱) پردازش پالس در یک ADC ویلکینسن، (الف) پالس ورودی، (ب) پر شدن ولتاژ خازن، (ج) دروازه از ورود پالس‌های دیگر جلوگیری می‌کند، (د) ساعت نوسانگر، (ه) ذخیره‌ی پالس..... ۲۲
- شکل (۱۵-۱) پردازش پالس توسط ADC، (الف) پالس ورودی، (ب) پالس ورودی کشیده شده، (ج) ولتاژ شیب‌دار و ساعت نوسانگر در لحظه‌ی (t_1) شروع می‌شوند..... ۲۲
- شکل (۱۶-۱) خطی بودن دیفرانسیلی ورودی و خروجی (شکل سمت چپ)، عدم خطی بودن دیفرانسیلی ورودی و خروجی (شکل سمت راست)..... ۲۴
- شکل (۱۷-۱) پالس‌های با دنباله‌ی طولانی. (الف) اختلاف در دامنه‌ی واقعی پالس بواسطه‌ی روی هم سوار شدن پالس‌ها. (ب) این اثرات را می‌توان با شکل دهی پالس به نحو مطلوبی کاهش داد..... ۲۷

شکل (۱-۱۸) شکل موج در اندازه‌گیری زمان به روش کسر ثابت. (الف) سیگنال ورودی، (ب) سیگنال تضعیف شده، (ج) سیگنال معکوس و تاخیر داده شده، (د) سیگنال شکل‌دهی شده برای اندازه‌گیری زمان. برای سادگی، فقط لبه‌ی صعودی پالس نمایش داده شده است. ۳۰.....

شکل (۲-۱) قفسه‌ی VME شرکت CAEN مدل 8200..... ۳۷.....

شکل (۲-۲) قفسه‌ی ترکیبی VME و NIM شرکت CAEN مدل NV8020A..... ۳۷.....

شکل (۲-۳) صفحه‌ی پشتی VME..... ۳۷.....

شکل (۲-۴) نمونه‌ی یک سیگنال آنالوگ دیجیتال شده در واحد Digitizer..... ۴۱.....

شکل (۲-۵) نمودار بلوکی ساده شده‌ی Digitizer - (۱) فقط کارت‌های VME - (۲) فقط کارت‌های NIM/Desktop - (۳) برای NIM/Desktop..... ۴۴.....

شکل (۲-۶) صفحه‌ی جلویی ماژول Digitizer V1721..... ۴۶.....

شکل (۲-۷) نمودار بلوکی TDC..... ۵۱.....

شکل (۲-۸) انواع مختلف اندازه‌گیری توسط TDC..... ۵۱.....

شکل (۲-۹) نمودار اصول استفاده از خطوط تاخیر برای بهبود قدرت تفکیک زمانی TDC..... ۵۴.....

شکل (۲-۱۰) حالت ذخیره‌ی پیوسته..... ۵۵.....

شکل (۲-۱۱) نمودار پارامترهای اندازه‌گیری زمان در حالت تطابق فرمان..... ۵۶.....

شکل (۲-۱۲) همپوشانی پنجره‌ی تطابق فرمان..... ۵۸.....

شکل (۲-۱۳) ذخیره‌ی برخوردهایی که قبل از فرمان اتفاق افتاده‌اند..... ۵۹.....

شکل (۲-۱۴) ذخیره‌ی برخوردهایی که بعد از فرمان اتفاق افتاده‌اند..... ۶۰.....

شکل (۲-۱۵) نمودار بلوکی ماژول V1718..... ۶۳.....

شکل (۲-۱۶) صفحه‌ی جلویی و نمایشگرهای LED ماژول V1718..... ۶۵.....

شکل (۲-۱۷) مکان مولفه‌های سخت‌افزاری درونی ماژول V1718..... ۶۷.....

شکل (۳-۱) سیستم DAQ..... ۷۰.....

شکل (۳-۲) عدم دسترسی کاربر به ماژول Digitizer..... ۷۲.....

شکل (۳-۳) شناسایی ماژول توسط برنامه..... ۷۲.....

شکل (۳-۴) خوانش داده‌های ماژول Digitizer توسط برنامه..... ۷۲.....

شکل (۳-۵) نمودار سیگنال خروجی دیجیتال شده با ماژول Digitizer..... ۷۳.....

- شکل (۳-۶) اثر فیلتر دوزنقه‌ای روی سیگنال خروجی پیش تقویت کننده..... ۸۲
- شکل (۳-۷) شکل سیگنال پس از اعمال فیلتر..... ۸۲
- شکل (۳-۸) نقطه تقاطع دو سیگنال زمان ورود پالس به آشکارساز است..... ۸۴
- شکل (۳-۹) طیف زمانی روی MCA..... ۸۵
- شکل (۳-۱۰) طیف زمانی TDC..... ۸۶
- شکل (الف-۱) اتصال MCX..... ۸۸
- شکل (الف-۲) اتصال دیفرانسیلی AMP..... ۸۸
- شکل (الف-۳) اتصال ساعت ورودی خروجی AMP..... ۸۹
- شکل (الف-۴) اتصال‌های ورودی/خروجی قابل برنامه‌ریزی..... ۹۰
- شکل (الف-۵) اتصال نوری LC..... ۹۰
- شکل (الف-۶) محل سوئیچ‌های Rotary و DIP روی کارت..... ۹۲
- شکل (ب-۱) صفحه‌ی جلویی V1190A..... ۹۶
- شکل (ب-۲) صفحه‌ی جلویی V1290A..... ۹۶
- شکل (ب-۳) تخصیص پین‌های ورودی اتصال در ماژول V1190A..... ۹۶
- شکل (ب-۴) کابل اتصال ورودی (مدل کابل رابط A967)..... ۹۵
- شکل (ب-۵) تخصیص پین‌های اتصال کنترل..... ۹۸
- شکل (ب-۶) مکان مولفه‌های سوئیچ..... ۱۰۰

فهرست جداول

جدول (۱-۱) ولتاژ بالای مورد نیاز برای بعضی از آشکارسازها.....	۸
جدول (۱-۲) مشخصات اتصال‌های P1 و P2 ی صفحه‌ی پشتی VME.....	۳۸
جدول (۲-۲) سرعت انتقال داده‌ها در انواع ماژول‌های VME.....	۳۸
جدول (۳-۲) وضعیت تراشه‌های TDC در لحظه‌ی روشن شدن.....	۶۱
جدول (۴-۲) ثبات‌های داخلی.....	۶۴
جدول (۱-۳) TDC Global Header.....	۷۸
جدول (۲-۳) TDC Header.....	۷۸
جدول (۳-۳) TDC Measurements.....	۷۸
جدول (۴-۳) TDC Measurements.....	۷۸
جدول (۵-۳) TDC Trailer.....	۷۸
جدول (۶-۳) TDC Error.....	۷۸
جدول (۷-۳) The Extended Trigger Time Tag.....	۷۸
جدول (۸-۳) The Global Trailer.....	۷۹
جدول (۹-۳) تعدادی از داده‌های مربوط به زمان ماژول TDC.....	۷۹
جدول (الف-۱) توان مورد نیاز برای ماژول Digitizer مدل V1721 و V1731.....	۸۸
جدول (الف-۲) LEDهای صفحه‌ی جلویی.....	۹۰
جدول (الف-۳) مشخصات فنی ماژول‌های V1721 و V1731.....	۹۳
جدول (ب-۱) تغذیه مورد نیاز برای ماژول V1190A.....	۹۵
جدول (ب-۲) تغذیه مورد نیاز برای ماژول V1290A.....	۹۵
جدول (ب-۳) وضعیت LEDهای صفحه‌ی جلویی.....	۹۹
جدول (ج-۱) تغذیه‌ی مورد نیاز V1718.....	۱۰۱
جدول (ج-۲) مشخصات فنی ماژول V1718.....	۱۰۱

اختصارات

NIM : Nuclear Instrumentation Module

CAMAC : Computer Automated Measurement and Control

VME : Versa Module Eurocard

TAC : Time to Amplitude Converter

SCA : Single Channel Analyzer

MCA : Multi Channel Analyzer

CFD : Constant Fraction Discriminator

FPGA : Field Programmable Gate Arrays

TDC : Time to Digital Converter

TTL : Transistor-Transistor Logic

ECL : Emitter Coupled Logic

LVDS : Low Voltage Differential Signaling

PSD : Pulse Shaping Discrimination

DPP : Digital Pulse Processing

PLL : Phase Locked Loop

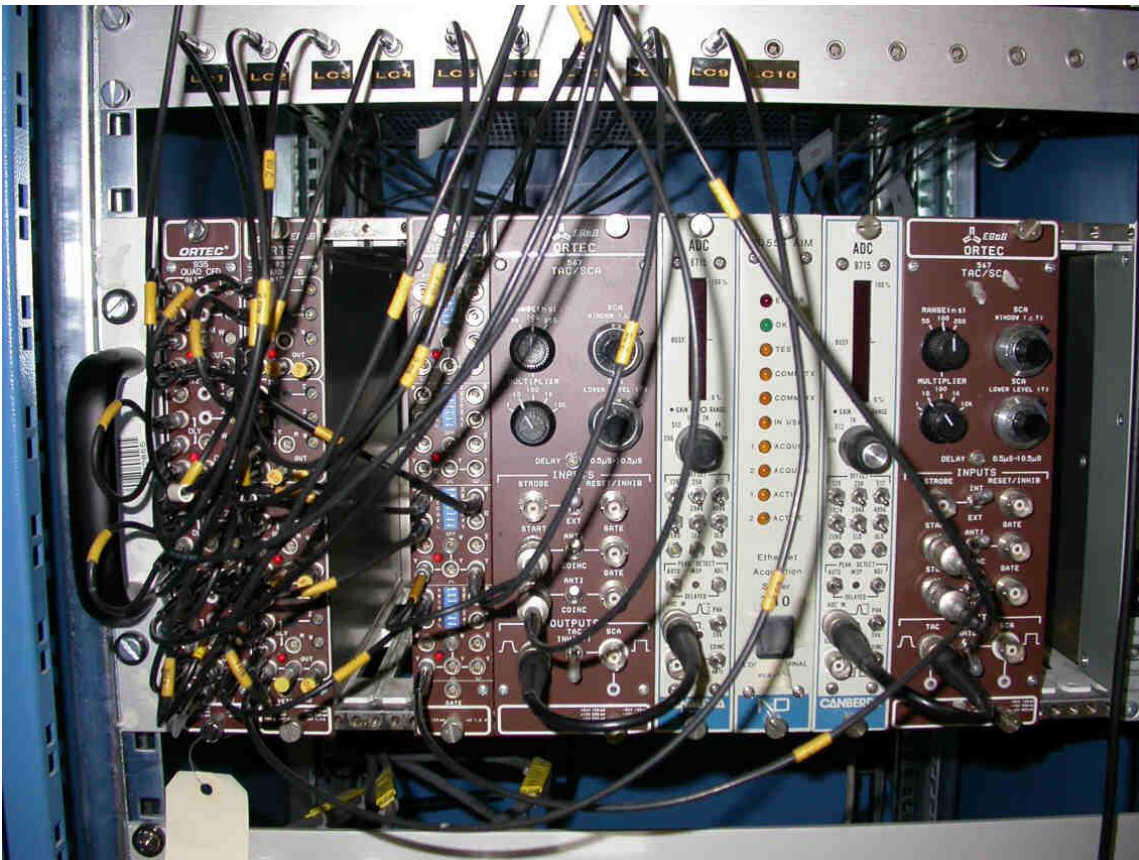
DLL : Delay Locked Loop

DAC : Digital To Analog Converter

فصل اول

ابزار و الکترونیک هسته‌ای

(استاندارد NIM)



۱-۱ مقدمه

الکترونیک هسته‌ای غالباً به تحقیقات بنیادی انجام گرفته در آزمایشگاه‌های هسته‌ای و اخترفیزیک مربوط می‌شود. امروزه مباحث ایمنی فرودگاه‌ها، آزمایش‌های پزشکی و مانند آن، همگی با تجهیزات تحلیلی هسته‌ای، با دقت زیادی قابل انجام است. پیشرفت علمی در نیم‌رساناها، اقلیم‌شناسی، داروسازی، کنترل از راه دور و بسیاری علوم دیگر، کاملاً بر پایه اطلاعات منحصر به فردی است که به طور ویژه از طریق حسگرهای هسته‌ای^۱ به دست می‌آیند. این اطلاعات می‌تواند ترکیب شیمیایی مواد، ساختار اتمی و کریستالی، ضخامت لایه‌های خاص در ساختار چند لایه‌ای یک شکل پیچیده، و غیره باشد. کاربردهای عملی الکترونیک هسته‌ای وسیع است. این کاربردها به سرعت در حال گسترش می‌باشد. امروزه حتی در پژوهش‌ها و تحقیقات معمولی نیز، متخصصین نیاز دارند تا در همان زمان که نواحی بزرگ یا حجم‌های بزرگتری را بررسی می‌کنند، خصوصیات بسیار ریز آن را مشاهده کنند. بنابراین الکترونیک هسته‌ای باید به عنوان یک ضرورت در تحقیقات پیرامون دستیابی به روش‌های آشکارسازی جدید با تکنیک‌های پردازش بسیار پیچیده، به طور پیوسته، توسعه یابد. این مهم منجر می‌شود تا سیستم‌های مورد نیاز، با قدرت تفکیک زیاد، دقت بیشتر، قابلیت ساخت و تولید مجدد و همچنین سرعت عملیات زیاد طراحی شوند. الکترونیک هسته‌ای را می‌توان به دو بخش الکترونیک آنالوگ و الکترونیک دیجیتال تقسیم می‌شود.

در فصل اول به ابزار و الکترونیک هسته‌ای استاندارد^۲ NIM اشاره‌ی مختصری داریم و تعدادی از ماژول‌های^۳ مرتبط با این پایان‌نامه را معرفی می‌کنیم. در فصل دوم به ابزار و الکترونیک هسته‌ای دیجیتال استاندارد^۴ VME و ماژول‌های مرتبط به طور مفصل‌تری خواهیم پرداخت. در ادامه‌ی کار و در فصل سوم، داده‌های بدست آمده و تصحیحات انجام گرفته شده روی سیگنال آورده شده است.

¹ Nuclear Sensors

³ Module

² Nuclear Instrument Module

⁴ Versa Module Eurocard

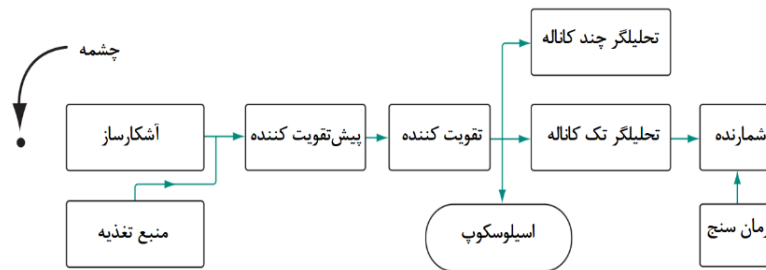
۲-۱ ادوات هسته‌ای

سیستم‌های آشکارسازی بر اساس کار آنها به دو دسته تقسیم می‌شوند :

✓ آشکارسازهای پالسی : خروجی متشکل است از پالس‌های ولتاژ (به ازای هر ذره‌ی آشکار شده یک پالس).

✓ آشکارسازهای جریانی : خروجی عبارت است از یک مقدار میانگین جریان که محصول آشکارسازی تعداد بسیاری ذره است.

یک سیستم پالسی ساده را در شکل (۱-۱) نشان داده‌ایم. عملکرد هر جزء در بخش‌های بعدی آمده است.



شکل (۱-۱) یک سیستم آشکارسازی ساده.

۱-۳ آشکارساز

کار آشکارساز عبارت است از تولید یک سیگنال به ازای هر ذره‌ای که در محیط آشکارساز ثبت می‌شود. هر آشکارساز، با استفاده از نوعی برهم‌کنش ذرات با ماده کار می‌کند. متداول‌ترین انواع آشکارسازها در زیر آمده است :

✓ شمارنده‌های گازی (شمارنده‌های یونشی، تناسبی، گایگر-مولر)^۵

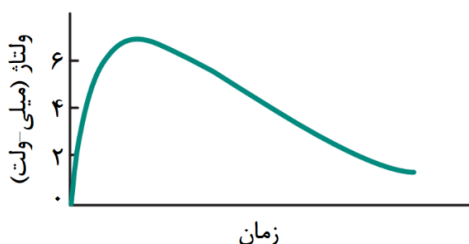
✓ آشکارسازهای سوسوزن^۶

⁵ Gas-Filled Detectors

⁶ Scintillation Detectors

- ✓ آشکارسازهای نیمرسانا^۷
- ✓ اتاقک‌های جرقه‌ای^۸
- ✓ اتاقک‌های حباب^۹
- ✓ امولسیون‌های عکاسی^{۱۰}
- ✓ شمارنده‌های چرنکوف^{۱۱}
- ✓ آشکارسازهای پزشکی هسته‌ای^{۱۲}

خروجی اغلب آشکارسازها، مانند آنچه در شکل (۲-۱) نشان داده‌ایم، یک پالس ولتاژ است. در آشکارسازهای دیگر، سیگنال ممکن است تغییری در رنگ (امولسیون‌ها) یا ردی^{۱۳} باشد که بتوان از آن عکس‌برداری کرد (اتاقک‌های حباب یا جرقه‌ای).



شکل (۲-۱) پالس خروجی آشکارساز.

یک شمارنده‌ی پالس ایده‌آل باید دارای خصوصیات زیر باشد:

- ✓ نوفه‌ی الکترونیکی هر نوع تداخلی است که سعی در پوشاندن کمیت مورد مطالعه دارد. نوفه معمولاً ناشی از حرکت گرمایی حامل‌های بار در اجزاء سیستم آشکارساز است و به صورت تعداد زیادی پالس‌های کم دامنه بروز می‌کند. نوفه‌ی الکترونیکی را باید از پالس‌های زمینه‌ی حاصل از چشمه‌های تابشی که همیشه حضور دارند، مانند پرتوهای کیهانی تمیز داد. هر ذره‌ای که وارد

⁷ Semiconductor Detectors

⁸ Spark Chambers

⁹ Bubble Chambers

¹⁰ Photographic Emulsions

¹¹ Cherenkov Counters

¹² Nuclear Medicine Detectors

¹³ Trace

آشکارساز می‌شود باید در محل خروجی شمارنده، پالسی تولید کند که از دامنه‌ی نوفه‌ی الکترونیکی^{۱۴} دستگاهی که آن را می‌پذیرد، بیشتر باشد (معمولا این دستگاه پیش‌تقویت کننده است). در چنین مواردی، همه‌ی ذراتی که وارد آشکارساز می‌شوند آشکار خواهند شد و بازدهی آشکارساز، که به صورت نسبت ذرات آشکار شده به تعداد ذرات وارد شده در شمارنده تعریف می‌شود، ۱۰۰٪ خواهد بود.

✓ دوام پالس (که عبارت است از مدت زمانی که پالس در آشکارساز وارد و ثبت می‌شود) باید کم باشد، به گونه‌ای که ذراتی که یکی پس از دیگری به آشکارساز وارد می‌شوند تولید پالس‌های جداگانه کنند. دوام پالس، معیاری است از زمان مرده‌ی^{۱۵} شمارنده که منجر به افت شمارش، مخصوصا در موارد آهنگ‌های شمارش زیاد^{۱۶}، می‌شود.

✓ اگر مقصود، اندازه‌گیری انرژی ذره باشد، ارتفاع پالس باید رابطه‌ی ثابت و معلومی با انرژی ذره داشته باشد. برای رسیدن به این هدف، بهتر است اندازه‌ی آشکارساز طوری باشد که ذره تمام انرژی‌اش (یا کسر معلومی از آن) را در آن بر جای بگذارد.

✓ اگر دو ذره یا بیشتر به یک اندازه، انرژی در آشکارساز بر جای بگذارند، پالس‌های متناظر با آنها باید ارتفاع یکسانی داشته باشند. این ضرورت را با عنوان توان تفکیک انرژی^{۱۷} آشکارساز بیان می‌کنند. در صورتی که میدان تابشی متشکل از ذراتی با انرژی‌های متفاوت باشد و هدف اندازه‌گیری (تفکیک) این انرژی‌ها باشد، توان تفکیک خوب، فوق‌العاده اهمیت دارد (شکل ۱-۳).

هیچ آشکارسازی وجود ندارد که تمام این ضرورت‌ها را برآورده کند. تعداد بسیار اندکی آشکارساز دارای بازدهی ۱۰۰٪ هستند. عملا، برای آشکارسازهای گاما و نوترون نمی‌توان همه‌ی انرژی ذرات را در شمارنده

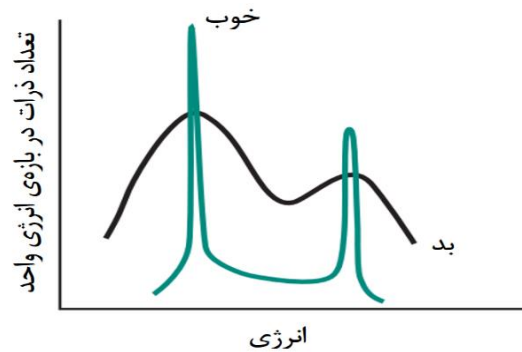
¹⁴ Electronic noise

¹⁵ Dead Time

¹⁶ High Counting Rates

¹⁷ Energy Resolution

ثبت کرد. به دلیل آثار آماری هیچ آشکارسازی با توان تفکیک انرژی ایده‌آل وجود ندارد. در عمل، آزمایشگر آشکارسازی را برمی‌گزیند که با بیشترین امکان، این ویژگی‌ها را تا بالاترین درجه‌ی دقت ممکن برآورد و بسته به هدف اندازه‌گیری، تصحیحات مناسب را بر داده‌های اندازه‌گرفته شده اعمال می‌کند.



شکل (۳-۱) قدرت تفکیک خوب و بد.

۴-۱ استاندارد NIM

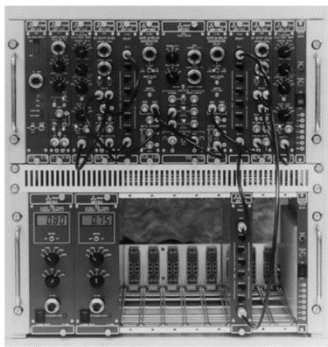
وسایلی که در اندازه‌گیری‌های تابش‌ها در گذشته بصورت تجاری در دسترس بودند و همچنان نیز یافت می‌شوند، با استانداردهای ادوات هسته‌ای NIM، که توسط کمیسیون انرژی اتمی ایالات متحده تدوین یافته‌اند، سازگاری دارند [۳-۱]. هدف از تدوین استاندارد NIM، طراحی ماژول‌های تجاری‌ای است که از نظر فیزیکی و الکتریکی تعویض‌پذیر^{۱۸} باشند. تعویض‌پذیری الکتریکی محدود به تغذیه توان به ماژول‌هاست و عموماً طراحی مدارهای داخلی را در بر نمی‌گیرد. هر قفسه‌ی^{۱۹} استاندارد NIM، تعداد ۱۲ ماژول تک-پهنای^{۲۰} یا هر ترکیبی از آنها را که دارای پهنای هم‌ارزی باشند در خود جای می‌دهد. شکل (۴-۱) تصویری است از قسمت جلو و عقب یک قفسه تجاری استاندارد. ارتباط ماژول‌ها به قفسه از طریق اتصالات تعبیه شده در پشت ماژول و پین‌های درونی قفسه صورت می‌پذیرد. ارتباط کامل ماژول به قفسه زمانی انجام می‌شود که تمام اتصالات ماژول در درگاه تعبیه شده قرار گیرد. قفسه‌ی استاندارد NIM شامل ۴۲ پین است.

¹⁸ Interchangeable

¹⁹ Bin

²⁰ Single Width

وظایف و عملکردهای پین‌ها در شکل (۵-۱) آمده است. شکل (۶-۱) یک قفسه پر از ماژول‌های استاندارد NIM با پهنای متفاوت است. در شکل (۷-۱) تعدادی از ماژول‌های استاندارد NIM آمده است. اگرچه در دهه‌های اخیر، شرکت‌های بزرگی در حوزه‌ی ابزار و الکترونیک هسته‌ای ورود پیدا کرده‌اند که تمرکز آن‌ها تولید دستگاه‌های الکترونیکی دیجیتال در ابعاد کوچک‌تر و با دقت زیادتری هستند، اما به لحاظ تاریخی، ابزار و الکترونیک دارای استاندارد NIM دارای جایگاه خاصی است. ابزار و الکترونیک هسته‌ای با استاندارد NIM، اولین الکترونیکی بود که مورد تایید مجامع فیزیک قرار گرفت و بطور گسترده از آن استفاده شد. اگرچه رفته رفته الکترونیک دیجیتال بواسطه‌ی برتری‌های چشمگیر خود جایگزین الکترونیک آنالوگ شده است، اما هنوز هم ابزار و الکترونیک استاندارد NIM در بسیاری از آزمایشگاه‌ها، با دقت خوبی مورد استفاده قرار می‌گیرد.



شکل (۶-۱) قفسه‌ی استاندارد NIM که با ماژول‌های مختلف پر شده است [۵].



شکل (۴-۱) یک قفسه‌ی استاندارد NIM محصول شرکت ORTEC [۴].

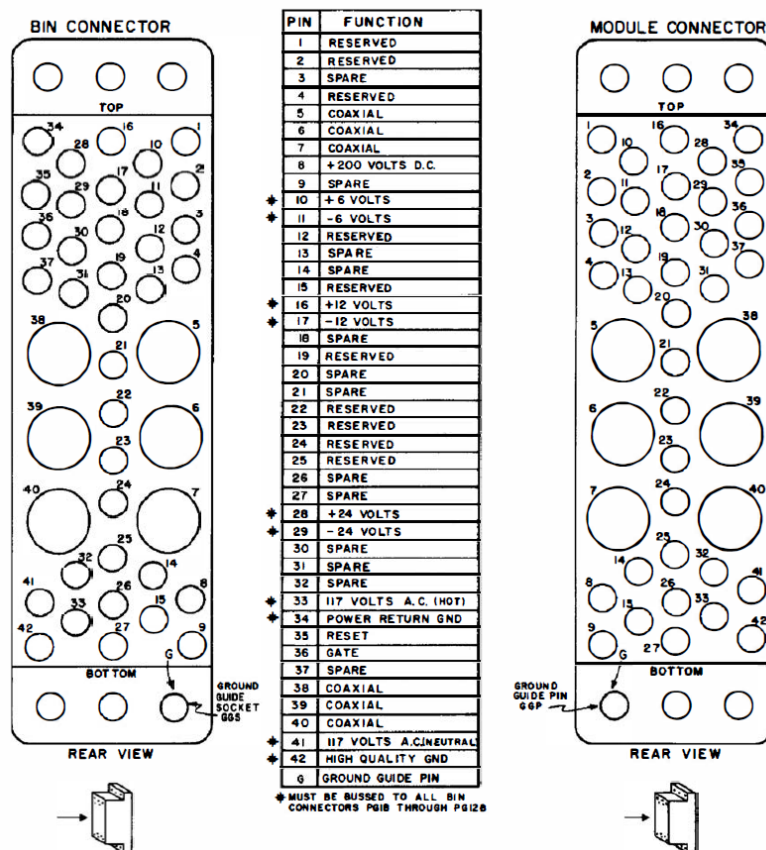
۵-۱ منبع تغذیه ولتاژ زیاد^{۲۱} (HVPS)

منبع تغذیه‌ی ولتاژ زیاد، ولتاژ مثبت یا منفی لازم برای کار آشکارساز را تولید می‌کند. بیشتر آشکارسازها به یک ولتاژ زیاد مثبت نیاز دارند. محدوده ولتاژهای مورد استفاده برای آشکارسازهای متداول در جدول

²¹ High-Voltage Power Supply

(۱-۱) آورده شده است. HVPS به گونه‌ای ساخته می‌شود که علی‌رغم امکان افت‌وخیز ولتاژ ورودی، ولتاژ

در خروجی، خیلی کم تغییر می‌کند.



شکل (۱-۵) اتصال‌های اختصاص داده شده به ماژول و قفسه‌ی استاندارد NIM [۶].

در شکل (۱-۷) (ه) یک HVPS تجاری نشان داده شده است. قسمت جلو دارای چراغ نشانگر است که

نشان می‌دهد آیا دستگاه روشن است یا خاموش، و اگر روشن است آیا خروجی ولتاژ مثبت است یا منفی.

دو کلید برای تنظیم ولتاژ وجود دارد، یکی برای تغییرهای زیاد و دیگری برای تغییرهای کم. خروجی در

قسمت عقب دستگاه است.

جدول (۱-۱) ولتاژ بالای مورد نیاز برای بعضی از آشکارسازها [۷].

ولتاژ بالا (ولت)	آشکارساز
$HV < 1000$	شمارنده‌های یونشی
$500 < HV < 1500$	شمارنده‌های تناسبی
$500 < HV < 1500$	شمارنده‌های گایگر-مولر
$750 < HV < 1250$	سوسوزن‌ها
$1000 < HV < 2000$	آشکارسازهای نوترون
$2500 < HV < 4500$	آشکارسازهای فوق‌العاده خالص ژرمانیم

۱-۶ پیش تقویت کننده^{۲۲}

منظور اصلی در ساخت پیش تقویت کننده، ایجاد یک جفت‌شدگی بهینه^{۲۳} بین خروجی آشکارساز و

مابقی دستگاه شمارنده است. پیش تقویت کننده همچنین برای کمینه کردن هر چشمه‌ی نوفه‌ای که ممکن

است باعث تغییر سیگنال شود و دقت زمانی را بکاهد نیز مورد نیاز است.



شکل (۱-۷) ماژول‌های NIM (الف) شمارنده و زمان‌سنج، (ب) مولد پالس، (ج) تحلیگر تک-کاناله، (د) تقویت کننده، (ه) منبع تغذیه ولتاژ بالا [۸].

سیگنالی که از آشکارساز بیرون می‌آید خیلی ضعیف است (شکل ۱-۲). پیش از آن که این سیگنال

بتواند ثبت شود، باید آن را با یک ضریب هزار یا بیشتر تقویت کرد. برای رسیدن به این هدف، باید آن را از

طریق یک کابل به واحد بعدی سیستم شمارنده، که تقویت کننده است، منتقل کرد. انتقال هر نوع سیگنال

²² Preamplifier

²³ Optimized Coupling

از طریق کابل، آن را تا حدودی تضعیف می‌کند. اگر سیگنال در خروجی آشکارساز ضعیف باشد، ممکن است سیگنال در میان نوفه‌ی الکترونیکی که همراه سیگنال انتقالی است، گم شود. پیش تقویت کننده به سیگنال شکل می‌دهد و تضعیف آن را با تطبیق^{۲۴} مقاومت‌های ظاهری آشکارساز و تقویت کننده کاهش خواهد داد. پس از عبور از پیش تقویت کننده، سیگنال به تقویت کننده، که ممکن است در فاصله‌ی دوری قرار گرفته باشد، منتقل می‌شود. هرچند که بعضی از پیش تقویت کننده‌ها سیگنال را اندکی تقویت می‌کنند، ولی نقش اصلی آنها ایجاد تطبیق الکترونیکی بین خروجی آشکارساز و ورودی تقویت کننده است.

سه نوع پیش تقویت کننده اساسی وجود دارد :

✓ پیش تقویت کننده‌ی حساس به بار^{۲۵}

✓ پیش تقویت کننده‌ی حساس به جریان^{۲۶}

✓ پیش تقویت کننده‌ی حساس به ولتاژ^{۲۷}

پیش تقویت کننده‌ی حساس به ولتاژ در طیف‌سنجی مورد استفاده قرار نمی‌گیرد زیرا بستگی قابل توجهی به ظرفیت خازنی^{۲۸} آشکارساز دارد که خود نیز به ولتاژ آشکارساز وابسته است. پیش تقویت کننده‌های حساس به بار، متداول‌ترین نوع پیش تقویت کننده‌های مورد استفاده در طیف‌سنجی ذرات است و در مورد آشکارسازهای نیم‌رسانا، تنها نوع پیش تقویت کننده‌ای است که استفاده می‌شود.

ولتاژ خروجی پیش تقویت کننده را می‌توان از رابطه‌ی زیر بدست آورد:

$$V_0 = \frac{Q}{C_f} \quad (1-1)$$

که در آن C_f خازن پس‌خوراند^{۲۹} (pF) و Q بار تولید شده در آشکارساز است که با رابطه‌ی زیر داده می‌شود :

²⁴ Matching

²⁵ Charge-Sensitive

²⁶ Current-Sensitive

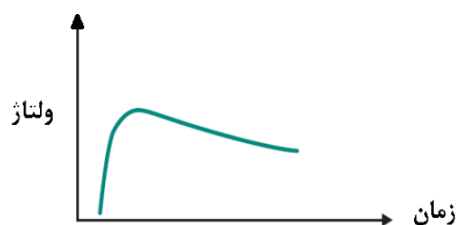
²⁷ Voltage-Sensitive

²⁸ Capacitance

²⁹ Feedback Capacitor

$$Q = \frac{Ee}{w} \quad (2-1)$$

که E، انرژی ذره، e بار الکترون و w انرژی میانگین لازم برای تولید یک زوج الکترون-حفره است. خروجی پیش تقویت کننده دارای زمان خیزش^{۳۰} سریعی (از مرتبه‌ی نانو ثانیه) است که به دنبال آن به صورت نمایی و آهسته (از مرتبه‌ی ۱۰۰ میکروثانیه) کاهش می‌یابد (شکل ۸-۱). اطلاعات مفید مورد نیاز ما در پالس، دامنه و زمان خیزش آن است. مخصوصاً وقتی بخواهیم سیگنال را برای اندازه‌گیری زمان مورد استفاده قرار دهیم، پارامتر زمان خیزش از اهمیت فوق‌العاده‌ای برخوردار است. آزمایشگر باید به یاد داشته باشد که زمان خیزش با افزایش ظرفیت خارجی افزایش می‌یابد.



شکل (۸-۱) پالس حاصل از یک پیش تقویت کننده‌ی حساس به بار.

حساسیت^{۳۱} (یا بهره‌ی^{۳۲}) پیش تقویت کننده‌ی حساس به بار، با نسبت V/E بیان می‌شود که V با رابطه‌ی شماره‌ی ۱-۱ داده می‌شود. حساسیت برای یک ذره با انرژی ۱-MeV، در یک آشکارساز ژرمانیوم، برابر است با:

$$\frac{V}{E} = \frac{Q}{EC_f} = \frac{Ee}{EC_f\omega} = \frac{e}{C_f\omega} = \frac{1.6 \times 10^{-19}}{(5 \times 10^{-12})(3 \times 10^{-6})} = 10 \text{ mV/MeV} \quad (3-1)$$

انواع بسیاری از پیش تقویت کننده‌های تجاری وجود دارند و ما دو نمونه از آنها را در شکل (۹-۱) نشان داده‌یم. در بیشتر موارد HV از طریق پیش تقویت کننده به آشکارساز داده می‌شود.

³⁰ Rise Time

³¹ Sensitivity

³² Gain



شکل (۱-۹) دو پیش تقویت کننده‌ی تجاری شرکت ORTEC: (الف) نوعی که با یک تکثیرکننده فوتون بکار می‌رود، (ب) نوعی که با آشکارسازهای نیم‌رسانا بکار می‌رود [۸].

۱-۷ تقویت کننده^{۳۳}

واحد اصلی برای تقویت سیگنال، واحد تقویت کننده است. تقویت کننده، سیگنال را ۱۰۰۰ بار یا بیشتر افزایش می‌دهد. تقویت کننده‌های تجاری نوین یک سیگنال بیشینه‌ی ۱۰ ولتی، صرف نظر از ورودی و تقویت، تولید می‌کند. به عنوان مثال، پیش تقویت کننده‌ای را در نظر بگیرید که در محل خروجی اش سه پالس با ارتفاع‌های ۵۰، ۱۰۰ و ۱۵۰ میلی‌ولت می‌دهد. فرض کنید که تقویت کننده بر روی ۱۰۰ تنظیم شده است. در خروجی دستگاه سه پالس عبارت خواهند بود از:

$$50 \times 10^{-3} \times 100 \rightarrow 5V$$

$$100 \times 10^{-3} \times 100 \rightarrow 10V$$

$$150 \times 10^{-3} \times 100 \rightarrow 15V$$

توجه کنید که سومین مقدار باید ۱۵V باشد، اما چون تقویت کننده یک سیگنال بیشینه‌ی ۱۰ ولتی می‌دهد، سه پالس مختلف ورودی، اشتباها به صورت دو پالس مختلف در محل خروجی خود نمایی خواهند

³³ Amplifier

کرد. اگر فقط اندازه‌گیری تعداد ذرات مورد نظر باشد، هیچ خطایی از این بابت رخ نخواهد داد - اما اگر بخواهیم انرژی ذرات را اندازه بگیریم، در این صورت خطا خیلی جدی است.

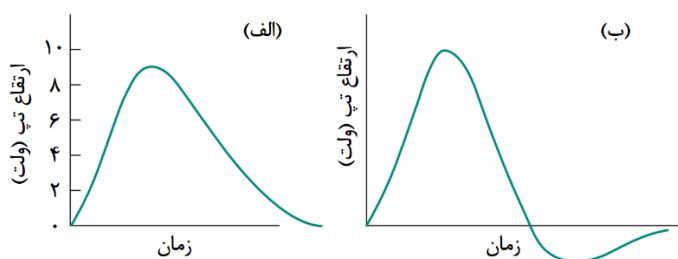
این موضوع را می‌توان از زاویه‌ی دیگری نیز دید. اگر تقویت کننده را وادار کنیم تا تقویت را به اندازه‌ی خارج از توان این واحد انجام دهد، تقویت کننده به حالت اشباع می‌رسد و همانطور که گفته شد در اندازه‌گیری بعدی دچار خطا خواهیم شد.

در مثال بالا اگر گاماها با انرژی مختلف، پالس‌ها را در خروجی پیش تقویت کننده ایجاد کند، پالس‌های خروجی تقویت کننده اشتباها به گاماها با دو انرژی مختلف نسبت داده خواهند شد. برای پرهیز از این خطا، هر آزمایشگر باید قاعده‌ی زیر را دنبال کند :

پیش از هر اندازه‌گیری انرژی ذرات، اطمینان پیدا کند که بالاترین پالس طیف مورد اندازه‌گیری، در خروجی تقویت کننده، کمتر از ۱۰ ولت است.

دیگر نقش مهم تقویت کننده، علاوه بر تقویت سیگنال، تبدیل سیگنال خروجی پیش تقویت کننده به شکلی است که برای اندازه‌گیری مورد نظر، مناسب باشد. قسمت جلوی یک تقویت کننده‌ی تجاری استاندارد NIM در شکل (۷-۱) (د) آمده است.

بیشتر تقویت کننده‌های تجاری دو نوع پالس خروجی موسوم به تک-قطبی^{۳۴} و دو-قطبی^{۳۵} تولید می‌کنند (شکل ۱-۱۰).



شکل (۱۰-۱) پالس خروجی تقویت کننده : (الف) پالس تک-قطبی و (ب) پالس دو-قطبی

³⁴ Unipolar

³⁵ Bipolar

همانطور که بیان شد، تقویت کننده دو نقش عمده را ایفا می کند که عبارت است از تقویت کردن و شکل دادن به سیگنال. این واقعیت که سیگنال نیازمند به تقویت است روشن است. سیگنال خروجی پیش تقویت کننده، که در گستره‌ی میلی-ولت است، در اثر پیمایش مسیر طولانی از میان کابل‌ها و یا تحمل دستکاری‌های عمده، اطلاعاتی را که به همراه دارد یا از دست می‌دهد و یا خودش در نوبه گم می‌شود. تقویت کننده‌های تجاری که از چند مرحله‌ی تقویت تشکیل شده‌اند، در بعضی از مدل‌ها قادرند دامنه‌ی سیگنال ورودی را تا ۲۰۰۰ مرتبه بزرگ کنند.

برای یک اندازه‌گیری خوب و دقیق، تقویت کننده باید پیش‌نیازها و الزامات بسیاری را برآورده سازد [۹-۱۴]. اما در همه‌ی اندازه‌گیری‌ها به نحوه‌ی عملکرد یکسانی نیاز نداریم. برای مثال، اگر مقصود ما فقط اندازه‌گیری تعداد ذرات باشد و نه انرژی آنها، به دقت و پایداری فرآیند تقویت خیلی زیادی، نیاز نداریم. اما به عکس، در طیف سنجی ذرات و بطور خاص در اندازه‌گیری با استفاده از آشکارسازهای نیم‌رسانا، الزامات برای دقت و پایداری باید بسیار سخت‌گیرانه و دقیق باشد. چون قدرت تفکیک انرژی آشکارسازهای ژرمانیوم از مرتبه‌ی ۰,۱٪ است، پاشندگی^{۳۶} پالس‌ها به سبب فرآیند تقویت باید خیلی کمتر از ۰,۰۱٪ باشد.

یک تقویت کننده‌ی طیف‌نگاری ایده‌آل باید همه‌ی پالس‌های با دامنه‌های مختلف را بدون هیچ اختلالی^{۳۷} به یک نسبت تقویت کند. متأسفانه به دلیل نوفه‌ی الکترونیکی، بهره‌ی لغزش^{۳۸} (تغییر مشخصه) قطعات بر اثر دما، روی هم افتادن پالس‌ها^{۳۹} و محدود بودن خاصیت خطی^{۴۰} تقویت کننده، همیشه مقداری اختلال در پالس خواهیم داشت. تغییر عملکرد قطعات یک تقویت کننده از تغییرات کوچک در خواص مقاومت‌ها، خازن‌ها، ترانزیستورها و غیره ناشی از تغییرات دمایی آنها اتفاق می‌افتد. مقادیر این تغییرات همیشه توسط

³⁶ Dispersion

³⁷ Distorting

³⁸ Gain Drift

³⁹ Pulse Pile-Up

⁴⁰ Linearity

تولید کننده‌ی قطعه گزارش می‌شود. این مقدار برای یک تقویت کننده‌ی تجاری از مرتبه‌ی 0.005% به ازای هر درجه‌ی سلیسیوس یا کمتر است.

چون زمان رسیدن پالس‌ها کاتوره‌ای است، بدیهی است که ممکن است ورود یک پالس زمانی باشد که هنوز پالس قبلی بصورت کامل افت^{۴۱} پیدا نکرده باشد. بنابراین پالس ورودی روی دنباله^{۴۲} پالس قبلی سوار می‌شود (یعنی مقداری از دو پالس روی هم قرار می‌گیرند) و به نظر می‌رسد که ارتفاعی متفاوت با ارتفاع واقعی داشته باشد. روی هم افتادن (یا انباشتگی) پالس‌ها به آهنگ شمارش^{۴۳} آنها وابسته است.

عدم خطی بودن انتگرالی یکی از مشخصه‌های تقویت کننده‌های تجاری است و مقداری حدود 0.05% یا کمتر در بازه‌ی ۰ تا ۱۰ ولت دارد. این بدان معنی است که تقویت کننده باید خاصیت خطی بودن^{۴۴} را به ازای هر سیگنال ورودی، در خروجی خود حفظ کند.

۸-۱ تبعیضگر یا تحلیلگر تک-کاناله^{۴۵} (SCA)

SCA به منظور حذف نوفه‌ی الکترونیکی و بطور کلی، برای پس‌زدن پالس‌های ناخواسته به کار می‌رود. هنگامی که یک پالس را تقویت می‌کنیم، نوفه‌ی الکترونیکی که همواره در یک مدار حضور دارد نیز تقویت می‌شود. اگر بخواهیم تمام پالس‌های حاضر را بشماریم، آهنگ شمارش ممکن است خیلی زیاد باشد. اما نوفه‌ی الکترونیکی یک منبع مزاحم است و نباید آن را شمرد.

در بعضی موارد، ممکن است بخواهیم فقط پالس‌هایی را بشماریم که بالاتر از یک ارتفاع معین هستند، مثلاً ذرات با انرژی فراتر از یک آستانه^{۴۶} انرژی معین. پالس‌های کمتر از آن ارتفاع باید حذف شوند. تبعیضگر یا تحلیلگر تک-کاناله واحدی است که می‌تواند پالس‌های مطلوب را انتخاب کند. شکل (۷-۱) (ج) قسمت

⁴¹ Decay

⁴² Tail

⁴³ Counting Rates

⁴⁴ Linearity

⁴⁵ Discriminator or Single-Channel Analyzer

⁴⁶ Threshold

جلوی یک تحلیلگر تک-کاناله تجاری را نشان می‌دهد. تحلیلگرهای تک-کاناله‌ی نوین به طریق زیر کار می‌کنند:

دو پیچ^{۴۷} تنظیم در قسمت جلوی واحد وجود دارد. یکی با E یا LLD^{۴۸} مشخص شده است، و مربوط است به سطح پایین، دیگری با ΔE یا ULD^{۴۹} مشخص شده که مربوط است به سطح بالا. یک کلید دو وضعی با وضعیت‌های INT^{۵۰} (انتگرال) و DIFF^{۵۱} (دیفرانسیل) نیز وجود دارد. در وضعیت INT فقط پیچ E عمل کرده و دستگاه به صورت یک تبعیضگر کار می‌کند. در وضعیت DIFF، E و ΔE هر دو عمل می‌کنند، و در این صورت دستگاه یک تحلیلگر تک-کاناله است.

در بعضی از نمونه‌های تجاری، به جای وضعیت‌های INT و DIFF، دستگاه دارای اتصال‌های ویژه‌ای برای خروجی مطلوب است.

تبعیضگر (وضعیت INT). پیچ E (برای انرژی) را می‌توان بطور پیوسته از ۰ تا ۱۰۰ تغییر داد. البته، تبعیضگر با پالس‌های ولتاژ کار می‌کند، اما یک تناظر یک-به-یک^{۵۲} بین ارتفاع پالس و انرژی هر ذره وجود دارد. فرض کنید که تبعیضگر بر روی مقدار $E = 2,00 \text{ V}$ تنظیم شده باشد. در این صورت فقط پالس‌های با ارتفاع بیش از ۲V از تبعیضگر عبور خواهند کرد. پالس‌های پایین‌تر از ۲V حذف خواهند شد. به ازای هر پالس بزرگتر از ۲V، تبعیضگر در خروجی خود، صرف نظر از اینکه ارتفاع واقعی پالس ورودی چه بوده باشد، یک پالس مستطیلی به ارتفاع ۱۰V ایجاد خواهد کرد (شکل ۱-۱۱).

پالس خروجی تبعیضگر، پالسی است که دستگاه شمارشگر را فعال می‌سازد. شمارشگر همه‌ی پالس‌ها را می‌شمارد. به این ترتیب، تبعیضگر تمام پالس‌های زیر E را حذف می‌کند و اجازه می‌دهد فقط پالس‌های بزرگتر از E شمرده شوند.

⁴⁷ Dial

⁴⁸ Lower-Level Discriminator

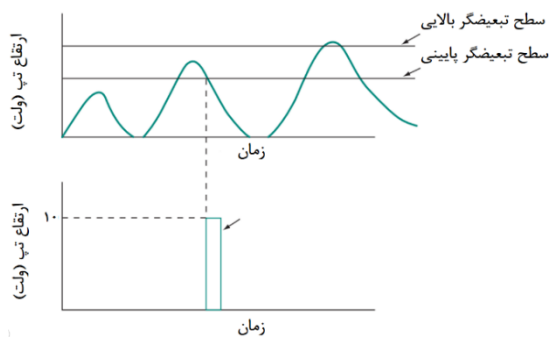
⁴⁹ Upper-Level Discriminator

⁵⁰ Integral

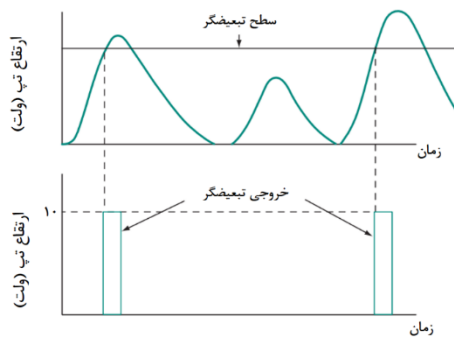
⁵¹ Differential

⁵² One-To-One

Correspondence



شکل (۱۲-۱) عملکرد یک تحلیلگر تک-کاناله.



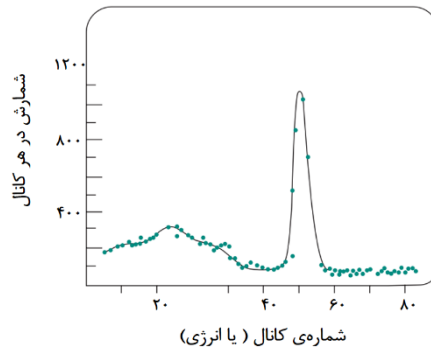
شکل (۱۱-۱) پالس و خروجی تبعیضگر.

تحلیلگر تک-کاناله (وضعیت DIFF). در این وضعیت هر دو پیچ E و ΔE عمل می‌کنند. فقط پالس‌های با ارتفاع معین بین E و $E + \Delta E$ شمرده می‌شوند (شکل ۱۲-۱). دو پیچ ذکر شده تشکیل یک "کانال" را می‌دهند و نام تحلیلگر تک-کاناله از همین جا سرچشمه می‌گیرد. اگر E را به E_1 تغییر دهیم، در این صورت پالس‌های با ارتفاع بین E_1 و $E_1 + \Delta E$ شمرده خواهند شد. به عبارت دیگر پهنای ΔE کانال همیشه به E افزوده می‌شود.

۹-۱ تحلیلگر چند-کاناله^{۵۳} (MCA)

تحلیلگر چند-کاناله پالس‌ها را بر اساس ارتفاع ثابت و ذخیره می‌کند. هر واحد ذخیره شده یک کانال نامیده می‌شود. ارتفاع پالس رابطه‌ی معلومی - معمولاً متناسب - با انرژی ذره‌ای که وارد آشکارساز می‌شود دارد. هر پالس در کانال خاصی که متناظر با یک انرژی معین است ذخیره می‌شود. توزیع پالس‌ها در کانال‌ها، تصویری است از توزیع انرژی‌های ذرات. در پایان یک دوره شمارش، طیفی که ثبت شده است را می‌توان روی یک صفحه‌ی MCA نمایش داد (شکل ۱۳-۱). محور افقی، شماره‌ی کانال‌ها یا انرژی ذره است. محور عمودی، تعداد ذرات ثبت شده در هر کانال است.

⁵³ Multi-Channel Analyzer



شکل (۱-۱۳) یک طیف انرژی حاصل از یک MCA.

اندازه‌گیری طیف انرژی یک چشمه‌ی پرتوزا، به معنای ثبت توزیع ارتفاع پالس تولید شده از ذرات گسیل شده‌ی آن چشمه است که با استفاده از تحلیلگر چند کاناله صورت می‌گیرد. تحلیلگرهای چند کاناله را در یکی از حالات زیر استفاده می‌کنند :

✓ حالت تحلیل ارتفاع پالس^{۵۴} (PHA)

✓ حالت مقیاس گذاری چند کانالی^{۵۵} (MCS)

حالت PHA، حالت مرسوم MCA است و به منظور طبقه بندی پالس‌های ورودی بر حسب ارتفاع آنها و ذخیره کردن تعداد پالس‌های با یک ارتفاع خاص در بخش مناسبی از حافظه‌ی MCA که شماره‌ی کانال^{۵۶} نامیده می‌شود به کار می‌رود. در حالت PHA، پالس ورودی وارد واحد ADC می‌شود. ADC دامنه‌ی پالس را دیجیتال می‌کند، یعنی عددی تولید می‌کند که متناسب با ارتفاع پالس است؛ عددی که کانال ذخیره شدن پالس را معین می‌کند. اندازه‌ی ADC که بر حسب تعداد کانال‌ها داده می‌شود، قدرت تفکیک مطلق دستگاه را به دست می‌دهد. در واقع ADC تعداد بخش‌های گسسته‌ای را که ارتفاع پالس می‌تواند به آنها تقسیم شود، معین می‌سازد. در حال حاضر ADCهای تجاری حداکثر تا ۱۶۳۸۴ کانال دارند، که می‌توان مقیاس کل را در کانال‌هایی با گام‌های ۲۵۶، ۵۱۲، ۱۰۲۴ و غیره تقسیم کرد.

⁵⁴ Pulse Height Analysis Mode

⁵⁵ Multichannel Scaling Mode

⁵⁶ Channel Number

حالت MCS به منظور شمارش رویدادها به صورت تابعی از زمان به کار می‌رود. هر یک از کانال‌های حافظه تمام پالس‌های ورودی را برای مدت زمان از پیش تعیین شده Δt می‌شمارد. پس از گذشت زمان Δt ، عمل شمارش به طور خودکار به کانال بعدی حافظه منتقل می‌شود. به این ترتیب در پایان، یک دنباله‌ی زمانی از پرتوهای آشکار شده تولید خواهد شد. برای مثال اگر چشمه‌ی تابشی، یک ایزوتوپ کوتاه عمر باشد، از حالت MCS یک منحنی واپاشی^{۵۷} نمایی ایجاد می‌شود که می‌توان آن را برای تعیین نیمه عمر^{۵۸} آن ایزوتوپ استفاده کرد.

تعداد بخش‌های گسسته (کانال‌ها) که گستره‌ی پالس ورودی (۰ تا ۱۰ ولت) به آنها تقسیم می‌شود را بهره‌ی تبدیل^{۵۹} می‌گویند. بهره‌ی تبدیل را می‌توان بصورت گام به گام با دکمه‌ای که در جلوی دستگاه قرار دارد، تنظیم کرد. به عنوان مثال، اگر بهره‌ی تبدیل روی ۲۰۴۸ تنظیم شود، به این معناست که ارتفاع بیشینه‌ی پالس (۱۰ ولت) به آن مقدار تقسیم می‌شود. در نتیجه قدرت تفکیک MCA برابر است با:

$$\text{کانال} / ۲۰۴۸ = ۴,۸۸ \text{ mV} / ۱۰ \text{ V}$$

حافظه‌ی MCA یک واحد ذخیره‌ی داده‌هاست که بصورت رشته‌ای از کانال‌ها آرایش یافته است. در بیشتر موارد، هر کانال می‌تواند حداکثر تا (۱-۲^{۲۰}) داده (پالس) را در خود جای دهد [۷]. معمولاً در یک MCA می‌توان تمام حافظه، نصف آن یا حتی یک چهارم آنها را به کار برد. انتقال داده‌ها از یک بخش به بخش دیگر هم ممکن است.

در حالت PHA، اولین کانال ناحیه‌ی مورد استفاده کانال صفر خوانده می‌شود. تقریباً در تمام مدل‌های اخیر MCA، زمان زنده‌ی^{۶۰} تحلیل را نیز ثبت می‌کند (بر حسب ثانیه). اگر تمام، نیمه‌ی اول یا ربع اول حافظه مورد استفاده قرار گیرد، کانال صفر با نشانی ۰۰۰۰ مشخص خواهد شد. اگر نیمه‌ی دوم یک حافظه‌ی

⁵⁷ Decay Curve

⁵⁸ Half Time

⁵⁹ Conversion Gain

⁶⁰ Live Time

۴۰۹۶ کانالی مورد استفاده قرار گیرد، کانال صفر نشان از ۲۰۴۸ دارد و اگر ربع دوم به کار رود، کانال صفر نماینده‌ی ۱۰۲۴ خواهد بود و به همین ترتیب تا آخر. کسی که با MCA کار می‌کند باید بداند که این ADC است که قدرت تفکیک آن را تعیین می‌کند و نه حافظه‌اش. یک MCA که دارای یک ADC ی ۱۰۰۰ کانالی و حافظه‌ی ۲۰۰۰ کانالی است، قدرت تفکیک واقعی‌اش فقط ۱۰۰۰ کانال است.

۱-۱۰ مبدل زمان به دامنه^{۶۱} (TAC)

شهرت فوق‌العاده‌ی TAC برای اندازه‌گیری بازه‌های زمانی نشأت گرفته از در دسترس بودن گسترده‌ی تحلیلگرهای چندکاناله در اکثر آزمایشگاه‌های اندازه‌گیری است. با تبدیل بازه‌های زمانی به دامنه‌ی پالس متناسب، TAC کاربران را قادر به استفاده از روش‌هایی برای تحلیل دامنه‌ی پالس‌ها کرده است که در آن، مستقیماً اندازه‌گیری بازه‌های زمان انجام می‌شود. امروزه این روش‌ها به خوبی توسعه یافته‌اند. یکی از ویژگی‌های مهم TAC، خطی بودن بازه‌های زمانی نسبت به تبدیل دامنه است.

ماژول‌های TAC عموماً در دو نوع متفاوت هستند. نوع **همپوش^{۶۲}** که بر اساس پالس‌های شروع و پایان با شکل مربعی استاندارد عمل می‌کند و ناحیه‌ای که دو پالس با هم همپوشی دارند را اندازه می‌گیرد. اگر دو پالس هم‌فروود باشند، همپوشی انجام خواهد شد، در حالی که اگر دو پالس جدا از هم باشند، یعنی بین دو پالس پهنایی وجود داشت، هیچ همپوشی وجود نخواهد داشت. بنابراین، اگر یک پالس در خروجی TAC تولید شود، تبدیل زمان به دامنه انجام شده است.

در نوع **شروع-پایان^{۶۳}** ماژول‌های TAC، پالس شروع در ابتدا چند عمل انجام می‌دهد، مانند پر کردن خازن با استفاده از یک منبع با جریان ثابت. این عمل تا زمانی که پالس پایان از راه برسد، بصورت پیوسته ادامه پیدا می‌کند. وقتی پالس پایان از راه رسید، عمل پر شدن خازن متوقف می‌شود. جریان ثابت یک ولتاژ

⁶¹ Time To Amplitude Converter

⁶² Overlap Type

⁶³ Start-Stop Type

سراسیمی خطی تولید می کند که در دامنه ای متناسب با بازه ی بین شروع و پایان، متوقف می شود. طراحی چنین نوعی از TACها، مشخصه های بهتری از جمله میزان خطی بودن نسبت به نوع همپوش دارند و از این رو بطور متداول در آزمایشات طیف سنجی مورد استفاده قرار می گیرند.

۱-۱۱ مبدل آنالوگ به دیجیتال (ADC)

چنانچه در بخش قبل دیدیم، شاکله ی MCA، مبدل آنالوگ به دیجیتال یا همان ADC است. ابزاری که ارتفاع پالس ورودی را دیجیتال می کند و آن را به کانال خاصی می فرستد. انواع فراوانی از ADCها ساخته شده اند، اما متداول ترین ADC مورد استفاده از نوع ویلکینسن^{۶۴} است [۱۶].

ADC نوع ویلکینسن آن طور که در شکل (۱-۱۴) نشان داده ایم عمل می کند. وقتی یک پالس وارد

MCA می شود، دو رویداد شروع می شود :

(۱) یک خازن شروع به پر شدن می کند.

(۲) یک دروازه ی ورودی^{۶۵}، از ورود پالس های دیگر تا زمانی که این پالس کاملاً پردازش شود و ثبت

شود، جلوگیری می کند.

پر شدن خازن تا وقتی پالس به قله اش برسد ادامه می یابد، در آن لحظه دو رویداد دیگر شروع می شود:

(۱) ولتاژ روی خازن باردار با جریان ثابتی تخلیه می شود.

(۲) یک ساعت نوسانگر^{۶۶} شروع به کار می کند. نوسانگر زمانی متوقف می شود که خازن کاملاً تخلیه

شده باشد.

تعداد نوسان ها در طول این زمان (که زمان از کار افتادن^{۶۷} یا زمان تبدیل^{۶۸} نامیده می شود) متناسب

است با ارتفاع پالس و حاوی اطلاعاتی است که شماره ی کانال آن پالس را معین می کند.

⁶⁴ Wilkinson

⁶⁵ Input Gate

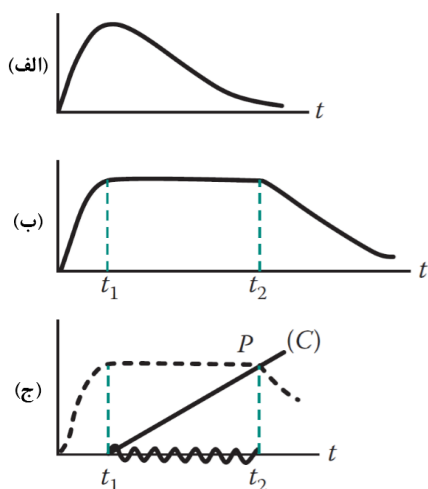
⁶⁶ Oscillator Clock

⁶⁷ Rundown Time

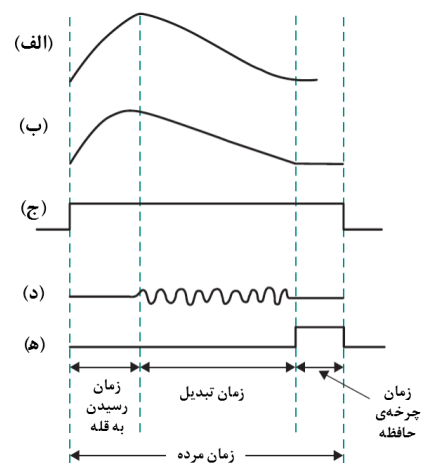
⁶⁸ Conversion Time

نوع متفاوت دیگری از این روش در شکل (۱-۱۵) آمده است. مرحله‌ای که در این حالت دنبال می‌شود عبارت است از :

- (۱) پالس ورودی طوری کشیده می‌شود که بخش تخت آن متناسب با ارتفاعش باشد.
- (۲) در لحظه‌ای که پالس به بیشینه‌اش می‌رسد (t_1)، یک مولد خطی خرپشته‌ای^{۶۹} آغاز می‌شود و ولتاژ C را تولید می‌کند.
- (۳) در همان لحظه (t_1)، سیگنال دروازه^{۷۰} تولید می‌شود و ساعت نوسانگر روشن می‌شود. وقتی سیگنال ولتاژ شیب‌دار به بخش تخت پالس کشیده (P) می‌رسد، سیگنال دروازه، ساعت را خاموش می‌کند. بنابراین، بازه‌ی زمانی ($t_2 - t_1$)، و در نتیجه تعداد نوسان‌ها در خلال ($t_2 - t_1$) بار دیگر متناسب با ارتفاع پالس خواهد بود. این روش کار ADC، بدلیل اینکه ثابت نگه داشتن ارتفاع پالس در بازه‌ی زمانی بین ($t_2 - t_1$) کار مشکلی است، طرفدار چندانی ندارد.



شکل (۱-۱۵) پردازش پالس توسط ADC، (الف) پالس ورودی، (ب) پالس ورودی کشیده شده، (ج) ولتاژ شیب‌دار و ساعت نوسانگر در لحظه‌ی (t_1) شروع می‌شوند.



شکل (۱-۱۴) پردازش پالس در یک ADC ویلکینسن، (الف) پالس ورودی، (ب) پر شدن ولتاژ خازن، (ج) دروازه از ورود پالس‌های دیگر جلوگیری می‌کند، (د) ساعت نوسانگر، (ه) ذخیره‌ی پالس.

⁶⁹ Linear Ramp Generator

⁷⁰ Gate Signal

در شکل (۱-۱۴) علاوه بر نمایش اصول کار ADC نوع ویلکینسن، دلیل وابستگی زمان مرده‌ی MCA را به شماره‌ی کانال نشان می‌دهد. زمان مرده، از سه مولفه تشکیل شده است :

(۱) زمان خیزش پالس

(۲) زمان تبدیل

(۳) زمان چرخه‌ی حافظه^{۷۱} (زمانی که طول می‌کشد تا سیگنال دیجیتال شده ذخیره شود)

از سه مولفه‌ی ذکر شده در بالا، مولفه‌ی دوم دارای بیشترین اهمیت است زیرا به شماره‌ی کانال وابسته است. به استفاده از ساعت‌های با فرکانس‌های زیادتر می‌توان زمان تبدیل را کاهش داد. ADCهای امروزی با استفاده از ساعت‌های کوارتز پایدار^{۷۲} قادر به تولید فرکانس‌هایی تا سقف ۴۵۰ MHz هستند. بدیهی است برای یک ADC نوع ویلکینسن، استفاده از ساعت‌های با فرکانس بالاتر، زمان مرده‌ی کوتاه‌تری را به دنبال خواهد داشت. معادله‌ی زمان مرده بصورت زیر است :

$$\tau(C) = a_1 + 0.01(C + X) \mu s \quad (۵-۱)$$

که در آن مقدار متداول a_1 برابر ۱٫۵ میکروثانیه، C شمارش آدرس (کانال) و X فاصله‌ی دیجیتال موثر^{۷۳} است. فاصله‌ی دیجیتال موثر قابلیت‌ی است که ADCهای جدید با خود به همراه دارند که در آنها تعداد مشخصی کانال، از شماره کانال‌های تبدیل شده، قبل از اینکه در حافظه ثبت شوند، کسر می‌گردد. یکی از کاربردهای فاصله‌ی دیجیتال موثر، افزایش دقت در اندازه‌گیری‌های انجام شده با MCAهای کوچک است. دقت یک ADC بر حسب تعداد کانال‌های آن بیان می‌شود. این دقت نشان دهنده‌ی بیشینه تعداد ولتاژهای گسسته‌ای است که بیشینه پالس ورودی می‌تواند به آن تقسیم شود. به عبارت دیگر دقت ADC در حدود ۴۰۹۶ تا ۱۶۳۸۴ کانال است؛ چون تقویت‌کننده‌های تجاری قادر به تولید بیشینه پالسی با ارتفاع ۱۰V هستند، یک ADC با دقت ۴۰۹۶ کانال قادر است ۱۰V را در ۴۰۹۶ کانال طبقه‌بندی کند.

⁷¹ Memory Cycle Time

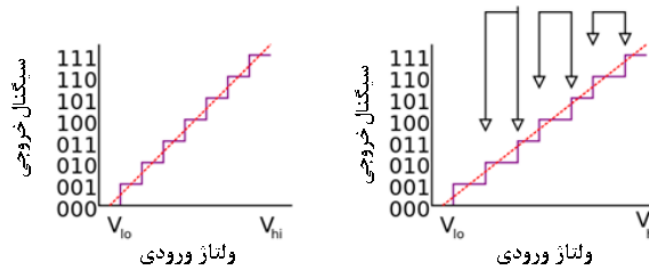
⁷² Quartz-Stabilized Clocks

⁷³ Effective Digital Offset

معیار خطی بودن یک ADC با کمیت‌هایی چون عدم خطی بودن دیفرانسیلی^{۷۴} و انتگرالی^{۷۵} بیان می‌شود که در ادامه آمده است [۱۷][۱۸].

غیرخطی بودن دیفرانسیلی (DNL) معیاری از تغییرات در بهره‌ی تقویت‌کننده است و به صورت تابعی از سیگنال ورودی تقویت‌کننده می‌باشد. به بیان دیگر DNL توصیف‌کننده‌ی انحراف معیار بین دو مقدار آنالوگ متناظر با مقادیر دیجیتال ورودی هم‌جوار^{۷۶} است. DNL یک مشخصه‌ی مهم برای تعیین خطا در مبدل‌های دیجیتال به آنالوگ^{۷۷} (DAC) است. اساساً صحت یک مبدل دیجیتال به آنالوگ در حالت ایده‌آل با این مشخصه تعیین می‌شود [۱۹][۲۰].

همانطور که در شکل (۱-۱۶) آمده است، در نمودار خطی بودن دیفرانسیلی، تغییرات در ورودی، مولد تغییرات متناظری با خروجی است (شکل سمت چپ) و در نمودار خطی بودن غیر دیفرانسیلی، رابطه‌ی متناظری بین ورودی و خروجی وجود ندارد (شکل سمت راست) [۲۱][۲۲].



شکل (۱-۱۶) خطی بودن دیفرانسیلی ورودی و خروجی (شکل سمت چپ)، عدم خطی بودن دیفرانسیلی ورودی و خروجی (شکل سمت راست) [۲۲].

غیر خطی بودن انتگرالی (INL) بصورت بیشینه انحراف معیار عمودی بین خط راست و منحنی واقعی بهره‌ی تقویت‌کننده، تقسیم بر بیشینه آهنگ خروجی تقویت‌کننده تعریف می‌شود.

$$\frac{V_m - V_L}{V_{max}} \times 100 \quad (۴-۱)$$

⁷⁴ Differential Non-Linearity

⁷⁶ Adjacent

⁷⁷ Digital To Analog Converter

⁷⁵ Integral Non-Linearity

INL بطور متداول برای اندازه‌گیری عملکرد در مبدل‌های دیجیتال به آنالوگ (DAC) و آنالوگ به دیجیتال (ADC) استفاده می‌شود [۲۳][۲۴].

✓ در DAC، عدم خطی بودن انتگرالی معیاری است از انحراف معیار بین مقدار ایده‌آل خروجی و مقدار خروجی واقعی اندازه‌گیری شده برای یک ورودی مشخص.

✓ در ADC، عدم خطی بودن انتگرالی معیاری است از انحراف معیار بین مقدار آستانه‌ی ورودی ایده‌آل و سطح آستانه‌ی اندازه‌گیری شده از یک خروجی مشخص.

تابع انتقال^{۷۸} یک DAC یا ADC یک خط راست است. اندازه‌گیری INL به این واقعیت که چه خطی را انتخاب کنیم وابسته است. یکی از روش‌های متداول، انتخاب خطی است که به نقطه‌ی نهایی^{۷۹} تابع انتقال متصل باشد. به بیان دیگر خطی که به کوچکترین و بزرگترین مقدار خروجی / ورودی اندازه‌گیری شده متصل باشد. یکی دیگر از انتخاب‌های مرسوم، انتخاب بهترین خط مناسب^{۸۰} است که در آن میانگین (یا میانگین مربعی) INL، کمینه شود.

۱-۱۲ شمارشگر^{۸۱}

شمارشگر یک ذخیره‌کننده‌ی پالس‌هاست. به ازای هر پالسی که وارد شمارشگر می‌شود، یک شماره به حاصل پیشین افزوده می‌شود. در پایان دوره‌ی شمارش، تعداد پالس‌های ثبت شده نشان داده می‌شود.

۱-۱۳ زمان‌سنج^{۸۲}

زمان‌سنج به شمارشگر متصل می‌شود، و منظور از آن راه انداختن و متوقف کردن شمارشگر در بازه‌های زمانی شمارش مطلوب است. در بعضی از ماژول‌ها، زمان‌سنج و شمارنده، هر دو در یک ماژول ترکیب شده‌اند. شکل ۱-۷ (الف) قسمت جلویی یک ماژول زمان‌سنج-شمارشگر را نشان می‌دهد.

⁷⁸ Transfer Function

⁷⁹ Endpoint

⁸⁰ Best Fit line

⁸¹ Scaler

⁸² Timer

۱-۱۴ شکل دهی پالس^{۸۳}

پالس تولید شده در خروجی آشکارساز، برای اینکه در ماژول‌های بعدی مورد ارزیابی و تحلیل درستی قرار بگیرد، باید اصلاح و یا شکل دهی کرد. به سه دلیل لازم است که پالس را شکل دهی کنیم :

(۱) **جلوگیری از هم پوشی پالس‌ها.** دوام هر پالس باید هر چه ممکن است کوتاه باشد و سپس اثر آن محو شود تا دستگاه برای پالس بعدی آماده باشد. بدون شکل دهی پالس‌ها، سیگنال آشکارساز به اندازه‌ای ادامه می‌یابد که پالس‌ها روی هم می‌افتند. اگر هدف فقط شمارش تعداد ذرات باشد، هم پوشی پالس‌ها باعث افت شمارش می‌شود. در آزمایش‌های طیف سنجی، هم پوشی پالس‌ها قدرت تفکیک انرژی را کاهش می‌دهد.

(۲) **بهینه کردن نسبت سیگنال به نوفه^{۸۴}.** نوفه‌ی ایجاد شده در آشکارساز و همچنین در مراحل اولیه‌ی تقویت، همراه سیگنال آشکارساز است. شکل دهی مناسب پالس می‌تواند به طور همزمان سیگنال را بزرگ، و نوفه را کاهش دهد. به این ترتیب، نسبت سیگنال به نوفه افزایش می‌یابد که خود منجر به بهتر شدن قدرت تفکیک انرژی می‌شود.

(۳) **برای دست کاری خاص پالس.** در بعضی از موارد ممکن است مجبور شویم سیگنال آشکارساز را برای برخی کاربردهای خاص به صورت ویژه‌ای تغییر شکل دهیم. به عنوان مثال، لازم است سیگنال خروجی تقویت کننده، پیش از ثبت در حافظه‌ی یک تحلیلگر چندکاناله، کشیده شود (شکل ۱-۱۵ را ببینید).

همانطور که گفته شد، برای پالس‌های خروجی آشکارساز، مطلوب است که در بعضی از موارد، شکل پالس را تغییر دهیم. برای اطمینان از اینکه جمع‌آوری کاملی از بار اتفاق افتاده است، معمولاً پیش تقویت کننده طوری تنظیم می‌شود که زمان افت پالس^{۸۵} بطور محسوسی طولانی باشد (نوعاً از مرتبه‌ی

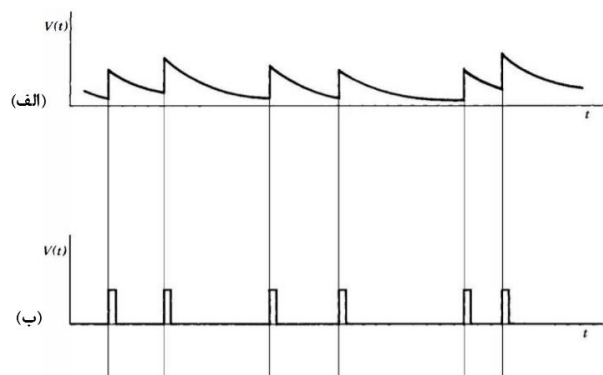
⁸³ Pulse Shaping

⁸⁴ Signal To Noise Ratio

⁸⁵ Pulse Decay Time

۵۰ یا ۱۰۰ میکروثانیه). اگر نرخ برهم‌کنش‌ها در آشکارساز کوچک نباشد، با توجه به زمان افت نسبتاً طولانی، روی هم افتادگی در پالس‌ها رخ می‌دهد و اصطلاحاً یک زمان خیزش اضافه به قطار پالس‌ها می‌دهد که در شکل (۱-۱۷) (الف) نشان داده شده است. به دلیل اینکه اطلاعات پایه‌ی پالس در دامنه‌ی آن نهفته است (بار Q برجای گذاشته شده در آشکارساز)، روی هم سوار شدن پالس‌ها روی دنباله‌ی پالس قبلی که هنوز کاملاً افت نکرده است، می‌تواند مشکل خیلی جدی باشد. چون فاصله‌ی زمانی بین پالس‌های هسته‌ای یک فرایند تصادفی^{۸۶} است؛ ممکن است هر پالس روی دنباله‌ی باقیمانده از پالس متفاوتی قرار گیرد و در نتیجه دامنه‌ی پالس دیگر معیار خوبی از Q ی یک رخداد نباشد.

همانطور که در شکل (۱-۱۷) (ب) آمده است، راه حل ایده‌آل این مسئله، شکل‌دهی پالس‌ها است. در اینجا همه‌ی دنباله‌های طولانی حالت (الف) حذف شده‌اند با این تفاوت که اطلاعات پالس که در بیشینه ارتفاع دامنه‌ی پالس است، حفظ شده‌اند. پالس‌ها به نحوی شکل‌دهی شده‌اند که طول کل آنها بطور قابل ملاحظه‌ای کاهش یافته، اما تناسب بین دامنه و بار کل Q همچنان پا برجاست.



شکل (۱-۱۷) پالس‌های با دنباله‌ی طولانی. (الف) اختلاف در دامنه‌ی واقعی پالس بواسطه‌ی روی هم سوار شدن پالس‌ها. (ب) این اثرات را می‌توان با شکل‌دهی پالس به نحو مطلوبی کاهش داد [۲۵].

⁸⁶ Random

۱-۱۵ زمان‌گیری^{۸۷}

اساسی‌ترین عمل در اندازه‌گیری زمان، تولید پالس منطقی است که لبه‌ی صعودی آن، نشان دهنده‌ی زمان اتفاق افتادن یک پالس خطی است. وسایل الکترونیکی که این عمل را انجام می‌دهند را واحدهای برآورد کننده‌ی زمان یا فرمان زمان^{۸۸} می‌گویند.

عواملی که منجر به درجاتی از عدم قطعیت^{۸۹} در محاسبه‌ی زمان سیگنال می‌شوند، همیشه حضور دارند. منابع عدم دقت (خطا) در اندازه‌گیری زمان بطور قراردادی به دو دسته تقسیم می‌شود. آن دسته از منابع خطا که هنگام ثابت بودن دامنه‌ی پالس ورودی اثر گذار هستند را منابع لرزش زمان^{۹۰} می‌نامند. دسته‌ی دوم اثراتی هستند که عمدتاً ناشی از تغییرات دامنه‌ی پالس ورودی می‌شوند و به دامنه‌ی لغزش^{۹۱} یا پرش زمان^{۹۲} معروف هستند. اهمیت نسبی این دو دسته، به محدوده‌ی دینامیکی^{۹۳} مورد انتظار در دامنه‌ی پالس ورودی بستگی دارد. دستیابی به بهترین عملکرد در اندازه‌گیری زمان، هنگامی است که پالس‌های ورودی در یک ناحیه‌ی بسیار باریک در دامنه محدود شده باشند، بنابراین فقط منابع لرزش زمان در عدم قطعیت سهمیم هستند. با این حال در بیشتر اوقات، کاربردهای عملی مستلزم آن است که پالس‌های با دامنه‌ی متفاوت پردازش شوند، و سهم مازاد لغزش، قدرت تفکیک زمانی سیستم را بدتر می‌کند. یکی از منابع مهم لرزش زمان عبارت است از افت‌وخیزهای تصادفی^{۹۴} در اندازه و شکل پالس. منشاء این افت‌وخیزها می‌تواند از چندین منبع باشد. یکی از این منابع، نوفه‌ی الکترونیکی اضافه شده توسط مولفه‌هایی است که پالس خطی را قبل از ثبت زمان، پردازش می‌کنند. منبع بعدی، طبیعت گسسته‌ی سیگنال الکترونیکی است که در آشکارساز تولید می‌شود. هنگامی که سیگنال ضعیف باشد (تعداد عامل‌های ایجاد کننده‌ی سیگنال کم باشد)، افت‌وخیزهای آماری^{۹۵} در تعداد و زمان اتفاق آنها نیز در اندازه و شکل افت‌وخیزهای پالس منعکس

⁸⁷ Time Pick-Off Method

⁸⁸ Time Trigger

⁸⁹ Uncertainty

⁹⁰ Time Jitter

⁹¹ Amplitude Walk

⁹² Time Slewing

⁹³ Dynamic Range

⁹⁴ Random Fluctuation

⁹⁵ Statistical Fluctuation

خواهد شد. این اثر بوضوح برای پالس‌های با دامنه‌ی کم و همچنین آشکارسازهایی که پالس‌های تولید شده‌ی آنها، عامل‌های ایجاد کننده‌ی سیگنال کمی دارند، مانند شمارنده‌های سوسوزن، بسیار غالب است. در ادامه به یک روش مشهور در اندازه‌گیری زمان اشاره خواهیم کرد.

۱-۱۵-۱ زمان‌گیری به روش کسر ثابت^{۹۶}

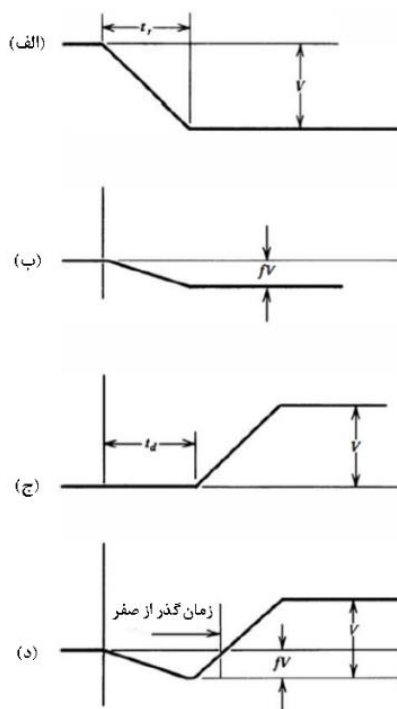
اگر محدوده‌ی دینامیکی کوچک باشد، لرزش‌های کم در اندازه‌گیری زمان با روش لبه‌ی صعودی، نتایج مطلوبی در عملکرد اندازه‌گیری زمان، در مقایسه با روش گذر از صفر دارد. علاوه بر این، بصورت تجربی مشاهده شده است که بهترین مشخصات اندازه‌گیری زمان با روش لبه‌ی صعودی هنگامی حاصل می‌شود که تبعیضگر زمان حدود ۱۰ تا ۲۰ درصد دامنه‌ی پالس تنظیم شده باشد. این مشاهدات منجر به توسعه‌ی روش جدیدی [۲۶] در اندازه‌گیری زمان شد. اصول اندازه‌گیری زمان با استفاده از روش کسر ثابت در شکل (۱-۱۸) نشان داده شده است. این فرایند شامل گرفتن پالس پیش تقویت‌کننده (الف)، ضرب آن در کسر f که متناظر با کسر اندازه‌گیری زمان دلخواه از دامنه‌ی کل است (ب). همچنین شکل موج ورودی معکوس، و سپس به اندازه‌ی زمانی بیشتر از زمان خیزش پالس، تاخیر داده می‌شود (ج). در ادامه شکل موج (ب) و (ج) با هم جمع می‌شوند (د). زمانی که این پالس از نقطه‌ی صفر محور عبور می‌کند، مستقل از دامنه است و متناظر با زمانی است که در آن پالس به کسر f از دامنه‌ی کل می‌رسد. جزئیات مدار تبعیضگر کسر ثابت و استفاده‌ی آن در چندین آزمایش مختلف در مراجع [۲۷-۳۰] آمده است.

۱-۱۶ آهنگ‌های شمارش زیاد

از اواسط سال ۱۹۹۰، تلاش‌های زیادی در غالب گروه‌های مختلف فیزیک برای توسعه‌ی سخت‌افزاری و نرم‌افزاری ماژول‌ها انجام شد تا مشکل از دست رفتن شمارش به سبب زمان مرده را کاهش دهد. از دست رفتن نرخ درست شمارش زمانی که آهنگ شمارش بسیار زیاد باشد مسئله‌ی کاملاً جدی و پر اهمیتی است

⁹⁶ Constant Fraction

[۳۱]. زمانی که این تلاش‌ها در مورد آشکارسازهای ژرمانیومی به ثمر نشست، به تدریج کاربردهای آن در تمام سیستم‌های طیف‌سنجی هسته‌ای مورد استفاده قرار گرفت [۳۲]. این تکنیک را می‌توان برای کاهش از دست رفتن شمارش به سبب زمان مرده، مانند ایزوتوپ‌های با نیمه عمر خیلی کوتاه یا آهنگ‌های شمارش خیلی زیاد برای ایزوتوپ‌های با نیمه عمر طولانی‌تر استفاده کرد. فرض اساسی این تکنیک این است که یا زمان مرده سیستم مطول^{۹۷} (گسترش یافته) است (که به نام شمارنده‌های بدون اتلاف^{۹۸} شناخته می‌شوند) [۳۳] و یا اینکه شمارنده‌ی زمان زنده را وادار کنیم تا بصورت وارونه^{۹۹} بشمارد (که به شمارش زمان مرده‌ی صفر معروف است) [۳۴]. هر دو مورد اخیر، توسط شرکت‌های بزرگی همچون ORTEC [۲] و Canberra [۱] در مازول‌ها با موفقیت بکار گرفته شده است [۳۵].



شکل (۱-۱۸) شکل موج در اندازه‌گیری زمان به روش کسر ثابت. (الف) سیگنال ورودی، (ب) سیگنال تضعیف شده، (ج) سیگنال معکوس و تاخیر داده شده، (د) سیگنال شکل‌دهی شده برای اندازه‌گیری زمان. برای سادگی، فقط لبه‌ی صعودی پالس نمایش داده شده است.

⁹⁷ Extended

⁹⁸ Loss Free Counter

⁹⁹ Backward

۱-۱۷ پردازش دیجیتال^{۱۰۰}

نوآوری الکترونیکی دیگری که در طیف سنجی هسته‌ای ایجاد و توسعه یافت، پردازش دیجیتال بود که در حال جایگزین شدن ADCهای استاندارد است. ماژول‌های استاندارد NIM به همراه قفسه‌ی آن که در قسمت پشتی خود منبع تغذیه‌ی HV را نیز به همراه دارند، سیستم‌های حجیم و سنگینی هستند که خود همین موضوع را می‌توان به عنوان یک مشکل در نظر گرفت. به لطف توسعه‌ی سیستم‌های دیجیتال، دیگر نیازی به الکترونیک حجیم و سنگین نیست بطوری که تمام سیستم الکترونیک دیجیتال مورد نیاز آزمایشگر بصورت یکپارچه به همراه آشکارساز وجود دارد. اینگونه سیستم‌ها برای اکثر آزمایش‌های طیف سنجی تحقیقاتی و آموزشی بسیار مناسب هستند. مراجع مفصل و دقیقی راجع به پردازش دیجیتال در مراجع [۳۶-۴۰] آمده است.

در فصل دوم به معرفی ابزار و الکترونیک هسته‌ای استاندارد VME خواهیم پرداخت. مزایای عمده‌ی ابزار و الکترونیک هسته‌ای با استاندارد VME که قابلیت پردازش دیجیتال پالس را دارند، در فصل دوم آمده است.

¹⁰⁰ Digital Processing

فصل دوم

ابزار و الکترونیک هسته‌ای

(استاندارد VME)



۲-۱ مقدمه

الکترونیک آنالوگ با سیگنال‌های آنالوگ کار می‌کند و در معرض عواملی همچون تضعیف سیگنال، نوفه سیگنال است. در طرف مقابل، الکترونیک دیجیتال یا مدارهای الکترونیکی دیجیتال، به الکترونیکی اطلاق می‌شود که با سیگنال‌های دیجیتال سروکار دارد. الکترونیک دیجیتال و روش‌های پردازش دیجیتال نشان داده‌اند که دارای توان تفکیک زیادتری نسبت به الکترونیک آنالوگ، در تحلیل سیگنال هستند. این مهم فرصت جدیدی را در طیف سنجی با قدرت تفکیک زیاد و آهنگ‌های شمارش زیاد برای محققانی که علاقه به استفاده از باریکه‌های شدید نوترونی و باریکه‌های اشعه‌ی ایکس دارند، فراهم آورده است. تکنولوژی پردازش دیجیتال سیگنال ثابت کرده است که عملکرد سیستم را مستقل از توان عملیاتی، در مقابل تغییرات دمایی و منابع نوفه تقریباً ثابت نگه می‌دارد. به عنوان یک نتیجه، کیفیت، کمیت و قابل اعتماد بودن داده‌ها در الکترونیک دیجیتال افزایش یافته است. در این فصل به معرفی ابزار و الکترونیک هسته‌ای دیجیتال با استاندارد VME که نسل جدید الکترونیک هسته‌ای مورد استفاده در آزمایشگاه‌های بزرگ تحقیقاتی فیزیک دنیا است، می‌پردازیم.

۲-۲ تاریخچه

گذرگاه VME یا همان VMEBus یک معماری کامپیوتر (گذرگاه استاندارد کامپیوتری) است. عبارت VME گرفته شده از VERSA Module Eurocard است که اولین بار در سال ۱۹۸۰ توسط گروهی از تولید کنندگان تعریف شد. این گروه شامل افرادی از کمپانی‌های سرشناس Signetics, Motosek, Motorola بودند که در تعریف الکترونیک استاندارد VME همکاری داشتند. عبارت Bus یک اصطلاح عمومی برای توصیف مسیر عبور اطلاعات کامپیوتر است. بنابراین ترکیب VMEbus بدین نحو ساخته شده است.

در حقیقت، منشاء عبارت VME هرگز بصورت رسمی و صریح تعریف نشد. یکی دیگر از تعاریفی که بطور وسیعی مورد استفاده قرار می‌گرفت عبارت VERSAbus-E بود که برگرفته شده از VERSAmodule Europe است. با این حال عبارت Eurocard تکمیل کننده‌ی بهتری برای آن است. پس VMEbus در اصل ترکیبی از استاندارد الکتریکی^۱ VERSbus و فاکتور شکل مکانیکی Eurocard است.

صنعت گذرگاه‌های ریز-رایانه‌ای^۲ با ظهور ریزپردازنده‌ها^۳ شروع شد. در سال ۱۹۸۰ گذرگاه‌های زیادی موجود بودند. گذرگاه VMEbus با سایر گذرگاه‌ها مثل Multibus, STD Bus, S-100 و Q bus در حال رقابت بود. هرچند هم اکنون از این گذرگاه‌ها به ندرت استفاده می‌شود. اما اکثر آنها فقط با یک یا دو مدل از ریزپردازنده‌ها به خوبی کار می‌کردند، دامنه‌ی آدرس‌دهی کوچکی داشتند و در نتیجه کند بودند. معماری VMEbus با تعریف جدیدی از گذرگاه، پا به میدان نهاد که آن را مستقل از نوع ریزپردازنده می‌کرد. بروزرسانی آسان مسیر اطلاعات آن از ۱۶-بیت به ۳۲-بیت، بکارگیری استاندارد مکانیکی قابل اعتماد و اجازه‌ی فروشندگان مستقل برای ساخت تولیدات سازگار از دیگر محاسن این الکترونیک بود.

با تلاش‌های زیادی که روی VERSAbus انجام شده بود، زمان آن رسیده بود تا ازین پس تبدیل به یک چارچوب جدید استاندارد شود. به علاوه یک استاندارد مکانیکی بر اساس فرمت کارت‌های استاندارد اروپا انتخاب شد. Eurocard عبارتی است که کمابیش توصیف کننده‌ی خانواده‌ای از تولیدات بر اساس اتصال‌های استاندارد IEC 603-2^۴ و DIN 41612^۵، کارت‌های استاندارد مدارهای چاپی DIN 41494، IEEE 1101^۶ و استاندارد قفسه‌ی IEC 297-3 است. زمانی که VMEbus برای اولین بار ایجاد و توسعه یافت، فرمت Eurocard برای چندین سال به خوبی در اروپا جا افتاده و رسمی شده بود. پیوند مشخصات

¹ VERSAbus Electrical Standard

² Microcomputer

³ Microprocessor

⁴ International Electrotechnical Commission

⁵ Deutsches Institut für

Normung

⁶ Institute of Electrical and Electronics Engineers

الکتريکی VERSAbus و فرمت Eurocard منجر به نسخه‌ی VMEbus بازننگری شده‌ی A شد. در ادامه بازننگری‌ها و اصلاحات زيادی روی این استاندارد شکل گرفت [۴۱].

امروزه این الکترونیک بطور گسترده‌ای در کارهای تحقیقاتی کوچک تا بزرگترین آزمایشگاه‌های فیزیک انرژی زياد دنیا مانند مرکز CERN در حال استفاده است.

از جمله مزیت‌های عمده و غالب الکترونیک دیجیتال نسل جدید یعنی الکترونیک استاندارد VME نسبت به الکترونیک آنالوگ یعنی الکترونیک استاندارد NIM می‌توان به امکان تحلیل آفلاین داده‌ها، انعطاف‌پذیری^۷، قابلیت استفاده در آهنگ‌های شمارش زياد و امکان بکارگیری یک ماژول برای چند هدف اشاره کرد.

در ادامه این فصل به معرفی الکترونیک استاندارد VME اشاره خواهیم کرد. الکترونیک استاندارد VME استفاده شده در این پایان‌نامه، محصول شرکت CAEN است که در پژوهشگاه دانش‌های بنیادی، در طرح چشمه‌ی نور ایران موجود است.

۲-۳ قفسه‌ی VME

الکترونیک استاندارد VME هم مانند استاندارد NIM، قفسه‌ای برای استفاده‌ی همزمان ماژول‌های این استاندارد دارد. هرچند قفسه‌های VME متنوعی از کمپانی‌های مختلف ساخته شده است، اما همانطور که گفته شد همه‌ی کارت‌ها دارای استاندارد یکسانی هستند. البته برخلاف کارت‌های الکترونیک NIM کارت‌های الکترونیک VME در سه دسته‌ی VME320, VME64X, VME64 موجود هستند که قدری با هم تفاوت دارند. پس قفسه‌های VME هم به نحوی طراحی می‌شوند که پذیرای این سه مدل باشند. البته قفسه‌هایی هم ساخته شده‌اند که قابلیت استفاده‌ی همزمان کارت‌های استاندارد VME و کارت‌های استاندارد NIM را داراست. دو نمونه از قفسه‌های اخیرالذکر شرکت CAEN در ادامه آمده است.

⁷ Flexibility



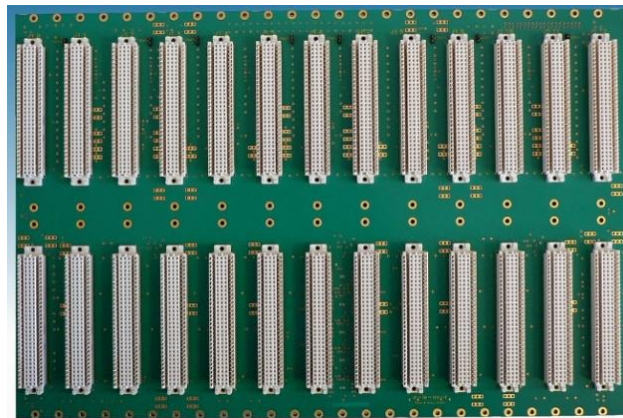
شکل (۲-۲) قفسه‌ی ترکیبی VME و NIM
شرکت CAEN مدل NV8020A [۴۳].



شکل (۱-۲) قفسه‌ی VME شرکت
CAEN مدل 8200 [۴۲].

۲-۴ صفحه‌ی پشت^۸ VME و اتصال‌های آن

قفسه‌ی استاندارد VME دارای ۲۱ شیار است. ماژول‌ها با اتصال به صفحه‌ی پشت VME (شکل شماره‌ی ۲-۳) به نوعی به یکدیگر متصل می‌شوند. پهنای مسیر داده‌ها از کارت‌ها عبارت است از: ۸، ۱۶، ۲۴، ۳۲، ۶۴ بیت. محدوده‌ی آدرس‌دهی بین ۱۶، ۲۴، ۳۲، ۶۴ بیت است. صفحه‌ی پشت VME دارای اتصال‌های P1 و P2 است که جزئیات پین‌ها در جدول (۲-۱) آمده است.



شکل (۲-۳) صفحه‌ی پشتی VME [۴۴].

⁸ Backplane

جدول (۱-۲) مشخصات اتصال‌های P1 و P2 ی صفحه‌ی پشتی VME [۴۵].

VME64x P1 Connector						VME64x P2 Connector					
Pin	Signal Name	Signal Name	Signal Name	Signal Name	Signal Name	Pin	Signal Name	Signal Name	Signal Name	Signal Name	Signal Name
	Row z	Row A	Row B	Row C	Row d		Row z	Row A	Row B	Row C	Row d
1	MFR	D00	BBSY*	D08	VFC	1	UsDef	UsDef	+5V	UsDef	UsDef
2	GND	D01	BCLR*	D09	GND	2	GND	UsDef	GND	UsDef	UsDef
3	MCLK	D02	ACFAIL*	D10	+1V	3	UsDef	UsDef	RETRY	UsDef	UsDef
4	GND	D03	BG0IN*	D11	+V2	4	GND	UsDef	A24	UsDef	UsDef
5	MSD	D04	BG0OUT*	D12	RsvU	5	UsDef	UsDef	A25	UsDef	UsDef
6	GND	D05	BG1IN*	D13	-V1	6	GND	UsDef	A26	UsDef	UsDef
7	MMD	D06	BG1OUT*	D14	-V2	7	UsDef	UsDef	A27	UsDef	UsDef
8	GND	D07	BG2IN*	D15	RsvU	8	GND	UsDef	A28	UsDef	UsDef
9	MCTL	GND	BG2OUT*	GND	GAP*	9	UsDef	UsDef	A29	UsDef	UsDef
10	GND	SYSCLK	BG3IN*	SYSFAIL*	GA0	10	GND	UsDef	A30	UsDef	UsDef
11	RESP*	GND	BG3OUT*	BERR*	GA1	11	UsDef	UsDef	A31	UsDef	UsDef
12	GND	DS1*	BR0*	SYSREST*	+3.3v	12	GND	UsDef	GND	UsDef	UsDef
13	RsvBus	DS0*	BR1*	LWORD*	GA2*	13	UsDef	UsDef	+5V	UsDef	UsDef
14	GND	WRITE*	BR2*	AM5	+3.3V	14	GND	UsDef	D16	UsDef	UsDef
15	RsvBus	GND	BR3*	A23	GA3*	15	UsDef	UsDef	D17	UsDef	UsDef
16	GND	DTACK*	AM0	A22	+3.3V	16	GND	UsDef	D18	UsDef	UsDef
17	RsvBus	GND	AM1	A21	GA4*	17	UsDef	UsDef	D19	UsDef	UsDef
18	GND	AS*	AM2	A20	+3.3V	18	GND	UsDef	D20	UsDef	UsDef
19	RsvBus	GND	AM3	A19	RsvBus	19	UsDef	UsDef	D21	UsDef	UsDef
20	GND	IACK*	GND	A18	+3.3V	20	GND	UsDef	D22	UsDef	UsDef
21	RsvBus	IACKIN*	SERCLK	A17	RsvBus	21	UsDef	UsDef	D23	UsDef	UsDef
22	GND	IACKOUT*	SERDAT*	A16	+3.3V	22	GND	UsDef	GND	UsDef	UsDef
23	RsvBus	AM4	GND	A15	RsvBus	23	UsDef	UsDef	D24	UsDef	UsDef
24	GND	A07	IRQ7*	A14	+3.3V	24	GND	UsDef	D25	UsDef	UsDef
25	RsvBus	A06	IRQ6*	A13	RsvBus	25	UsDef	UsDef	D26	UsDef	UsDef
26	GND	A05	IRQ5*	A12	+3.3V	26	GND	UsDef	D27	UsDef	UsDef
27	RsvBus	A04	IRQ4*	A11	LIA*	27	UsDef	UsDef	D28	UsDef	UsDef
28	GND	A03	IRQ3*	A10	+3.3V	28	GND	UsDef	D29	UsDef	UsDef
29	RsvBus	A02	IRQ2*	A09	LIO*	29	UsDef	UsDef	D30	UsDef	UsDef
30	GND	A01	IRQ1*	A08	+3.3V	30	GND	UsDef	D31	UsDef	UsDef
31	RsvBus	-12V	+5V Standby	+12V	GND	31	UsDef	UsDef	GND	UsDef	GND
32	GND	+5V	+5v	+5V	VFC	32	GND	UsDef	+5v	UsDef	VFC

۲-۵ سرعت انتقال اطلاعات VMEbus

VMEbus یا همان گذرگاه VME خصوصاً در نسخه‌های اخیر آن، جزء سریعترین گذرگاه‌ها است. در حقیقت شاید سریعترین گذرگاه ریز-رایانه‌ای مشهور باشد. در جدول (۲-۲) چند گذرگاه و بیشینه سرعت انتقال اطلاعات آمده است.

جدول (۲-۲) سرعت انتقال داده‌ها در انواع ماژول‌های VME [۴۱].

شکل ساختاری ^۹	چرخه‌ی گذرگاه ^{۱۰}	بیشینه سرعت
VMEbus IEEE -1014	BLT	40 Mbyte/sec
VME64	MBLT	80 Mbyte/sec
VME64x	2eVME	160 Mbyte/sec
VME320	2eSST	320 Mbyte/sec

⁹ Topology

¹⁰ Bus Cycle

۲-۵-۱ چرخه‌های گذرگاه

همانطور که گفته شد انتقال داده در گذرگاه VME بسیار سریعتر نسبت به سایر گذرگاه‌ها است. با توجه به ترکیب هر کدام از کارت‌ها چرخه‌ی گذرگاه برای داده‌ها متفاوت است. با توجه به جدول (۲-۲) ترکیب‌های جدیدتر از چرخه‌های جدیدتری استفاده می‌کنند که همین امر باعث تغییر چشمگیر در سرعت انتقال داده‌ها می‌شود. بطور مثال در چرخه‌ی BLT داده‌های حداکثر ۳۲-بیتی با چرخه‌هایی حداکثر ۲۵۶ بیتی از داده‌ها انتقال پیدا می‌کند. در مورد MBLT داده‌های ۶۴-بیتی با چرخه‌های پیوسته‌ی حداکثر ۲۰۴۵ بیتی از داده‌ها انتقال داده می‌شوند.

۲-۶ دروازه‌های قابل برنامه‌ریزی میدان^{۱۱} (FPGA)

اگر بخواهیم بدون مقدمه به توضیح FPGA بپردازیم، باید گفت FPGA یا دروازه‌های قابل برنامه‌ریزی میدانی، تراشه‌هایی هستند که متشکل از هزاران تا میلیون‌ها آرایه‌ی منطقی است و این آرایه‌ها با سوییچ‌های قابل برنامه‌ریزی به یکدیگر متصل شده‌اند. به بیان بهتر، FPGA یک مدار مجتمع است که می‌توان آن را پس از اتمام فرآیند تولید، مطابق نیاز طراح برنامه‌ریزی نمود و روابط منطقی بین پایه‌های ورودی و خروجی را تغییر داد. طراح بر اساس نیاز می‌تواند روابط بین آرایه‌ها را تغییر دهد و توابع مورد نیاز خود را پیاده‌سازی نماید. FPGAها قابلیت انجام توابع پیچیده‌ی منطقی را در کمتر از چند نانو ثانیه دارا هستند و با امکان پردازش‌های موازی می‌توانند عملیات‌های بسیار پیچیده را در کسری از ثانیه به انجام برسانند. دقت و کارایی FPGAها باعث شده است تا در موقعیت‌های حساس بکار گرفته شوند. معمولاً زمانی که نیاز به پیاده‌سازی یک سیستم سفارشی و حساس پیچیده وجود داشته باشد، FPGA به کار گرفته می‌شود. روابط منطقی درون این تراشه‌ها را اغلب با زبان HDL^{۱۲} یا همان زبان توصیف سخت افزار مشخص می‌کنند.

¹¹ Field Programmable Gate Array

¹² Hardware Description Language

علاوه بر HDL از طراحی نمایی^{۱۳}، نمودار وضعیت^{۱۴} و برنامه نویسی به زبان های دیگر مانند C نیز می توان استفاده کرد که توسط برنامه ای که بواسطه آن طراحی را انجام می دهید به کد HDL تبدیل می گردد. به دلیل استفاده مستقیم از دروازه ها در انجام عملیات ها، این تراشه ها دارای سرعت و دقت بسیار بالا هستند. کاربردهای FPGA بسیار متنوع است و از FPGAها در صنایع مختلف که نیاز به دقت و سرعت بالای محاسبه و انجام عملیات های منطقی است استفاده می شود.

حوزه ی FPGA بسیار گسترده است. آنچه در اینجا اجمالا بیان شد، توضیح بسیار مختصری از این تراشه است. خواننده می تواند به مراجع [۴۶-۴۸] مراجعه کند. به عنوان خاتمه ی این بخش به تعدادی از کاربردهای این تراشه اشاره می کنیم.

تراشه های FPGA در صنایع پزشکی، مخابراتی، رمزنگاری، نظامی و در کنترل فرآیندهای دقیق صنعتی جایگاه بالایی دارند. البته کاربرد تراشه های FPGA به این موارد محدود نمی شود و کاربرد FPGA در صنعت و سیستم های مخابراتی و صنایع پزشکی روز به روز در حال افزایش است.

۲-۷ ماژول مبدل دیجیتال (Digitizer)

اصل اولیه ی دیجیتال کردن سیگنال در ماژول Digitizer عبارت است از :

- ✓ ذخیره ی کامل سیگنال از ورودی کانال
- ✓ تبدیل سیگنال آنالوگ به دیجیتال توسط یک ADC سریع
- ✓ انجام محاسبات روی اطلاعات دیجیتال؛ که مستقیماً روی یک FPGA موجود روی کارت انجام می شود.

ماژول Digitizer با پردازش پالس دیجیتال تبدیل به ابزار جدیدی شده است که جایگزین بیشتر ماژول های مرسوم مانند تحلیلگر تک و چند کاناله، تبعیضگرها و ... است. این ماژول در مدل های متفاوتی

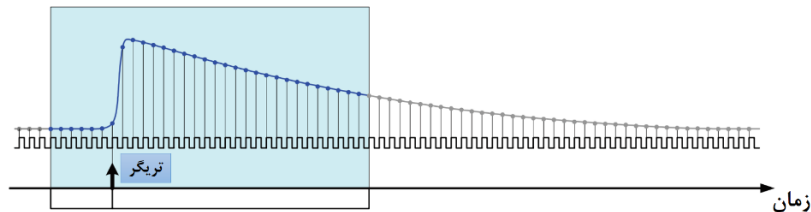
¹³ Schematic Design

¹⁴ State Diagram

مانند ماژول VME، ماژول NIM و Digitizer های رومیزی^{۱۵} موجود است و در تصویربرداری پزشکی، امنیت داخلی، مانیتورینگ محیطی و البته در حوزه‌های مختلف فیزیک کاربرد دارد.

۲-۷-۱ اساس کار ماژول Digitizer

ماژول‌های Digitizer وسایلی هستند که قادرند بطور پیوسته سیگنال آنالوگ ورودی را دریافت کنند. در ادامه سیگنال ورودی توسط یک ADC سریع، نمونه‌برداری می‌شود. در این مرحله مانند آنچه در شکل (۲-۴) آمده است، داده‌ها به جای فاصله‌های زمان‌های پیوسته‌ی آنالوگ، تبدیل به نقاطی می‌شوند که در فواصل زمانی مجزا قرار دارند.



شکل (۲-۴) نمونه‌ی یک سیگنال آنالوگ دیجیتال شده در واحد Digitizer [۴۹].

سیگنال دیجیتال شده در حافظه‌ی میانی^{۱۶} Digitizer بطور پیوسته حاضر است تا با دستور کاربر در دسترس خوانش با درگاه‌های متفاوتی همچون USB و رابط نوری^{۱۷} قرار بگیرد. بسته به سخت‌افزار FPGA، ماژول Digitizer می‌تواند مانند حالات زیر کار کند :

- ✓ در حالت ساده، مانند یک اسلیوسکوپ دیجیتال عمل کند
 - ✓ در حالت پیشرفته، پردازش آنالین سیگنال انجام دهد تا پارامترهایی نظیر ارتفاع پالس^{۱۸}، بار^{۱۹}، مهرزمان^{۲۰} را بدست آورد و یا تبعیضگر شکل پالس^{۲۱} باشد.
- فرآیند دیجیتال کردن در ماژول‌های Digitizer بر اساس دو روش است :

¹⁵ Desktop Digitizers

¹⁶ Buffer

¹⁷ Optical

¹⁸ Pulse Height

¹⁹ Charge

²⁰ Time Stamp

²¹ Pulse Shape Discriminator

✓ ADC نوع فلش^{۲۲}

✓ جابه‌جایی آرایه‌های خازنی^{۲۳}

ADC نوع فلش، سریعترین مبدل آنالوگ به دیجیتال است که در آن نمونه‌برداری و تبدیل سیگنال آنالوگ به دیجیتال هم‌زمان انجام می‌شود. ADC نوع فلش به سبب تبدیل سیگنال آنالوگ به دیجیتال، خیلی تحت تاثیر زمان مرده قرار نمی‌گیرد. در جابه‌جایی آرایه‌های خازنی نمونه‌برداری و تبدیل آنالوگ به دیجیتال در زمان‌های متفاوتی شکل می‌پذیرد. بنابراین زمان مرده بوجود خواهد آمد. با وجود زمان مرده، در روش جابه‌جایی آرایه‌های خازنی، Digitizer قادر است از پالس ورودی در فرکانس‌های خیلی زیاد (تا سقف ۵GS/s)، با چگالی کانال زیاد نمونه‌برداری کند در حالی که فرکانس سریعترین ADC نوع فلش بیش از مقدار ۴GS/s نیست؛ علاوه بر اینکه این کار با تعداد کمی کانال انجام می‌پذیرد. در قیاس با اسیلوسکوپ‌های دیجیتال تجاری مزیت‌های متفاوتی برای Digitizerها وجود دارد که آن را تبدیل به یک ابزار پیشرفته در کاربردهای متنوع آن می‌کند :

✓ ثبت شکل موج بدون زمان مرده به سبب تبدیل سریع (ADC نوع فلش)

✓ تقلیل داده‌ها

✓ قابلیت استفاده‌ی هم‌زمان از چند کارت برای انطباق‌پذیری سیستم

✓ رابط کاربری با پهنای باند زیاد

✓ پردازش دیجیتال پالس بصورت آنلاین با استفاده از الگوریتم‌های سوار شده روی FPGA

از مزایای رهیافت دیجیتال می‌توان به پایداری مطلوب، قابلیت تکثیر و تکرارپذیری، قابلیت برنامه‌نویسی مجدد برای تنظیم الگوریتم دلخواه در هر کاربرد، قابلیت حفظ داده‌های سیگنال آنالوگ که وارد چرخه‌ی

²² Flash ADC

²³ Switched Capacitor Arrays

اكتساب می‌شوند، انعطاف‌پذیری، تصحیحات بهتر افت‌وخیزهای آماری خط پایه، تصحیحات انباشت و نقصان بالستیکی^{۲۴} و ... اشاره کرد.

۲-۷-۲ نمودار بلوکی Digitizer

همانطور که قبلاً گفته شد علاوه بر استفاده‌ی Digitizer به عنوان یک اسیلوسکوپ، کاربر قادر است تا با بارگذاری برنامه‌ی خاصی روی سخت افزار FPGA، ماژول Digitizer را به عنوان پردازشگر دیجیتال پالس استفاده کند. یک Digitizer که روی حالت پردازش دیجیتال پالس کار می‌کند تبدیل به یک ابزار چند کاربردی می‌شود که جایگزینی برای بیشتر ماژول‌هایی مانند MCA، TDC و تبعیضگرها است. دو الگوریتم ساده برای محاسبه بار جمع‌آوری شده بواسطه‌ی اندرکنش تابش در محیط آشکارساز وجود دارد :

✓ پردازش دیجیتال پالس برای یکپارچه‌سازی بار

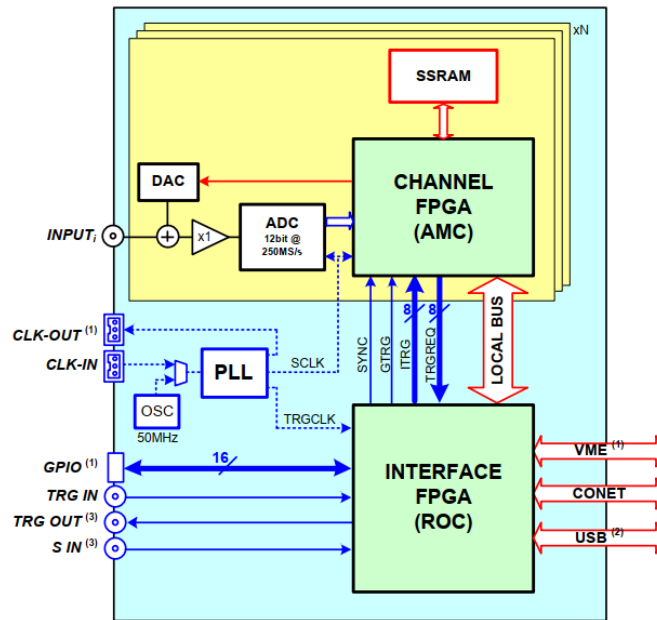
✓ پردازش دیجیتال پالس برای تبعیضگر شکل پالس

سیگنال ورودی آنالوگ بطور پیوسته به داده‌های دیجیتال تبدیل می‌شود و بصورت آنلاین توسط کانال FPGA (AMC^{۲۵}) پردازش می‌شود. هدف AMC انجام پردازش دیجیتال پالس است تا تبدیل به ابزاری شود تا بار جمع‌آوری شده بواسطه‌ی اندرکنش در آشکارساز محاسبه شود. نمودار بلوکی ساده شده‌ی Digitizer در شکل (۲-۵) آمده است.

وقتی روی FPGA برنامه‌ای برای پردازش دیجیتال سیگنال سوار شود که برای یکپارچه‌سازی و محاسبه‌ی بار آماده شده باشد، Digitizer را تبدیل به یک سیستم طیف‌سنجی کرده‌ایم که به صورت آنلاین اطلاعات مربوط به بار و زمان را محاسبه و به کاربر می‌دهد. به علاوه اینکه داده‌ها را می‌توان ذخیره کرد و بعدها مورد تجزیه و تحلیل آنلاین نیز قرار داد.

²⁴ Ballistic Defecite

²⁵ Advanced Mezzanine Card



شکل (۲-۵) نمودار بلوکی ساده شده‌ی Digitizer – (۱) فقط کارت‌های VME – (۲) فقط کارت‌های NIM/Desktop – (۳) برای NIM/Desktop [۵۰].

۲-۷-۳ دیجیتال کردن سیگنال و پردازش سیگنال

تکنولوژی Flash ADC بطور قابل ملاحظه‌ای در دهه‌های اخیر بهینه شده است که دقت زیادتر و سرعت نمونه‌برداری سریع‌تر را باعث شده است. استفاده از فلش ADCها در جمع‌آوری داده‌ها ما را قادر ساخته است تا علاوه بر تبدیل سیگنال آنالوگ به دیجیتال، اطلاعات سیگنال را حفظ کنیم تا در ادامه در سایر فعالیت‌های آزمایشگاهی و تکنیک‌های هسته‌ای در صورت نیاز، به آن دسترسی داشته باشیم.

Digitizer بطور یکپارچه در FPGA جمع شده است که قابلیت اکتساب اطلاعات را از فلش ADC دارد و آن را در زمان حقیقی پردازش می‌کند. الگوریتم‌ها قابلیت برنامه‌نویسی مجدد را بسته به نیاز کاربر دارند و تمامی پارامترهای بسته به شرایط آزمایشگاهی می‌توانند تنظیم شوند. چنین الگوریتمی جایگزین دیجیتالی برای روش‌های متدوال و سنتی پردازش سیگنال آنالوگ است. بنابراین Digitizerها شامل توابع مختلفی هستند که در یک کارت قرار گرفته‌اند. خصوصاً، امکان تعویض فیلترهای زمانی مانند تبعیضگر کسر

ثابت، تقویت کننده-شکل دهنده^{۲۶}، سنجش قله ADC، TDC و غیره وجود دارد. اکثر آگوریتم‌ها در سطح سخت‌افزاری درون FPGA قرار داده شده‌اند که کلیت اکتساب داده و انتقال داده را مدیریت می‌کند.

۲-۷-۴ انعطاف پذیری زیاد در پیکربندی فرمان^{۲۷}

هر کانال Digitizer بطور مجزا قابلیت تبعیض‌گری دیجیتال سیگنال ورودی و تولید سیگنال فرمان^{۲۸} را دارد (البته به شرطی که از قبل برای Digitizer تعریف شده باشد). در حالت پیش‌فرض، یک آستانه‌ی با قابلیت برنامه‌نویسی مجدد روی FPGA سوار شده است که دائماً با داده‌های ورودی دیجیتال شده مقایسه می‌شود و خروجی را به کاربر می‌دهد در حالی که آگوریتم‌های پیشرفته‌تر از پیچیده‌گی بیشتری برخوردار هستند و عملیات بیشتری روی داده‌ها انجام می‌دهند که البته بسته به کاربرد بکار رفته در آزمایش از سوی کاربر اعمال می‌شود (مانند CFD دیجیتال، فیلترهای زمان و...).

برای اعمال سیگنال فرمان می‌توان به دو صورت عمل کرد. اولاً یک سیگنال فرمان خارجی را اعمال کنیم و به Digitizer دستور دهیم تا داده‌ها را بر اساس این سیگنال خاص طبقه‌بندی کند (یعنی داده‌هایی را ثبت کند که با سیگنال فرمان مطابقت دارد و بقیه داده‌ها را نادیده بگیرد). ثانیاً سیگنال فرمان را از یک کانال Digitizer تعیین کنیم و به Digitizer دستور دهیم تا داده‌ها را بر مبنای این سیگنال داخلی طبقه‌بندی کند. همانطور که بیان شد در ساده‌ترین حالت می‌توان یک آستانه را برای غربال کردن داده‌ها انتخاب کرد که بصورت دستی در فایل پیکربندی Digitizer از سوی کاربر انجام می‌شود.

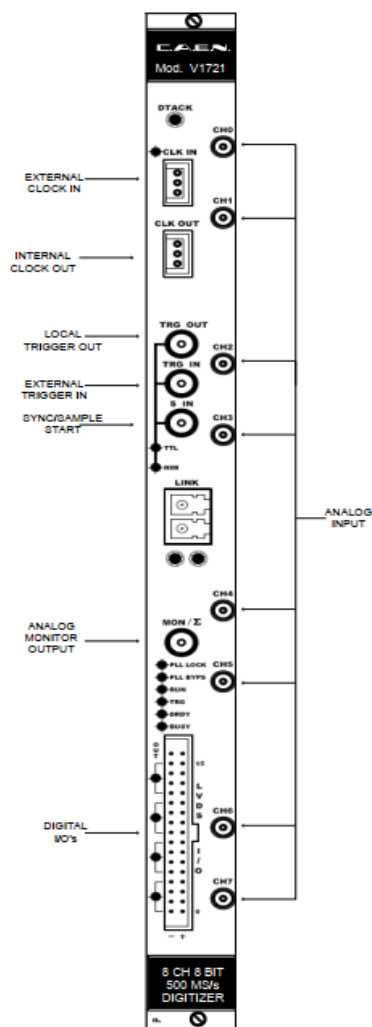
۲-۷-۵ ماژول‌های V1721 و V1731 Digitizer

ماژول‌های Digitizer موجود در طرح چشمه‌ی نور ایران، دو مدل از Digitizerهای شرکت CAEN با مدل‌های V1721 و V1731 می‌باشند که در ادامه مشخصات آنها آمده است.

²⁶ Shaping Amplifier

²⁷ Trigger Configuration

²⁸ Trigger Signal



شکل (۶-۲) صفحه‌ی جلویی ماژول Digitizer V1721 [۵۰].

مدل V1721 / V1731 از ماژول‌های استاندارد VME با اندازه‌ی ۶U (معادل است با اندازه‌ی ۲۳۳ mm × ۱۶۰ mm) هستند که ۸ کاناله، ۸ بیتی و با قدرت نمونه‌گیری با نرخ ۵۰۰ MS/s (معادل ۲ نانو ثانیه) هستند. ورودی کانال‌ها کابل‌های کوکاسیال MCX است. مدل V1731 این قابلیت را دارد که به جای ۸ کانال با ۴ کانال کار کند در عوض نرخ نمونه‌گیری آن به ۱ GS/s افزایش یابد. هر دو مدل V1721 و V1731 از قابلیت هم‌زمانی چند-کارتی پشتیبانی می‌کنند به این معنی که کاربر قادر است چند ماژول Digitizer را به هم سری کند و در یک چرخه از ظرفیت تمامی آنها استفاده کند. صفحه‌ی جلوی ماژول V1721 در شکل (۶-۲) آمده است.

۲-۸ مبدل زمان دیجیتال^{۲۹} (TDC)

در سیستم طیف‌سنجی زمان همانند آنچه در مورد TAC گفته شد، بازه‌های زمانی بین شروع و پایان پالس‌ها ابتدا به دامنه‌ی پالس تبدیل می‌شود. در تحلیلگر چند-کاناله، دامنه‌ی پالس ابتدا دیجیتال

و سپس ذخیره می‌شود. توجه شود که فرایند دیجیتال کردن در بعضی از موارد با تبدیل دوباره‌ی دامنه به بازه‌های زمانی نوسانگری که پالس در آن جمع‌آوری شده است، انجام می‌شود. بنابراین منطقاً، دور از ذهن نیست که گام تبدیل بازه‌های زمانی به دامنه را حذف کنیم و در عوض بازه‌های زمانی را مستقیماً با در نظر گرفتن یک دروازه^{۳۰} با ساعت فرکانس-ثابت دیجیتال کنیم. با این حال کاربرد این روش به بیشینه مقدار فرکانسی که در آن پالس ساعت با اطمینان می‌تواند ذخیره و شمارش شود محدود می‌شود. حد بالایی [۵۲]

²⁹ Time to Digital Converter

³⁰ Gate

حال حاضر حدود ۱GHz است که معادل دوره‌ی ۱ns است. بنابراین بازه‌های زمانی از مرتبه‌ی ۱۰۰ns یا بیشتر را می‌توان با دقت ۱٪ جستجو کرد. اما دیجیتال کردن بازه‌های زمانی کوتاه‌تر با این تکنیک به سبب بزرگی مقیاس زمانی تحمیل شده توسط فرکانس ساعت، قابل دستیابی نیست. در عوض، برای دستیابی به چنین بازه‌های زمانی کوتاهی از تکنیک [۵۲-۵۴] پیچیده‌تری استفاده می‌شود. در این تکنیک بازه‌های زمانی پایه با فاکتور ۲۵۶ یا بیشتر از آن گسترده می‌شوند. TDC چند-توقفی^{۳۱} عبارت است از TDC که تعدادی کانال موازی دارد که همه‌ی این کانال‌ها با یک سیگنال شروع راه‌اندازی شده‌اند. هر کانال با یک پالس توقف مجزا کنترل می‌شود که قابلیت اندازه‌گیری زمان را به تعداد زیادی از رویدادها، بطور موازی می‌دهد [۲۵]. اصول اساسی اندازه‌گیری بازه‌های زمان در مرجع [۵۵] آمده است که اغلب در طراحی‌های جدید روی کاربردهایی خاصی از مدارهای مجتمع بکار رفته است.

۹-۲ ماژول‌های V1290 و V1190 TDC

ماژول‌های TDC موجود در طرح چشمه‌ی نور ایران، دو مدل از TDCهای شرکت CAEN با مدل‌های V1190A و V1290A می‌باشند که در ادامه مشخصات آنها آمده است.

ماژول CAEN TDC V1190A یک ماژول استاندارد VME با سایز ۶U است. این واحد دارای ۴ تراشه‌ی HPTDC^{۳۲} است که تماماً توسط گروه CERN/ECP-MIC توسعه داده شده است [۵۶]. قدرت تفکیک زمانی در این ماژول را می‌توان روی سه حالت ۱۰۰، ۲۰۰ و ۸۰۰ پیکوثانیه تنظیم کرد.

هر کدام از ۴ تراشه‌ی موجود روی این ماژول دارای ۳۲ کانال است که در مجموع ۱۲۸ کانال می‌شود. این تراشه‌ها قابلیت ثبت زمان خیزش^{۳۳} و/یا زمان افت^{۳۴} پالس‌ها و همچنین ثبت پهنای پالس‌ها را دارد. نحوه‌ی داده‌گیری در این ماژول در دو حالت است :

³¹ Multistop TDC

³² High Performance Time To Digital Converter

³³ Rising Time

³⁴ Falling Time

✓ رخدادی^{۳۵} (حالت تطابق فرمان^{۳۶} - با یک پنجره‌ی زمانی^{۳۷} قابل برنامه‌ریزی که پنجره‌ی تطبیق^{۳۸} نامیده می‌شود).

✓ حالت ذخیره‌ی پیوسته^{۳۹}

خوانش داده‌ها در این ماژول با استفاده از درگاه VME در حالت‌های زیر که کاملاً مستقل از نحوه‌ی داده‌گیری است، صورت می‌پذیرد:

✓ تک داده^{۴۰}

✓ انتقال بلوکی (دسته‌ای)^{۴۱}

✓ زنجیره‌ای از انتقالات بلوکی^{۴۲}

برنامه‌نویسی TDC توسط یک ریزکنترل‌کننده^{۴۳} موجود روی کارت^{۴۴} انجام می‌شود که رابط کاربری سطح بالایی^{۴۵} برای کاربر است تا با سخت افزار TDC ارتباط برقرار کند.

ماژول TDC هر دو مدل ورودی ECL^{۴۶} و LVDS^{۴۷} را به عنوان ورودی قبول می‌کند. همچنین سیگنال فرمان را می‌توان با استاندارد NIM با استفاده از اتصال‌های LEMO 00 به ماژول داد. این واحد، سیگنال کنترل^{۴۸} (ECL دیفرانسیلی^{۴۹}، 110Ω) را برای تمام کانال‌ها، بطور مشترک، می‌پذیرد:

✓ TRG: یک سیگنال فرمان مشترک ورودی.

✓ CRST: به TDC این اجازه را می‌دهد تا شمارش گروهی^{۵۰} را بازنشانی کند.

✓ CLK: اجازه می‌دهد تا یک ساعت خارجی به کارت وارد شود.

³⁵ Events

³⁶ Trigger Matching Mode

³⁷ Time Window

³⁸ Match Window

³⁹ Continuous Storage Mode

⁴⁰ Single Data

⁴¹ Block Transfer

⁴² Chained Block Transfer

⁴³ Microcontroller

⁴⁴ Board

⁴⁵ High-Level Interface

⁴⁶ Emitter Coupled Logic

⁴⁷ Low Voltage Differential Signaling

⁴⁸ Control Signal

⁴⁹ ECL Differential

⁵⁰ Bunch Count

✓ CLR : داده‌ها را در حافظه‌ی میانی خروجی پاک می‌کند و یک بازنشانی سراسری^{۵۱} برای TDC انجام می‌دهد.

✓ L2A/L2R : سطح دوم از پذیرش / رد (هنوز مورد استفاده نیست).

✓ AUX : ورودی اضافی (هنوز مورد استفاده نیست).

یک ECL خروجی، OUT_PROG، که عملکرد آنها قابل برنامه‌ریزی است نیز در گذرگاه کنترل در دسترس است. ۶ چراغ LED در جلوی ماژول، وضعیت ماژول را نشان می‌دهند :

✓ DTACK : زمانی روشن می‌شود که ماژول سیگنال VME DTACK را تولید کند.

✓ PWR : زمانی روشن می‌شود که ماژول به درستی تغذیه شده است.

✓ TERM ON : زمانی روشن می‌شود که تمام خطوط گذرگاه کنترل متصل شده باشد.

✓ FULL : زمانی روشن می‌شود که حافظه پر شده باشد.

✓ ERROR : زمانی روشن می‌شود که یک خطای سراسری در TDC رخ داده باشد.

✓ DATA READY : زمانی روشن می‌شود که وضعیت "رخداد / داده آماده است"، اتفاق بیفتد.

ماژول قابلیت تولید سیگنال VME_INTERRUPTER را مادامی که حافظه‌ی میانی، تقریباً پر باشد نیز دارد که البته قابل برنامه‌ریزی است. آدرس‌دهی برای این ماژول در حالت‌های A24 و A32 صورت می‌پذیرد. ثبات‌های داخلی^{۵۲} در حالت‌های D16 / D32 در دسترس هستند، در حالی که حافظه‌ی میانی داده‌ها در حالت‌های D32، BLT32، MBLT32، 2eVME، 2eSST موجودند [۵۷].

⁵¹ Global Reset

⁵² Internal Register

۲-۹-۱ معماری تراشه‌ی TDC

معماری تراشه‌ی TDC در شکل (۷-۲) آمده است. زمان پایه برای اندازه‌گیری TDC واحد DLL^{۵۳} با ۳۲ عنصر و شمارنده‌ی همزمان ساعت^{۵۴} است که هر دو از یک ساعت مرجع^{۵۵} هدایت می‌شوند. ساعت مرجع می‌تواند مستقیماً از ساعت خود تراشه‌ی TDC (۴۰ MHz)، یا از روی یک PLL^{۵۶} که روی تراشه است (۴۰/۱۶۰/۳۲۰ MHz)، گرفته شود. PLL را می‌توان به عنوان فیلتری برای حذف لرزش ساعت ورودی یا برای ضرب ساعت^{۵۷} به منظور افزایش قدرت تفکیک زمانی استفاده کرد.

اندازه‌گیری هنگامی انجام می‌شود که یک برخورد ثبت شود و این کار، با ذخیره‌ی حالت DLL (Fine/Vernier Counter) و PLL (Coarse Counter) در یک ثبات برخورد^{۵۸}، انجام می‌شود. TDC را می‌توان به نحوی برنامه‌ریزی کرد که لبه‌ی بالارونده و / یا لبه‌ی پایین‌رونده‌ی مستقل از هر سیگنال برخوردی را اندازه‌گیری کند. برخورد پالس منطقی حاصل از خروجی آشکارساز است. هر رخداد، مجموعه‌ای از برخوردهایی است که توانسته‌اند شرایط فرمان را برآورده کنند. TDC قابلیت اندازه‌گیری حالت دیگری را هم دارد که در آن یک جفت اندازه‌گیری شامل اندازه‌گیری لبه‌ی بالارونده و پهنای متناظر پالس انجام می‌شود (شکل ۲-۸).

هر کانال می‌تواند ۴ اندازه‌گیری برخورد را قبل از اینکه در حافظه‌ی میانی L1^{۵۹} نوشته شود، در خود ذخیره کند. محتویات ثبات برخورد به انضمام شماره‌ی کانال درون L1 Buffer نوشته می‌شود. یک فاصله از مبداء^{۶۰} هشت بیتی قابل برنامه‌ریزی، به اندازه‌گیری‌ها، قبل از نوشته شدن در L1 Buffer اضافه می‌شود.

⁵³ Delay Locked Loop

⁵⁴ Clock Synchronous

⁵⁵ Clock reference

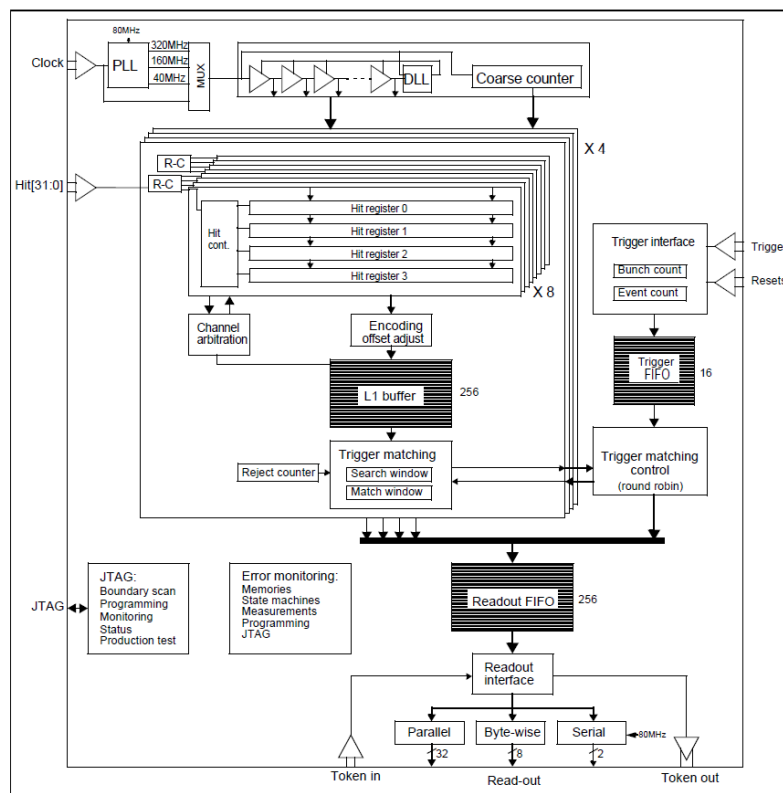
⁵⁶ Phase Locked Loop

⁵⁷ Clock Multiplication

⁵⁸ Hit

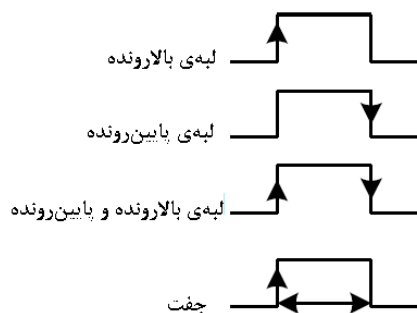
⁵⁹ L1 Buffer

⁶⁰ Offset



شکل (۷-۲) نمودار بلوکی TDC [۵۸].

اگر حافظه‌ی کانال^{۶۱} پر باشد و برخورد جدیدی از راه برسد، آن برخورد نادیده گرفته می‌شود. وقتی ماژول روی حالت ذخیره‌ی پیوسته کار می‌کند، اندازه‌گیری‌های ذخیره شده در L1 Buffer مستقیماً وارد بخش خوانش FIFO^{۶۲} (خروج به ترتیب ورود) می‌شود.



شکل (۸-۲) انواع مختلف اندازه‌گیری توسط TDC [۵۸].

⁶¹ Channel Buffer

⁶² Readout FIFO (First In - First Out)

وقتی ماژول روی حالت تطابق فرمان باشد، یک تابع تطبیق فرمان، داده‌های مرتبط با فرمان را برمی‌گزیند و سپس به FIFO می‌فرستد. اطلاعات فرمان شامل موارد زیر است :

✓ برچسب زمان فرمان^{۶۳} (شناسه گروه^{۶۴})

✓ شناسه رخداد^{۶۵}

هر دو مورد بصورت موقت در قسمت **فرمان خروج به ترتیب ورود**^{۶۶} ذخیره می‌شوند. یک پنجره‌ی زمانی قابل تنظیم برای تطابق فرمان در دسترس است تا گستره‌ی زمانی^{۶۷} بین برخوردهای مرتبط با رخداد یکسان را فراهم کند. وظیفه‌ی اصلی FIFO آن است که به داده‌ها، قابلیت خوانش منظم، در زمانی که مابقی داده‌ها در حال پردازش هستند، بدهد. ساینز FIFO بصورت مصنوعی با برنامه‌ریزی قابل کاهش است.

TDC شامل چندین رابط کاربری برای خوانش شامل موازی^{۶۸}، سریالی^{۶۹} و ... است. تراشه‌های TDC بصورت زنجیره عمل می‌کنند؛ این بدان معنی است که یکی از تراشه‌ها اصلی^{۷۰} است و بقیه فرعی. یعنی یک تراشه دستور می‌دهد و بقیه تبعیت می‌کنند ماژول V1190A و V1290A امکان خوانش موازی با یک FPGA را دارد و تمام TDCها در زنجیره به عنوان فرعی^{۷۱} تنظیم می‌شوند. اصلی به اولین تراشه‌ی فرعی در زنجیره، نشانه^{۷۲} را می‌فرستد (شکل ۲-۷) و سپس فرستادن داده‌ها شروع می‌شود. خوانش داده‌های مجزا و مستقل با تبادل دستور Get_data / Data_ready انجام می‌شود. در ادامه همین کار تکرار می‌شود. نشانه پس از عبور از تراشه‌ی اول به تراشه‌های فرعی بعدی در زنجیره می‌رود تا زمانی که نهایتاً به اصلی بازگردد. در حالت ذخیره‌ی پیوسته، یک TDC فرعی را می‌توان طوری برنامه‌ریزی کرد که نشانه را تا زمانی که هیچ داده‌ی دیگری وجود نداشته باشد، نگه دارد. در غیر این صورت TDC نشانه را عبور می‌دهد. در حالت تطابق

⁶³ Trigger Time Tag

⁶⁷ Time Spread

⁷¹ Slave

⁶⁴ Bunch ID

⁶⁸ Parallel

⁷² Token

⁶⁵ Event ID

⁶⁹ Serial

⁶⁶ Trigger FIFO

⁷⁰ Master

فرمان، هر فرعی باید بطور جداگانه برنامه‌ریزی شود تا نشانه را تا پایان رخدادها نگه دارد. برنامه‌ریزی و پایش^{۷۳} TDC در مدل‌های V1190A و V1290A توسط یک ریزکنترل‌کننده‌ی موجود روی کارت انجام می‌شود.

HPTDC شامل ۳ نوع از بازنشانی‌ها است :

- ✓ بازنشانی شمارش رخداد^{۷۴}: (بارگذاری Event Count Offset به Event ID Counter)
- ✓ بازنشانی شمارش گروه^{۷۵}: (بارگذاری Offset برنامه‌ریزی شده به Coarse Time Counter, Bunch ID Counter و Reject Counter. در عمل، این کار نشان دهنده‌ی زمان صفر مرجع است.)
- ✓ بازنشانی سراسری^{۷۶}: (تمامی حافظه‌های میانی در TDC پاک می‌شوند. تمام شمارنده‌ها و وضعیت ماشین‌ها به مقدار اولیه خود بازگردانی می‌شوند و تمامی وضعیت‌های خطا پاک می‌شوند).

۲-۹-۲ حالت قدرت تفکیک خیلی زیاد^{۷۷} (فقط برای مدل V1290A)

زمانی که PLL برای ضرب ساعت تا سقف حداکثر ۳۲۰ MHz و DLL با ۳۲ عنصر تنظیم شده باشند، دقت زمانی مساوی ۱۰۰ ps خواهد بود. دقت زمانی را می‌توان با استفاده از نمونه‌گیری چندتایی^{۷۸} از سیگنال DLL بهینه کرد (شکل ۲-۹). این کار با استفاده از خطوط تاخیری که خیلی دقیق کالیبره شده‌اند، انجام می‌شود. این عمل روی HPTDC درون یک سلول DLL انجام می‌شود که در آن چهار مرتبه از سیگنال DLL، بین بازه‌های با فاصله‌ی یکسان در سلول تاخیر، نمونه‌گیری انجام می‌شود (با استفاده از چهار کانال آبخاری^{۷۹} TDC به منظور ایجاد یک کانال با دقت خیلی زیاد). نمونه‌گیری سیگنال با استفاده از خطوط تاخیر R-C انجام می‌شود که وابستگی خیلی کوچکی به دما و ولتاژ تغذیه دارد. تنظیم خطوط تاخیر و تصحیح DLL هر دو با تنظیمات اولیه‌ی ساده و مناسبی انجام می‌شود. اندازه‌گیری زمان از چهار کانال

⁷³ Monitoring

⁷⁴ Event Count Reset

⁷⁵ Bunch Count Reset

⁷⁶ Global Reset

⁷⁷ Very High Resolution

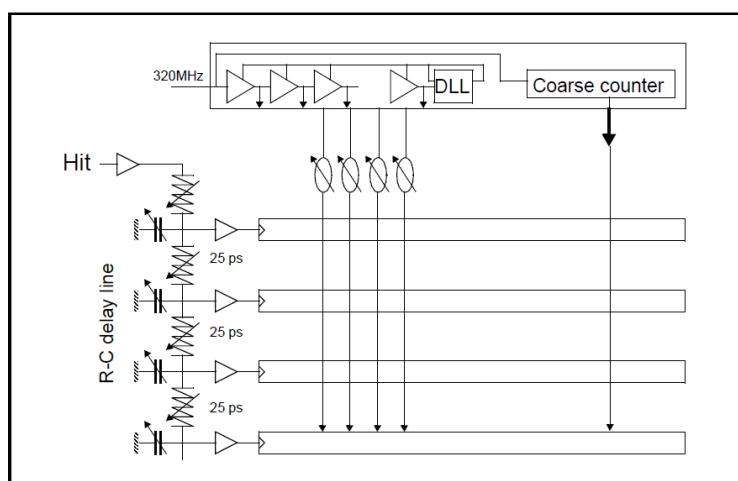
Mode

⁷⁸ Multiple Sampling

⁷⁹ Cascaded Channel

عادی را هنوز می‌توان به عنوان اندازه‌گیری‌های منحصربه‌فرد در نظر گرفت. اما برای اندازه‌گیری زمان با دقت حدود ۲۵ ps، امکان الحاق این چهار کانال به یک کانال با قدرت تفکیک زمانی خیلی زیاد، به منظور اندازه‌گیری زمان با چنین دقتی، روی تراشه وجود دارد. بنابراین ۳۲ کانال معمولی تبدیل به ۸ کانال با دقت زمانی خیلی زیاد می‌شود.

در حالت دقت تفکیک خیلی زیاد، TDC را می‌توان به نحوی برنامه‌ریزی کرد که لبه‌های بالارونده و / یا لبه‌های پایین‌رونده‌ی مستقل و منحصربه‌فردی را ثبت کند. ضمناً اندازه‌گیری جفت مانند آنچه در بخش ۲-۹-۱ گفته شد، در این حالت امکان‌پذیر نیست.



شکل (۲-۹) نمودار اصول استفاده از خطوط تاخیر برای بهبود قدرت تفکیک زمانی TDC [۵۸].

بواسطه‌ی تغییراتی که در فرآیند خطوط تاخیر R-C وجود دارد، کالیبره کردن پارامترهای آن الزامی است. ثوابت کالیبراسیون^{۸۰} در هر تراشه، محدود به 4×3 بیت هستند که در کنترل نمونه‌گیری در خطوط تاخیر استفاده می‌شوند.

۲-۹-۳ انتخاب حالت داده‌گیری

همانطور که قبلاً گفته شد، دو حالت مختلف برای داده‌گیری دارد که بصورت نرم‌افزاری تنظیم می‌شود:

⁸⁰ Calibration Constants

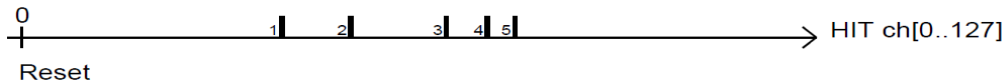
✓ رخدادی

✓ حالت ذخیره‌ی پیوسته

امکان تعویض نوع داده‌گیری از یک حالت به حالت دیگر به سادگی با برنامه‌ریزی مجدد قابل انجام است. حالت عمل را می‌توان با استفاده از کدهای عملیاتی^{۸۱} (OPCodes) مشخص کرد. حالت رخدادی با کد عملیاتی 00XX و حالت ذخیره‌ی پیوسته با کد 01XX مشخص می‌شوند. توجه: با تعویض حالت داده‌گیری، داده‌های درون حافظه، از بین خواهند رفت.

۲-۹-۳-۱ حالت ذخیره‌ی پیوسته

در این حالت، داده‌های بارگذاری شده در L1 Buffer مستقیماً به Readout FIFO می‌روند. جایی که داده‌ها (توسط FPGA) خوانده می‌شوند و سپس در Output Buffer بارگذاری می‌شوند. تمامی برخوردهای دریافتی توسط کانال‌های فعال، به عنوان داده‌های معتبر^{۸۲} در Output Buffer ذخیره می‌شوند. زمان مبداء^{۸۳} (زمان صفر^{۸۴}) توسط آخرین Reset مشخص می‌شود.



شکل (۲-۱۰) حالت ذخیره‌ی پیوسته [۵۸].

ذخیره‌ی داده‌ها در Output Buffer هیچ سربرگی^{۸۵} و یا دنباله‌ای^{۸۶} ندارد. داده‌ها بصورت پیوسته و پشت سر هم نوشته می‌شود که نشان دهنده‌ی تحولات زمانی سیگنال خارجی است:

- DATUM #1HIT time(1)
- DATUM #1HIT time(2)
- DATUM #1HIT time(3)
- DATUM #1HIT time(4)
- DATUM #1HIT time(5)
- DATUM #1HIT time(6)

⁸¹ Operating Codes

⁸² Valid

⁸³ Time Origin

⁸⁴ Time Zero

⁸⁵ Header

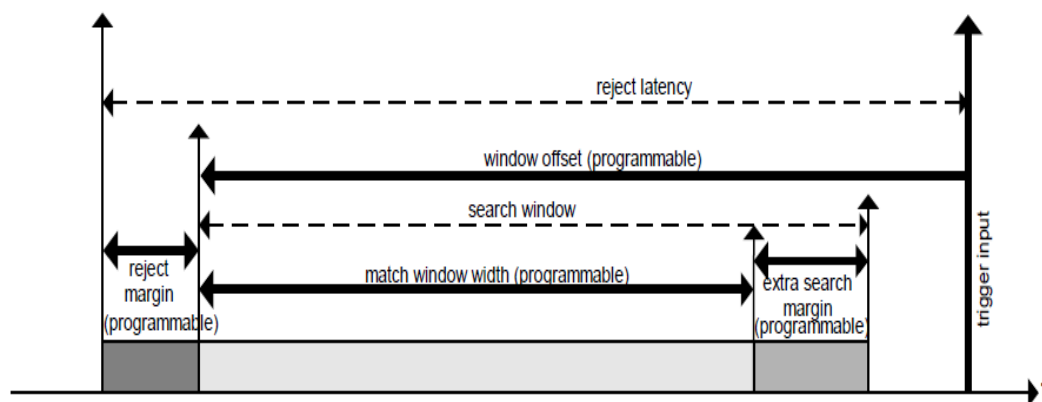
⁸⁶ Trialer

اگر آهنگ کل سیگنال‌های برخورد، از آهنگ انتقال داده‌ها از TDC به Output Buffer (یا از Output Buffer به درگاه VME) بیشتر باشد، یک وضعیت سرریز^{۸۷} پیش خواهد آمد. در این حالت دستور خطا در FIFO نوشته و وضعیت ثابت FULL عوض خواهد شد (از حالت صفر تبدیل به حالت ۱ می‌شود). در چنین حالتی، داده‌ها از بین خواهند رفت.

۲-۳-۹-۲ حالت تطابق فرمان

حالت تطابق فرمان، به عنوان یک تطبیق دهنده‌ی زمان^{۸۸} بین برچسب زمان فرمان و اندازه‌گیری زمان کانال عمل می‌کند. برچسب زمان فرمان از Trigger FIFO و اندازه‌گیری زمان از L1 Buffer گرفته می‌شود. (شکل ۲-۷ را ببینید). برخوردهایی که با فرمان همخوانی داشته باشند، به Readout FIFO هدایت می‌شوند. عمل تطابق بین فرمان و برخوردها از طریق یک پنجره‌ی زمان که قابل برنامه‌ریزی است، انجام می‌شود. کنترل تطابق فرمان روی ماژول‌های V1190A و V1290A با استفاده از ۴ پارامتر قابل تنظیم است:

- ✓ Match Window
- ✓ Window Offset
- ✓ Extra Search Margin
- ✓ Reject Margin



شکل (۲-۱۱) نمودار پارامترهای اندازه‌گیری زمان در حالت تطابق فرمان [۵۸].

⁸⁷ Overflow

⁸⁸ Time Match

هنگامی که رخداد مطلوب اتفاق بیفتد، فرمان به عنوان Bunch ID تعریف می‌شود. تطابق فرمان بر اساس Bunch ID به این معنی است که دقت تطابق فرمان یک چرخه‌ی ساعت^{۸۹} (معادل ۲۵ ns) است و پارامترهای پیکربندی حالت تطابق فرمان با گام‌های چرخه‌ی ساعت تعیین می‌شوند. پنجره‌ی Offset، یک فاصله‌ی زمانی (با علامت، شکل (۲-۱۳) و (۲-۱۴) را ببینید) بین فرمان و آغاز پنجره‌ی تطابق فرمان است.

یکی الزام خاص در عملکرد تطابق فرمان که در HPTDC بکار گرفته شده است، این است که فرمان باید پس از پنجره‌ی زمانی باشد. التزام این شرط برای این است که مطمئن شویم تمام برخوردهایی که با فرمان همخوانی دارند، مادامی که جستجوی تطابق فرمان شروع می‌شود، در L1 Buffer حضور دارند. در ماژول‌های V1190A و V1290A این امکان وجود دارد که پنجره‌ی زمانی در دو طرف فرمان سوار^{۹۰} باشد یا پس از فرمان باشد (بخش ۲-۹-۴ را ببینید).

جستجو برای برخوردهای همخوان با فرمان با یک پنجره‌ی جستجوی مازاد^{۹۱} انجام می‌شود تا ثبت تمام برخوردهای همخوان را تضمین کند، حتی هنگامی که برخوردها در L1 Buffer نوشته نشده‌اند. برای کاربردهای عادی، کافی است تا پنجره‌ی جستجو را روی ۸ چرخه‌ی زمانی بیشتر از پنجره‌ی زمانی تنظیم کرد (تنظیم پیشفرض برای ماژول‌های V1190A و V1290A). برای کاربردهایی که در آن اندازه‌گیری جفت از پالس‌های پهن انجام می‌شود، پنجره‌ی جستجو باید تمدید شود.

برای جلوگیری از پر شدن حافظه و همچنین افزایش سرعت در زمان جستجو، هنگامی که هیچ فرمانی در Trigger FIFO نباشد، یک تابع دافع اتوماتیک^{۹۲}، برخوردهای قدیمی را پس می‌زند. یک دافع شمارنده‌ی^{۹۳} جداگانه، که قابلیت برنامه‌ریزی را هم دارد، برخوردهای را که دفع شدند را ثبت

⁸⁹ Clock Cycle

⁹⁰ Straddling

⁹¹ Extended Search Window

⁹² Automatic Reject Function

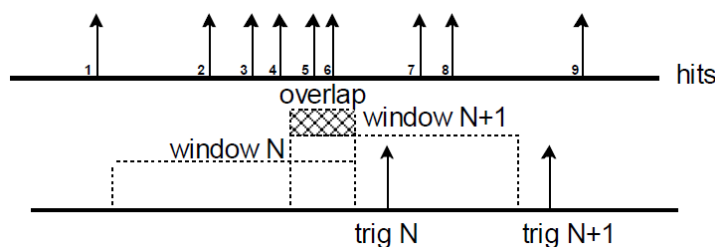
⁹³ Reject Counter

می‌کند. دافع حاشیه^{۹۴} باید حداقل روی ۱ چرخه‌ی زمان تنظیم شود تا دفع نشدن هیچ برخورد مطلوبی را تضمین کند.

در حالت تطابق فرمان تمام داده‌های مربوط به یک رخداد در Readout FIFO مابین TDC Header و TDC Trailer نوشته می‌شود. TDC Header شامل Event ID و Bunch ID است و TDC Trailer شامل Event ID یکسان به انضمام شمارش کلمه‌ی رخداد^{۹۵} است. داده‌های ذخیره شده می‌توانند نمایشگر یک اندازه‌گیری مطلق^{۹۶} باشند (که در آن زمان صفر آخرین Bunch Reset است)، یا بطور انتخابی خوانش تمام اندازه‌گیری‌های زمانی که به آغاز پنجره‌ی زمانی ارجاع داده شده باشند.

تطابق فرمان را می‌توان به نحوی برنامه‌ریزی کرد که در آن بیشینه تعداد تعریف شده‌ای از برخوردها با هر فرمان تطبیق داده شوند. برخوردهایی که به عنوان یک رخداد قلمداد می‌شوند، در این مورد بر اساس نوبت (زودتر آمده است، زودتر راه می‌افتد^{۹۷}) است.

یکی از ویژگی‌های منحصربه‌فرد تطابق فرمان در HPTDC، قابلیت تعیین اندازه‌گیری برخوردها با فرمان‌های چندگانه^{۹۸} است.



شکل (۲-۱۲) همپوشانی پنجره‌ی تطابق فرمان [۵۸].

اگر شکل (۲-۱۲) نشان دهنده‌ی برخوردهای دریافتی توسط یک TDC باشد، رخدادها در خروجی ساختاری شبیه به آنچه در ذیل آمده است دارند :

^{۹۴} Reject Margin

^{۹۶} Absolute Measurement

^{۹۸} Multiple Triggers

^{۹۵} Event Word Count

^{۹۷} First Come, First Served

TDC Header, Event ID N, Trigger Time Tag N (If Enabled)
 DATUM HIT time 2
 DATUM HIT time 3
 DATUM HIT time 4
 DATUM HIT time 5
 DATUM HIT time 6
 TDC Trailer, Event ID N, Number Data 5 (If Enabled)

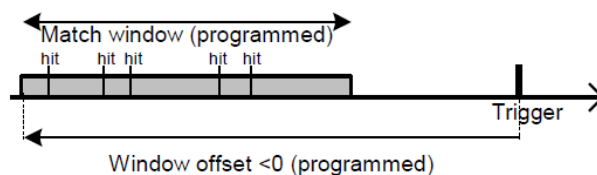
TDC Header, Event ID N+1, Trigger Time Tag N+1 (If Enabled)
 DATUM HIT time 5
 DATUM HIT time 6
 DATUM HIT time 7
 DATUM HIT time 8
 TDC Trailer, Event ID N+1, Number Data 4 (If Enabled)

۲-۹-۴ قیدهای اندازه‌گیری زمان^{۹۹}

پارامترهای مربوط به تطابق فرمان باید مطابق آنچه در ادامه آمده است، برنامه‌ریزی شوند :

حالت اول : پنجره‌ی تطابق فرمان قبل از رسیدن فرمان باشد (پنجره‌ی تطابق فرمان مقدم بر

فرمان باشد):



شکل (۲-۱۳) ذخیره‌ی برخوردهایی که قبل از فرمان اتفاق افتاده‌اند [۵۸].

پهنای پنجره^{۱۰۰} و فاصله‌ی پنجره بصورت ۱۲ بیتی کدگذاری^{۱۰۱} شده‌اند :

$$\text{Match window width} < |\text{window offset}| \leq 2048 \text{ clock cycle} = 51200 \text{ ns}$$

متذکر می‌شویم که در این حالت، Window Offset منفی است.

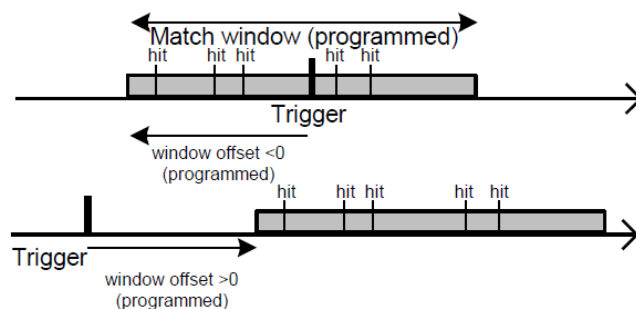
حالت دوم : پنجره‌ی تطابق فرمان سوار بر فرمان باشد و یا نسبت به فرمان تاخیر داشته باشد

(فرمان مقدم بر پنجره‌ی تطابق فرمان باشد) :

⁹⁹ Timing Constraints

¹⁰⁰ Window Width

¹⁰¹ Encoded



شکل (۲-۱۴) ذخیره‌ی برخوردهایی که بعد از فرمان اتفاق افتاده‌اند [۵۸].

همانطور که قبلاً گفته شد، HPTDC اجازه‌ی برنامه‌ریزی پنجره‌ی تطابق فرمان برای حالت سوار و یا موخر نسبت به فرمان را نمی‌دهد. با این حال اجازه‌ی چنین حالتی به ماژول‌های V1190A و V1290A داده شده است که در آن پنجره‌ی تطابق فرمان به مقدار $1\mu s$ ، نسبت به فرمان تاخیر داشته باشد. پنجره‌ی تطابق فرمان مجاز باید با قید زیر در توافق باشد:

$$\text{Match window width} + \text{window offset} \leq 40 \text{ clock cycles} = 1000 \text{ ns}$$

خاطر نشان می‌کنیم که در این مورد فاصله‌ی پنجره می‌تواند مثبت و یا منفی باشد (شکل ۲-۱۴ را ببینید).

۲-۹-۵ وضعیت ماژول در آغاز کار

وضعیت تراشه‌های TDC در زمان روشن شدن ماژول در جدول (۲-۳) آمده است. در لحظه‌ی روشن شدن ماژول، دو وضعیت برای ماژول اتفاق می‌افتد: اولاً Output Buffer پاک می‌شود. ثانیاً ثبات‌ها روی پیکربندی پیشفرض خود تنظیم می‌شوند.

۲-۹-۶ کدهای اجرایی^{۱۰۲} (مشترک برای هر دو مدل)

برنامه‌ریزی ماژول توسط یک ریزکنترل‌کننده‌ی موجود روی کارت انجام می‌شود. فرستادن و دریافت کردن دستورات و داده‌ها به / از ریزکنترل‌کننده توسط کاربر و با استفاده از کدهای اجرایی (OPCODE) ۱۶ بیتی انجام می‌شود. کدهای اجرایی، فرمتی به شکل زیر دارند:

¹⁰² Operating Codes

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
COMMAND								OBJECT							

قسمت COMMAND تعیین کننده‌ی عملی است که قرار است اجرا شود، در حالی که قسمت

OBJECT (زمانی که لازم باشد) معین کننده‌ی مقصدی است که عمل باید روی آن انجام شود (برای مثال،

شماره‌ی کانال).

جدول (۲-۳) وضعیت تراشه‌های TDC در لحظه‌ی روشن شدن [۵۸][۵۹].

V1190A	V1290A		
*	*	Trigger Matching	Disable
*	*	Matching Window Width	500 ns
*	*	Matching Window Offset	-1 μ s
*	*	Extra Search Window	200 ns
*	*	Reject Margin	100 ns
*	*	Keep Token	Set
*	*	Subtraction Trigger Time	Disable
*	*	Global Offset	0
*	*	Channel Offset	0
*	*	Edge Detection	Leading
*	-	Trailing/Leading Resolution	100 ps
-	*	Trailing/Leading Resolution	25 ps
*	*	TDC Header/Trailer	Enable
*	*	Error Mark	Enable
*	*	Error Bypass	Disable
*	*	Error Type	All Enabled
*	*	Dead Time Between Hits	5 ns
*	*	TDC Readout FIFO Size	256
*	*	Max Number of Hits per Event	No Limit
*	*	Channels	All Enabled

اگر مقصد به شماره‌ی کانال اشاره داشته باشد (برای مثال: OBJ = nn)، می‌تواند از ۰ تا Yf برای مدل

V1190A و از ۰ تا ۱f برای مدل V1290A تغییر کند. اگر به شماره‌ی HPTDC اشاره داشته باشد (برای

مثال: OBJ = 0n)، می‌تواند از ۰ تا ۳ برای هر دو مدل V1190A و V1290A، تغییر کند. هنگامی که

عملیات، هیچ OBJECT را از قبل مشخص نکرده باشد، قسمت OBJECT در کد اجرایی بی معنی است.

ارتباط با ریزکنترل کننده، همیشه با فرستادن OP CODE شروع می‌شود. اگر هیچ OP CODE وجود نداشته

باشد، چرخه خاتمه می‌یابد. در غیر این صورت، ریزکنترل‌کننده در وضعیت انتظار^{۱۰۳} باقی می‌ماند تا کاربر عملیات خواندن یا نوشتن را مطالبه نماید. **OPCODE**هایی که دلالت بر برنامه‌ریزی مجدد ثبات‌های راه‌انداز^{۱۰۴} دارند، وقتی اجرا شوند، داده‌ها پاک می‌شوند. **OPCODE**هایی که دلالت بر برنامه‌ریزی مجدد ثبات‌های کنترل^{۱۰۵} دارند، وقتی اجرا شوند، داده‌ها پاک نمی‌شوند. جدول مربوط به **OPCODE**ها در پیوست (ب) آمده است. برای هر **OPCODE**، نام نمادین، عملیات قابل انجام، تعداد عملوندهای خوانشی یا نوشتاری، تعداد بیت‌های با ارزش و پیش‌بینی برنامه‌ریزی مجدد آمده است. برای توضیحات بیشتر کدهای اجرایی به مرجع [۵۸] و [۵۹] مراجعه کنید.

۲-۱۰ ماژول کنترل‌کننده^{۱۰۶} مدل CAEN VME Bridge V1718

همانطور که در بخش مربوط به **Digitizer** و **TDC** گفته شد، داده‌های این ماژول‌ها از طریق درگاه **VME** منتقل می‌شوند.

کنترل‌کننده ماژولی است که نقش آن انتقال داده‌ها از درگاه **VME** به دست کاربر می‌باشد. این کار با استفاده از درگاه سریال جهانی^{۱۰۷} (**USB**) که در جلوی ماژول تعبیه شده است و در ادامه اتصال آن به کامپیوتر شخصی کاربر انجام می‌شود. لازم به ذکر است که استفاده از این ماژول برای کاربرد انتقال داده‌های سایر ماژول‌ها، فقط در صورتی امکان‌پذیر است که این ماژول به صورت اصلی تنظیم شده باشد، نه فرعی. ماژول کنترل‌کننده مدل **V1718**، یک واحد اصلی **VME** است که از طریق درگاه **USB** کامپیوتر شخصی، دستورات کاربر را اجرا می‌کند که نماینده‌ی بخش "هوشمند^{۱۰۸}" سیستم است. این ماژول شامل تعداد زیادی **LED** است که کاربر را قادر می‌سازد تا وضعیت فعالیت درگاه **VME** را رصد کند. صفحه‌ی جلویی

¹⁰³ Wait Status

¹⁰⁴ Setup Registers
Reprogramming

¹⁰⁵ Control Registers
Reprogramming
¹⁰⁶ Controller

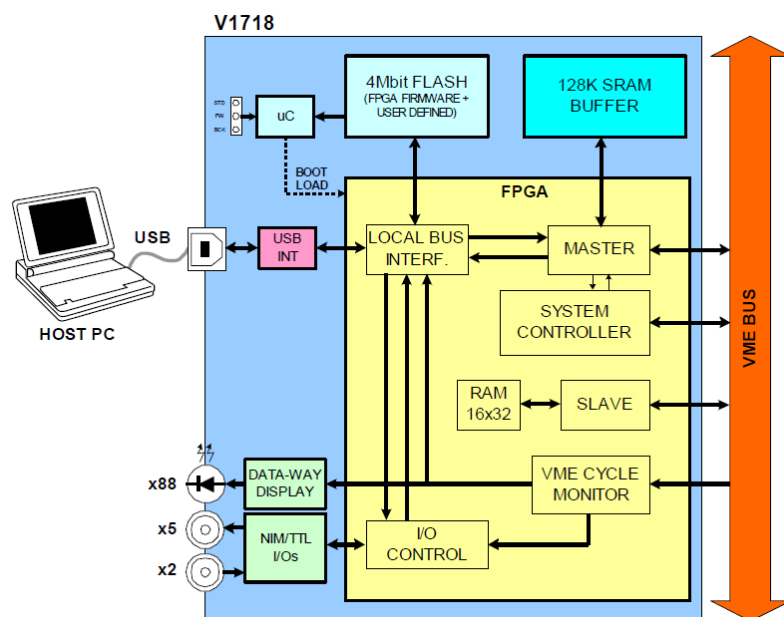
¹⁰⁷ Universal Serial Bus

¹⁰⁸ Intelligent

ماژول شامل ۵ خروجی قابل برنامه‌ریزی TTL / NIM، و همچنین ۲ ورودی قابل برنامه‌ریزی TTL / NIM که هر دو از نوع اتصال LEMO 00 می‌باشند.

۲-۱۰-۱ نمودار بلوکی

همانطور که در شکل (۲-۱۵) مشاهده می‌شود، هسته‌ی ماژول بخش FPGA آن است که پروتکل ارتباط USB، نمایشگرهای LED و اتصال‌های ورودی/خروجی در جلو و درگاه VME اصلی در پشت را مدیریت می‌کند. حافظه‌ی میانی ۱۲۸ کیلوبایتی آن اجازه می‌دهد تا یک ذخیره‌سازی موقت داده‌ها در طول چرخه‌ی VME انجام شود. بنابراین آهنگ داده‌های VME از آهنگ انتقال داده‌های USB مجزا شده است و ممکن است با سرعت تمام اتفاق بیفتد.



شکل (۲-۱۵) نمودار بلوکی ماژول V1718 [۶۰].

۲-۱۰-۲ ثبات‌های داخلی

ثبات‌های داخلی به همراه آدرس آنها در جدول (۲-۴) آمده است.

جدول (۲-۴) ثبات‌های داخلی [۶۰].

NAME	ADDRESS	Type	Nbit	Function
STATUS	0	read	16	Status register
VME_CTRL	1	read/write	16	VME control register
FW_REV	2	read only	16	Firmware revision
FW_DWNLD	3	read/write	8	Firmware download
FL_ENA	4	read/write	1	Flash enable
IRQ_STAT	5	read only	7	IRQ status
IN_REG	8	read/write	7	Front panel input register
OUT_REG_S	0A	read/write	11	Front panel output register set
IN_MUX_S	0B	read/write	12	Input multiplexer set
OUT_MUX_S	0C	read/write	15	Output multiplexer set
LED_POL_S	0D	read/write	7	LED polarity set
OUT_REG_C	10	write only	11	Front panel output register clear
IN_MUX_C	11	write only	12	Input multiplexer clear
OUT_MUX_C	12	write only	15	Output multiplexer clear
LED_POL_C	13	write only	7	LED polarity clear
PULSEA_0	16	read/write	16	Period and width of pulser A
PULSEA_1	17	read/write	10	# pulses and range of pulser A
PULSEB_0	19	read/write	16	Period and width of pulser B
PULSEB_1	1A	read/write	10	# pulses and range of pulser B
SCALER0	1C	read/write	11	End Count Limit and Autores of scaler
SCALER1	1D	read only	10	Counter value of scaler
DISP_ADL	20	read only	16	Display AD [15:0]
DISP_ADH	21	read only	16	Display AD [31:16]
DISP_DTL	22	read only	16	Display DT [15:0]
DISP_DTH	23	read only	16	Display DT [31:16]
DISP_PC1	24	read only	12	Display control left bar
DISP_PC2	25	read only	12	Display control right bar
LM_ADL	28	read/write	16	Local monitor AD [15:0]
LM_ADH	29	read/write	16	Local monitor AD [31:16]
LM_C	2C	read/write	9	Local monitor controls
B_ID	36	read	8	Status of the 2 rotary switches for the board VME base address

۲-۱۰-۳ صفحه‌ی جلویی

صفحه‌ی جلویی این ماژول به همراه مکان اتصال‌ها و نمایشگرهای LED در شکل (۲-۱۶) آمده است.

مشخصات الکترومکانیکی آنها در زیر آمده است :

درگاه USB :

✓ مشخصات مکانیکی : اتصال USB نوع B

✓ مشخصات الکتریکی : سازگار با USB 2.0

ورودی و خروجی های قابل برنامه ریزی :

✓ مشخصات مکانیکی : اتصال LEMO 00

✓ مشخصات الکتریکی : سیگنال استاندارد NIM

TTL / (قابل انتخاب با سوئیچ های DIP)، 50

Ω ایмпدانس

۲-۱۰-۴ مولفه های سخت افزاری درونی

در ادامه، بعضی از مولفه های سخت افزاری درونی

آمده است. مکان آن ها روی کارت در شکل (۲-۱۷)

آمده است.

سوئیچ های Rotary:

✓ دو عدد سوئیچ Rotary که اجازه انتخاب آدرس

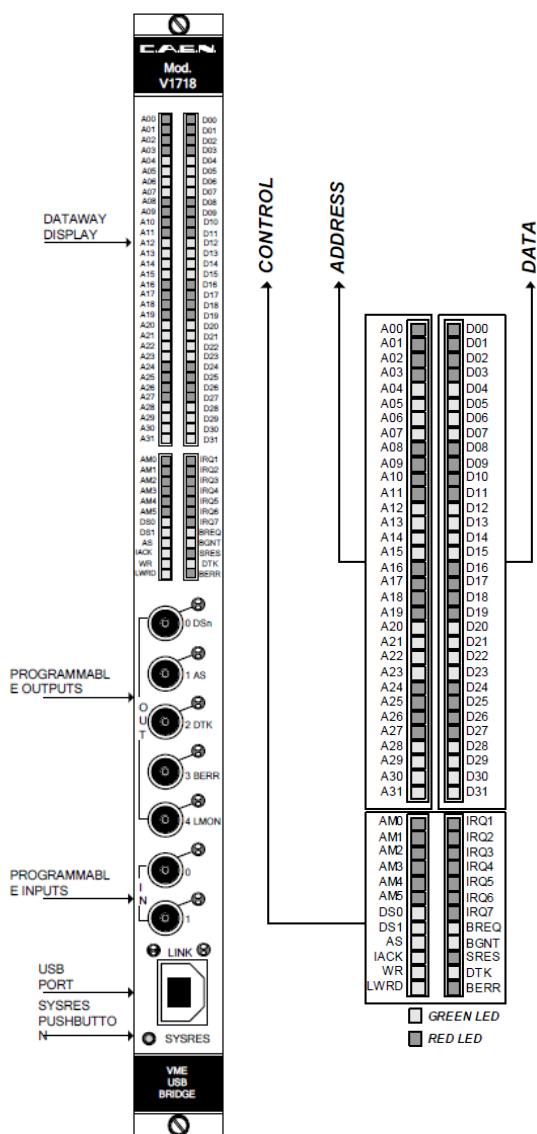
پایه ی VME ماژول را می دهد. این سوئیچ ها

می توانند به عنوان شناسه ی کارت استفاده شوند.

:PROG_0

سوئیچ نوع DIP که تعیین کننده ی وضعیت ماژول است. صرف نظر از اول بودن یا نبودن کارت در شکاف

ماژول به عنوان کنترل کننده شناخته می شود.



شکل (۲-۱۶) صفحه ی جلویی و

نمایشگرهای LED ماژول V1718 [۶۰].

✓ وضعیت ON: کنترل کننده‌ی سیستم فعال است.

✓ وضعیت OFF: اهمیتی ندارد.

: PROG_1

سوئیچ نوع DIP که تعیین کننده‌ی وضعیت ماژول است. صرفنظر از اول بودن یا نبودن کارت در شکاف ماژول به عنوان کنترل کننده شناخته نمی‌شود.

✓ وضعیت ON: کنترل کننده‌ی سیستم غیر فعال است.

✓ وضعیت OFF: اهمیتی ندارد.

: PROG_2

سوئیچ نوع DIP که وقتی روشن باشد، Master چرخه‌ی VME را بدون صبر کردن تصدیق درگاه از کارت، شروع می‌کند. این تنظیم فقط باید برای اهداف آزمایش بررسی صحت عملکرد یا مشخصه‌ی عملکردی قطعه استفاده شود چون زمانی که VME Master های بیشتری حضور داشته باشند، ممکن است اختلال اتفاق بیفتد.

✓ وضعیت ON: درخواست کننده نادیده گرفته شود.

✓ وضعیت OFF: اهمیتی ندارد.

: PROG_3

سوئیچ نوع DIP که آدرس دهی فرعی را از بین حالت‌های A24 و A32 انتخاب می‌کند.

✓ وضعیت ON: کارت فقط برای چرخه‌های A32 پاسخگو است.

✓ وضعیت OFF: کارت فقط برای چرخه‌های A24 پاسخگو است.

: PROG_4

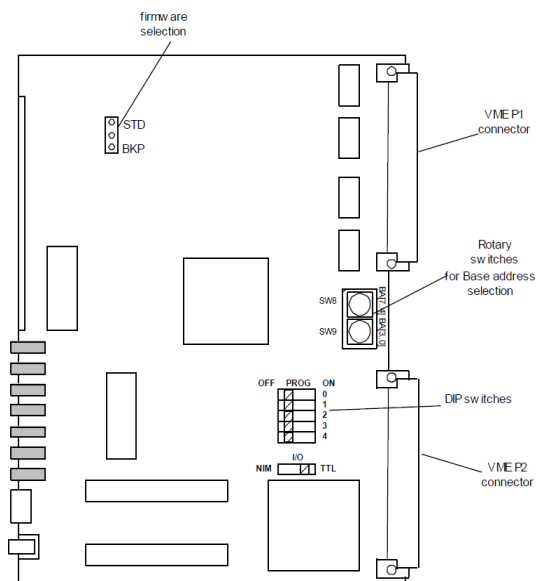
سوئیچ نوع DIP که فعلاً مورد استفاده نیست.

: I/O

سوئیچ نوع DIP که اجازه‌ی انتخاب بین سیگنال‌های NIM و TTL را به ورودی و خروجی می‌دهد.

✓ وضعیت راست : TTL.

✓ وضعیت چپ : NIM.



کل (۱۷-۲) مکان مولفه‌های سخت‌افزاری درونی ماژول V1718 [۶۰].

۲-۱۰-۵ برنامه‌ریزی ورودی و خروجی

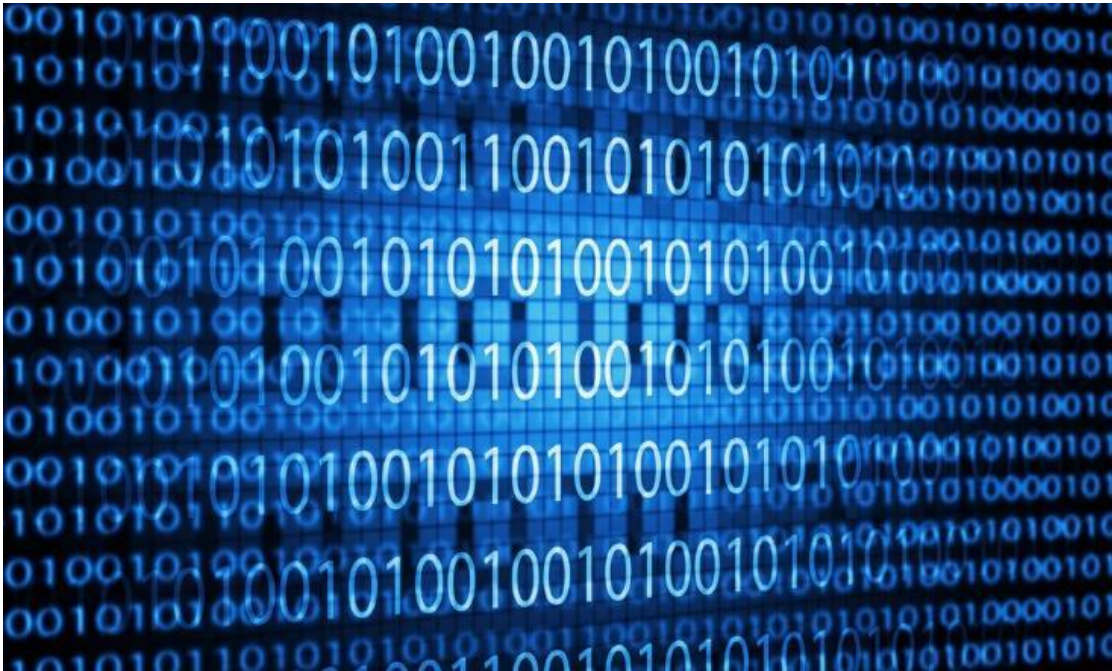
ماژول V1718 میزبان ۷ اتصال LEMO 00 در صفحه‌ی جلویی خود است. ۵ اتصال خروجی و ۲ اتصال ورودی. نوع استاندارد سیگنال را همانطور که در بخش قبل گفته شد، می‌توان از بین سیگنال NIM و TTL، انتخاب کرد. هفت LED سبز رنگ (برای هر اتصال) به هنگام فعال بودن سیگنال مربوط، روشن خواهند شد. علاوه بر این، کارکردهایی نظیر زمان‌سنج، مولد پالس^{۱۰۹}، شمارنده و همزمانی^{۱۱۰} را نیز دارد. اینگونه عملکردها با استفاده از ثبات‌های خاصی قابل دسترسی است. برای توضیحات بیشتر در مورد فایل‌های کتابخانه‌ای ماژول به مرجع [۶۰] مراجعه کنید.

¹⁰⁹ Pulse Generator

¹¹⁰ Coincidence

فصل سوم

داده‌ها و نتایج



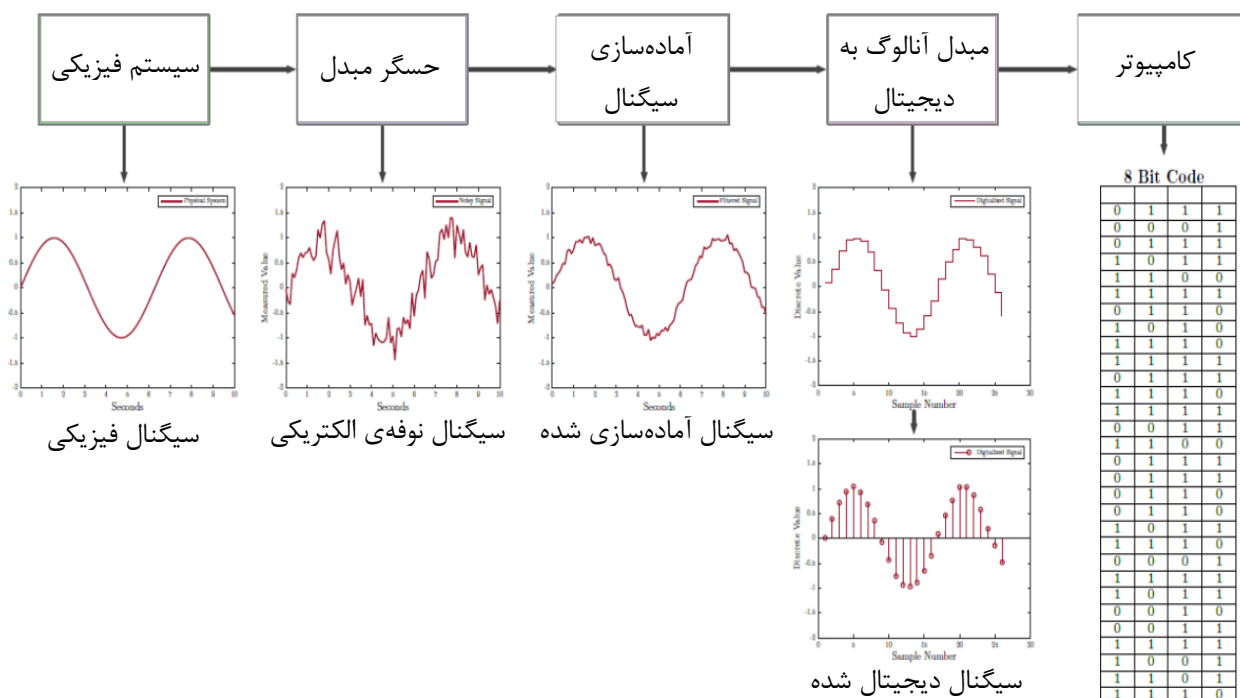
۳-۱ مقدمه

یکی از عملیات‌هایی که در فرآیند اندازه‌گیری نقش بی‌بدیلی دارد، عملیات داده برداری^۱ (DAQ) است. عبارت است از فرآیند نمونه‌گیری از سیگنال که شرایط فیزیکی دنیای واقعی را اندازه می‌گیرد و نمونه‌های نتیجه شده را به مقدارهای عددی دیجیتالی تبدیل می‌کند که می‌تواند توسط کامپیوتر مورد استفاده قرار گیرد. سیستم‌های DAQ، معمولاً شکل موج آنالوگ را به مقادیر دیجیتالی برای پردازش تبدیل می‌کنند. مولفه‌های سیستم DAQ عبارت است از :

✓ حسگر (تا پارامتر فیزیکی را به سیگنال الکتریکی تبدیل کند).

✓ مدار آماده‌سازی سیگنال (تا سیگنال حسگر را به فرمی تبدیل کند که بتوان آن را به مقادیر دیجیتالی تبدیل کرد).

✓ مبدل آنالوگ به دیجیتالی (تا سیگنال آماده شده را به مقادیر دیجیتالی تبدیل کند).



شکل (۳-۱) سیستم DAQ [۶۱].

¹ Data Acquisition

کاربردهای DAQ، معمولاً با برنامه‌های نرم‌افزاری توسعه داده شده با زبان‌های مختلف برنامه‌نویسی مانند Assembly، BASIC، C، C++، C#، Fortran، Java، LabVIEW و غیره کنترل می‌شود.

۲-۳ راه‌اندازی و داده‌برداری با ماژول CAEN Digitizer V1721

پس از اتصال کامل کارت به شیارهای درگاه VME باید آدرس پایه را برای شناساندن Digitizer به Controller انجام داد که این کار از طریق Rotary Switch‌های روی کارت بطور فیزیکی انجام می‌شود. سپس این آدرس پایه را در فایل پیکربندی Digitizer نیز وارد می‌کنیم. دستور خوانش اطلاعات از سوی کاربر با استفاده از فایل پیکربندی و سورس کد اصلی Digitizer انجام می‌شود. ابتدا کاربر پارامترهای دلخواه خود را بسته به آزمایش، در فایل پیکربندی تنظیم می‌کند. سپس نرم‌افزار با بارگذاری مجدد پیکربندی جدید با دستور کاربر شروع به داده‌گیری می‌کند. بخشی از فایل پیکربندی Digitizer در زیر آمده است :

```
#####  
#OPEN: open the digitizer  
#options: USB 00Desktop/NIM digitizer through USB  
# USB 0 BA VME digitizer through USB-V1718 (BA = BaseAddress of the VME board, 32 bit hex)  
#PCI 0 0 0 Desktop/NIM/VME through CONET (optical link)  
#PCI 0 0 BA VME digitizer through V2718 (BA = BaseAddress of the VME board, 32 bit hex)  
OPEN USB 0 00000000  
#OPEN PCI 0 0 0  
#OPEN PCI 0 0 32100000  
#RECORD_LENGTH = number of samples in the acquisition window  
#For 742 family the options available are only 1024, 520, 256 and 136  
RECORD_LENGTH 512  
#PULSE_POLARITY: input signal polarity.  
#options: POSITIVE, NEGATIVE  
PULSE_POLARITY POSITIVE  
#####
```

در ادامه خروجی یک مولد پالس یا آشکارساز نوعی را به Digitizer می‌دهیم. با اجرای کد نوشته شده برای ارتباط با ماژول، پنجره‌ی مربوطه باز می‌شود. اگر در پنجره‌ی مربوطه، پیغامی مبنی بر عدم اتصال ماژول Controller به Digitizer ظاهر گردید (شکل ۲-۳)، باید از روشن بودن دستگاه، اتصال کامل پین‌های ماژول

به درگاه VME، یکسان بودن آدرس‌های پایه در ماژول و فایل پیکربندی، اتصال درست درگاه USB به ماژول و کامپیوتر اطمینان حاصل نمود.

```
C:\Users\AA360c\Desktop\THE OLD FILES\WaveDump\bin\WaveDump.exe
*****
***** Wave Dump 3.8.2 *****
*****
Opening Configuration File WaveDumpConfig.txt
PULSE POLARITY: Invalid Parameter
Can't open the digitizer
Press a key to quit
```

شکل (۲-۳) عدم دسترسی کاربر به ماژول Digitizer.

شناسایی مدل Digitizer توسط برنامه، اتصال درست ماژول و کامپیوتر را نشان می‌دهد (شکل ۲-۳).

```
C:\Users\AA360c\Desktop\WaveDump\bin\WaveDump.exe
*****
***** Wave Dump 3.8.2 *****
*****
Opening Configuration File WaveDumpConfig.txt
Connected to CAEN Digitizer Model U1721
ROC FPGA Release is 04.01 - Build D411
AMC FPGA Release is 00.10 - Build D214
[s] start/stop the acquisition, [q] quit, [SPACE] help
_
```

شکل (۳-۳) شناسایی ماژول توسط برنامه

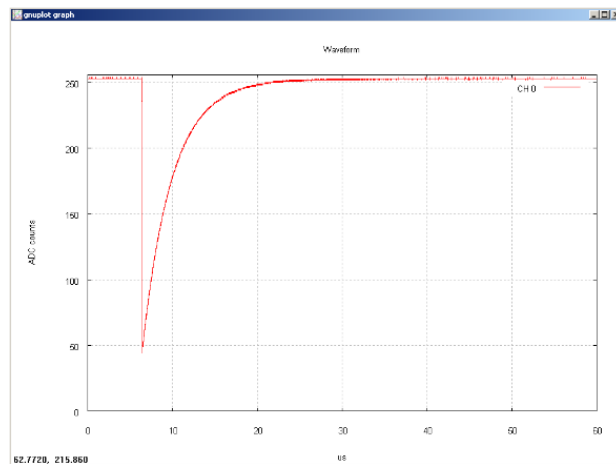
با فشردن دکمه "s"، برنامه شروع به خوانش داده‌ها (در صورت وجود و همچنین در صورت صحیح

بودن تنظیمات کاربر در فایل پیکربندی) می‌کند (شکل ۳-۴).

```
C:\Users\AA360c\Desktop\THE OLD FILES\WaveDump\bin\WaveDump.exe
*****
***** Wave Dump 3.8.2 *****
*****
Opening Configuration File WaveDumpConfig.txt
PULSE POLARITY: Invalid Parameter
Connected to CAEN Digitizer Model U1721
ROC FPGA Release is 04.01 - Build D411
AMC FPGA Release is 00.10 - Build D214
[s] start/stop the acquisition, [q] quit, [SPACE] help
Starting channel 0 DAC calibration...
Acquisition started
No data...
Reading at 2.77 MB/s <Trg Rate: 96.90 Hz>
Reading at 2.77 MB/s <Trg Rate: 96.81 Hz>
Reading at 2.77 MB/s <Trg Rate: 96.81 Hz>
Reading at 2.75 MB/s <Trg Rate: 95.90 Hz>
Reading at 2.77 MB/s <Trg Rate: 96.90 Hz>
Reading at 2.77 MB/s <Trg Rate: 96.81 Hz>
Reading at 2.77 MB/s <Trg Rate: 96.90 Hz>
Reading at 2.75 MB/s <Trg Rate: 95.90 Hz>
Reading at 2.77 MB/s <Trg Rate: 96.90 Hz>
Reading at 2.77 MB/s <Trg Rate: 96.90 Hz>
Reading at 2.75 MB/s <Trg Rate: 95.90 Hz>
Reading at 2.77 MB/s <Trg Rate: 96.90 Hz>
Reading at 2.77 MB/s <Trg Rate: 96.90 Hz>
Reading at 2.75 MB/s <Trg Rate: 95.90 Hz>
```

شکل (۴-۳) خوانش داده‌های ماژول Digitizer توسط برنامه.

با فشردن دکمه‌ی "P"، برنامه نمودار سیگنال دریافتی دیجیتال شده را نشان می‌دهد (شکل ۳-۵). این نمودار با استفاده از کدهای نرم‌افزار Gnuplot در دل سورس کد اصلی با زبان C گنجانده شده است.



شکل (۳-۵) نمودار سیگنال خروجی دیجیتال شده با ماژول Digitizer.

میانبرهای مختلفی با استفاده‌های متنوع در برنامه گنجانده شده است. با فشردن کلید "Space" سایر میانبرها قابل رویت خواهند بود.

همانطور که قبلاً گفته شد، دستور ذخیره‌ی داده‌ها از سوی کاربر با دو روش انجام می‌پذیرد:

✓ ثبت تک-رخداد

✓ ثبت پیوسته‌ی رخدادها

در حالت نخست، فقط و فقط یک رخداد با طولی که از قبل توسط کاربر مشخص شده است، ثبت و ذخیره می‌شود. این کار با فشردن کلید "w" انجام می‌شود. در حالت دوم، رخدادها بطور پیوسته ذخیره می‌شوند و داده‌گیری تا زمانی که کاربر دستور توقف را صادر نکند، ادامه می‌یابد. این کار با فشردن کلید "W" انجام می‌شود. داده‌های ذخیره شده شامل ارتفاع دیجیتال شده‌ی پالس آنالوگ است که تماماً در دسترس کاربر است. داده‌های خروجی ماژول Digitizer در پیوست (د) آمده است.

همانطور که گفته شد، با کدنویسی مناسب ماژول‌های Digitizer می‌توان داده‌ها را هم بصورت آنلاین و هم بصورت آفلاین تحلیل کرد. قابلیت تحلیل آفلاین این آزادی عمل را به کاربر می‌دهد تا داده‌ها در زمان دلخواه و همچنین تحت شرایط خاصی که کاربر مشخص می‌کند، مورد تحلیل و بررسی قرار گیرند. قسمتی از کدنویسی انجام شده برای محاسبه‌ی زمان خیزش پالس در ادامه آمده است:

```

=====
Determination of Rising Time with respect to 0.9*Height Rule

RiseTime =0;
Max_Value =0;
Max_Sample = 0;
Amplitude = stoi(Data[0]);
for (int m = 0; m < NrSamples; m++)
std::cout<< '\n' << '\t' <<"Event["<<Event_Counter<<"]."<< "Data[" << k << "]" is: " << Data[k] << endl;
if (stoi(Data[m]) >= Amplitude){
Amplitude = stoi(Data[m]);
} // if (stoi(Data[m]) >= Amplitude}
} // for (int m = 0; m < NrSamples; m++)
Max_Value = ((Amplitude)*0.9);
std::cout << '\n' << '\t' << "0.9 Max Value is Equal to : " << Max_Value << '\n';
for (int n = 0; n < NrSamples; n++){
if (Max_Value <= stoi(Data[n])){
RiseTime = Max_Value;
Max_Sample = n;
break;
} // if (Max_Value <= stoi(Data[n]))
} // for (int n = 0; n < NrSamples; n++)
RisingTime->Fill(RiseTime *2);
std::cout << '\n' << '\t' << "Max Sample Number and Rise Time are : " << Max_Sample << ", " << RiseTime * 2 << "ns, Respectively" << '\n';
=====
پس از خوانش، ثبت و تحلیل داده‌های آشکارساز یدور سدیم با استفاده از ماژول CAEN Digitizer

```

V1721، زمان خیزش این آشکارساز برابر ۴۱۸,۵ نانو ثانیه برآورد شده است.

۳-۳ راه‌اندازی و داده‌برداری از ماژول CAEN TDC V1190A

همانطور که در بخش مربوط به راه‌اندازی و داده‌برداری از ماژول Digitizer گفته شد، برای راه‌اندازی و داده‌برداری از ماژول TDC نیز به طریق تقریباً مشابهی عمل می‌کنیم. مشابه قبل ابتدا ارتباط بین ماژول TDC و Controller را از طریق آدرس‌دهی پایه در فایل پیکربندی انجام می‌دهیم. یادآوری می‌کنیم که برای ارتباط صحیح بین TDC، Controller و PC، آدرس‌های پایه باید روی ماژول TDC بصورت سخت‌افزاری (فیزیکی) و در فایل پیکربندی بصورت نرم‌افزاری به صورت یکسان انجام شود. قسمتی از فایل پیکربندی TDC در ادامه آمده است:

```
#=====
#*****
#Readout Configuration File
#*****
#LINK (VME Master)
LINK V1718
#Base Address of the VME board
BASE_ADDRESS EE000000
#-----
#RAW DATA
#-----
RAW_DATA 1
#-----
#Channel for the time reference
#-----
TIME_REF 0
#-----
#Enable/Disable Output File with event list
#-----
WRITE_EVENT_FILE 1
#=====
```

مانند آنچه در بخش قبل گفته شد، در صورت اجرای کد و مشاهده‌ی عدم شناسایی TDC توسط Controller، باید از روشن بودن دستگاه، اتصال کامل پین‌های ماژول به درگاه VME، یکسان بودن آدرس‌های پایه در ماژول و فایل پیکربندی، اتصال درست درگاه USB به ماژول و کامپیوتر اطمینان حاصل نمود.

پس از اطمینان از شناسایی ماژول توسط Controller، با دادن فرمان شروع به برنامه که با فشردن هر کلید دلخواه آغاز می‌شود، فرایند داده‌گیری در صورت موجود بودن داده آغاز می‌شود. داده‌ها بطور پیوسته در یک فایل ذخیره می‌شوند. داده‌گیری تا زمانی که کاربر آن را متوقف نکند ادامه پیدا می‌کند. داده‌های خروجی TDC، اعدادی در مبنای ۱۶ (Hexadecimal) هستند. بخشی از این داده‌ها در پیوست (ه) آمده است. اولین سوال این است که تفسیر این داده‌ها چگونه است و ثانیاً چطور این داده‌ها را از هم تمییز دهیم؟ در جواب این سوال باید ابتدا داده‌های Hexadecimal را به داده‌های Binary تبدیل کنیم یعنی داده‌های مبنای ۱۶ را به داده‌هایی در مبنای ۲ تبدیل کنیم. با این تبدیل داده‌ها شکلی ۳۲ بیتی پیدا می‌کنند (به جدول ۳-۱ تا ۳-۸ نگاه کنید). داده‌های خروجی TDC در حالت Trigger Matching Mode در چند قالب موجود هستند :

- ✓ The Global Header
- ✓ The Events
 - ❖ TDC Header
 - ❖ TDC Measurements
 - ❖ TDC Errors
 - ❖ TDC Trailer
- ✓ The Extended Trigger Time Tag
- ✓ The Global Trailer

قالب‌هایی که در بالا عنوان شد ۳۲ بیتی هستند. جواب سوال دوم این است که بیت‌های [۲۷÷۳۱]

تعیین کننده‌ی قالب هر داده هستند، یعنی :

01000 → Global Header

10000 → Global Trailer

00xxx → TDC Data (TDC Header, TDC Measurements, TDC Error, TDC Trailer)

10001 → Global Trigger Time Tag

بیت‌های [۲۷÷۲۹] تعیین کننده‌ی نوع داده‌ی TDC است، یعنی :

001 → TDC Header

000 → TDC Measurements

100 → TDC Error

011 → TDC Trailer

برای داده‌ی TDC Error که مشخص کننده‌ی خطاهای بوجود آمده در TDC است، ممکن است یک

یا چند مورد از حالت‌های زیر رخ دهد :

- [0]: Hit lost in group 0 from read-out FIFO overflow.
- [1]: Hit lost in group 0 from L1 buffer overflow
- [2]: Hit error have been detected in group 0.
- [3]: Hit lost in group 1 from read-out FIFO overflow.
- [4]: Hit lost in group 1 from L1 buffer overflow
- [5]: Hit error have been detected in group 1.
- [6]: Hit data lost in group 2 from read-out FIFO overflow.
- [7]: Hit lost in group 2 from L1 buffer overflow
- [8]: Hit error have been detected in group 2.
- [9]: Hit lost in group 3 from read-out FIFO overflow.
- [10]: Hit lost in group 3 from L1 buffer overflow
- [11]: Hit error have been detected in group 3.
- [12]: Hits rejected because of programmed event size limit
- [13]: Event lost (trigger FIFO overflow).
- [14]: Internal fatal chip error has been detected.

برای فهم بهتر این مسئله به جداول (۱-۳) تا (۸-۳) نگاه کنید.

TDC Global Header (١-٣) جدول

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	1	0	0	0	EVENT COUNT																							GEO			

TDC Header (٢-٣) جدول

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	1		TDC	EVENT ID											BUNCH ID													

TDC Measurements (٣-٣) جدول

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	CHANNEL							LEADING MEASUREMNT																		

TDC Measurements (٤-٣) جدول

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	1	CHANNEL							TRAILING MEASUREMNT																		

TDC Trailer (٥-٣) جدول

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	1	1		TDC	EVENT ID											WORD COUNT													

TDC Error (٦-٣) جدول

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	1	0	0		TDC										ERROR FLAGS															

The Extended Trigger Time Tag (٧-٣) جدول

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0					
1	0	0	0	1	EXTENDED TRIGGER TIME TAG																															

جدول (۳-۸) The Global Trailer

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	0	0	0	0	STATUS			WORD COUNT															GEO								

جدول (۳-۹) تعدادی از داده‌های مربوط به زمان ماژول TDC

	TDC Measurement Identifier						Channel						Measurement														Decimal	Hex						
	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6			5	4	3	2	1	0
1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	1	0	0	0	1	0	1	1	1	1	1	0	329918	508BE
2	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	1	0	0	0	0	1	0	1	0	0	1	0	0	1	1	1	1	854607	D0A4F
3	0	0	0	0	0	0	0	0	0	0	1	0	1	0	1	0	0	0	0	1	0	1	0	1	1	0	0	0	1	0	0	1379012	150AC4	
4	0	0	0	0	0	0	0	0	0	0	1	1	1	0	1	0	0	0	0	1	0	1	1	1	1	0	0	1	1	0	1	1903565	1D0BCD	
5	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1	1	0	0	0	0	1	0	8386	20C2	
6	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1	0	0	0	1	0	0	1	0	1	0	0	0	1	0	533074	82252
7	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	1	0	0	0	1	0	1	1	0	0	1	0	0	0	1057480	1022C8	
8	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	1	0	0	0	1	1	1	1	0	1	0	0	0	0	1582032	1823D0	
9	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	1	0	1	0	0	1	0	1	0	1	0	1	1	1	1	381615	5D2AF	
10	0	0	0	0	0	0	0	0	0	0	0	1	1	0	1	1	1	0	1	0	1	0	0	0	1	0	0	0	0	0	0	906304	DD440	
11	0	0	0	0	0	0	0	0	0	0	1	0	1	0	1	1	1	0	1	0	1	0	0	1	0	1	1	0	1	1	0	1430710	15D4B6	
12	0	0	0	0	0	0	0	0	0	0	1	1	1	0	1	1	1	0	1	0	1	0	1	1	0	1	1	1	1	1	1	0	1955262	1DD5BE
13	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	1	1	0	0	0	0	1	0	1	0	1	1	1	0	0	221532	3615C	
14	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	1	1	0	0	0	1	0	1	1	1	0	1	1	1	0	746222	B62EE	
15	0	0	0	0	0	0	0	0	0	0	1	0	0	1	1	0	1	1	0	0	0	1	1	0	1	1	0	0	1	0	1	1270629	136365	
16	0	0	0	0	0	0	0	0	0	0	1	1	0	1	1	0	1	1	0	0	1	0	0	0	1	1	0	1	1	0	0	1795180	1B646C	

همانطور که گفته شد، با تبدیل داده‌های Hex به Binary و تطبیق آن‌ها با جداول مربوط به قالب‌های داده‌های TDC که قبلاً گفته شده بود، می‌توان پارامترهای مورد نظر را استخراج کرد. معمولاً در همه‌ی آزمایش‌ها، تمامی قالب‌ها برای کاربر کارآمد نیست و بسته به نوع آزمایش یک یا چند یا همه‌ی آنها مورد استفاده قرار می‌گیرد.

در مورد اندازه‌گیری زمان، قالبی که مطلوب ماست، قالب TDC Measurements است. با تبدیل داده‌های Hex به Binary، تشخیص و جداسازی بخش مربوط به زمان و در نهایت تبدیل آن به Decimal، زمان بدست آمده مربوط به هر کانال، نسبت به کانال مرجع بدست خواهد آمد. کانال مرجع، کانالی است که در فایل پیکربندی تنظیم شده است. سپس اندازه‌گیری زمان، بصورت اختلاف زمان بین کانال مرجع و سایر کانال‌هایی که کاربر انتخاب کرده است، محاسبه می‌شود. عملیات گفته شده، بصورت کد، داده‌های TDC را مورد پردازش قرار می‌دهد.

```

=====
if (ChFound[ChTref])
{
    fprintf(fout, "Tref(Ch %d) = %d\n", ChTref, TimeAbs[ChTref]);
    for (i=0; i<NUM_CHANNELS; i++){
        if ((ChFound[i]) && (i != ChTref)) {
            timerel = TimeAbs[i] - TimeAbs[ChTref];
            if (timerel > 0) {
                nstat[i]++;
                mean[i] += (double)timerel;
                stddev[i] += (double)(timerel*timerel);
            }
            if (Write2File)
                fprintf(fout, "Ch %d = %d\n", i, timerel);
            if ((timerel > 0) && ((timerel/HistoBinSize) < HistoNbin))
                Histo[i][((timerel/HistoBinSize))]++;
        }
    }
}
=====

```

همانطور که قبلاً بیان شد، وروری کانال‌ها ماژول TDC پذیرای سیگنال‌ها ECL یا LVDS است. بنابراین استفاده از این ماژول باید از منبعی استفاده کنیم که خود سیگنال ECL یا LVDS تولید می‌کند

و یا در غیر این صورت باید از ماژول دیگری برای تبدیل سیگنال‌های متداول NIM یا TTL به ECL بهره برد. به همین منظور، از ماژول LeCroy استاندارد NIM مدل 4616 استفاده شده است.

۳-۴ فیلتر دوزنقه‌ای دیجیتال

همانطور که در بخش مربوط به ماژول Digitizer گفته شد، امکان تحلیل در هر دو حالت آنالاین و آفلاین وجود دارد. هر کدام از این دو مورد، استفاده‌های خاص خود را دارند که کاربر با توجه به نوع آزمایش یکی یا هر دوی این روش‌ها را انتخاب می‌کند. در ادامه اثر این فیلتر روی داده‌های آفلاین دیجیتال شده توسط ماژول Digitizer برای اندازه‌گیری مقادیری همچون زمان خیزش پالس و انرژی ذره در آشکارساز بیان شده است. از جمله مزایای شکل‌دهی پالس به روش دوزنقه‌ای (فیلتر دوزنقه‌ای) این است که می‌توان از اثرات کاهش قدرت تفکیک انرژی، جلوگیری کرد.

اعمال شکل‌دهی دوزنقه‌ای (فیلتر دوزنقه‌ای) یکی از روش‌های استخراج اطلاعات سیگنال خروجی آشکارساز است. رهیافت‌های ریاضی متفاوتی برای تبدیل سیگنال آنالوگ خروجی پیش‌تقویت‌کننده به یک سیگنال دوزنقه‌ای وجود دارد. یکی از روش‌های اعمال این فیلتر بر مبنای میانگین‌گیری است. برای نامین داده میانگین L نقطه بعد از آن محاسبه می‌شود [۶۲]:

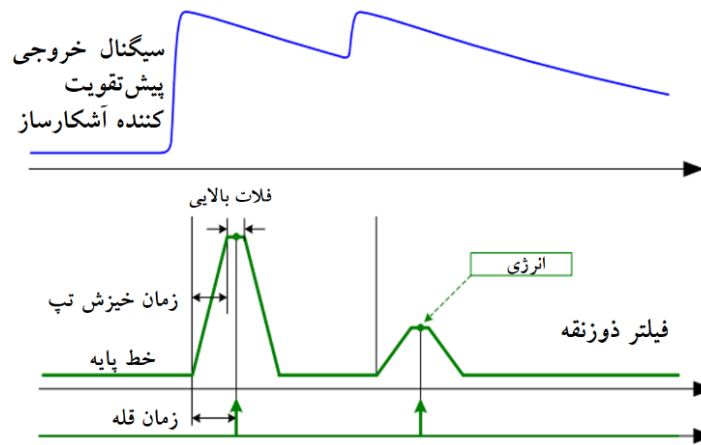
$$V_{av1}[i] = \frac{1}{L} \sum_{j=0}^{L-1} V_{in}[i+j] \quad (۱-۳)$$

با ایجاد فاصله ای به اندازه L ، مجدد برای هر نقطه میانگین L نقطه بعد از آن محاسبه می‌شود:

$$V_{av2}[i] = \frac{1}{L} \sum_{j=0}^{L-1} V_{in}[L+G+i+j] \quad (۲-۳)$$

در نهایت شکل دوزنقه‌ای مورد نظر از رابطه‌ی زیر بدست خواهد آمد (شکل ۳-۶):

$$V_{out}[i] = V_{av2}[i] - V_{av1}[i] \quad (3-3)$$



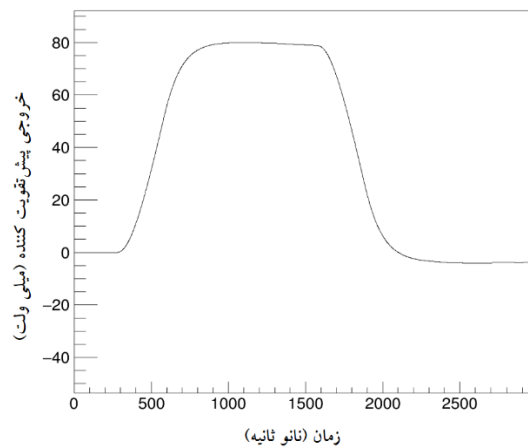
شکل (۳-۶) اثر فیلتر دوزنقه‌ای روی سیگنال خروجی پیش تقویت کننده.

۳-۴-۱ شکل سیگنال پس از اعمال فیلتر دوزنقه

ثبت و تحلیل داده‌های دیجیتال ماژول Digitizer مدل V1721 و همچنین اعمال فیلتر دوزنقه‌ای روی

سیگنال دیجیتال شده‌ی پیش تقویت کننده که در چارچوب ROOT ترسیم شده است به شکل (۳-۷)

انجامیده است.



شکل (۳-۷) شکل سیگنال پس از اعمال فیلتر

۳-۵ تکنیک CFD دیجیتال

روش تبعیضگر کسر ثابت در پیوست بخش (۱-۱۵-۱) گفته شد. در ادامه سیگنال خروجی آشکارساز، با استفاده از ماژول Digitizer استاندارد VME بصورت دیجیتال درآمده و روش تبعیضگر کسر ثابت بصورت نرم‌افزاری، با استفاده از کد ++C روی داده‌های دیجیتال اعمال شده است. هدف اندازه‌گیری زمان ورود تابش به آشکارساز برای کاربردهای همزمانی یا عدم همزمانی بصورت نرم‌افزاری و با قدرت تفکیک زمانی زیاد است.

تاخیر در ماژول CFD باید بیشتر از زمان خیزش پالس ورودی باشد. یک کابل کواکسیال، تاخیری به اندازه‌ی ۵ نانوثانیه به ازای واحد طول دارد. اگر زمان خیزش پالس t_r را زمانی که پالس از ۱۰٪ ارتفاع دامنه به ۹۰٪ ارتفاع دامنه می‌رسد، در نظر بگیریم، زمان تاخیر t_d برابر خواهد بود با :

$$t_d = (1 - f) \times t_r \quad (3-4)$$

که f کسر ثابتی از بیشینه دامنه‌ی پالس است. اندازه‌گیری زمان با استفاده از تبعیضگر کسر ثابت برای آشکارسازهای سوسوزن سریع مانند ${}^1\text{Baf}_2$ ، ${}^2\text{LYSO}(\text{Ce})$ و سوسوزن‌های پلاستیکی^۳ با توجه با زمان خیزش کوچکی که دارند بسیار متداول تر است. اندازه‌گیری زمانی چنین آشکارسازهای سریعی مستلزم استفاده از الکترونیک دقیق و سریعی مانند ماژول‌های Digitizer استاندارد VME با نرخ نمونه‌گیری بیشتر از ۲GS/s می‌باشد.

۳-۵-۱ استفاده از روش تبعیضگر کسر ثابت بصورت نرم‌افزاری

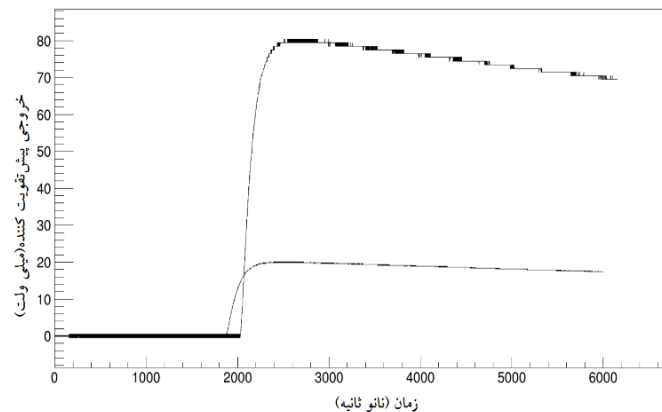
در تحلیل دیجیتال داده‌ها می‌توان با استفاده از ماژول Digitizer با استاندارد VME زمان ورود پالس را به صورت نرم‌افزاری و با کدنویسی اندازه‌گیری کرد. برخلاف الکترونیک استاندارد NIM، استفاده از

¹ Barium Fluoride Scintillators

² Lutetium-Yttrium
Oxyorthosilicate

³ Plastic Scintillators

الکترونیک استاندارد VME کاربر را قادر می‌سازد که در حین آزمایش، داده‌ها را ذخیره کند و در زمان دیگری، مورد بازیابی و تحلیل قرار دهد. قابلیت تنظیم پارامترهای دلخواه کاربر بصورت نرم‌افزاری وجه تمایز دیگر این الکترونیک است. برای اعمال تبعیضگر بصورت نرم‌افزاری، سیگنال اصلی با ضریب $f = 0.25$ تضعیف می‌شود (شکل ۳-۸). در نهایت نقطه تلاقی این دو سیگنال، همان زمان ورود پالس خواهد بود. در اینجا از معکوس کردن سیگنال اولیه خودداری شده و صرفاً به ایجاد تاخیر بسنده شده است. تبعیضگر کسر ثابت بصورت نرم‌افزاری روی داده‌های دیجیتال شده‌ی آشکار ساز یدور سدیم اعمال شده است و با توجه به محاسبه‌ی نقطه‌ی تقاطع دو سیگنال در چارچوب ROOT [۶۳] می‌توان زمان ورود پالس را اندازه‌گیری کرد.



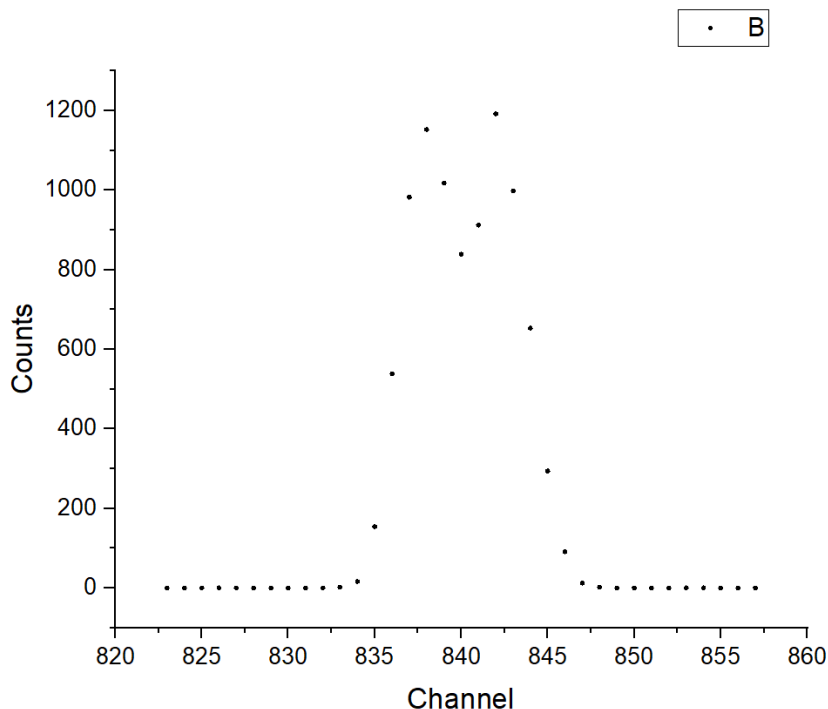
شکل (۳-۸) نقطه تقاطع دو سیگنال زمان ورود پالس به آشکارساز است.

۳-۶ مقایسه دقت زمانی در TDC و TAC

در این بخش یک آزمایش مشابه برای دو آرایش مختلف انجام شده است. در آرایش اول سیگنال خروجی پالس‌دهنده^۴ وارد تبعیضگر کسر ثابت می‌شود. خروجی تبعیضگر به شروع TAC داده می‌شود. خروجی دیگر تبعیضگر با تاخیر مشخصی به پایان TAC داده می‌شود. در این جا ما با استفاده از کابل‌های موجود، سه تاخیر با اندازه‌های ۲۴، ۴۰ و ۵۳ نانوثانیه ایجاد کرده‌ایم. در ادامه خروجی TAC، مستقیماً به MCA داده

^۴ Pulser

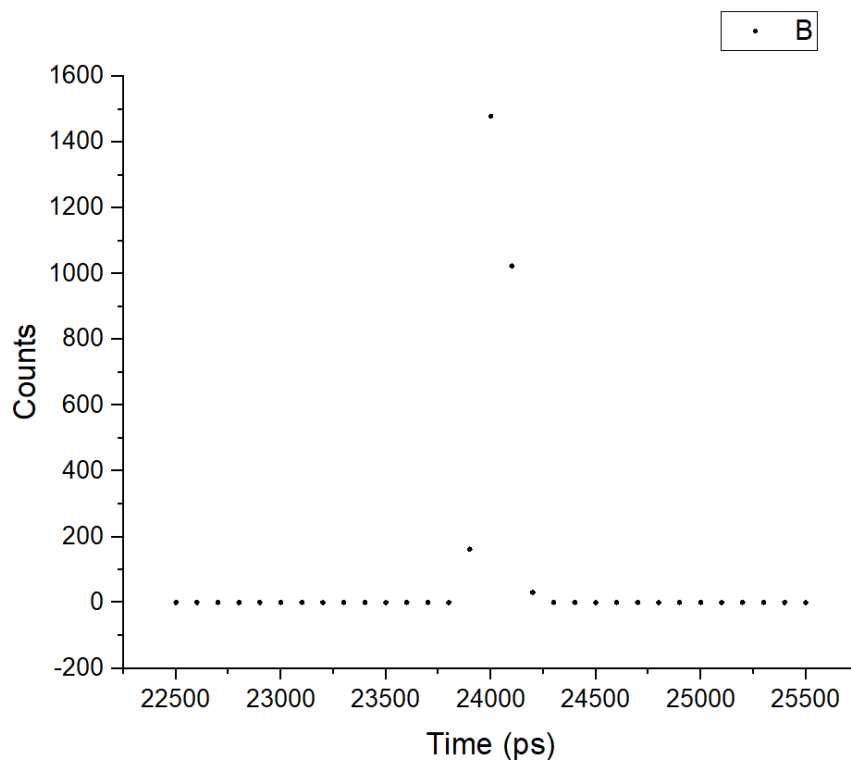
شده است. آنچه در شکل (۳-۹) آمده است، هیستوگرام MCA برای تاخیر ۲۴ نانوثانیه است. با کالیبراسیون MCA به ازای تاخیرهای مشخص، FWHM دستگاه معادل ۴۰ پیکوثانیه برآورد شده است.



شکل (۳-۹) طیف زمانی روی MCA

در آرایش دوم به طریق مشابهی، آزمایش را با TDC انجام می‌دهیم. یعنی مانند حالت قبل خروجی تبعیضگر را باید به ورودی TDC بدهیم با این تفاوت که چون ورودی سیگنال TDC باید سیگنالی با استاندارد ECL باشد، از یک ماژول مبدل TTL به ECL استفاده می‌کنیم. بدیهی است که به دلیل گذر سیگنال از ماژول‌های مختلف، مقداری افت‌وخیز و تاخیر در سیگنال (هرچند این مقدار کم است، اما قابل اغماض نیست) وجود دارد. هیستوگرام خروجی TDC برای تاخیر ۲۴ نانوثانیه در شکل (۳-۱۰) آمده است. FWHM دستگاه در این حالت برابر ۱۴۵ پیکوثانیه برآورد شده است. ملاحظه می‌شود که دقت زمانی ترکیب TAC و MCA از دقت زمانی TDC بهتر است، زیرا TAC محدودیت ساعت نوسانگر ندارد و ADCی بکار گرفته شده در MCA فقط به پر شدن خازن بستگی دارد. از طرف دیگر در اندازه‌گیری زمان با استفاده از TAC، مجاز به استفاده از یک پالس شروع و یک پالس پایان هستیم. این در حالی است که قابلیت

اندازه‌گیری زمان را برای ۱۲۸ کانال در مدل V1190A و ۳۲ کانال در مدل V1290A را داراست. همچنین با توجه به استفاده از DLL و PLL در ساختمان TDC و همچنین ساعت نوسانگر با دقت زیاد آن، زمان با دقت پیکوثانیه اندازه‌گیری می‌شود.



شکل (۳-۱۰) طیف زمانی TDC

۳-۷ نتیجه‌گیری

از جمله مزایای عمده‌ی الکترونیک استاندارد VME در مقایسه با الکترونیک استاندارد NIM می‌توان به امکان تحلیل آفلاین داده‌ها، انعطاف‌پذیری، قابلیت استفاده در آهنگ‌های شمارش زیاد و امکان بکارگیری یک ماژول برای چند هدف اشاره کرد. الکترونیک استاندارد VME در بخش‌های متنوعی استفاده می‌شود و با توجه به گستردگی حوزه‌ی دیجیتال، روز به روز بر محبوبیت آن اضافه می‌شود.

۳-۷ پیشنهادات

همانطور که گفته شد، ماژول‌های Digitizer و TDC استاندارد VME جایگزین بسیار مناسبی برای بسیاری از ماژول‌های استاندارد NIM هستند. این بدان معنی است که اکنون می‌توانیم آزمایش‌هایی را که قبلاً با ماژول‌های استاندارد NIM انجام شده را با ماژول‌های جدید با استاندارد VME، با دقت زیادتری انجام دهیم.

آزمایش‌هایی که می‌توان با این الکترونیک انجام داد بسیار زیاد است، لکن ما در این جا به یک مورد خاص و البته جالب اشاره می‌کنیم.

آشکارسازهای سوسوزن پلاستیکی را که بسیار سریع هستند، در نظر بگیرید. معمولاً این آشکارسازها دارای ناحیه‌ی فعال بزرگی هستند. فرض کنید یک تابش نوعی مانند تابش یک چشمه‌ی رادیواکتیو، تابش‌های کیهانی و یا هر منبع دیگری، به سطح بزرگ این آشکارساز برخورد کند. بدیهی است که اگر تابش به نواحی نزدیک PMT^۵ برخورد کند، یک سیگنال با زمان خیزش سریع بدست می‌دهد. این در حالی است که سیگنال‌هایی که از نواحی دور از PMT می‌رسند دارای زمان خیزش کوتاه‌تر و زمان افت بیشتری هستند. با شناخت و درک کامل این مسئله و همچنین تصحیحاتی که بواسطه‌ی آن باید انجام داد، می‌توان سیگنال را به نحوی بازسازی کرد که اثرات نامطلوبی مانند آنچه گفته شد، تصحیح شده باشند.

⁵ Photomultiplier Tube

پیوست الف

مشخصات فنی CAEN Digitizer

ماژول‌های Digitizer مدل V1721 و V1731 با ابعاد ۶U هستند که اتصال‌های P1 و P2 آن هر دو با صفحه‌ی پشتی قفسه‌های VME، VME64، V430 سازگاری دارد. توان مورد نیاز برای ماژول‌های یاد شده به شرح زیر است :

جدول (الف-۱) توان مورد نیاز برای ماژول Digitizer مدل V1731 و V1721 [۵۱].

+5 V	4.0 A
+12 V	0.2 A
-12 V	0.2 A

اتصال‌های خارجی

۱- اتصال‌های ورودی آنالوگ

الف) مدل تک-سر^۶ (یکطرفه)

عملکرد :



شکل (الف-۱) اتصال MCX

[۵۰].

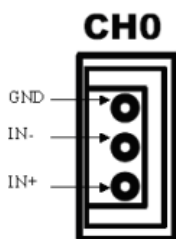
✓ ورودی آنالوگ، تک-سر، ورودی دینامیکی : $1 \text{ VPP} = 50 \Omega$

مشخصات مکانیکی :

CS 85MCX-50-0-16 SUHNER ✓

ب) مدل دیفرانسیلی

عملکرد :



شکل (الف-۲) اتصال دیفرانسیلی AMP

[۵۰].

✓ ورودی آنالوگ ، دیفرانسیلی، ورودی دینامیکی :

$1 \text{ VPP} = 100 \Omega$

⁶ Single-Ended

مشخصات مکانیکی :

AMP 3-102203-4 AMP MODUII ✓

۲- اتصال های کنترل

عملکرد:

✓ TRG OUT : خروجی فرمان محلی ($RT = 50 \Omega$, NIM/TTL)

✓ TRG IN : ورودی فرمان خارجی ($Z_{in} = 50 \Omega$, NIM/TTL)

✓ SYNC/SAMPLE/START : ورودی نمونه صفحه‌ی جلویی ($Z_{in} = 50 \Omega$, NIM/TTL)

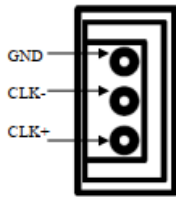
✓ MON/ Σ : خروجی DAC (روی $1VVP$ $RT = 50 \Omega$)

مشخصات مکانیکی :

✓ اتصال LEMO 00

۳- اتصال های مرجع ساعت^۷ ADC

عملکرد:



✓ CLK IN : ورودی مرجع/ساعت خارجی، کوپل AC (diff, LVDS,)

$Z_{diff} = 110 \Omega$, (ECL, PECL, LVPEC, CML

شکل (الف-۳) اتصال ساعت

ورودی خروجی AMP [۵۰].

مشخصات مکانیکی :

✓ AMP 3-102203-4 connector

عملکرد:

✓ CLOCK OUT : خروجی ساعت، کوپل DC, $Z_{in} = 50 \Omega$, (diff. LVDS)

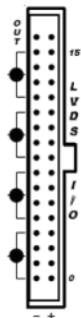
مشخصات مکانیکی :

✓ AMP 3-102203-4 connector

⁷ Clock

۴- اتصال‌های ورودی/خروجی دیجیتال

عملکرد:



✓ N.16 سیگنال ورودی خروجی LVDS دیفرانسیلی قابل برنامه‌ریزی،

$Z_{diff_in} = 110 \Omega$ ، چهار گروه سیگنال مستقل $0 \div 3, 4 \div 7, 8 \div 11, 12 \div 15$

کنترل جهت ورودی/خروجی

شکل (الف-۴) اتصال‌های

ورودی/خروجی قابل برنامه‌ریزی

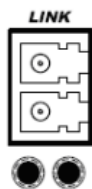
[۵۰].

مشخصات مکانیکی:

✓ 3M - 7634-5002- 34 pin Header Connector

۵- اتصال رابط نوری^۸

مشخصات مکانیکی:



TX (red wrap)

RX (black wrap)

✓ اتصال نوع LC که برای استفاده‌ی کابل‌های چند حالتی $62.5/125\mu m$

با اتصال‌های LC روی هر دو طرف آن است.

شکل (الف-۵) اتصال نوری LC [۵۰].

مشخصات الکتریکی:

✓ رابط نوری برای خوانش داده‌ها با نرخ انتقال تا سقف ۸۰ مگابایت بر ثانیه، قابلیت استفاده بصورت

زنجیره‌ای

دیگر مولفه‌های صفحه‌ی جلویی

صفحه‌ی جلویی میزبان LEDهای زیر است:

جدول (الف-۲) LEDهای صفحه‌ی جلویی [۵۰].

نام	رنگ	عملکرد
DTACK	سبز	دسترسی خواندن / نوشتن VME به کارت
CLK_IN	سبز	فعالسازی ساعت خارجی

⁸ Optical Link

گزینه‌اش استاندارد برای ساعت ورودی/خروجی، فرمان خروجی، فرمان ورودی	سبز	NIM
گزینه‌اش استاندارد برای ساعت ورودی/خروجی، فرمان خروجی، فرمان ورودی	سبز	TTL
وضعیت شبکه، فعالیت انتقال داده	سبز/زرد	LINK
PLL روی ساعت مرجع قفل شده است	سبز	PLL_LOCK
ساعت مرجع مستقیماً ساعت ADC را هدایت می‌کند، مدار PLL خاموش می‌شود	سبز	PLL_BYPS
بیت RUN تنظیم شده است	سبز	RUN
فرمان قابل قبول است	سبز	TRG
رویداد/داده در خروجی Buffer حاضر است	سبز	DRDY
تمام ظرفیت Buffer اشغال شده است	قرمز	BUSY
گروه سیگنال OUT فعال است	سبز	OUT_LVDS

مولفه‌های درونی

سوئیچ ۲، ۴، ۵، ۶ - با آدرس پایه‌ی [31:16]

نوع :

✓ سوئیچ Rotary^۹

عملکرد:

✓ آدرس پایه‌ی VME ماژول را تنظیم می‌کند.

سوئیچ ۳ - منبع ساعت

نوع :

✓ سوئیچ DIP^{۱۰}

^۹ Rotary Switch

^{۱۰} Dual in Line Package Switch

عملکرد:

✓ تعیین منبع ساعت (داخلی یا خارجی)

سوئیچ ۱ - FW

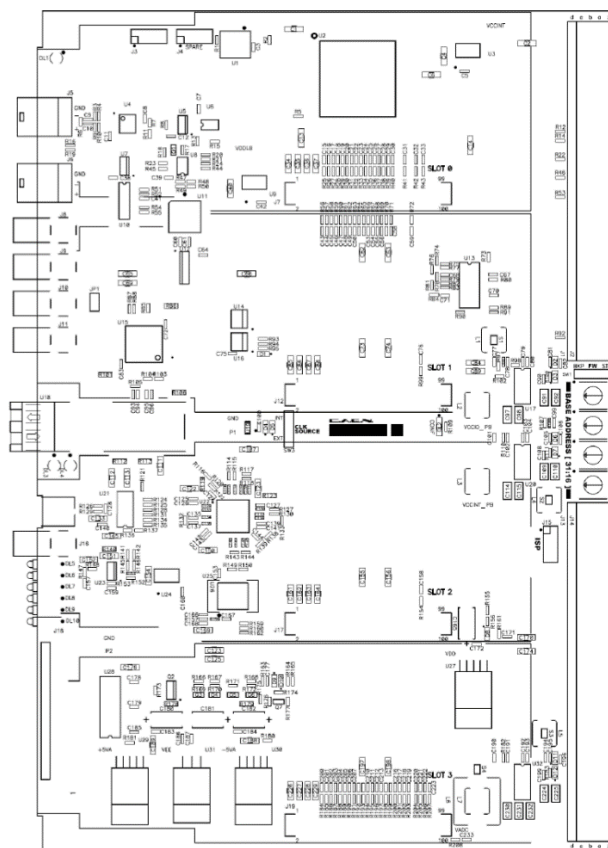
نوع:

✓ سوئیچ DIP

عملکرد:

✓ اجازه‌ی انتخاب فرمت سخت‌افزار FPGA استاندارد (STD) یا پشتیبان (BKP) را می‌دهد (حالت

پیش‌فرض روی STD است)



شکل (الف-۶) محل سوئیچ‌های Rotary و DIP روی کارت [۵۰].

جدول مشخصات فنی

جدول (الف-۳) مشخصات فنی ماژول‌های V1721 و V1731 [۵۰].

ابعاد	یک واحد استاندارد VME با ابعاد ۶U
ورودی آنالوگ	۸ کاناله، تک-سر یا دیفرانسیلی محدوده‌ی ورودی: 1VPP، مثبت یا منفی پهنای پاند: ۲۵۰MHz (برای مدل 1731 تا ۵۰۰MHz هم در دسترس است) اکتساب داده‌ی قابل برنامه‌ریزی روی هر کانال (فقط در مدل تک-سر)
تبدیل دیجیتال	دقت ^{۱۱} : ۸ بیتی نرخ نمونه‌گیری: ۱۰MS/s تا ۵۰۰MS/s بصورت همزمان روی هر کانال قابلیت همگام‌سازی ^{۱۲} چند-کارت قابلیت استفاده از ساعت خارجی
تولید ساعت نمونه‌گیری ADC	سه حالت عملیاتی: حالت PLL - مرجع درونی حالت PLL - مرجع خارجی حالت PLL کنارگذر (ساعت خروجی CLK_IN مستقیماً ساعت ADC را راه‌اندازی می‌کند)
CLK_IN	ساعت ورودی دیفرانسیلی کوپل AC برای LVDS، ECL، PECL، LVPECL، CML
CLK_OUT	ساعت خروجی LVDS دیفرانسیلی کوپل DC، روی ساعت نمونه‌گیر ADC قفل شده
بافر حافظه	برای V1721 به مقدار ۲M نمونه در هر کانال برای V1731 به مقدار ۴M نمونه در هر کانال بافر چند-رویدادی با دسترسی مستقل خواندن / نوشتن قابل برنامه‌ریزی برای اندازه‌ی رویداد و فرمان پیش و پس
فرمان	سیگنال ورودی فرمان خارجی (NIM یا TTL) و دستورات VME فرمان اتوماتیک هر کانال بصورت مجزا و مستقلاً از هم TRGOUT برای انتشار سیگنال فرمان به سایر کارتهای V1721 و V1731

¹¹ Resolution

¹² Synchronization

فرمان Time Stamp	شمارنده‌ی ۳۱-بیتی - دقت ۱۶ نانوثانیه - محدوده ۱۷ ثانیه
AMC FPGA	Altera Cyclone EP1C4
رابط نوری	خوانش داده‌ها با نرخ حداکثر ۸۰MB/s، که به جای گذرگاه VME استفاده می‌شود. با قابلیت همگام‌سازی زنجیره‌ای
رابط کاربری VME	سازگار با VME64x، D32، BLT32، MBLT65، CBLT32/64، 2eVME، 2eSST چرخه‌های چند قالبی نرخ تبادل: ۶۰MB/s برای MBLT64، ۱۰۰MB/s برای 2eVME، ۱۶۰MB/s برای 2eSST دسترسی تصادفی و متوالی به اطلاعات حافظه‌ی میانی چند رویدادی
ارتقاء	سخت افزار V1721 و V1731 می‌توانند با استفاده از VME ارتقاء یابد
نرم‌افزار	کتابخانه‌های به زبان C همه منظوره و نسخه‌های نمایشی بعضی از نرم‌افزارها
مانیتور آنالوگ	تبدیل دیجیتال به آنالوگ ۱۲بیتی / ۱۲۵MHz که توسط ROC FPGA کنترل می‌شود
ورودی/خروجی LVDS	۱۶ ورودی/خروجی LVDS چند منظوره که توسط FPGA کنترل می‌شود

پیوست ب

مشخصات فنی CAEN TDC V1290A و CAEN TDC V1190A

ماژول‌های V1290A و V1190A با استاندارد VME در ابعاد ۶U هستند که اتصال‌های P1 و P2 آنها هر دو با صفحه‌ی پشتی استاندارد VME و V430 منطبق هستند. تغذیه‌ی مورد نیاز برای این دو ماژول، به ترتیب در جداول (ب-۱) و (ب-۲) آمده است. صفحه‌ی جلویی ماژول‌های V1290A و V1190A به ترتیب در شکل‌های (ب-۱) و (ب-۲) آمده است.

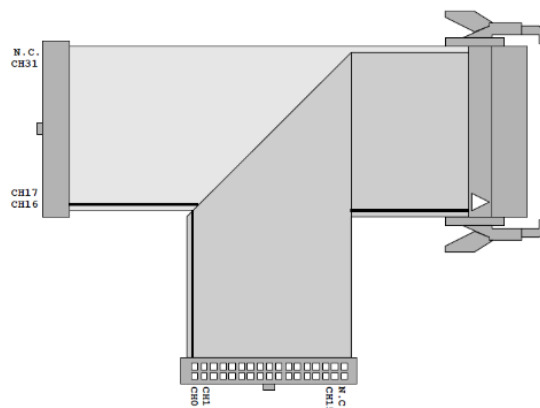
جدول (ب-۱) تغذیه مورد نیاز برای ماژول V1190A [۵۹].

Power supply	Mod. V1190 A	Mod. V1190 B
+5 V	5.50 A	2.90 A

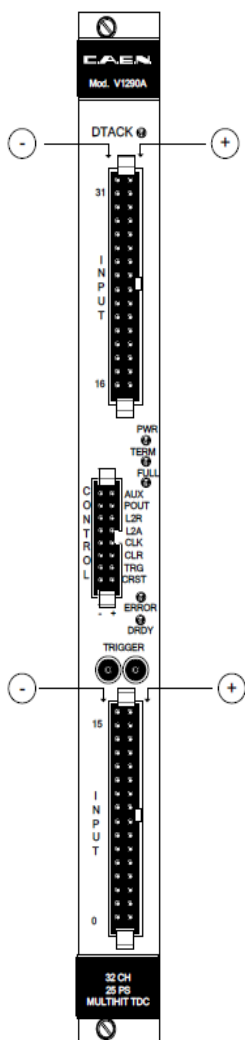
جدول (ب-۲) تغذیه مورد نیاز برای ماژول V1290A [۵۸].

Power supply	Mod. V1290A	Mod. V1290N
+5 V	2.80 A	1.50 A

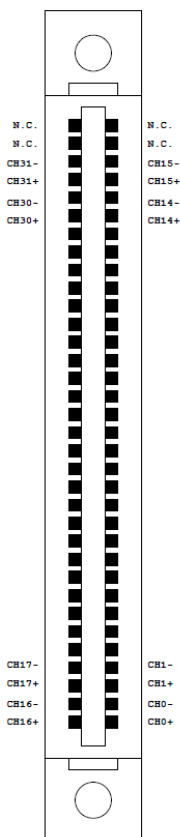
تخصیص پین‌های ورودی اتصال در ماژول V1190A و همچنین کابل اتصال برای ورودی این مدل به ترتیب در شکل‌های (ب-۳) و (ب-۴) نشان داده شده است. عملکرد و مشخصات الکترومکانیکی اتصال‌ها در ادامه آمده است.



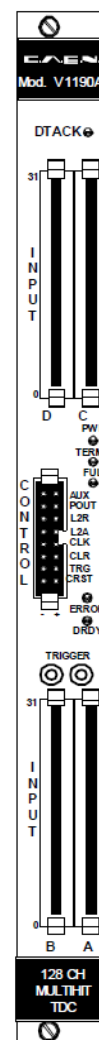
شکل (ب-۴) کابل اتصال ورودی (مدل کابل رابط A967) [۵۹].



شکل (ب-۲) صفحه جلویی
کانکتور در ماژول V1290A [۵۸].



شکل (ب-۳) تخصیص پین‌های ورودی
کانکتور در ماژول V1190A [۵۹].



شکل (ب-۱) صفحه جلویی
کانکتور در ماژول V1190A [۵۹].

اتصال‌های ورودی

الف) مدل V1190A

همانطور که در شکل (۲-۲) مشاهده می‌شود، این ماژول شامل چهار اتصال ورودی است.

مشخصات مکانیکی مدل V1190A:

✓ ۴ اتصال High Density، از نوع Robinson Nugent P50E-068-P1-SR1-TG، (۳۴+۳۴) پین،

برای ۱۲۸ تک ورودی کانال:

- ✓ اتصال A اشاره به کانال‌های ۰ تا ۳۱ دارد.
- ✓ اتصال B اشاره به کانال‌های ۳۲ تا ۶۳ دارد.
- ✓ اتصال C اشاره به کانال‌های ۶۴ تا ۹۵ دارد.
- ✓ اتصال D اشاره به کانال‌های ۹۶ تا ۱۲۷ دارد.

مشخصات الکتریکی مدل V1190A :

- ✓ سیگنال‌های ورودی ECL / LVDS ، ایمپدانس^{۱۳} 110Ω ، هفدهمین جفت بالایی از هر طرف اتصال متصل نیست.

ب) مدل V1290A :

مشخصات مکانیکی مدل V1290A :

- ✓ دو عدد اتصال ۱۷+۱۷ پین، اتصال مدل Header 3M 3431-5202
- ✓ ورودی بلوک پایینی برای کانال‌های ۰ تا ۱۵.
- ✓ ورودی بلوک بالایی برای کانال‌های ۱۶ تا ۳۱.

مشخصات الکتریکی مدل V1290A :

- ✓ سیگنال‌های ورودی ECL / LVDS ، ایمپدانس^{۱۴} 110Ω ، هفدهمین جفت بالایی از هر طرف اتصال، اتصال زمین^{۱۴} شده است.

اتصال‌های کنترل (مشترک در هر دو مدل)

مشخصات مکانیکی :

- ✓ دو عدد اتصال ۸+۸ پین، اتصال مدل Header 3M 3408-5202.
- ✓ AUX : استفاده نمی‌شود.

¹³ Impedance

¹⁴ Ground Connected

✓ L2A_REJECT : استفاده نمی‌شود.

✓ L2_ACCEPT : استفاده نمی‌شود.

✓ OUT_PROG : سطح ECL دیفرانسیلی، ایمپدانس 110Ω .

✓ CLOCK : لبه‌ی رو به بالای فعال^{۱۵}، سطح ECL دیفرانسیلی، 110Ω ، بیشینه فرکانس ۴۰ MHz.

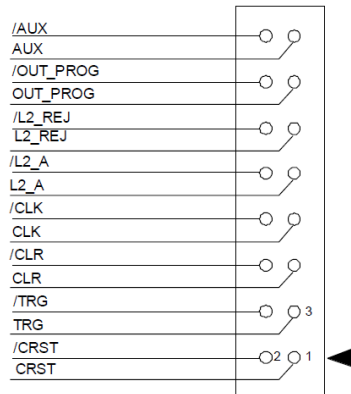
✓ CLR : سطح ECL دیفرانسیلی، ایمپدانس 110Ω ، کمینه پهنا برابر ۲۵ ns.

✓ TRIGGER : لبه‌ی رو به بالای فعال، سطح ECL دیفرانسیلی، ایمپدانس 110Ω ، کمینه پهنا برابر

۲۵ ns، دقت Trigger دوتایی برابر ۷۵ ns.

✓ CRST : لبه‌ی رو به بالای فعال، سطح ECL دیفرانسیلی، ایمپدانس 110Ω ، کمینه پهنا برابر ۲۵ ns.

تخصیص پین‌های کنترل در شکل (ب-۵) آمده است.



شکل (ب-۵) تخصیص پین‌های اتصال کنترل [۵۹].

اتصال‌های Trigger خارجی

مشخصات مکانیکی :

✓ دو اتصال از نوع LEMO 00

مشخصات الکتریکی :

¹⁵ Rising Edge Active

✓ لبهی رو به بالای فعال، NIM، ایمپدانس زیاد، کمینه پهنا برابر ۲۵ ns، دقت Trigger دوتایی برابر ۷۵ ns.

اگر این ورودی استفاده شود، یک پایان‌دهی^{۱۶} 50Ω نیاز است. در پیکربندی اتصال زنجیره‌ای^{۱۷}، پایان‌دهی باید در آخرین کارت از زنجیره استفاده شود.

دیگر مولفه‌های صفحه‌ی جلویی (مشترک برای هر دو مدل)

صفحه‌ی جلویی میزبان LEDهای زیر است :

جدول (ب-۳) وضعیت LEDهای صفحه‌ی جلویی [۵۹].

نام	رنگ	عملکرد
DTACK	سبز	وقتی سبز می‌شود که دسترسی خوانشی/نوشتاری به کارت از طریق درگاه VME انجام می‌شود
PWR	سبز/قرمز	وقتی سبز می‌شود که کارت به درستی به قفسه متصل شده و قفسه روشن شده است. وقتی قرمز باشد، نشان دهنده‌ی یک وضعیت اضافه-جریان است. در این مورد، منبع اضافه-بار را جدا کرده و ماژول را خاموش و سپس روشن می‌کنیم
TERM	سبز	وقتی سبز می‌شود که تمامی خطوط درگاه کنترل، پایان‌یافته باشند
FULL	قرمز	وقتی قرمز می‌شود که Output Buffer پر شده باشد
ERROR	قرمز	وقتی روشن می‌شود، خبر از یک خطای سراسری TDC می‌دهد
DRDY	زرد	وقتی روشن می‌شود که حداقل یک داده / رخداد (بسته به حالت داده‌گیری) در Output Buffer حاضر باشد

¹⁶ Termination

¹⁷ Daisy Chain Configuration

توجه : LED های FULL، ERROR و DRDY برای لحظه‌ی کوتاهی در هنگام روشن شدن قفسه، روشن می‌شوند و نمایانگر این است که کارت در حال خوانش پیکربندی است.

مولفه‌های سخت افزاری داخلی (مشترک برای هر دو مدل)

سوئیچ‌های Rotary:

✓ چهار سوئیچ Rotary که امکان انتخاب آدرس پایه‌ی کارت را می‌دهند (شکل ب-۶ را ببینید).

: SW1

✓ یک سوئیچ از نوع DIP که امکان تعویض ساعت از / به داخلی / خارجی را می‌دهد.

✓ وضعیت راست (نقطه قابل رویت است) : ساعت خارجی

✓ وضعیت چپ (نقطه قابل رویت نیست) : ساعت داخلی

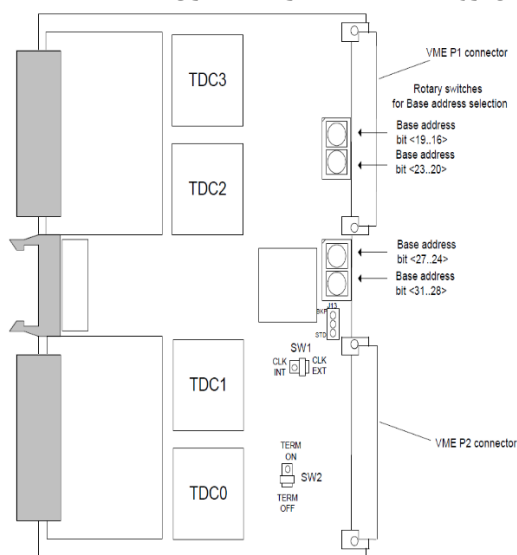
: SW2

✓ یک سوئیچ از نوع DIP که امکان پایان‌دهی سخت‌افزاری درگاه کنترل را روی 110Ω می‌دهد (اگر

فعال باشد).

✓ وضعیت پایین (نقطه قابل رویت است) : درگاه کنترل خاتمه نیافته است.

✓ وضعیت بالا (نقطه قابل رویت نیست) : درگاه کنترل خاتمه یافته است.



شکل (ب-۶) مکان مولفه‌های سوئیچ [۵۹].

پیوست ج

مشخصات فنی CAEN Controller V1718

تغذیه‌ی مورد نیاز برای این ماژول در جدول (ج-۱) آمده است :

جدول (ج-۱) تغذیه‌ی مورد نیاز V1718 [۶۰].

منبع تغذیه قفسه	جریان
+12 V	0 A
-12 V	تمام خروجی‌های NIM فعال (150 mA) خروجی‌های TTL یا خروجی‌های غیر فعال (40 mA)
+5 V	800 mA

جدول مشخصات فنی این ماژول در جدول (ج-۲) آمده است :

جدول (ج-۲) مشخصات فنی ماژول V1718 [۶۰].

ابعاد	۶U high VME module
رابط کاربری کامپیوتر	USB 2.0
آهنگ انتقال	~ 30 Mbyte/s
آدرس‌دهی	A16, A24, A32, CR/CSR, LCK; ADO, ADOH cycles
چرخه‌ی داده	D08, D16, D32 for R/W and RMW, D16, D32 for BLT D64 for MBLT
چرخه‌ی توقف	D08, D16, D32, IACK cycles
نمایشگر LED	Data bus, address bus, address modifier, interrupt request, control signals
خروجی	5 NIM/TTL, programmable
ورودی	2 NIM/TTL, programmable

پیوست د

داده‌های ماژول Digitizer

همانطور که گفته شد، این داده‌ها همان ارتفاع پالس آشکارساز هستند که دیجیتال شده‌اند. اگر این داده‌ها را رسم کنید به همان شکل (۳-۵) خواهید رسید.

	254	254	48	52	55	59	61	65	68	72	75
254	254	254	48	51	55	58	62	65	68	72	75
254	254	254	48	52	55	59	62	66	68	72	75
253	254	254	48	52	55	58	62	65	69	72	75
254	254	239	49	52	55	59	62	66	69	72	75
254	254	220	49	52	55	59	63	65	69	72	76
254	254	209	49	52	55	59	62	66	69	73	75
254	254	177	49	52	56	59	63	66	69	72	76
254	254	151	49	53	55	59	62	66	69	72	75
254	254	135	49	52	56	59	63	66	70	72	76
254	254	110	49	53	56	60	63	66	69	73	75
254	254	87	49	52	56	59	63	66	70	73	76
254	254	77	49	53	56	60	63	67	69	73	76
253	254	66	49	53	56	59	63	66	70	73	76
254	254	55	49	53	56	60	63	67	70	73	76
254	254	51	50	53	56	60	64	66	70	73	76
254	254	48	50	53	57	60	63	67	70	74	76
254	254	44	50	53	57	60	64	67	70	73	77
254	254	45	50	54	57	60	63	67	70	74	76
254	254	45	50	53	57	60	64	67	70	73	77
254	254	45	50	54	57	61	64	67	70	74	76
254	254	45	50	53	57	60	65	67	71	74	77
254	254	46	50	54	57	61	64	68	71	74	77
254	254	46	50	54	57	60	65	67	71	74	77
254	254	47	51	54	57	61	64	68	71	74	77
254	254	48	51	54	58	61	65	67	71	74	77
254	254	48	51	54	57	61	65	68	71	75	77
254	254	48	51	54	58	61	65	68	72	74	78
254	254	48	51	55	57	62	65	68	71	75	77
254	254	48	51	55	58	61	65	68	72	74	78
254	254	48	51	55	58	62	65	68	71	75	77

78	82	87	90	94	98	102	109	113	119	125	131
78	82	86	90	94	98	101	108	112	119	125	131
79	82	87	90	94	98	102	109	112	119	125	131
78	82	86	90	94	98	102	109	112	120	126	131
79	83	87	90	95	98	102	109	113	119	125	131
78	82	86	90	94	98	102	109	113	119	126	131
79	83	87	91	95	98	106	109	116	122	129	132
78	82	86	90	94	98	105	109	116	123	128	132
79	83	87	91	95	98	106	109	116	123	129	132
78	83	87	90	95	99	105	110	117	123	129	132
80	83	88	91	95	99	106	110	116	123	129	132
79	83	87	91	95	99	106	109	116	123	129	132
79	84	88	92	95	99	106	110	116	123	129	132
79	83	87	91	95	99	106	110	117	123	129	132
79	84	88	92	96	99	106	110	117	123	129	132
79	83	87	92	95	99	106	110	117	123	129	132
80	84	88	92	96	99	106	110	117	124	129	132
79	83	87	92	95	99	106	110	117	124	129	132
80	84	88	92	96	99	107	110	117	123	129	132
80	84	88	92	95	99	106	110	118	124	129	132
80	84	89	92	96	100	107	111	117	123	129	133
80	84	88	92	96	100	107	110	117	124	130	132
80	85	89	92	96	100	107	111	117	123	130	133
80	84	88	92	96	100	107	110	117	124	130	132
80	85	89	92	96	100	107	111	118	124	130	133
80	84	88	93	96	100	107	111	118	124	130	133
81	85	89	93	97	100	108	111	118	124	130	133
80	84	89	93	97	100	107	111	118	124	130	133
81	85	89	93	97	100	108	111	118	124	130	133
81	84	89	93	97	100	107	111	118	124	130	133
81	85	89	93	97	101	108	112	118	124	130	133
81	84	89	93	97	101	108	111	118	125	130	133
81	85	89	93	97	101	108	112	118	124	130	133
81	85	89	93	97	100	108	111	118	125	130	133
82	85	89	93	97	101	108	112	119	124	131	133
81	85	89	93	97	101	108	112	119	125	130	133
82	86	89	94	98	101	108	112	119	125	131	134
81	85	89	93	98	101	108	112	118	125	130	134
82	86	90	94	97	101	108	112	119	125	131	134
81	85	89	94	97	101	108	112	119	125	131	134
82	86	90	94	97	102	108	112	119	125	131	134
82	86	90	94	98	102	108	112	119	125	131	134

134	137	142	153	162	171	191	198	200	205	206	208
134	137	142	152	162	172	191	198	201	206	207	208
134	137	142	153	161	171	191	198	201	205	206	208
134	137	142	153	162	172	191	198	201	206	207	208
134	137	142	153	162	172	191	198	201	205	206	208
135	137	143	153	162	172	191	198	201	206	207	208
135	140	150	160	170	180	191	200	204	205	207	208
135	140	150	160	170	190	197	200	205	206	207	208
135	140	151	160	170	190	197	200	204	205	207	208
135	140	151	160	170	190	197	200	205	206	207	208
135	140	151	160	170	190	197	200	204	205	207	208
135	140	151	160	170	190	197	200	205	206	207	208
135	140	151	160	170	190	197	200	204	206	207	208
135	141	151	160	170	190	197	200	205	206	207	208
135	140	151	160	170	190	197	200	205	206	207	208
135	141	151	160	170	190	197	200	205	206	207	208
136	140	151	160	170	190	197	200	205	206	207	208
135	141	151	160	170	190	197	200	205	206	207	208
135	141	151	160	170	190	197	200	205	206	207	208
135	141	151	160	170	190	197	200	205	206	207	208
136	141	151	161	170	190	197	200	205	206	207	208
136	141	151	161	170	191	197	200	205	206	207	208
136	141	151	161	171	190	198	200	205	206	207	208
135	141	151	161	170	190	198	200	205	206	207	208
136	141	152	161	171	190	198	200	205	206	207	208
136	141	152	161	171	191	197	200	206	206	207	208
136	141	152	161	171	191	198	200	205	206	207	208
136	141	151	161	171	191	198	200	205	206	207	208
136	142	152	161	171	190	198	200	205	206	207	208
136	141	152	161	171	191	198	200	205	206	208	208
136	141	152	161	171	191	198	200	205	206	208	208
136	141	152	161	171	191	198	200	205	207	208	209
137	142	152	161	171	191	198	200	205	206	207	208
136	142	152	161	171	191	198	200	205	207	208	209
136	142	152	161	171	191	198	200	205	206	208	208
136	142	152	161	171	191	198	200	206	207	208	209
137	142	152	161	171	191	198	200	205	206	207	208
137	142	152	161	171	191	198	201	206	207	208	209
137	142	152	161	171	191	198	200	205	206	207	208
137	142	152	161	171	191	198	201	206	207	208	209
137	142	153	161	171	191	198	200	205	206	208	209
137	142	152	162	172	191	198	201	206	207	208	209

208	209	211	231	240	248	248	248	249	249	249	249
209	210	211	231	241	248	248	248	248	249	250	250
209	210	211	231	240	248	248	248	248	249	249	249
209	210	211	231	241	247	248	248	248	249	250	250
209	210	211	231	240	248	248	248	248	249	249	249
209	210	211	231	241	247	248	248	248	249	250	250
209	210	220	231	240	248	248	248	248	249	249	249
209	210	230	240	247	248	248	248	248	249	250	250
209	210	230	240	248	248	248	248	248	249	249	249
209	210	231	240	248	247	247	248	248	249	249	250
209	210	230	240	248	248	248	248	248	249	249	249
209	210	230	240	247	248	248	248	248	249	249	249
209	210	230	240	248	248	248	248	248	249	249	249
209	210	231	240	247	247	247	248	248	249	249	250
209	210	231	240	248	248	248	248	248	249	249	249
209	210	231	241	247	247	247	248	248	249	249	250
209	210	231	240	248	248	248	248	248	249	249	249
209	210	231	241	247	248	248	248	248	249	250	250
209	210	231	240	248	248	248	248	248	249	249	249
209	210	231	241	248	247	247	248	248	249	250	250
209	210	231	240	248	248	248	248	248	249	249	249
209	210	231	241	248	248	248	248	248	249	250	250
209	210	231	240	248	248	248	248	249	249	249	249
209	210	231	241	248	248	248	248	249	250	250	250
209	210	231	240	248	248	248	248	249	249	249	249
210	210	231	241	248	247	248	248	249	249	250	250
209	210	231	240	248	248	248	249	249	249	249	249
210	210	231	241	247	248	248	248	249	250	250	250
209	210	231	240	248	248	248	249	249	250	249	249
210	211	231	241	248	248	248	248	249	250	250	250
209	210	231	240	248	248	248	248	249	249	249	249
210	211	231	241	247	248	248	248	249	249	249	250
209	210	231	240	248	248	248	248	249	249	249	249
210	211	231	241	247	248	248	248	249	250	250	250
209	210	231	240	248	248	248	248	249	249	249	249
210	211	231	241	247	247	248	248	249	249	250	250
209	210	231	240	248	248	248	248	249	249	249	249
210	210	231	241	247	248	248	248	249	249	250	250
209	210	231	240	248	248	248	249	249	249	249	249
210	211	231	241	247	248	248	248	249	249	250	250
210	211	231	240	248	248	248	248	249	249	249	249
210	211	231	241	247	247	248	248	249	249	250	250

بخشی از داده‌های ماژول CAEN TDC V1190A

400001f	1905e002	ed908	1b063002	9066005	2f76c	b06b14f	1806e006	8071546	1a073002
8000591	a05e517	16d981	800001df	19066002	af8fd	1b06b002	906eb69	581be	b073bbe
5cc9e	1a05e002	1eda87	40000c9f	a066005	12f975	800001df	1906e002	d8350	1b073002
63b71	b05e517	18061006	806495a	1a066002	1afa7c	40000d9f	a06eb69	1583c7	800001df
e3d05	1b05e002	9061e9c	19537	b066005	18069006	806c444	1a06e002	1d84cf	40000e9f
163d7e	800001df	19061002	996c9	1b066002	9069abc	47ef4	b06eb69	18071006	8074f65
1e3e84	40000bff	a061e9c	119742	800001df	19069002	c8086	1b06e002	9071546	7a06b
1805c006	805f807	1a061002	199848	40000cff	a069abc	1480fe	800001df	19071002	fa1fe
905ce00	420a	b061e9c	18064006	80673ab	1a069002	1c8205	40000dff	a071546	17a277
1905c002	8439c	1b061002	906495a	3e60b	b069abc	1806c006	806fed1	1a071002	1fa37d
a05ce00	104414	800001df	19064002	be7a0	1b069002	906c444	70be5	b071546	18074006
1a05c002	18451b	40000c5f	a06495a	13e818	800001df	1906c002	f0d78	1b071002	9074f65
b05ce00	1805f006	806226c	1a064002	1be91f	40000d5f	a06c444	170df0	800001df	19074002
1b05c002	905f807	2a6d5	b06495a	18067006	806adb8	1a06c002	1f0ef6	40000e5f	a074f65
800001df	1905f002	aa869	1b064002	90673ab	5f358	b06c444	1806f006	80728d6	1a074002
40000bbf	a05f807	12a8e1	800001df	19067002	df4eb	1b06c002	906fed1	11131	b074f65
805d15a	1a05f002	1aa9e8	40000cbf	a0673ab	15f563	800001df	1906f002	912c3	1b074002
1957f	b05f807	18062006	8065c6f	1a067002	1df66a	40000dbf	a06fed1	11133c	800001df
99712	1b05f002	906226c	4a9ef	b0673ab	1806a006	806d853	1a06f002	191442	40000ebf
11978a	800001df	19062002	cab84	1b067002	906adb8	8e2f	b06fed1	18072006	80752b6
199890	40000c1f	a06226c	14abfc	800001df	1906a002	88fc3	1b06f002	90728d6	2f0d9
1805d006	8060b91	1a062002	1cad02	40000d1f	a06adb8	10903b	800001df	19072002	af26b
905d15a	3cbd1	b06226c	18065006	80686a7	1a06a002	189142	40000e1f	a0728d6	12f2e3
1905d002	bcd62	1b062002	9065c6f	6e200	b06adb8	1806d006	80702a6	1a072002	1af3e9
a05d15a	13cdda	800001df	19065002	ee393	1b06a002	906d853	2e1bb	b0728d6	18075006
1a05d002	1bcee1	40000c7f	a065c6f	16e40b	800001df	1906d002	ae34e	1b072002	90752b6
b05d15a	18060006	8063548	1a065002	1ee512	40000d7f	a06d853	12e3c5	800001df	19075002
1b05d002	9060b91	58374	b065c6f	18068006	806b14f	1a06d002	1ae4cd	40000e7f	a0752b6
800001df	19060002	d8507	1b065002	90686a7	18a5f	b06d853	18070006	8073bbe	1a075002
40000bdf	a060b91	15857f	800001df	19068002	98bf1	1b06d002	90702a6	3f990	b0752b6
805e517	1a060002	1d8686	40000cdf	a0686a7	118c6a	800001df	19070002	bfb23	1b075002
55245	b060b91	18063006	8066005	1a068002	198d71	40000ddf	a0702a6	13fb9a	800001df
d53d9	1b060002	9063548	4089	b0686a7	1806b006	806eb69	1a070002	1bfca1	40000edf
155452	800001df	19063002	8421c	1b068002	906b14f	3a497	b0702a6	18073006	8076615
1d5558	40000c3f	a063548	104293	800001df	1906b002	ba629	1b070002	9073bbe	6508c
1805e006	8061e9c	1a063002	18439a	40000d3f	a06b14f	13a6a2	800001df	19073002	e5220
905e517	6d777	b063548	18066006	8069abc	1a06b002	1ba7a8	40000e3f	a073bbe	165297

1e539e	181254	19ff96	1c6aa8	1e5816	1870b4	1ad349	1c5c5e	1e56a3	183caf
18076006	18079006	1807c006	1807f006	18082006	18085006	18088006	1808b006	1808e006	18091006
9076615	9079fd4	907c9c1	907f42c	9082e1a	9085832	9088295	908bc1e	908e618	9091ffe
19076002	19079002	1907c002	1907f002	19082002	19085002	19088002	1908b002	1908e002	19091002
a076615	a079fd4	a07c9c1	a07f42c	a082e1a	a085832	a088295	a08bc1e	a08e618	a091ffe
1a076002	1a079002	1a07c002	1a07f002	1a082002	1a085002	1a088002	1a08b002	1a08e002	1a091002
b076615	b079fd4	b07c9c1	b07f42c	b082e1a	b085832	b088295	b08bc1e	b08e618	b091ffe
1b076002	1b079002	1b07c002	1b07f002	1b082002	1b085002	1b088002	1b08b002	1b08e002	1b091002
800001df	800001df	800001df	800001df	800001df	800001df	800001df	800001df	800001df	800001df
40000eff	40000f5f	40000fbf	4000101f	4000107f	400010df	4000113f	4000119f	400011ff	4000125f
807799a	807a2d4	807dd09	80807b5	8083161	8086baf	808957e	808cfa2	808f965	809236a
1d5b2	30fbe	5443d	7f0b5	19bf1	3ea8a	5b996	7dcee	1a015	3a54d
9d743	b114f	d45d0	ff247	99d84	bec1e	dbb28	fde80	9a1a6	ba6e0
11d7bb	1311c7	154648	17f2bf	119dfc	13ec95	15bb9f	17def8	11a21f	13a759
19d8c2	1b12ce	1d474f	1ff3c5	199f02	1bed9c	1dbca6	1dfff	19a326	1ba85f
18077006	1807a006	1807d006	18080006	18083006	18086006	18089006	1808c006	1808f006	18092006
907799a	907a2d4	907dd09	90807b5	9083161	9086baf	908957e	908cfa2	908f965	909236a
19077002	1907a002	1907d002	19080002	19083002	19086002	19089002	1908c002	1908f002	19092002
a07799a	a07a2d4	a07dd09	a0807b5	a083161	a086baf	a08957e	a08cfa2	a08f965	a09236a
1a077002	1a07a002	1a07d002	1a080002	1a083002	1a086002	1a089002	1a08c002	1a08f002	1a092002
b07799a	b07a2d4	b07dd09	b0807b5	b083161	b086baf	b08957e	b08cfa2	b08f965	b09236a
1b077002	1b07a002	1b07d002	1b080002	1b083002	1b086002	1b089002	1b08c002	1b08f002	1b092002
800001df	800001df	800001df	800001df	800001df	800001df	800001df	800001df	800001df	800001df
40000f1f	40000f7f	40000fdf	4000103f	4000109f	400010ff	4000115f	400011bf	4000121f	4000127f
8078c94	807b68e	807e0b7	8081ae3	80844ec	8087ef4	808a8e4	808d2a8	8090cf7	809366c
4cee9	6c9bb	f21b	31e56	5277a	72edd	11f08	2e3a2	532bd	6a781
cd07c	ecb4d	8f3ab	b1fe6	d290c	f306e	92099	ae532	d3451	ea914
14d0f4	16cbc5	10f424	13205e	152984	1730e5	112112	12e5aa	1534c8	16a98c
1cd1fa	1ecccc	18f52a	1b2165	1d2a8b	1f31ec	192219	1ae6b0	1d35cf	1eaa92
18078006	1807b006	1807e006	18081006	18084006	18087006	1808a006	1808d006	18090006	18093006
9078c94	907b68e	907e0b7	9081ae3	90844ec	9087ef4	908a8e4	908d2a8	9090cf7	909366c
19078002	1907b002	1907e002	19081002	19084002	19087002	1908a002	1908d002	19090002	19093002
a078c94	a07b68e	a07e0b7	a081ae3	a0844ec	a087ef4	a08a8e4	a08d2a8	a090cf7	a09366c
1a078002	1a07b002	1a07e002	1a081002	1a084002	1a087002	1a08a002	1a08d002	1a090002	1a093002
b078c94	b07b68e	b07e0b7	b081ae3	b0844ec	b087ef4	b08a8e4	b08d2a8	b090cf7	b09366c
1b078002	1b07b002	1b07e002	1b081002	1b084002	1b087002	1b08a002	1b08d002	1b090002	1b093002
800001df	800001df	800001df	800001df	800001df	800001df	800001df	800001df	800001df	800001df
40000f3f	40000f9f	40000fff	4000105f	400010bf	4000111f	4000117f	400011df	4000123f	4000129f
8079fd4	807c9c1	807f42c	8082e1a	8085832	8088295	808bc1e	808e618	8091ffe	80949fb
f42	1fc87	46798	65505	6da4	2d03a	45950	65392	399d	235ef
810d5	9fe18	c6929	e5697	86f36	ad1cb	c5adf	e5524	83b30	a3781
10114c	11fe90	1469a2	16570f	106fae	12d242	145b57	16559c	103ba8	1237f8

1a38ff	b096060	af7dd	a09b144	809eb0c	90a020f	800001df	1b020e	b0a7909	b4269
18094006	1b096002	12f856	1a09b002	346ea	190a0002	4000147f	180a5006	1b0a7002	1342e0
90949fb	800001df	1af95d	b09b144	b487b	a0a020f	80a3c5c	90a52c4	800001df	1b43e7
19094002	400012ff	18099006	1b09b002	1348f3	1a0a0002	496dd	190a5002	4000151f	180aa006
a0949fb	80973e0	9099abb	800001df	1b49f9	b0a020f	c9870	a0a52c4	80a8cc7	90aa306
1a094002	41bc6	19099002	4000139f	1809e006	1b0a0002	1498e7	1a0a5002	50212	190aa002
b0949fb	c1d57	a099abb	809c498	909eb0c	800001df	1c99ed	b0a52c4	d03a5	a0aa306
1b094002	141dce	1a099002	4d2fa	1909e002	4000143f	180a3006	1b0a5002	15041e	1a0aa002
800001df	1c1ed5	b099abb	cd48c	a09eb0c	80a15d6	90a3c5c	800001df	1d0524	b0aa306
400012bf	18097006	1b099002	14d505	1a09e002	611a2	190a3002	400014df	180a8006	1b0aa002
8095d35	90973e0	800001df	1cd60a	b09eb0c	e1337	a0a3c5c	80a65fe	90a8cc7	800001df
570b8	19097002	4000135f	1809c006	1b09e002	1613af	1a0a3002	638f3	190a8002	4000157f
d724a	a0973e0	809ae13	909c498	800001df	1e14b5	b0a3c5c	e3a84	a0a8cc7	80ab484
1572c2	1a097002	64e24	1909c002	400013ff	180a1006	1b0a3002	163afd	1a0a8002	4bf63
1d73c8	b0973e0	e4fb6	a09c498	809fea4	90a15d6	800001df	1e3c02	b0a8cc7	cc0f5
18095006	1b097002	16502e	1a09c002	6df8a	190a1002	4000149f	180a6006	1b0a8002	14c16d
9095d35	800001df	1e5135	b09c498	ee11b	a0a15d6	80a4fbb	90a65fe	800001df	1cc275
19095002	4000131f	1809a006	1b09c002	16e193	1a0a1002	7f6ae	190a6002	4000153f	180ab006
a095d35	8098746	909ae13	800001df	1ee29a	b0a15d6	ff842	a0a65fe	80a9fb9	90ab484
1a095002	780d3	1909a002	400013bf	1809f006	1b0a1002	17f8b9	1a0a6002	7f48c	190ab002
b095d35	f8266	a09ae13	809d7f3	909fea4	800001df	1ff9c0	b0a65fe	ff61f	a0ab484
1b095002	1782de	1a09a002	2e23	1909f002	4000145f	180a4006	1b0a6002	17f696	1a0ab002
800001df	1f83e5	b09ae13	82fb5	a09fea4	80a2914	90a4fbb	800001df	1ff79d	b0ab484
400012df	18098006	1b09a002	10302c	1a09f002	14fb1	190a4002	400014ff	180a9006	1b0ab002
8096060	9098746	800001df	183133	b09fea4	95144	a0a4fbb	80a7909	90a9fb9	800001df
9b28	19098002	4000137f	1809d006	1b09f002	1151bc	1a0a4002	143ed	190a9002	4000159f
89cb9	a098746	809b144	909d7f3	800001df	1952c3	b0a4fbb	9457f	a0a9fb9	80acf2b
109d31	1a098002	17f07	1909d002	4000141f	180a2006	1b0a4002	1145f7	1a0a9002	
189e38	b098746	98098	a09d7f3	80a020f	90a2914	800001df	1946fe	b0a9fb9	
18096006	1b098002	118110	1a09d002	24ab6	190a2002	400014bf	180a7006	1b0a9002	
9096060	800001df	198217	b09d7f3	a4c47	a0a2914	80a52c4	90a7909	800001df	
19096002	4000133f	1809b006	1b09d002	124cbf	1a0a2002	2fefe	190a7002	4000155f	
a096060	8099abb	909b144	800001df	1a4dc5	b0a2914	b0090	a0a7909	80aa306	
1a096002	2f64b	1909b002	400013df	180a0006	1b0a2002	130108	1a0a7002	340d7	

- [١] [online] <https://www.canberra.com/>
- [٢] [online] <https://www.ortec-online.com/>
- [٣] [online] <http://www.crystals.saint-gobain.com/>
- [٤] ORTEC®, Model 4006 Minibin and Power Supply Operating Manual, Printed in U.S.A., ORTEC Part No. 774830 Manual Revision B, 1202.
- [٥] ORTEC®, Model 4001 A Modular System Bin Operating and Service Manual, Printed in U.S.A., ORTEC® Part No. 733740 Manual Revision D, 0704.
- [٦] Adapted from National Bureau of Standards Photo 74-08-4044.
- [٧] Nicholas Tsoufanidis, Sheldon Landsberger, (2015), “*Measurement and Detection of Radiation*”, Forth Edition, CRC Press Taylor & Francis Group, Boca Raton London New York.
- [٨] From Advanced Measurement Technology—ORTEC.
- [٩] Nowlin, C. H. and Blankenship, J. L. , (1965), “*Elimination of Undesirable Undershoot in the Operation and Testing of Nuclear Pulse Amplifiers*”, Rev. Sci. Instrum., 36:1830.
- [١٠] Fairstein, E. and Hahn, J., (1965), *Nucleonics* 23 7:56.
- [١١] Fairstein, E. and Hahn, J., (1965), *Nucleonics* 23 9:81.
- [١٢] Fairstein, E. and Hahn, J., (1965), *Nucleonics* 23 11:50.
- [١٣] Fairstein, E. and Hahn, J., (1966), *Nucleonics* 24 1:54.
- [١٤] Fairstein, E. and Hahn, J., (1966), *Nucleonics* 24 3:68.
- [١٥] S. Cova and M. Bertolaccini, (1970), *Nucl. Instrum. Meth.*, 77, 269.
- [١٦] Wilkinson, D. H., (1950), *Philos. Soc.*, 46:508.
- [١٧][online]<https://www.maximintegrated.com/en/design/technicaldocuments/tutorials/2/283.html>

- [18] MAX108 data sheet, Rev. 1, 5/99, Maxim Integrated Products.
- [19] MAX108EVKIT data sheet, Rev. 0, 6/99, Maxim Integrated.
- [20] D. Johns & K. Martin, (1997), “*Analog Integrated Circuit Design*”, John Wiley & Sons Inc..
- [21] E. Sanchez-Sinencio & A. G. Andreou, (1999), “*Low-Voltage/Low-Power Integrated Circuits and Systems, Low-Voltage Mixed-Signal Circuits*”, IEEE Press Marketing.
- [22] R. van de Plasche (1994), “*Integrated Analog-to-Digital and Digital-to-Analog Converters*”, Kluwer Academic Publishers.
- [23] Willy M. C. Sansen, (2006), “*Analog Design Essentials Springer*”, Springer-Verlag New York Inc., pp. 605.
- [24] Johns, David A. and Martin, Ken., (1997), “*Analog Integrated Circuit Design*”, Wiley, pp. 456.
- [25] Knoll, G. F., (2010), “*Radiation Detection and Measurement*”, 4th Edition, Wiley, New York.
- [26] D. A. Gedcke and W. J. McDonald, (1967), *Nucl. Instrum. Meth.*, 55, 377.
- [27] B. Leskovar and C. C. Lo, (1975), *Nucl. Instrum. Meth.*, 123, 145.
- [28] J. D. McGervey et al., (1977), *Nucl. Instrum. Meth.*, 143, 435.
- [29] M. O. Bedwell and T. J. Paulus, (1978), *IEEE Trans. Nucl. Sci. NS-25*, (1), 86.
- [30] K. Rytola, (1982), *Nucl. Instrum. Meth.*, 199, 491.
- [31] Westphal, G. P., J. Radioanal., (2008), *Nucl. Chem.*, 275:677.
- [32] Hansen, K., Reckleben, C., Diehl, I., and Klar, H., (2008), *Nucl. Instrum. Meth. Phys. Res A*, 589:250.
- [33] Zeisler, R., J. Radioanal., (2000), *Nucl. Chem.*, 244:507.
- [34] Blaauw, M., J. Radioanal., (2003), *Nucl. Chem.*, 257:457.

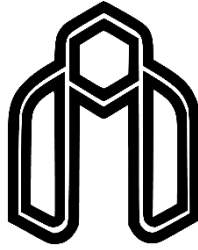
- [٣٥] Pomme, S., J. Radioanal., (2003), *Nucl. Chem.*, 257:463.
- [٣٦] Cromaz, M., Riot, V., Fallon, J. P., Gros, S., Holmes, B., Lee, I. Y., Macchiavelli, A.O., Vu, C., Yaver, H., and Zimmermann, S., (2008), *Nucl. Instrum. Meth. Phys. Res A*, 597:233.
- [٣٧] McGrath, C. A. and Gehrke, R. J., J. Radioanal., (2008), *Nucl. Chem.*, 276, 669.
- [٣٨] Chichester, D. L., Simpson, J. D., and Lemchak, M., J. Radioanal., (2007), *Nucl. Chem.*, 271, 629.
- [٣٩] Westphal, G. P., Grass, F., Lemmel, H., Sterba, J. P., and Bloch, Ch., J. Radioanal., (2007), *Nucl. Chem.*, 271, 145.
- [٤٠] Makarewicz, M. and Burns, K., J. Radioanal., (2000), *Nucl. Chem.*, 244, 649.
- [٤١] [online] <https://www.vita.com/page-1855175>
- [٤٢] [online] <https://www.caen.it/products/vme8200/>
- [٤٣] [online] <https://www.caen.it/products/nv8020a/>
- [٤٤] [online] <http://www.wiener-d.com/sc/parts-accessories/backplanes/backplane-vmevme64.html>
- [٤٥] [online] http://www.interfacebus.com/Design_VME64x_P1.html
- [٤٦] Simon Monk, (2016), “*Programming FPGAs: Getting Started with Verilog*”, 1st Edition, McGraw-Hill Education TAB.
- [٤٧] Cem Unsalan, Bora Tar, (2017), “*Digital System Design with FPGA: Implementation Using Verilog and VHDL*”, 1st Edition, McGraw-Hill Education.
- [٤٨] Steve Kilts, (2007), “*Advanced FPGA Design: Architecture, Implementation, and Optimization*”, 1st Edition, Wiley-IEEE Press.
- [٤٩] CAEN Electronic Instrumentation, Digital Pulse Processing in Nuclear Physics, WP2081, Rev. 3 - 26 August 2011.
- [٥٠] CAEN Electronic Instrumentation, Technical Information Manual, MOD. V1721-V1731, DIGITIZER MANUAL REV.22, 29 April 2013, NPO: 00103/05:V1721x.MUTx/22.

- [Δ١] S. Veneziano, (1998), *Nucl. Instrum. Meth.*, A409, 363.
- [Δ٢] J. A. Harder, (1987), *BNL*, 39840.
- [Δ٣] B. Turko, (1979), *IEEE Trans. Nucl. Sci. NS-26*, (1), 737.
- [Δ٤] B. T. Turko, R. D. Macfarlane, and C. J. McNeal, (1983), *Int. J. Mass. Spectrom. Ion Phys.*, 53, 353.
- [ΔΔ] G. Ranucci, (1995), *Nucl. Instrum. Meth.*, A354, 389.
- [Δ٤] J. Christiansen, HPTDC High Performance Time to Digital Converter, Version 2.2, March 2004, CERN/EP – MIC.
- [Δ٧] VITA 1.5-1999, DRAFT STANDARD FOR TRIAL USE, APPROVED BY THE VITA STANDARDS ORGANIZATION for 2eSST (SOURCE SYNCHRONOUS TRANSFER), Draft 2.1, Published: December 1, 1999.
- [Δ٨] Technical Information Manual, MOD. V1290 A/N VX1290 A/N, 32/16 CHANNEL MULTIHIT TDCs, Manual Revision 16, November 29th, 2016, NPO: 00104/03:V1X90.MUTx/16.
- [Δ٩] Technical Information Manual, V1190 A/B VX1190 A/B, MULTIHIT TDCs, Manual Rev. 14, 29 November 2016, NPO: 00104/03:V1X90.MUTx/14.
- [٤٠] Technical Information Manual, MOD. V1718 VX1718 SERIES, VME - USB 2.0 BRIDGE MANUAL REV. 10, July 3rd, 2018, NPO:00106/03:V1718.MUTx/10.
- [٤١] [online] <https://upload.wikimedia.org/wikipedia/commons/9/97/DigitalDAQv2.pdf>
- [٤٢] S.H. Byun, MEDPHYS4RA3, 4RB3, 6 R03, Radiation & Radioisotope Methodology I & II.
- [٤٣] [online] <https://root.cern.ch/>

Abstract

Nowadays, the VME standard electronics for digital pulse processing is known as the most accurate and reliable systems in nuclear electronics. In this thesis, that has been done in collaboration with Iranian Light Source Facility (ILSF), Digitizer modules (V1721 and V1731) and TDC modules (V1190A-2eSST and V1290A-2eSST) of CAEN company with VME Standards have been used. A data acquisition setup has been installed for digital timing using TDC and Digitizer modules. Recorded digital time has been resolved using an appropriate programming and time resolution of TDC is compared with NIM standard timing through TAC module.

Keywords : The VME standard electronics, Digitizer, TDC, Digital Time



Shahrood University Of Technology

Faculty of Physics and Nuclear Engineering

M.Sc. Thesis in Nuclear Physics

Digital Time Record and Acquisition in VME Standard TDCs

By : Ali Afrasiabi

Supervisors :

Dr. Moslem Sohani and Dr. Javad Rahighi

Advisor :

Dr. Hadi Behnamian

January 2020