

عَلَّمَ مَعْنَى

تعهد نامه

اینجانب ناصر طالبی دانشجوی دوره کارشناسی ارشد رشته برق گرایش کنترل دانشکده مهندسی برق دانشگاه صنعتی شاهرود نویسنده پایان نامه طراحی سیستم های کنترل مقاوم برای اینورترهای موزی PWM تحت راهنمایی جناب آقای دکتر صدرنیا متعهد می شوم

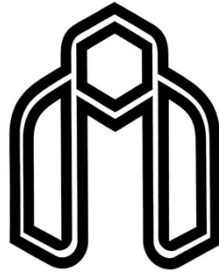
- تحقیقات در این پایان نامه توسط اینجانب انجام شده است و از صحت و اصالت برخوردار است.
- در استفاده از نتایج پژوهشهای محققان دیگر به مرجع مورد استفاده استناد شده است.
- مطالب مندرج در پایان نامه تاکنون توسط خود یا فرد دیگری برای دریافت هیچ نوع مدرک یا امتیازی در هیچ جا ارائه نشده است.
- کلیه حقوق معنوی این اثر متعلق به دانشگاه صنعتی شاهرود می باشد و مقالات مستخرج با نام « دانشگاه صنعتی شاهرود» و یا «Shahrood University of Technology» به چاپ خواهد رسید.
- حقوق معنوی تمام افرادی که در به دست آمدن نتایج اصلی پایان نامه تأثیرگذار بوده اند در مقالات مستخرج از پایان نامه رعایت می گردد.
- در کلیه مراحل انجام این پایان نامه، در مواردی که از موجود زنده (یا بافت های آنها) استفاده شده است ضوابط و اصول اخلاقی رعایت شده است.
- در کلیه مراحل انجام این پایان نامه، در مواردی که به حوزه اطلاعات شخصی افراد دسترسی یافته یا استفاده شده است اصل رازداری، ضوابط و اصول اخلاق انسانی رعایت شده است.

تاریخ

امضای دانشجو

مالکیت نتایج و حق نشر

- کلیه حقوق معنوی این اثر و محصولات آن (مقالات مستخرج، کتاب، برنامه های رایانه ای، نرم افزارها و تجهیزات ساخته شده) متعلق به دانشگاه صنعتی شاهرود می باشد. این مطلب باید به نحو مقتضی در تولیدات علمی مربوطه ذکر شود.
- استفاده از اطلاعات و نتایج موجود در پایان نامه بدون ذکر مرجع مجاز نمی باشد.



دانشگاه صنعتی شاهرود

دانشکده مهندسی برق

گروه کنترل

طراحی سیستم های کنترل مقاوم برای اینورترهای موازی PWM

نگارنده:

ناصر طالبی

استاد راهنما:

جناب آقای دکتر محمد علی صدرنیا

پایان نامه ارشد جهت اخذ درجه کارشناسی ارشد

زمستان ۱۳۸۷

دانشگاه صنعتی شاهرود

دانشکده : مهندسی برق

گروه : کنترل

پایان نامه کارشناسی ارشد آقای/ خانم

تحت عنوان:

در تاریخ توسط کمیته تخصصی زیر جهت اخذ مدرک کارشناسی ارشد
(رساله دکتری) مورد ارزیابی و با درجه مورد پذیرش قرار گرفت.

امضاء	اساتید مشاور	امضاء	اساتید راهنما
	نام و نام خانوادگی :		نام و نام خانوادگی :
	نام و نام خانوادگی :		نام و نام خانوادگی :

امضاء	نماینده تحصیلات تکمیلی	امضاء	اساتید داور
	نام و نام خانوادگی :		نام و نام خانوادگی :
			نام و نام خانوادگی :
			نام و نام خانوادگی :
			نام و نام خانوادگی :

تقدیم به:

چشمه های زلال عشق و محبت

پدر و مادر عزیزم

تشکر و قدردانی

ای خدا! ای فضل تو حاجت روا

با تو یاد هیچ کس نبُود روا

مولانا

حمد و سپاس بی حد و قیاس ذات واجب الوجودی را سزااست که به هستی صرف قائم و به خیر و جمال متجلی است. علیمی که به حکمت بالغه خود، خلعت خلافت را بر قامت رسای آدم بیاراست و او را وارد عالم اسماء گردانید تا به صورت الهی مزین شده و شایستگی ولایت مطلقه بر عالمیان را داشته باشد. داداری که لباس با عظمت نمایندگی را بر قامت انسان پوشانید و طریق معرفت و شناسایی خویش را بدو نمایانید و ابواب سعادت و رستگاری بر روی او بگشود و پیروی و اطاعت خود را موجب سعادت و قرب الهی گردانید. پروردگاری که به رحمت رحمانی، باب عطا و نعمت بر همه بگشاد و به رحمت رحیمی، خاصان درگاه را لذت قرب و وصال چشانند.

ذات متعال حق را سپاس می گویم که چونان گذشته، لطف و رحمت خود را، بر غضب و قهر خویش سبقت داده و این مخلوق ناچیز را در به انجام رسانیدن این تحقیق یاری فرمود.

در اینجا لازم می دانم از همه کسانی که با راهنمایی و رهنمود، تشویق و ترغیب، تذکر و انتقاد، معرفی و یا تهیه منابع، بنده را در انجام این تحقیق یاری رسانده اند، تشکر نمایم؛ به ویژه از استاد محترم جناب آقای دکتر محمد علی صدرنیا و استاد بزرگوارم جناب آقای دکتر سید محمد رضا رفیعی که در طول انجام این تحقیق همواره مرا مرهون الطاف، راهنمایی ها و بزرگواری های خویش قرار داده اند، بسیار سپاسگزارم.

همچنین از خانواده عزیزم و به خصوص پدر و مادر مهربانم که همواره با دلگرمی های خویش مرا جانی تازه بخشیده اند، کمال سپاس و قدردانی را دارم.

و در نهایت از تمامی اساتید گروه کنترل دانشگاه صنعتی شاهرود که در طول دوران تحصیل بنده را از راهنمایی های خویش بی نصیب نگذاشته اند، سپاسگزاری می کنم.

ناصر طالبی

آبان ماه ۱۳۸۷

چکیده

در سال های اخیر، اینورترهای PWM کاربرد وسیعی در سیستم های قدرت پیدا کرده اند. به کار بردن اینورترها به صورت موازی باعث دستیابی به محدوده توان بیشتر و قابلیت اطمینان بالاتر می شود. مسئله کنترل برای اینورترهای موازی، رگولاسیون مناسب ولتاژ خروجی و توزیع مناسب جریان بین اینورترهاست. در این تحقیق از سه سیستم کنترل مختلف برای برآورده ساختن اهداف فوق استفاده شده است. اولین سیستم کنترل بر مبنای کنترل کننده حاصل از روش منحنی های مشخصه (جبران ساز جابجائی پذیر تقریبی) است. دو سیستم کنترل دیگر از کنترل کننده های H_{∞} و LQG بهره می برند. برای توزیع جریان نیز از دو تکنیک ACSS و 3C استفاده شده است. نتایج شبیه سازی سیستم های یک، دو و سه طبقه برای بارهای مختلف و عدم قطعیت های پارامتری در نرم افزار Matlab نشان دهنده صحت عملکرد سیستم های کنترل در رگولاسیون ولتاژ و توزیع جریان است. همچنین در این تحقیق عملکرد سیستم های کنترل اعمال شده بر روی اینورترهای موازی، توسط معیارهای مختلفی چون بررسی عدم قطعیت، پاسخ سیستم های کنترل برای بارهای مقاومتی متفاوت، قابلیت اطمینان و... با یکدیگر مقایسه شده است.

واژگان کلیدی: اینورترهای موازی PWM، رگولاسیون ولتاژ، توزیع برابر جریان، سیستم های کنترل مقاوم.

فهرست مطالب

چکیده ز

فهرست مطالب ح

فصل اول: اینورترها

۱-۱ مقدمه ۱

۲-۱ اینورترهای با تغذیه ولتاژ تک فاز ۲

۱-۲-۱ اینورتر نیم پل تک فاز ۲

۲-۲-۱ اینورتر پل تک فاز ۳

۳-۱ کنترل ولتاژ اینورترهای تک فاز ۴

۱-۳-۱ تکنیک مدولاسیون مفرد عرض پالس ۵

۲-۳-۱ تکنیک مدولاسیون چند تایی عرض پالس ۶

۳-۳-۱ تکنیک مدولاسیون سینوسی عرض پالس ۶

۴-۱ اینورترهای موازی ۷

۱-۴-۱ مدل فضای حالت اینورترهای موازی ۹

فصل دوم: کنترل مقاوم

۱-۲ مقدمه ۱۱

۲-۲ روش منحنی های مشخصه ۱۲

۳-۲ کنترل LQG ۱۵

۴-۲ کنترل H_{∞} ۱۸

۱-۴-۲ عدم قطعیت های غیر ساختاری ۱۹

۲-۴-۲ تئوری بهره کوچک و پایداری مقاوم ۲۱

۳-۴-۲ ملاحظات عملکرد ۲۳

۴-۴-۲ بهینه سازی H_{∞} حساسیت مخلوط ۲۵

۵-۴-۲ طراحی H_{∞} به روش شکل دهی حلقه ۲۸

فصل سوم: طراحی جبرانساز جابجائی پذیر تقریبی برای اینورترهای موازی

۱-۳ مقدمه	۳۱
۲-۳ یافتن جبرانساز جابجائی پذیر تقریبی برای سیستم دو طبقه	۳۱
۳-۳ نتایج شبیه سازی	۳۶
۱-۳-۳ نتایج شبیه سازی با استفاده از مدل سیستم	۳۷
۲-۳-۳ نتایج شبیه سازی در محیط سیمولینک قدرت	۴۳
۴-۳ بررسی مقاوم بودن سیستم در برابر عدم قطعیت های پارامتری	۴۸
۵-۳ پاسخ سیستم برای بار غیر خطی و بار مقاومتی-سلفی-خازنی	۴۹

فصل چهارم: طراحی کنترل کننده H_∞ برای اینورترهای موازی

۱-۴ مقدمه	۵۳
۲-۴ روند یافتن کنترل کننده H_∞ برای تکنیک ACSS	۵۶
۱-۲-۴ طراحی کنترل کننده H_∞ برای حلقه ولتاژ	۵۹
۲-۲-۴ طراحی کنترل کننده H_∞ برای حلقه جریان	۶۰
۳-۴ نتایج شبیه سازی تکنیک ACSS	۶۲
۱-۳-۴ نتایج شبیه سازی تکنیک ACSS برای مدل سیستم	۶۵
۲-۳-۴ نتایج شبیه سازی تکنیک ACSS در محیط سیمولینک قدرت	۷۰
۴-۴ روند یافتن کنترل کننده H_∞ برای تکنیک 3C	۷۴
۵-۴ نتایج شبیه سازی تکنیک 3C	۷۵
۱-۵-۴ نتایج شبیه سازی تکنیک 3C برای مدل سیستم	۷۵
۲-۵-۴ نتایج شبیه سازی تکنیک 3C در محیط سیمولینک قدرت	۷۸
۶-۴ بررسی عملکرد سیستم کنترلی در برابر عدم قطعیت های پارامتری	۸۴
۷-۴ پاسخ سیستم برای بار غیر خطی و بار RLC	۸۶

فصل پنجم: طراحی کنترل کننده LQG برای اینورترهای موازی

۱-۵ مقدمه	۸۹
۲-۵ روند یافتن کنترل کننده LQG	۸۹
۳-۵ نتایج شبیه سازی تکنیک ACSS	۹۲

۹۷	۴-۵ نتایج شبیه سازی تکنیک 3C
۱۰۰	۵-۵ بررسی عملکرد سیستم کنترلی در برابر عدم قطعیت های پارامتری
۱۰۲	۶-۵ پاسخ سیستم برای بار غیر خطی و بار RLC
فصل ششم: مقایسه سیستم های کنترل اعمال شده بر روی اینورترهای موازی	
۱۰۵	۱-۶ مقدمه
۱۰۶	۲-۶ مقایسه میزان مقاوم بودن سیستم های کنترل در برابر عدم قطعیت های پارامتری
۱۰۸	۳-۶ مقایسه پاسخ سیستم های کنترل به ازای بارهای مقاومتی خالص مختلف
۱۱۰	۴-۶ بررسی پاسخ سیستم های کنترل برای تغییر دامنه ولتاژ مرجع
۱۱۲	۵-۶ بررسی پاسخ سیستم های کنترل برای تغییر فرکانس ولتاژ مرجع
۱۱۴	۶-۶ مقایسه پاسخ سیستم های کنترل با وجود منبع اغتشاش در خروجی سیستم ها
۱۱۸	۷-۶ مقایسه پاسخ سیستم های کنترل با وجود بار غیر خطی در خروجی
۱۱۹	۸-۶ مقایسه پاسخ سیستم های کنترل برای بار CF و بار کنورتی
۱۲۴	۹-۶ مقایسه کلی سیستم های کنترل اعمال شده بر روی اینورترهای موازی
۱۲۶	نتیجه گیری و پیشنهادات
۱۲۷	فهرست منابع و مآخذ

اینورترها

۱-۱ مقدمه

هدف اصلی اینورترهای قدرت، تولید ولتاژ خروجی ac متقارن، در دامنه و فرکانس مورد نظر، از منبع ولتاژ ورودی dc است. کاربرد این گونه از ولتاژهای تولید شده، در درایوهای سرعت قابل تنظیم (ASDs)^۱، منابع قدرت غیر قابل قطع (UPS)^۲، فیلترهای اکتیو، سیستم های انتقال ac انعطاف پذیر (FACTS)^۳، جبران سازه های ولتاژ و ... می باشد [۱]. برای خروجی سینوسی، دامنه، فرکانس و فاز باید کنترل پذیر باشد.

اگر ولتاژ ورودی، dc و ثابت، همچنین غیر قابل کنترل باشد، می توان ولتاژ خروجی متغیر را، با تغییر ضریب تقویت اینورتر به دست آورد؛ که این امر به طور معمول با کنترل مدولاسیون عرض پالس (PWM)^۴ انجام می شود. ضریب تقویت اینورتر نسبت ولتاژ خروجی ac به ولتاژ ورودی dc است. شکل موج ولتاژ خروجی اینورتر ایده آل باید سینوسی باشد؛ با وجود این، شکل موج خروجی اینورترهای عملی، غیر سینوسی بوده و دارای هارمونی های معینی است. برای مصارف توان پائین و متوسط، ولتاژهای مربعی و یا شبه مربعی قابل قبول است و برای مصارف توان بالا، شکل موج سینوسی با نویز کم مورد نیاز است. ورودی اینورتر می تواند یک باتری، سلول اتمی، سلول خورشیدی و یا منابع dc دیگر باشد. خروجی های تک فاز معمولاً ۶۰Hz در ۱۲۰v، ۵۰Hz در ۲۲۰v و ۴۰۰Hz در ۱۱۵v است. اگر ورودی اینورتر ثابت باشد، آن اینورتر، اینورتر با تغذیه ولتاژ (VSI)^۵ نامیده می شود [۲].

^۱ Adjustable Speed Drives

^۲ Uninterruptible Power Supplies

^۳ Flexible Ac Transmission Systems

^۴ Pulse Width Modulation

^۵ Voltage Source Inverter

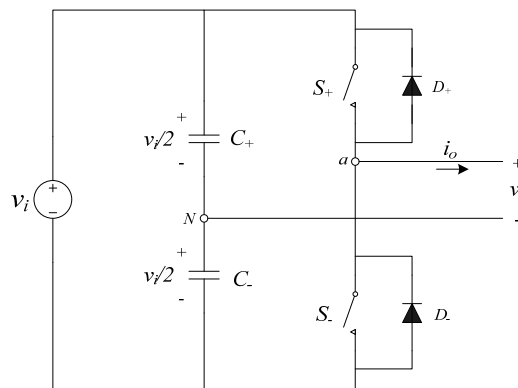
در این فصل ابتدا در بخش ۱-۲ اینورترهای تکفاز پل و نیم پل معرفی می شوند. سپس در بخش ۱-۳، تکنیک های کنترل ولتاژ اینورترهای تک فاز مورد بررسی قرار می گیرد؛ و در نهایت بخش ۱-۴، به اینورترهای موازی و نحوه یافتن مدل فضای حالت آن اختصاص دارد.

۱-۲ اینورترهای با تغذیه ولتاژ تک فاز

اینورترهای تک فاز به دو صورت نیم پل و پل یافت می شوند؛ اگرچه این گونه از اینورترها محدوده قدرتی را که تحت پوشش قرار می دهند، پائین است، به صورت گسترده ای در منابع تغذیه قدرت، منابع قدرت غیر قابل قطع تک فاز و ... مورد استفاده قرار می گیرند [۱].

۱-۲-۱ اینورتر نیم پل تک فاز

شکل ۱-۱ نشان دهنده ساختار یک اینورتر نیم پل تک فاز است، که در آن دو خازن با ظرفیت بالا برای به دست آوردن نقطه خنثی مورد نیاز است؛ بطوریکه هر یک از خازن ها دارای ولتاژ ثابت $\frac{v_i}{2}$ باشد. مشخص است که سوئیچ های S_+ و S_- نمی توانند بطور همزمان روشن باشند؛ به دلیل آن که اتصال کوتاه در دو سر منبع ولتاژ dc رخ می دهد.



شکل ۱-۱ اینورتر نیم پل تک فاز

تمامی حالت هایی که ممکن است برای روشن و یا خاموش بودن سوئیچ ها اتفاق بیافتد، در جدول ۱-۱ آورده شده است. دو حالت تعریف شده (حالت های ۱ و ۲) و یک حالت تعریف نشده (حالت ۳) برای سوئیچ ها وجود دارد. وقتی فقط سوئیچ S_+ روشن باشد، ولتاژ دو سر بار، v_o ، برابر با $\frac{v_i}{2}$ می شود و

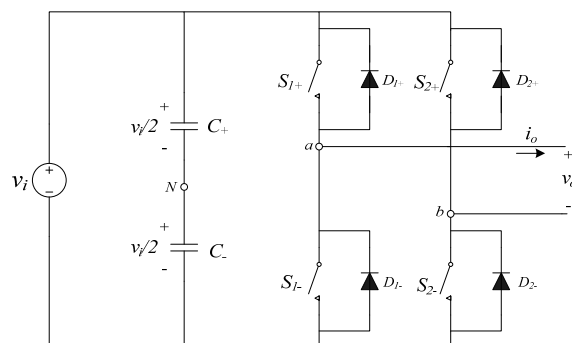
اگر تنها S_- روشن باشد، ولتاژ دو سر بار برابر با $-\frac{v_i}{2}$ می گردد. به منظور جلوگیری از بروز اتصال کوتاه در دو سر منبع ولتاژ dc و همچنین عدم به وجود آمدن حالتی که در آن خروجی تعریف نشده است (حالت ۳)، تکنیک مدولاسیون به کار گرفته شده باید این تضمین را بدهد که در هر لحظه، تنها یکی از سوئیچ های S_+ یا S_- روشن باشند.

جدول ۱-۱ حالت های ممکن سوئیچ ها برای اینورتر نیم پل تک فاز

حالت	وضعیت سوئیچ ها	v_o
۱	S_+ روشن و S_- خاموش	$\frac{v_i}{2}$
۲	S_+ خاموش و S_- روشن	$-\frac{v_i}{2}$
۳	S_+ و S_- خاموش	$\frac{v_i}{2}$ $-\frac{v_i}{2}$

۲-۲-۱ اینورتر نیم پل تک فاز

شکل ۲-۱ ساختار یک اینورتر نیم پل تک فاز را نشان می دهد. عملکرد این اینورتر شبیه به اینورتر نیم پل است، با این تفاوت که نقطه خنثی برای بار، از دومین پایه^۱ گرفته می شود. همانند اینورتر نیم پل، سوئیچ های S_{1+} و S_{1-} (و یا S_{2+} و S_{2-}) نمی توانند بطور همزمان روشن باشند، زیرا اتصال کوتاه در دو سر منبع تغذیه dc رخ می دهد.



شکل ۲-۱ اینورتر نیم پل تک فاز

^۱ Leg

برای وضعیت سوئیچ ها، چهار حالت تعریف شده (حالت های ۱، ۲، ۳ و ۴) و یک حالت تعریف نشده (حالت ۵) وجود دارد. این حالت ها در جدول ۲-۱ نشان داده شده اند.

جدول ۲-۱ حالت های ممکن سوئیچ ها برای اینورتر پل تک فاز

حالت	وضعیت سوئیچ ها	v_o
۱	S_{1+} و S_{2-} روشن و S_{1-} و S_{2+} خاموش	v_i
۲	S_{1-} و S_{2+} روشن و S_{1+} و S_{2-} خاموش	$-v_i$
۳	S_{1+} و S_{2+} روشن و S_{1-} و S_{2-} خاموش	0
۴	S_{1-} و S_{2-} روشن و S_{1+} و S_{2+} خاموش	0
۵	S_{1-} و S_{2-} و S_{1+} و S_{2+} خاموش	$-v_i$ v_i

در مورد این نوع اینورتر نیز برای جلوگیری از بروز اتصال کوتاه و همچنین عدم بروز حالت تعریف نشده، تکنیک مدولاسیون به کار گرفته شده باید این تضمین را بدهد که سوئیچ های بالا و پائین هر پایه همزمان روشن نشوند.

۳-۱ کنترل ولتاژ اینورترهای تک فاز

در بسیاری از کاربردهای صنعتی، کنترل ولتاژ خروجی اینورترها برای انطباق با تغییرات ولتاژ ورودی dc، رگولاسیون ولتاژ اینورترها و همچنین برای نسبت ولتاژ به فرکانس ثابت، مورد نیاز است. روش های مختلفی برای تغییر بهره اینورتر وجود دارد. مؤثرترین روش کنترل بهره و در نتیجه کنترل ولتاژ خروجی، کنترل مدولاسیون عرض پالس (PWM) است [۲]. روش هایی که به طور معمول مورد استفاده قرار می گیرند عبارتند از:

۱- مدولاسیون مفرد عرض پالس

۲- مدولاسیون چند تایی عرض پالس

۳- مدولاسیون سینوسی عرض پالس

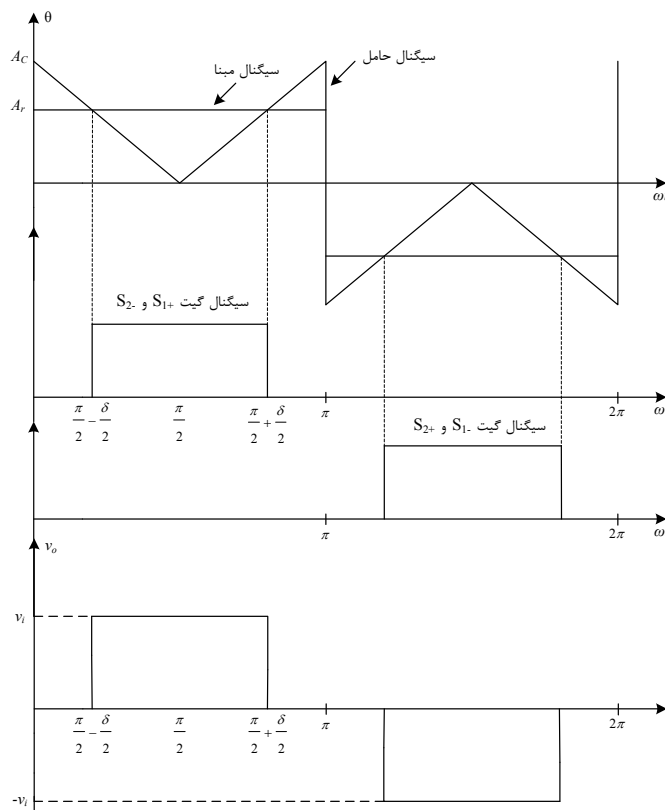
در این قسمت، روش های فوق به اختصار بررسی می شوند.

۱-۳-۱ تکنیک مدولاسیون مفرد عرض پالس

در این روش حالت های ۱ و ۲ از جدول ۱-۲، برای تولید ولتاژ خروجی a_c به کار گرفته می شوند. در این تکنیک، تنها یک پالس در هر نیم سیکل وجود دارد و برای کنترل ولتاژ خروجی اینورتر، باید عرض پالس تغییر کند. سیگنال های گیت از مقایسه یک سیگنال مستطیلی با دامنه A_r و یک موج حامل^۱ مثلثی با دامنه A_c تولید می شوند. با تغییر A_r از صفر تا A_c ، عرض پالس δ از صفر تا 180° تغییر می کند [۲]. این موضوع در شکل ۱-۳ نشان داده شده است.

نسبت A_r به A_c ، متغیر کنترل بوده و اندیس مدولاسیون نامیده می شود:

$$m_a = \frac{A_r}{A_c}$$

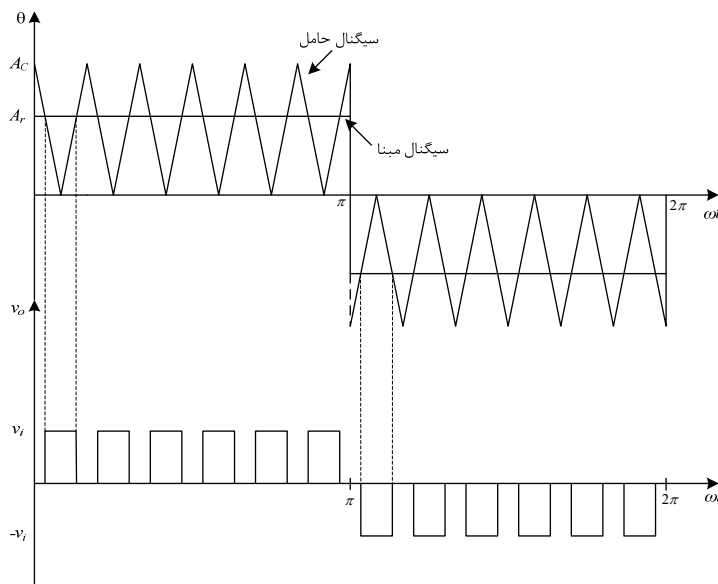


شکل ۱-۳ تکنیک مدولاسیون مفرد عرض پالس

^۱ Carrier Wave

۱-۳-۲ تکنیک مدولاسیون چند تایی عرض پالس

این تکنیک علاوه بر حالت های ۱ و ۲ در جدول ۱-۲، از حالت های ۳ و ۴ نیز بهره می گیرد. بنابراین شکل موج ولتاژ خروجی در هر لحظه از زمان می تواند یکی از سه مقدار v_i ، $-v_i$ و صفر را اختیار کند. با این تکنیک می توان هارمونی ها را در هر نیم سیکل ولتاژ خروجی، کاهش داد. سیگنال های گیت که به سوئیچ ها اعمال می شوند، در شکل ۱-۴ نشان داده شده است. این سیگنال ها، همانند تکنیک قبل، از مقایسه یک سیگنال مبنا و موج حامل مثلثی به وجود می آیند.

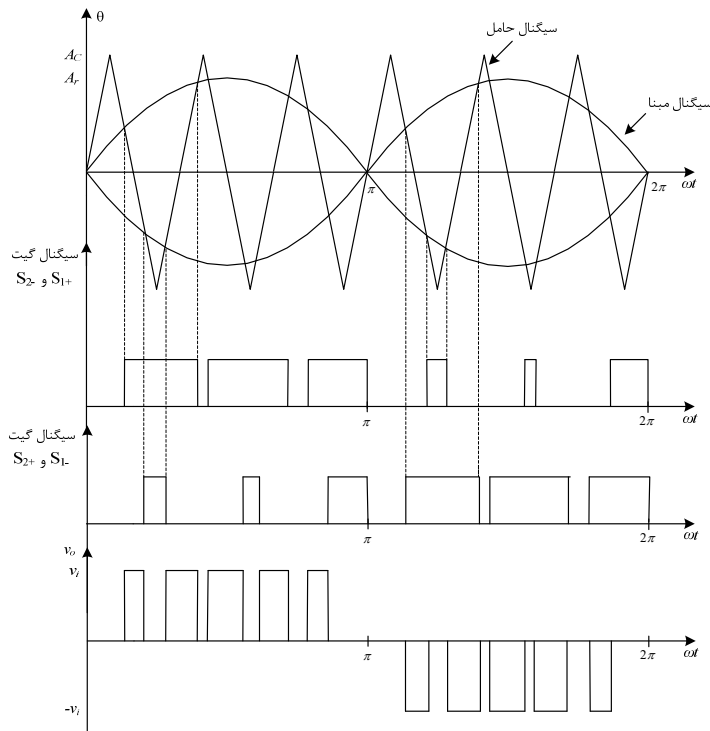


شکل ۱-۴ تکنیک مدولاسیون چند تایی عرض پالس

۱-۳-۳ تکنیک مدولاسیون سینوسی عرض پالس

در این روش، عرض پالس گیت ها، متناسب با دامنه یک موج سینوسی در مرکز همان پالس، تغییر می کند. به این ترتیب ضریب اعوجاج و هارمونی های درجه پائین، بطور قابل توجهی کاهش می یابد [۲]. شکل ۱-۵ نشان دهنده سیگنال های گیت در این تکنیک است. این سیگنال ها، از مقایسه یک سیگنال سینوسی مبنا و یک موج حامل مثلثی تولید می شوند.

این نوع مدولاسیون عموماً در کاربردهای صنعتی به کار گرفته شده و به اختصار SPWM^۱ نامیده می شود.



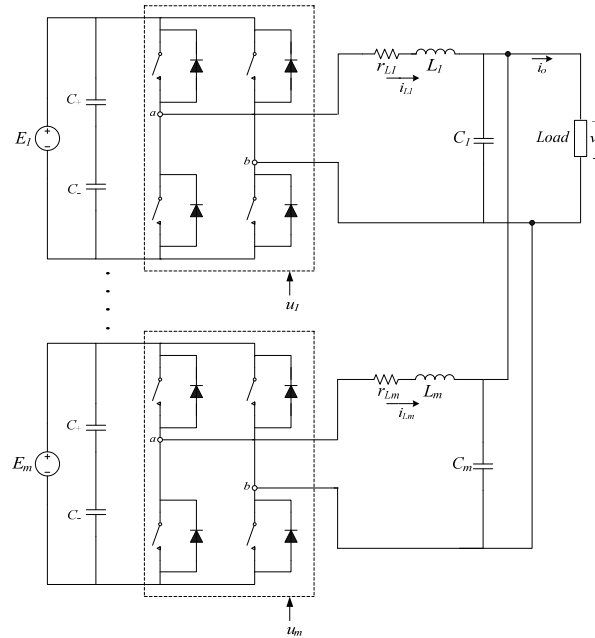
شکل ۵-۱ تکنیک مدولاسیون سینوسی عرض پالس

۴-۱ اینورترهای موازی^۲

اتصال موازی اینورترها، مزایای بسیاری را به همراه دارد. از آن جمله می توان به انعطاف پذیری طراحی و کاهش فشار در المان های نیمه هادی نام برد [۳]. در واقع اینورترهای موازی از اتصال m اینورتر تک فاز، که خروجی های آن ها به صورت موازی به بار متصل شده اند، تشکیل یافته است. شکل ۶-۱ نشان دهنده ساختار اینورترهای موازی است. همانطور که از شکل مشخص است، از یک فیلتر LC در خروجی اینورترها استفاده شده است.

^۱ Sinusoidal Pulse Width Modulation
^۲ Parallel Connected Inverters

مزایای استفاده از این ساختار، که موجب بالا رفتن انعطاف پذیری و قابلیت اطمینان می شود را می توان به صورت زیر نام برد:



شکل ۶-۱ ساختار اینورترهای موازی

۱- توان سیستم را می توان به راحتی با اضافه نمودن اینورترهای موازی دیگر به سیستم قدرت، افزایش داد.

۲- برای یک توان مشخص، فشاری که بر روی اینورترها وجود دارد را می توان با اضافه نمودن طبقات اینورتر موازی، کاهش داد؛ و این امر بدان علت است که تراکم توانی که توسط هر اینورتر مهیا می شود، کاهش می یابد.

۳- افزایش راندمان سیستم [۵].

۴- کاهش ریپل جریان خروجی [۵].

برای آنکه عملکرد اینورترهای موازی مناسب باشد، یک حلقه کنترل ولتاژ و همچنین یک حلقه کنترل و تقسیم جریان مورد نیاز است. حلقه کنترل و تقسیم جریان برای آن است که از جریان های نامتعادل در خروجی اینورترها جلوگیری شود. بطور کلی وقتی دو یا چند اینورتر به صورت موازی به کار گرفته می شوند، باید موارد زیر را برآورده سازند:

(الف) توزیع مناسب جریان بین اینورترها

(ب) رگولاسیون مناسب ولتاژ در خروجی

(ج) قابلیت تطبیق با انواع گوناگون بار در خروجی. [۵]

۱-۴-۱ مدل فضای حالت اینورترهای موازی

با توجه به شکل ۱-۶، مشخص است که سیستم از m اینورتر پل تک فاز که به صورت موازی به یکدیگر متصل شده اند، تشکیل یافته است. همانطور که از شکل ۱-۶ معلوم است، سلف ها به همراه مقاومت اتلافشان مدل شده اند. مابقی المان ها، ایده آل در نظر گرفته شده اند. سیستم را می توان با استفاده از معادلات دیفرانسیل زیر مدل نمود:

$$\frac{dv_o}{dt} = v_o' \quad (1-1)$$

$$C = \sum_{i=1}^m C_i, \quad L_{eq} = \left(\sum_{i=1}^m \frac{1}{L_i} \right)^{-1} \quad \text{و}$$

$$Cv_o' = \sum_{i=1}^m i_{L_i} - i_o$$

$$\begin{aligned} \frac{dv_o'}{dt} = & \sum_{i=1}^m \left(\frac{E_i}{CL_i} u_i \right) - \frac{1}{CL_{eq}} v_o - \frac{r_{L_1}}{L_1} v_o' - \frac{r_{L_1}}{CL_1} i_o + \\ & \frac{1}{C} \sum_{i=2}^m \left(\frac{r_{L_1}}{L_1} - \frac{r_{L_i}}{L_i} \right) i_{L_i} - \frac{1}{C} \frac{di_o}{dt} \end{aligned} \quad (2-1)$$

$$\begin{cases} \frac{di_{L_2}}{dt} = -\frac{1}{L_2} (v_o + r_{L_2} i_{L_2} - E_2 u_2) \\ \vdots \\ \frac{di_{L_m}}{dt} = -\frac{1}{L_m} (v_o + r_{L_m} i_{L_m} - E_m u_m) \end{cases} \quad (3-1)$$

در معادلات فوق، v_o ولتاژ بار، i_o جریان خروجی، i_{L_2}, \dots, i_{L_m} جریان سلف ها و $u_i (i=1, \dots, m)$ ورودی های کنترلی هستند که به i -امین اینورتر اعمال می شوند. با در نظر گرفتن بردار حالت به صورت $x = [v_o \ v_o' \ i_{L_2} \ \dots \ i_{L_m}]^T$ ، بردار اغتشاش به صورت $x_d = [i_o \ i_o']^T$ و بردار کنترل به صورت

حالت سیستم را به صورت زیر نوشت:

$$\dot{x} = Ax + Bu + B_d x_d$$

$$A = \begin{bmatrix} 0 & 1 & 0 & \dots & 0 \\ \frac{1}{CL_{eq}} & -\frac{r_{L_1}}{L_1} & \frac{r_{L_1}}{CL_1} - \frac{r_{L_2}}{CL_2} & \dots & \frac{r_{L_1}}{CL_1} - \frac{r_{L_m}}{CL_m} \\ -\frac{1}{L_2} & 0 & -\frac{r_{L_2}}{L_2} & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ -\frac{1}{L_m} & 0 & 0 & \dots & -\frac{r_{L_m}}{L_m} \end{bmatrix};$$

$$B = \begin{bmatrix} 0 & 0 & \dots & 0 \\ \frac{E_1}{CL_1} & \frac{E_2}{CL_2} & \dots & \frac{E_m}{CL_m} \\ 0 & \frac{E_2}{L_2} & \dots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \dots & \frac{E_m}{L_m} \end{bmatrix}; B_d = \begin{bmatrix} 0 & 0 \\ -\frac{r_{L_1}}{CL_1} & -\frac{1}{C} \\ 0 & 0 \\ \vdots & \vdots \\ 0 & 0 \end{bmatrix} \quad (4-1)$$

مسئله کنترل برای چنین سیستمی، مسئله ردگیری ولتاژ برای v_o با ولتاژ مرجع v_{ref} و همچنین $m-1$ مسئله ردگیری برای جریان سلف هاست. جریان سلف اینورتر ابتدائی را نیز می توان با استفاده از رابطه زیر به دست آورد:

$$i_{L_1} = i_o - \sum_{i=2}^m i_{L_i} + Cv'_o \quad (5-1)$$

کنترل مقاوم

۱-۲ مقدمه

یکی از زمینه‌هایی که در دهه‌های اخیر مورد علاقه محققین بوده است، تحلیل و طراحی سیستم‌های کنترل چند متغیره است. با افزایش تعداد ورودی‌ها و خروجی‌های سیستم، روش‌های مبتنی بر طراحی سیستم‌های کنترل تک ورودی-تک خروجی، کارایی خود را از دست می‌دهند. به همین دلیل روش‌های توانمندی برای طراحی سیستم‌های کنترل چند متغیره مورد نیاز است. در سال‌های ۱۹۶۵ الی ۱۹۸۰ روش‌هایی مبتنی بر حوزه فرکانس برای طراحی سیستم‌های کنترل چند ورودی-چند خروجی ارائه شد که از آن جمله می‌توان به روش منحنی‌های مشخصه^۱ و کنترل کننده‌های جایجائی پذیر^۲ اشاره نمود [۹].

یکی از مسائلی که در طراحی سیستم‌های کنترل دارای اهمیت بالایی است، مقاوم بودن سیستم می‌باشد؛ زیرا سیستم‌های واقعی در برابر نویز اندازه‌گیری و اغتشاش‌های موجود در محیط، آسیب پذیرند و همچنین معمولاً تفاوت‌هایی بین مدل ریاضی، که برای طراحی سیستم کنترل استفاده می‌شود، و سیستم واقعی، وجود دارد. تکنیک‌های طراحی چند متغیره که در دهه ۱۹۶۰ شروع به گسترش یافتن کردند، بر روی عملکرد مطلوب تکیه داشتند و مقاوم بودن را مد نظر قرار نمی‌دادند. به همین دلیل تحقیقات در این زمینه ادامه یافت، تا در دهه‌های ۱۹۷۰ و ۱۹۸۰ روش‌های کنترلی دیگری از جمله روش گوسی خطی درجه دوم، LQG^۳ و کنترل بهینه H_∞ مطرح گردید. می‌توان گفت قدرتمندترین تئوری که در زمینه کنترل مقاوم چند متغیره حاصل شد، تئوری کنترل بهینه H_∞ بود که در اوایل دهه ۱۹۸۰ توسط زیمس و فرانسیس^۴ ارائه شد [۹]، [۱۰]، [۱۱].

^۱ Characteristic Loci Method
^۲ Commutative Controllers
^۳ Linear Quadratic Gaussian
^۴ Zames and Francis

در این فصل بطور خلاصه، ابتدا در بخش ۲-۲، روش منحنی های مشخصه و کنترل کننده های جابجائی پذیر و سپس در بخش های ۳-۲ و ۴-۲، به ترتیب، روش کنترل LQG و H_∞ مورد بررسی قرار می گیرند.

۲-۲ روش منحنی های مشخصه

ایده اصلی جبران ساز های جابجائی پذیر تقریبی^۱، دستکاری و تغییر منحنی های مشخصه سیستم است. اگر ماتریس تابع انتقال $G(s)$ مربعی و دارای m ورودی و m خروجی باشد، می توان تجزیه طیفی $G(s)$ را به صورت زیر نوشت:

$$G(s) = W(s)\Lambda(s)W^{-1}(s) \quad (۱-۲)$$

در رابطه فوق $W(s)$ ماتریسی است که ستون های آن بردارهای ویژه $G(s)$ هستند و $\Lambda(s)$ نیز به صورت زیر تعریف می شود:

$$\Lambda(s) = \text{diag} \{ \lambda_1(s), \lambda_2(s), \dots, \lambda_m(s) \} \quad (۲-۲)$$

که λ_i ها، مقادیر ویژه $G(s)$ می باشند. حال اگر جبران ساز $K(s)$ با ساختار رابطه (۳-۲) تعریف شود، این جبران ساز، جبران ساز جابجائی پذیر نامیده می شود [۱۷].

$$K(s) = W(s)M(s)W^{-1}(s) \quad (۳-۲)$$

اما یافتن این نوع کنترل کننده تقریباً غیر عملی است. مشکل از آنجا ناشی می شود که عناصر ماتریس های $W(s)$ و $W^{-1}(s)$ ، معمولاً توابعی هستند که تحقق عملی ندارند [۹]. روش جایگزینی را که می توان توسط آن کنترل کننده را تحقق داد، بدین صورت است که ساختار جبران ساز به شکل رابطه (۴-۲) در نظر گرفته می شود.

$$K(s) = A(s)M(s)B(s) \quad (۴-۲)$$

در رابطه فوق $A(s)$ و $B(s)$ به نحوی انتخاب می شوند که تحقق پذیر باشند و

$$A(s) \approx W(s), \quad B(s) \approx W^{-1}(s) \quad (۵-۲)$$

^۱ Approximate Commutative Compensators

از آنجائیکه $W(s)$ و $W^{-1}(s)$ تقریب زده می شوند، جبرانساز حاصل، جبرانساز جابجائی پذیر تقریبی نامیده می شود. الگوریتمی که به خوبی ماتریس های $A(s)$ و $B(s)$ را محاسبه می کند، الگوریتم ALIGN می باشد. در این الگوریتم کافی است ستون های A ، جهت هایی همانند ستون های $W(s_0)$ داشته باشند، که در آن s_0 یک نقطه (فرکانس) مشخص می باشد ($s_0 = j\omega_0$). این بدان معناست که ستون های A ضرب اسکالری از ستون های $W(s_0)$ باشند:

$$A = (a_1, a_2, \dots, a_m) \quad (6-2)$$

$$W(s_0) = (w_1, w_2, \dots, w_m) \quad (7-2)$$

جبرانساز جابجائی پذیر در s_0 حاصل می شود، اگر داشته باشیم:

$$a_i = w_i z_i, i = 1, \dots, m \quad (8-2)$$

بطوریکه z_i ها، می توانند اعداد اسکالر موهومی باشند و

$$B = A^{-1} \quad (9-2)$$

حال اگر تعریف کنیم:

$$V(s) = W^{-1}(s) \quad (10-2)$$

$$V^T(s_0) = (v_1, v_2, \dots, v_m) \quad (11-2)$$

در این صورت اگر رابطه (8-2) برقرار باشد، خواهیم داشت:

$$v_j^H a_i = 0, i \neq j \quad (12-2)$$

الگوریتم ALIGN ستون های A را این چنین انتخاب می کند:

$$a_i = \arg \max_{a_i} \frac{|v_i^H a_i|^2}{\sum_{j \neq i} |v_j^H a_i|^2} \quad (13-2)$$

جواب مسئله ماکزیمم سازی فوق را می توان با استفاده از حل مسئله مقدار ویژه تعمیم یافته، به دست آورد. ابتدا تابعی که در رابطه (13-2) می خواهد ماکزیمم شود، به صورت زیر در نظر گرفته می شود:

$$J(a_i) = \frac{a_i^T X a_i}{a_i^T Y a_i} \quad (14-2)$$

در رابطه فوق داریم:

$$X = v_i v_i^H \quad (15-2)$$

$$Y = \sum_{j \neq i} v_j v_j^H \quad (16-2)$$

از آنجائیکه X و Y دارای خاصیت $X^H = X$ و $Y^H = Y$ هستند و با در نظر گرفتن $C = \text{Re}\{X\}$ و $D = \text{Re}\{Y\}$ ، رابطه (14-2) را می توان به صورت زیر نوشت:

$$J(a_i) = \frac{a_i^T C a_i}{a_i^T D a_i} \quad (17-2)$$

در رابطه (17-2)، C و D هر دو متقارن و مثبت محدود هستند. با مشتق گیری از (17-2) خواهیم داشت:

$$\frac{\partial J(a_i)}{\partial a_i} a_i^T D a_i + 2J(a_i) D a_i = 2C a_i \quad (18-2)$$

تنظیم $\frac{\partial J}{\partial a_i} = 0$ این نتیجه را می دهد که:

$$J(a_i) D a_i = C a_i \quad (19-2)$$

و این همان مسئله مقدار ویژه تعمیم یافته است. بنابراین ماکزیمم مقدار $J(a_i)$ به عنوان بزرگترین مقدار ویژه تعمیم یافته جفت (C, D) به دست می آید؛ و a_i همان بردار ویژه تعمیم یافته مربوط، خواهد بود.

اما در نهایت می توان روند طراحی جبرانساز به روش منحنی های مشخصه را به صورت زیر شرح داد:

۱- اولین مرحله در روند طراحی، یافتن جبرانساز فرکانس بالا، با استفاده از رابطه

$K_h = -G^{-1}(j \omega_b)$ می باشد. این رابطه با استفاده از الگوریتم ALIGN به صورت

$K_h = \text{ALIGN}(-G^{-1}(j \omega_b))$ تبدیل می شود. ω_b پهنای باند حلقه بسته مطلوب می باشد.

۲- در این مرحله، کنترل کننده جابجائی پذیر تقریبی $K_m(s)$ در فرکانس های میانی $(\omega_m < \omega_b)$ طراحی می شود. این طراحی برای سیستم جبران شده $G(s)K_h$ ، به نحوی

صورت می گیرد که $K_m(j\omega) \rightarrow I$ در صورتی که ω به سمت بی نهایت میل کند.

۳- اگر رفتار فرکانس پائین سیستم رضایت بخش نبود، در این مرحله، کنترل کننده

جابجائی پذیر تقریبی $K_I(s)$ در فرکانس های $\omega_l < \omega_m$ طراحی می گردد. این طراحی برای

سیستم جبران شده $G(s)K_hK_m(s)$ به نحوی صورت می گیرد که $K_I(j\omega) \rightarrow I$ در صورتی

که ω به سمت بی نهایت میل کند.

۴- آخرین مرحله، تحقق جبران ساز حاصل شده با استفاده از رابطه زیر می باشد:

$$K(s) = K_h K_m(s) K_I(s) \quad (20-2)$$

۳-۲ کنترل LQG

روش های کنترلی که در این بخش و بخش آینده مطرح می گردند، یعنی کنترل LQG و H_∞ ، بر مبنای کنترل بهینه می باشند. روش کنترل LQG این امکان را به طراح می دهد که گین های اساسی نسبت بازگشتی راه، یا در ورودی و یا در خروجی سیستم، شکل دهی کند. این شکل دهی باعث دستیابی به مشخصات دلخواه مقاوم بودن و کارایی می شود.

فرض کنیم مدل سیستم به صورت زیر باشد:

$$\begin{cases} \dot{x} = Ax + Bu + \Gamma w \\ y = Cx + Du + v \end{cases} \quad (21-2)$$

در روابط فوق w و v نویز سفید و از نوع تصادفی گوسی با میانگین صفر هستند که دارای کوواریانس های زیر می باشند:

$$\begin{aligned} E \{ww^T\} &= W \geq 0 \\ E \{vv^T\} &= V \geq 0 \end{aligned} \quad (22-2)$$

همچنین فرض می شود که w و v به یکدیگر وابسته نیستند، یعنی

$$E \{wv^T\} = 0 \quad (23-2)$$

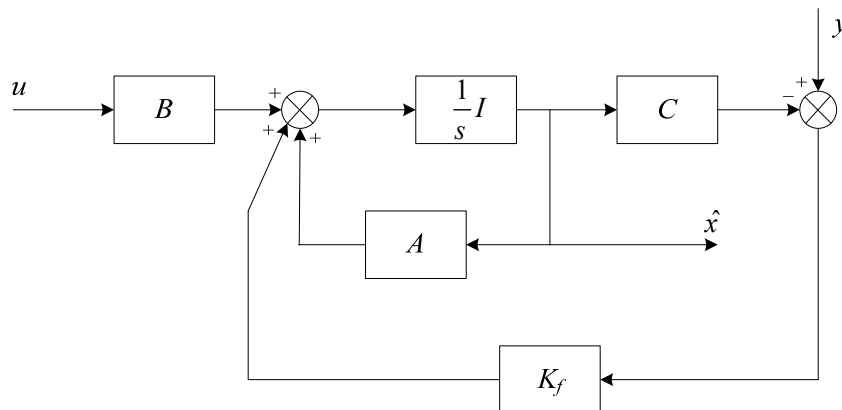
در این صورت مسئله، یافتن کنترل فیدبکی به صورتی است که تابع هزینه زیر را مینیمم سازد:

$$J = \lim_{T \rightarrow \infty} E \left\{ \int_0^T (z^T Qz + u^T Ru) dt \right\} \quad (24-2)$$

در رابطه فوق $z=Ax$ یک ترکیب خطی از حالت های سیستم است و

$$\begin{cases} Q = Q^T \geq 0 \\ R = R^T \geq 0 \end{cases} \quad (25-2)$$

و Q و R توابع وزنی می باشند. حل مسئله LQG با اصل تفکیک^۱ قابل دستیابی است. برای حل، مسئله LQG، به دو زیر-مسئله که در ادامه نام برده شده اند، تبدیل می شود که باید ابتدا جواب آن ها را یافت. حل اولین زیر-مسئله، تخمین حالت های سیستم است که توسط تئوری فیلتر کالمن مطرح شده است. شکل ۱-۲، نشان دهنده بلوک دیاگرام فیلتر کالمن می باشد.



شکل ۱-۲ فیلتر کالمن

دومین زیر مسئله، یافتن سیگنال کنترل بهینه به نحوی است که تابع هزینه زیر را مینیمم سازد:

$$\int_0^T (z^T Qz + u^T Ru) dt \quad (26-2)$$

حل این مسئله به یافتن سیگنال کنترلی u منتهی می شود که این سیگنال، یک تابع خطی از حالت های سیستم است:

$$u = -K_c x \quad (27-2)$$

^۱ Separation Principle

ماتریس فیدبک حالت بهینه K_c توسط رابطه زیر حاصل می شود:

$$K_c = R^{-1} B^T P_c \quad (28-2)$$

در رابطه فوق $P_c = P_c^T \geq 0$ ، معادله ریکاتی جبری زیر را برآورده می سازد:

$$A^T P_c + P_c A - P_c B R^{-1} B^T P_c + M^T Q M = 0 \quad (29-2)$$

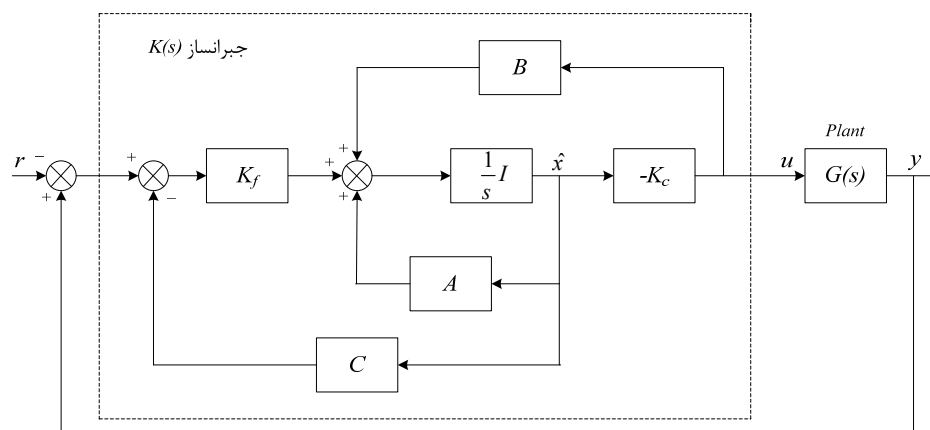
و همچنین ماتریس بهره فیلتر کالمن K_f توسط رابطه زیر به دست می آید:

$$K_f = P_f C^T V^{-1} \quad (30-2)$$

که در رابطه فوق $P_f = P_f^T \geq 0$ ، معادله ریکاتی جبری دیگری را که به صورت زیر است، برآورده می سازد:

$$P_f A^T + A P_f - P_f C^T V^{-1} C P_f + \Gamma W \Gamma^T = 0 \quad (31-2)$$

شکل ۲-۲ نشان دهنده ساختار کلی جبران‌ساز LQG می باشد.



شکل ۲-۲ ساختار جبران‌ساز LQG

برای حل معادلات ریکاتی جبری (۲۹-۲) و (۳۱-۲)، الگوریتم های فراوانی وجود دارد. یکی از این الگوریتم ها، برای حل معادلات ریکاتی جبری، از ماتریس هامیلتونی بهره می برد. در این الگوریتم، ابتدا ماتریس هامیلتونی که دارای ابعاد $2n \times 2n$ می باشد (n تعداد حالت های سیستم است)، تشکیل می شود:

$$H = \begin{bmatrix} A & -BR^{-1}B^T \\ -M^T Q M & -A^T \end{bmatrix} \quad (32-2)$$

ماتریس رابطه (۳۲-۲)، دارای این خاصیت است که اگر λ مقدار ویژه ای از آن است، $-\lambda$ نیز مقدار ویژه آن خواهد بود. حال U ، ماتریس بردارهای ویژه H ، را تشکیل می دهیم، بطوریکه سمت چپ ترین ستون های آن مربوط به مقادیر ویژه ای باشند که دارای قسمت حقیقی منفی هستند و سمت راست ترین ستون ها به مقادیر ویژه ای تعلق داشته باشند که دارای قسمت حقیقی مثبت اند. با تقسیم بندی U به بلوک های $n \times n$ ، داریم:

$$U = \begin{bmatrix} U_{11} & U_{12} \\ U_{21} & U_{22} \end{bmatrix} \quad (۳۳-۲)$$

در نهایت حل معادله ریکاتی جبری (۲۹-۲) به صورت زیر خواهد بود:

$$P_c = U_{21}U_{11}^{-1} \quad (۳۴-۲)$$

برای حل معادله ریکاتی جبری (۳۱-۲) کافیهست بجای A ، B و R به ترتیب A^T ، C^T و V در الگوریتم فوق جایگزین شوند و همچنین بجای $M^T Q M$ ، $\Gamma W \Gamma^T$ قرار گیرد و سپس مراحل فوق تکرار شوند.

۴-۲ کنترل H_∞

همانطور که اشاره شد، معمولاً بین مدل ریاضی سیستم که کنترل کننده برای آن طراحی می شود و مدل واقعی سیستم، تفاوت هایی وجود دارد. این نوع تفاوت ها عمدتاً ناشی از عدم قطعیت هایی است که در سیستم وجود دارد. عدم قطعیت را می توان به دو دسته تقسیم نمود: (الف) سیگنال های اغتشاش و (ب) دینامیک آشفتگی. سیگنال های اغتشاش شامل اغتشاش های ورودی و خروجی، نویز سنسورها، نویز محرک ها و... می باشند. دینامیک آشفتگی نیز از منابع اختلاف مدل ریاضی و دینامیک واقعی سیستم است. منابع اصلی دینامیک آشفتگی شامل دینامیک های مدل نشده، غیرخطی های چشم پوشی شده در مدل کردن سیستم، تأثیرات ناشی از کاهش مرتبه سیستم و تغییرات پارامترهای سیستم که بر اثر تغییرات محیطی ناشی می شود، می باشند. این خطاهایی که در مدل نمودن سیستم رخ می دهد، ممکن است بر روی پایداری و عملکرد سیستم تأثیر گذار باشند.

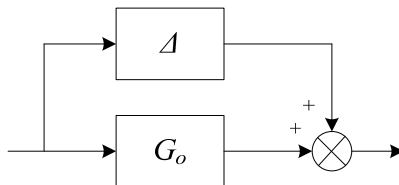
در این قسمت، ابتدا در بخش ۲-۴-۱، عدم قطعیت های غیر ساختاری و انواع مدل نمودن آن ها مطرح می شود. در بخش ۲-۴-۲، تئوری بهره کوچک و پایدارسازی مقاوم، در بخش ۲-۴-۳، ملاحظات عملکرد، در بخش ۲-۴-۴ بهینه سازی H_{∞} حساسیت مخلوط^۱ و در نهایت در بخش ۲-۴-۵ طراحی H_{∞} به روش شکل دهی حلقه^۲ مورد بررسی قرار می گیرد.

۲-۴-۱ عدم قطعیت های غیر ساختاری

بیشتر دینامیک های آشفتگی که در قسمت های مختلف سیستم به وقوع می پیوندند را می توان به صورت یک بلوک آشفتگی Δ در نظر گرفت. به این شیوه نمایش عدم قطعیت ها، عدم قطعیت غیر ساختاری گفته می شود.

عدم قطعیت های غیر ساختاری در سیستم کنترل می توانند به طرق مختلفی توصیف شوند. در زیر به تعدادی از این روش ها اشاره شده است. در مدل های زیر، $G_p(s)$ نشان دهنده سیستم واقعی و $G_o(s)$ نشان دهنده توصیف مدل نامی سیستم فیزیکی است:

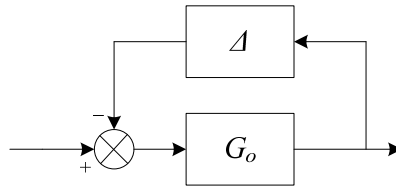
۱- آشفتگی جمع شونده:



$$G_p(s) = G_o(s) + \Delta(s)$$

شکل ۲-۳ آشفتگی جمع شونده

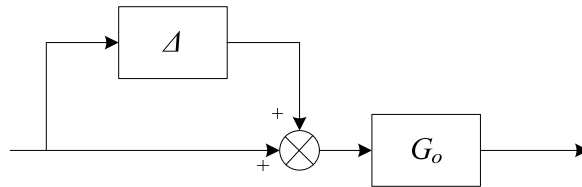
۲- آشفتگی جمع شونده معکوس:



$$(G_p(s))^{-1} = (G_o(s))^{-1} + \Delta(s)$$

شکل ۴-۲ آشفتگی جمع شونده معکوس

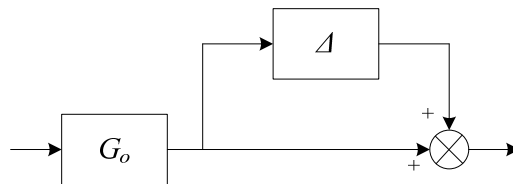
۳- آشفتگی ضرب شونده در ورودی:



$$G_p(s) = G_o(s)[I + \Delta(s)]$$

شکل ۵-۲ آشفتگی ضرب شونده در ورودی

۴- آشفتگی ضرب شونده در خروجی:



$$G_p(s) = [I + \Delta(s)]G_o(s)$$

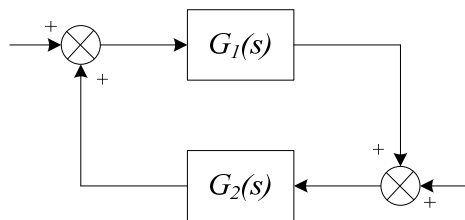
شکل ۶-۲ آشفتگی ضرب شونده در خروجی

نمایش عدم قطعیت جمع شونده از این واقعیت ناشی می شود که بین مدل نامی و دینامیک های واقعی، خطای قطعی وجود دارد؛ در حالی که نمایش عدم قطعیت ضرب شونده، نشان دهنده خطاهای نسبی است. بلوک Δ نامشخص است اما به طور معمول نرم آن محدود در نظر گرفته می شود، یعنی Δ توسط یک تابع انتقال معلوم، محدود می شود، $\bar{\sigma}[\Delta(j\omega)] \leq \delta(j\omega)$. این رابطه

برای تمامی فرکانس های ω که در آن δ معلوم باشد، صادق است و $[\cdot]$ نشان دهنده بزرگترین مقدار تکین^۱ می باشد.

۲-۴-۲ تئوری بهره کوچک و پایدارسازی مقاوم

آرایش فیدبکی شکل ۷-۲ را در نظر بگیرید. در این شکل $G_1(s)$ و $G_2(s)$ ، ماتریس های تابع انتقال سیستم خطی و تغییر ناپذیر با زمان هستند.

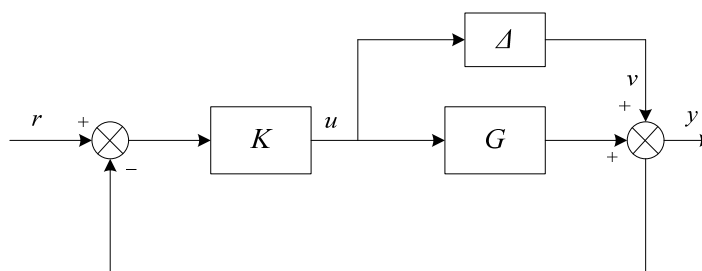


شکل ۷-۲ یک آرایش فیدبکی

تئوری ۱.۲. اگر $G_1(s)$ و $G_2(s)$ پایدار باشند، آنگاه سیستم حلقه بسته به صورت داخلی پایدار خواهد بود، اگر و تنها اگر

$$\|G_1 G_2\|_{\infty} < 1, \|G_2 G_1\|_{\infty} < 1 \quad (۳۵-۲)$$

اگر آشفتگی موجود در سیستم از نوع جمع شونده فرض شود، به صورتی که در شکل ۸-۲ آورده شده است، تابع انتقال از v به u به صورت زیر حاصل می شود:



$$T_{uv} = -K(I + GK)^{-1}$$

شکل ۸-۲ آرایش آشفتگی جمع شونده

^۱ Singular Value

در شکل ۲-۸، کنترل کننده K باید به نحوی در نظر گرفته شود که فرآیند G را پایدار سازد. با استفاده از تئوری بهره کوچک، تئوری زیر حاصل می شود.

تئوری ۲.۲. برای $\Delta(s)$ پایدار، سیستم حلقه بسته شکل ۲-۸ به صورت مقاوم پایدار است، اگر $K(s)$ سیستم نامی را پایدار سازد و داشته باشیم:

$$\|\Delta K (I + GK)^{-1}\|_{\infty} < 1, \quad \|K (I + GK)^{-1} \Delta\|_{\infty} < 1 \quad (36-2)$$

و یا به صورت دیگر می توان نوشت:

$$\|K (I + GK)^{-1}\|_{\infty} < \frac{1}{\|\Delta\|_{\infty}} \quad (37-2)$$

اگر بخواهیم کنترل کننده ای پیدا کنیم تا با استفاده از نرم بی نهایت، بزرگترین گروه ممکن آشفتگی ها را به صورت مقاوم پایدار سازد، واضح است که باید مسئله مینیمم سازی رابطه زیر حل شود:

$$\min_{K \text{ Stabilising}} \|K (I + GK)^{-1}\|_{\infty} \quad (38-2)$$

همانطور که در بخش قبل نیز بدان اشاره شد، در بسیاری از موارد، ممکن است اطلاعات اولیه ای در رابطه با آشفتگی های سیستم، وجود داشته باشد، یعنی:

$$\bar{\sigma}(\Delta(j\omega)) \leq \bar{\sigma}(W_2(j\omega)) \quad \text{برای تمامی } \omega \in R \quad (39-2)$$

در نتیجه می توان بلوک آشفتگی را به صورت زیر بازنویسی نمود:

$$\Delta(s) = \tilde{\Delta}(s) W_2(s) \quad (40-2)$$

و در نهایت شرط پایدارسازی مقاوم برابر خواهد شد با:

$$\|W_2 K (I + GK)^{-1}\|_{\infty} < 1 \quad (41-2)$$

همچنین مسئله بهینه سازی به صورت زیر خواهد بود:

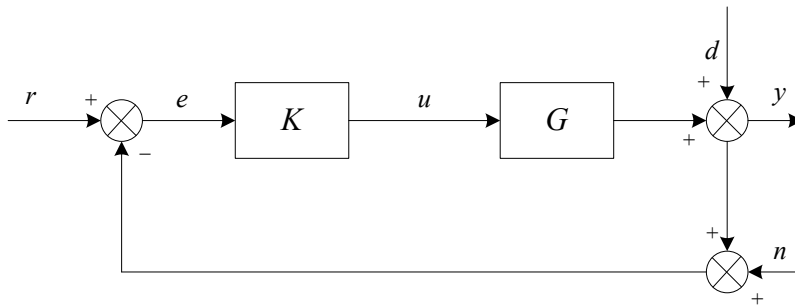
$$\min_{K \text{ Stabilising}} \|W_2 K (I + GK)^{-1}\|_{\infty} \quad (42-2)$$

برای انواع دیگر آشفتگی ها نیز می توان به همین ترتیب، شرایط پایدارسازی مقاوم را پیدا کرد. برای مثال برای آشفتگی ضرب شونده در خروجی، این شرط برابر خواهد بود با:

$$\|GK(I+GK)^{-1}\|_{\infty} < \frac{1}{\|\Delta\|_{\infty}} \quad (۴۳-۲)$$

۳-۴-۲ ملاحظات عملکرد

شکل ۹-۲ نشان دهنده آرایش حلقه بسته سیستمی است که در آن G ، فرآیند و K کنترل کننده می باشد. در این شکل، r ، y ، u ، e ، d و n به ترتیب سیگنال ورودی مرجع، خروجی، سیگنال کنترل، سیگنال خطا، اغتشاش و نویز اندازه گیری هستند.



شکل ۹-۲ آرایش حلقه بسته برای فرآیند G و کنترل کننده K

با توجه به بلوک دیاگرام شکل ۹-۲ می توان روابط زیر را به دست آورد:

$$y = (I + GK)^{-1} GKr + (I + GK)^{-1} d - (I + GK)^{-1} GK n$$

$$u = K (I + GK)^{-1} r - K (I + GK)^{-1} d - K (I + GK)^{-1} n$$

$$e = (I + GK)^{-1} r - (I + GK)^{-1} d - (I + GK)^{-1} n$$

در روابط فوق r ، d و n سیگنال های انرژی محدود فرض می شوند. با استفاده از روابط فوق، مسئله طراحی این است که در بین تمامی گروه های کنترل کننده های K_s (یعنی تمامی آن هایی که

سیستم حلقه بسته را پایدار داخلی می کنند)، کنترل کننده بهینه به گونه ای پیدا شود که موارد زیر را کمینه کند:

- برای ردگیری خوب $\|(I + GK)^{-1}\|_{\infty}$
- برای تضعیف خوب اغتشاش $\|(I + GK)^{-1}\|_{\infty}$
- برای حذف خوب نویز $\|-(I + GK)^{-1} GK\|_{\infty}$
- برای کمترین انرژی سیگنال کنترل $\|K(I + GK)^{-1}\|_{\infty}$

معمول است که $S = (I + GK)^{-1}$ تابع حساسیت و $T = (I + GK)^{-1} GK$ تابع حساسیت مکمل نامیده شوند. همانطور که مشخص است رابطه $S + T = I$ ، بین تابع حساسیت و تابع مکمل حساسیت وجود دارد؛ و این بدان معناست که در یک طراحی، نمی توان هم ردگیری خوب و هم حذف خوب نویز را به طور همزمان به دست آورد. به همین دلیل باید در طراحی مصالحه^۱ ای بین این دو عملکرد صورت گیرد.

برای ارضاء مشخصات طراحی، برای مسائل مینیمم سازی فوق از توابع وزنی استفاده می شود. برای مثال، بجای مینیمم کردن تابع حساسیت به تنهایی، با استفاده از توابع وزنی، هدف این خواهد بود که مسئله مینیمم سازی زیر حل شود:

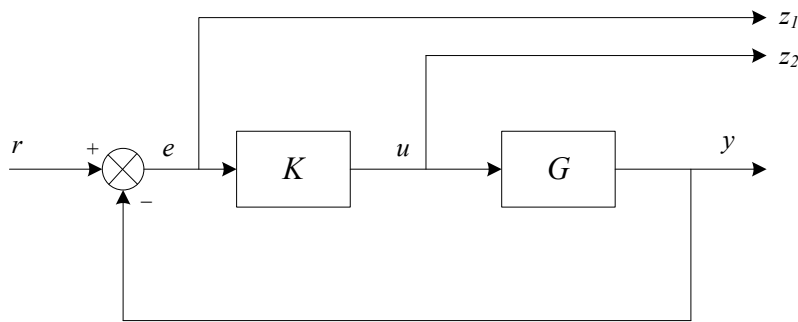
$$\min_{K \text{ Stabilising}} \|W_1 S W_d\|_{\infty}$$

در رابطه فوق W_1 به نحوی انتخاب می شود که نیاز به ردگیری را برآورده سازد و معمولاً به صورت یک فیلتر پائین گذر انتخاب می شود. W_d نیز به گونه ای انتخاب می شود که تمامی اغتشاش های موجود را به خوبی توصیف کند. به طور معمول، توابع وزنی پایدار و مینیمم فاز در نظر گرفته می شوند.

^۱ Trade-off

۴-۴-۲ بهینه سازی H_∞ حساسیت مخلوط

معمول است که در یک طراحی صنعتی، تنها از یک تابع هزینه استفاده نشود، بلکه از ترکیبی از توابع هزینه ذکر شده، بهره گرفته شود. برای نمونه، ممکن است هم عمل ردگیری خوب مورد نیاز باشد و همچنین مطلوب باشد که انرژی سیگنال کنترل، محدود در نظر گرفته شود. استفاده از دو تابع هزینه به صورت فوق، مسئله حساسیت مخلوط نامیده می شود. این مسئله در شکل ۱۰-۲ نشان داده شده است.

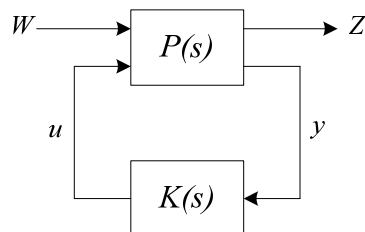


شکل ۱۰-۲ مسئله حساسیت مخلوط

در مسئله حساسیت مخلوط، هدف مینیمم سازی رابطه زیر خواهد بود:

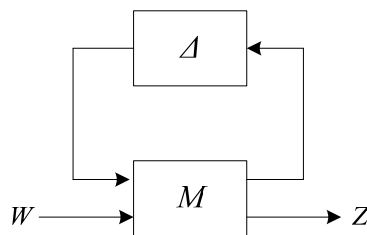
$$\min_{K \text{ Stabilising}} \left\| \begin{matrix} (I + GK)^{-1} \\ K(I + GK)^{-1} \end{matrix} \right\|_{\infty} \quad (۴۴-۲)$$

به منظور دستیابی به یک راه حل منحصر بفرد، تابع هزینه (۴۴-۲) را می توان به صورت آرایش استاندارد نمایش داد. این آرایش در شکل ۱۱-۲ نشان داده شده است.



شکل ۱۱-۲ آرایش استاندارد H_∞

در شکل ۱۱-۲، Z نشان دهنده سیگنال هایی است که می بایست مینیمم شوند، W بردار ورودی های مرجع است و $P(s)$ فرآیند تعمیم یافته نامیده می شود. تبدیل به آرایش استاندارد را می توان با استفاده از تبدیل کسری خطی، LFT^۱، انجام داد. در تبدیل کسری خطی، عدم قطعیت ها در سیستم بگونه ای نمایش داده می شوند که تأثیر آن ها بر روابط ورودی/خروجی سیستم کنترلی مشخص شود. بدین طرز نمایش، آرایش استاندارد $M-\Delta$ گفته می شود. شکل ۱۲-۲ نشان دهنده آرایش $M-\Delta$ می باشد.



شکل ۱۲-۲ آرایش استاندارد $M-\Delta$

ماتریس M را می توان به صورت زیر نوشت:

$$M = \begin{bmatrix} M_{11} & M_{12} \\ M_{21} & M_{22} \end{bmatrix}$$

که در رابطه فوق بعد M_{11} برابر با بعد Δ است. می توان به دست آورد:

$$Z = \left[M_{22} + M_{21}\Delta(I - M_{11}\Delta)^{-1}M_{12} \right]W$$

اگر $(I - M_{11}\Delta)$ معکوس پذیر باشد، $F(M, \Delta)$ به صورت زیر تعریف می شود:

$$F(M, \Delta) = M_{22} + M_{21}\Delta(I - M_{11}\Delta)^{-1}M_{12} \quad (۴۵-۲)$$

که $F(M, \Delta)$ ، تبدیل کسری خطی M و Δ نامیده می شود. به دلیل آن که حلقه بالایی M با بلوک Δ بسته شده است، این نوع از تبدیل کسری خطی، تبدیل کسری خطی بالایی نامیده شده و با $F_u(M, \Delta)$ نشان داده می شود. اگر از حلقه پائینی برای بستن Δ استفاده شود، این نوع تبدیل کسری خطی، تبدیل کسری خطی پائینی نامیده شده و با $F_l(M, \Delta)$ نشان داده می شود.

پس از تبدیل به آرایش استاندارد، هدف طراحی، یافتن کنترل کننده پایدارسازی است که خروجی Z را مینیمم سازد. با تقسیم بندی سیستم به هم پیوسته $P(s)$ داریم:

$$P(s) = \begin{bmatrix} p_{11}(s) & p_{12}(s) \\ p_{21}(s) & p_{22}(s) \end{bmatrix}$$

بنابراین با استفاده از رابطه (۴۵-۲) خواهیم داشت:

$$Z = \left[p_{22} + p_{21}K (I - p_{11}\Delta)^{-1} p_{12} \right] W =: F_l(P, K)W \quad (۴۶-۲)$$

در رابطه فوق، تبدیل کسری خطی پائینی P و K است. در نتیجه هدف طراحی را می توان بدین صورت نوشت که

$$\min_{K \text{ Stabilising}} \|F_l(P, K)\|_{\infty} \quad (۴۷-۲)$$

و این رابطه، مسئله بهینه سازی H_{∞} نامیده می شود.

برای مسئله حساسیت مخلوط نیز می توان حالت استاندارد را به دست آورد، در صورتی که $W = r$ ، $Z = [z_1 \ z_2]^T = [e \ u]^T$ ، $y = e$ و $u = u$ در نظر گرفته شوند. در نهایت سیستم به هم پیوسته، برای مسئله حساسیت مخلوط به صورت زیر حاصل می شود:

$$P = \begin{bmatrix} I & -G \\ 0 & I \\ I & -G \end{bmatrix} \quad (۴۸-۲)$$

که در آن داریم:

$$p_{11} = \begin{bmatrix} I \\ 0 \end{bmatrix}, p_{12} = \begin{bmatrix} -G \\ I \end{bmatrix}, p_{21} = I, p_{22} = -G$$

همانطور که گفته شد، در طراحی های عملی از توابع وزنی استفاده می شود. با اضافه نمودن توابع وزنی به مسئله حساسیت مخلوط به صورت $z_1 = W_1 e$ و $z_2 = W_2 u$ این مسئله، به صورت زیر درمی آید:

$$\min_{K \text{ Stabilising}} \left\| \begin{bmatrix} W_1 (I + GK)^{-1} \\ W_2 K (I + GK)^{-1} \end{bmatrix} \right\|_{\infty} \quad (۴۹-۲)$$

در هر حال، برای طراحی، معمولاً کافی است که کنترل کننده پایدارساز به گونه ای پیدا شود که نرم بی نهایت تابع انتقال حلقه بسته، کمتر از یک عدد مثبت معلوم باشد، یعنی:

$$\|F_l(P, K)\|_\infty < \gamma \quad (50-2)$$

در رابطه فوق γ به صورت $\gamma > \gamma_0 := \min_{K \text{ Stabilising}} \|F_l(P, K)\|_\infty$ می باشد. این مسئله، مسئله زیر بهینه H_∞ نامیده می شود.

برای مسئله حساسیت مخلوط، با استفاده از مسئله زیر بهینه H_∞ و γ معلوم، هدف یافتن کنترل کننده پایدارساز $K(s)$ به نحوی است که داشته باشیم:

$$\left\| \begin{array}{c} (I + GK)^{-1} \\ K(I + GK)^{-1} \end{array} \right\|_\infty < \gamma \quad (51-2)$$

حل مسئله حساسیت مخلوط رابطه (51-2) از طریق حل معادلات ریکاتی جبری امکان پذیر است. این معادلات ریکاتی جبری در روابط (52-2) و (53-2) آورده شده اند.

$$A^T X - XA - XBB^T X + (1 - \gamma^{-2})^{-1} C^T C = 0 \quad (52-2)$$

$$AY + YA^T - YC^T CY = 0 \quad (53-2)$$

اگر $Z = (I - \gamma^{-2} YX)$ در نظر بگیریم که X و Y از حل معادلات جبری فوق حاصل می شوند، فرمول کنترل کننده مرکزی^۲ را می توان به صورت زیر به دست آورد: [۱۱]

$$K = \begin{bmatrix} A - BB^T X - (1 - \gamma^{-2})^{-1} ZYC^T C & ZYC^T \\ B^T X & 0 \end{bmatrix} \quad (54-2)$$

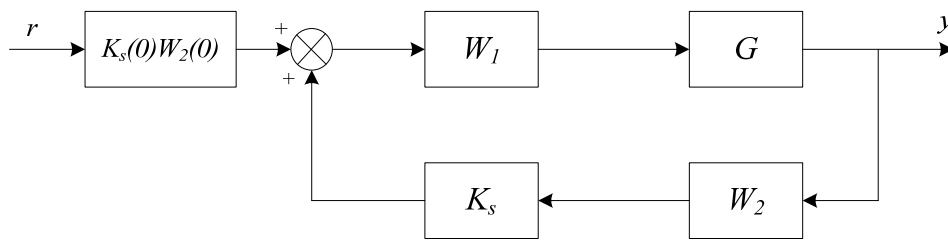
۵-۴-۲ طراحی H_∞ به روش شکل دهی حلقه

در طراحی سیستم های کنترل کلاسیک، برای سیستم های تک ورودی-تک خروجی (SISO)، تکنیک عملی و شناخته شده، استفاده از جبران ساز به منظور اصلاح پاسخ فرکانسی (دیاگرام بود) تابع انتقال

^۱ H_∞ Sub-optimal Problem
^۲ Central Controller

حلقه باز است؛ بطوریکه این سیستم ها با فیدبک واحد به پایداری و عملکرد مطلوب دست پیدا می کنند.

توسعه مستقیم روش فوق برای سیستم های چند متغیره نه تنها به دلیل چند ورودی-چند خروجی بودن آن ها مشکل است، بلکه اطلاعات فاز موجود در مورد سیستم های چند متغیره نیز کم است. این امر باعث می شود که پیش بینی پایداری سیستم حلقه بسته با فیدبک واحد غیر ممکن گردد. اما، بر مبنای پایداری مقاوم، روشی به نام طراحی H_∞ به روش شکل دهی حلقه وجود دارد که در آن، به فرآیند وزن های مناسبی اضافه می شود. بطوریکه پاسخ فرکانسی سیستم حلقه باز (فرآیند وزن داده شده) دوباره شکل دهی شود تا لزومات عملکرد حلقه بسته مورد نظر را برآورده سازد. سپس کنترل کننده مقاوم برای دستیابی به پایداری سنتز می شود.



شکل ۲-۱۳ آرایش طراحی H_∞ به روش شکل دهی حلقه

این روش طراحی در طی مراحل زیر صورت می گیرد:

۱- با استفاده از یک پیش جبران ساز W_1 و/یا یک پس جبران ساز W_2 ، همانطور که در شکل ۲-۱۳ نشان داده شده است، مقادیر تکین سیستم نامی G ، به منظور آن که شکل حلقه مطلوب حاصل شود، اصلاح می شوند. معمولاً کوچکترین مقدار تکین سیستم وزن داده شده باید در تمامی محدوده فرکانس پائین بزرگ باشد تا بتوان به عملکرد خوب همچون ردیابی دست یافت و بزرگترین مقدار تکین باید در محدوده فرکانس بالا کوچک باشد تا بتوان با دینامیک های مدل نشده مقابله کرد. سیستم نامی و توابع وزنی W_1 و W_2 ، به فرم سیستم شکل دهی شده $G_s = W_2 G W_1$ در می آیند.

۲- کنترل کننده فیدبکی K_s ، همانند قبل با استفاده از راه حل های ارائه شده، برای سیستم شکل دهی شده G_s طراحی می شود.

۳- کنترل کننده نهایی K_{final} ، از ترکیب کنترل کننده H_∞ که در مرحله دوم حاصل گشت با

توابع وزنی W_1 و W_2 حاصل می شود. بطوریکه داریم [۱۱]:

$$K_{final} = W_1 K_s W_2 \quad (۵۵-۲)$$

برای مسئله ردگیری، در بیشتر مواقع، سیگنال مرجع بین K_s و W_1 وارد می شود (همانطور که در شکل ۲-۱۳ نشان داده شده است). برای کاهش خطای حالت دائم ردگیری، بهره ثابت $K_s(0)W_2(0)$ در مسیر پیش رو قرار داده می شود، بطوریکه:

$$K_s(0)W_2(0) = \lim_{s \rightarrow 0} K_s(s)W_2(s)$$

طراحی جبرانساز جابجائی پذیر تقریبی برای اینورترهای موازی

۱-۳ مقدمه

همانطور که در فصل قبل بدان اشاره شد، جبرانسازی که از روش منحنی های مشخصه حاصل می شود، جبرانساز جابجائی پذیر تقریبی نامیده می شود. ایده اصلی این جبرانساز، تغییر منحنی های مشخصه سیستم است. این جبرانساز از جمله جبرانسازهایی است که برای دکوپله^۱ نمودن سیستم های چند ورودی-چند خروجی مناسب است. جبرانساز جابجائی پذیر تقریبی به دلیل آن که در فرکانس های بالا، متوسط و پائین به صورت جداگانه طراحی می شود، از قابلیت انعطاف خوبی برخوردار است.

در این فصل ابتدا در بخش ۲-۳ جبرانساز جابجائی پذیر تقریبی برای سیستم دو طبقه (سیستمی شامل دو اینورتر موازی) طراحی می شود. در بخش ۳-۳، نتایج شبیه سازی در نرم افزار MATLAB و در محیط Simulink برای سیستم یک، دو و سه طبقه آورده شده است. بخش ۴-۳ به بررسی مقاوم بودن سیستم در برابر عدم قطعیت های پارامتری که ممکن است در سیستم وجود داشته باشد، می پردازد. و در نهایت در بخش ۵-۳، پاسخ سیستم برای یک بار غیر خطی و یک بار مقاومتی-سلفی-خازنی، RLC، به دست آمده است.

۲-۳ یافتن جبرانساز جابجائی پذیر تقریبی برای سیستم دو طبقه

برای طراحی جبرانساز جابجائی پذیر تقریبی، ابتدا باید مدل فضای حالت سیستم را در اختیار داشت. در این بخش جبرانساز جابجائی پذیر تقریبی برای سیستم دو طبقه طراحی می شود؛ روند طراحی جبرانساز برای سیستم های یک و سه طبقه نیز به همین نحو خواهد بود.

^۱ Decoupling

با توجه به رابطه (۴-۱) از فصل اول، مدل فضای حالت سیستم دو طبقه به صورت زیر حاصل می شود:

$$\begin{cases} \dot{x} = Ax + Bu \\ y = Cx + Du \end{cases}$$

$$A = \begin{bmatrix} 0 & 1 & 0 \\ -\frac{1}{CL_{eq}} & -\frac{r_{L1}}{L_1} & \frac{r_{L1}}{CL_1} - \frac{r_{L2}}{CL_2} \\ -\frac{1}{L_2} & 0 & -\frac{r_{L2}}{L_2} \end{bmatrix}, \quad B = \begin{bmatrix} 0 & 0 \\ \frac{E_1}{CL_1} & \frac{E_2}{CL_2} \\ 0 & \frac{E_2}{L_2} \end{bmatrix}$$

$$C = \begin{bmatrix} 1 & 0 & 0 \\ 0 & 0 & 1 \end{bmatrix}, \quad D = 0 \quad (۱-۳)$$

بطوریکه داریم:

$$x = [v_o \quad v'_o \quad i_{L_2}]^T, \quad u = [u_1 \quad u_2]^T$$

$$C = C_1 + C_2, \quad L_{eq} = \left(\frac{1}{L_1} + \frac{1}{L_2} \right)^{-1} \quad \text{و}$$

مقادیر پارامترهای سیستم مطابق با جدول زیر فرض شده اند:

جدول ۱-۳ مقادیر پارامترهای سیستم

پارامتر	مقدار	واحد
C_1, C_2	۵μ	F
L_1, L_2	۵m	H
r_{L1}, r_{L2}	۱	Ω
E_1, E_2	۱۹۵	v
R_L	۱۲/۱	Ω
v_{ref}	۱۱۰	v_{rms}

با توجه به مراحل طراحی که در فصل قبل به آن‌ها اشاره شد، جبران‌ساز طراحی و به دست می‌آید. در این طراحی، هدف، دستیابی به پهنای باندهای در حدود 10 rad s^{-1} برای هر حلقه است. همچنین تداخل کم بین خروجی‌ها، خطای حالت دائم کم در برابر اغتشاشات موجود در سیستم و مقاوم بودن در برابر عدم قطعیت‌های پارامتری، مطلوب می‌باشد.

مرحله اول طراحی، یافتن جبران‌ساز فرکانس بالا است. این جبران‌ساز توسط رابطه $K_h = ALIGN(G^{-1}(j10))$ حاصل می‌شود. با استفاده از الگوریتم ALIGN، K_h به صورت زیر به دست می‌آید:

$$K_h = \begin{bmatrix} 48.01 & 2.97 \\ -47.89 & 95.15 \end{bmatrix} \quad (2-3)$$

با محاسبه $G(j10)K_h$ مشخص می‌شود که در فرکانس $\omega=10$ هنوز تداخل وجود دارد.

$$G(j10)K_h = 10^4 \times \begin{bmatrix} 0.017 - 0.22j & 0.075 - 0.22j \\ -0.029 + 0.69j & 1.82 + 0.6j \end{bmatrix}$$

گام بعدی یافتن ماتریس‌های ثابت A و B است تا توسط آن‌ها جبران‌ساز فرکانس میانی محاسبه شود. ابتدا با توجه به رابطه $G(j10)K_h = W \Lambda W^{-1}$ ، پیدا می‌شود. ذکر این نکته حائز اهمیت است که طراحی باید در فرکانس‌های $\omega_m < \omega_h$ ، یعنی فرکانس‌های کمتر از 10 rad s^{-1} صورت گیرد. اما تجربه نشان داده است که اثر جبران‌سازی که در فرکانس 10 rad s^{-1} طراحی می‌شود به مراتب بیشتر از جبران‌سازی است که در فرکانس‌های کمتر از 10 rad s^{-1} طراحی می‌شود [۹]. به همین دلیل طراحی جبران‌ساز فرکانس میانی نیز در فرکانس 10 rad s^{-1} انجام می‌شود. با استفاده از W به دست آمده، ماتریس‌های A و B به صورت زیر حاصل می‌شوند:

$$A = ALIGN(W^{-1}) = \begin{bmatrix} 0.899 & -0.008 \\ -0.108 & 1.015 \end{bmatrix} \quad (3-3)$$

$$B = ALIGN(W) = \begin{bmatrix} 0.961 & 0.008 \\ 0.111 & 0.995 \end{bmatrix} \quad (4-3)$$

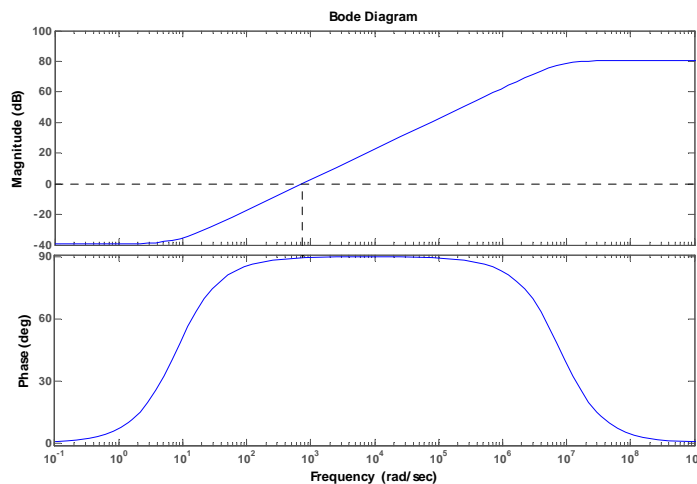
حال از یک جبران‌ساز پیش فاز برای تشکیل دادن جبران‌ساز فرکانس میانی استفاده می‌شود. ماتریس زیر نشان دهنده این جبران‌ساز است.

$$M(s) = 100 \times \begin{bmatrix} \frac{125(s+8)}{(s+8 \times 10^6)} & 0 \\ 0 & \frac{125(s+8)}{(s+8 \times 10^6)} \end{bmatrix} \quad (5-3)$$

در نتیجه با توجه به رابطه $K_m(s) = AM(s)B$ و روابط (3-3)، (3-4)، و (3-5)، جبران‌ساز فرکانس میانی به صورت زیر حاصل می‌شود:

$$K_m(s) = \begin{bmatrix} \frac{10792.5(s+8)}{(s+8 \times 10^6)} & \frac{-6.89(s+8)}{(s+8 \times 10^6)} \\ \frac{98.4(s+8)}{(s+8 \times 10^6)} & \frac{12604.8(s+8)}{(s+8 \times 10^6)} \end{bmatrix} \quad (6-3)$$

حاشیه بهره و حاشیه فاز برای جبران‌ساز $K_m(1,1)$ در شکل 3-1 نشان داده شده است.

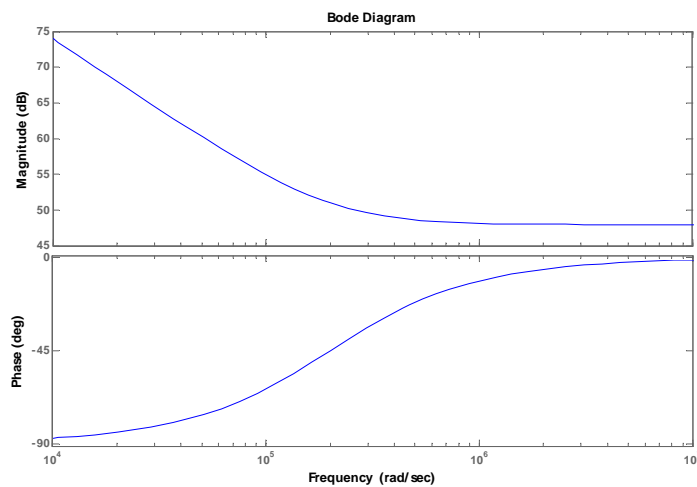


شکل 3-1 حاشیه بهره و فاز برای جبران‌ساز فرکانس میانی $K_m(1,1)$

همانطور که قبلاً اشاره شد، جبران‌ساز فرکانس میانی، با افزایش فرکانس ω به سمت بی‌نهایت، باید رابطه $K_m(j\omega) \rightarrow I$ را برآورده سازد. با توجه به رابطه (6-3) مشخص است که این شرط برقرار شده است. برای کاهش خطای حالت دائم ردگیری، از جبران‌ساز انتگرالی به عنوان جبران‌ساز فرکانس پائین استفاده شده است. این جبران‌ساز به صورت زیر است:

$$K_I(s) = \frac{(10^8 + 500s)}{2s} \times I_{2 \times 2} \quad (7-3)$$

حاشیه بهره و فاز برای جبران‌ساز فرکانس پائین در شکل ۲-۳ نشان داده شده است.

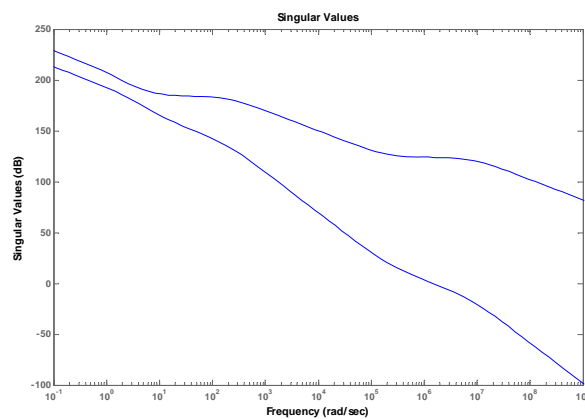


شکل ۲-۳ حاشیه بهره و فاز برای جبران‌ساز فرکانس پائین $K_I(s)$

در نهایت جبران‌ساز جابجائی پذیر تقریبی، توسط رابطه $K(s) = K_h K_m(s) K_I(s)$ ، به صورت زیر حاصل می شود:

$$K(s) = \begin{bmatrix} \frac{12.9 \times 10^8 (s + 2 \times 10^5)(s + 8)}{s(s + 8 \times 10^6)} & \frac{9.2 \times 10^6 (s + 2 \times 10^5)(s + 8)}{s(s + 8 \times 10^6)} \\ \frac{-1.26 \times 10^8 (s + 2 \times 10^5)(s + 8)}{s(s + 8 \times 10^6)} & \frac{2.99 \times 10^8 (s + 2 \times 10^5)(s + 8)}{s(s + 8 \times 10^6)} \end{bmatrix} \quad (۸-۳)$$

بزرگترین و کوچکترین مقادیر تکین سیستم حلقه باز، GK، در شکل ۳-۳ آورده شده است.



شکل ۳-۳ بزرگترین و کوچکترین مقادیر تکین سیستم حلقه باز

۳-۳ نتایج شبیه سازی

در این قسمت نتایج به دست آمده از شبیه سازی برای سیستم های یک، دو و سه طبقه ارائه می شود. برای هر سه سیستم، یکی از ورودی ها، ولتاژ مرجع v_{ref} است که یک سیگنال سینوسی 50Hz و $110v_{rms}$ در نظر گرفته شده است. ورودی (های) دیگر سیستم بستگی به تعداد طبقات آن دارد. یعنی برای سیستم یک طبقه تنها ورودی v_{ref} است؛ برای سیستم دو طبقه علاوه بر v_{ref} جریان مرجع سلف اینورتر دوم، $i_{L_{2ref}}$ نیز باید به عنوان ورودی در نظر گرفته شود. به همین ترتیب برای سیستم سه طبقه، علاوه بر v_{ref} و $i_{L_{2ref}}$ ، جریان مرجع سلف اینورتر سوم، $i_{L_{3ref}}$ نیز به عنوان ورودی در نظر گرفته می شود. همانطور که در فصل های پیش اشاره شد، برای این سیستم، یک مسئله ردگیری ولتاژ و $m-1$ مسئله ردگیری جریان مرجع سلف وجود دارد؛ که در آن m تعداد طبقات سیستم است. نکته ای را که باید در کنترل این سیستم مد نظر قرار داد، توزیع مناسب جریان بین اینورترهاست. به عنوان مثال برای سیستم دو طبقه، i_{L_1} و i_{L_2} باید با یکدیگر برابر باشند. به همین دلیل جریان مرجع سلف اینورتر دوم، میانگین جریان سلف اینورترها فرض می شود، یعنی

$$i_{L_{2ref}} = \frac{i_{L_1} + i_{L_2}}{2} \quad (9-3)$$

اما با توجه به رابطه (۵-۱) داریم:

$$i_{L_1} = i_o - i_{L_2} + Cv'_o \quad (10-3)$$

چون مقدار C بسیار کوچک است می توان گفت $Cv'_o \approx 0$. پس رابطه (۱۰-۳) را می توان به صورت زیر بازنویسی کرد:

$$i_{L_1} \approx i_o - i_{L_2} \quad (11-3)$$

از آنجائی که i_{L_2} ، جریان مرجع سلف اینورتر دوم را ردگیری می کند، با توجه به رابطه (۱۱-۳) داریم:

$$i_{L_{2ref}} = \frac{i_{L_1} + i_{L_2}}{2} \approx \frac{i_o}{2} \quad (12-3)$$

در نتیجه اگر i_{L_2} ردگیری $i_{L_{2ref}}$ را به خوبی انجام دهد، i_{L_1} نیز $\frac{i_o}{2}$ را ردگیری خواهد نمود.

برای روشن تر شدن مطلب این موضوع برای سیستم سه طبقه به شرح زیر می باشد. در سیستم سه طبقه v_{ref} ، i_{L2ref} و i_{L3ref} به عنوان ورودی در نظر گرفته می شوند. با توجه به رابطه (۱-۵) و اینکه $Cv'_o \approx 0$ ، رابطه زیر به دست می آید:

$$i_{L1} \approx i_o - i_{L2} - i_{L3} \quad (13-3)$$

همانند حالت قبل، جریان مرجع برای سلف اینورترهای دو و سه، میانگین جریان سلف اینورترها در نظر گرفته می شود:

$$i_{L2ref} = i_{L3ref} = \frac{i_{L1} + i_{L2} + i_{L3}}{3} \quad (14-3)$$

حال با توجه به رابطه (۱۳-۳) می توان گفت:

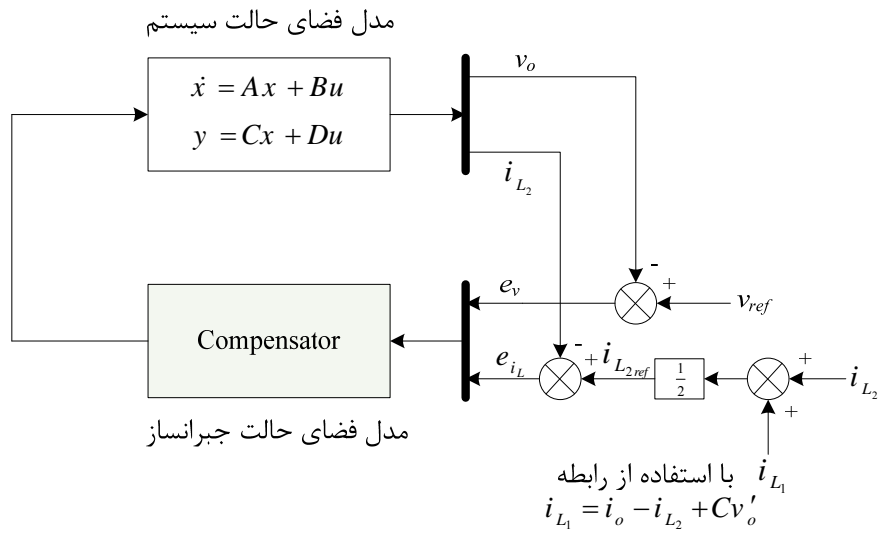
$$i_{L2ref} = i_{L3ref} \approx \frac{i_o}{3}$$

پس اگر جریان سلف اینورترهای دوم و سوم، عمل ردگیری جریان مرجع را به خوبی انجام دهند، i_{L1} نیز $\frac{i_o}{3}$ را ردگیری خواهد نمود و در نهایت جریان سلف اینورترهای اول، دوم و سوم با یکدیگر برابر خواهد بود.

اما شبیه سازی سیستم را می توان به ۲ صورت انجام داد. یک روش، استفاده از مدل فضای حالت سیستم و نمایش بلوک-دیاگرامی سیستم می باشد. روش دوم شبیه سازی در محیط سیمولینک قدرت (Simpower) است. در محیط سیمولینک قدرت، از المان های شبه واقعی برای شبیه سازی بهره گرفته می شود. در این تحقیق از هر دو روش شبیه سازی استفاده شده است.

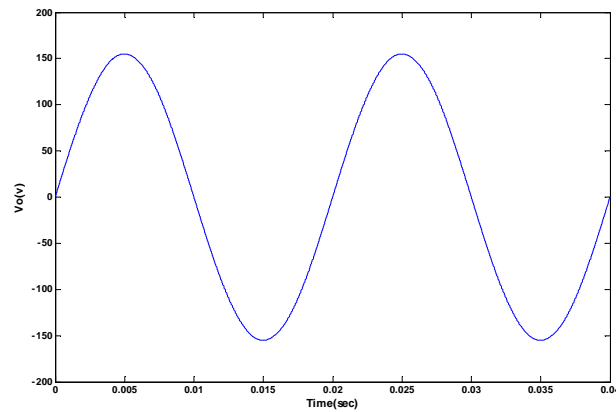
۳-۳-۱ نتایج شبیه سازی با استفاده از مدل سیستم

مدلی که برای سیستم دو طبقه استفاده شده است، به صورت شکل ۳-۴ می باشد.

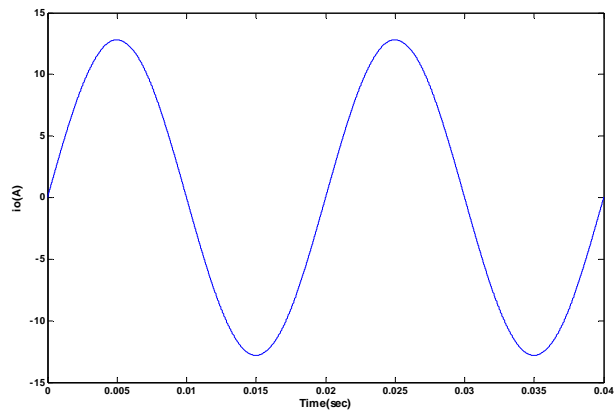


شکل ۳-۴ مدل سیستم دو طبقه

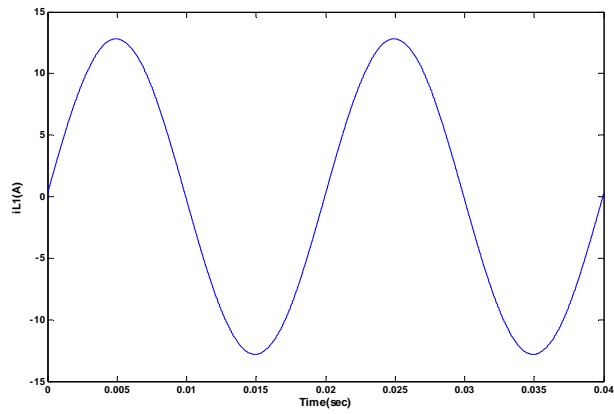
ولتاژ خروجی، جریان خروجی، جریان سلف اینورترها و خطای ردگیری ولتاژ پاسخ هایی هستند که مطلوب بودن آنها حائز اهمیت می باشد. نتایج به دست آمده برای سیستم یک طبقه (SISO)، در ادامه نشان داده شده است.



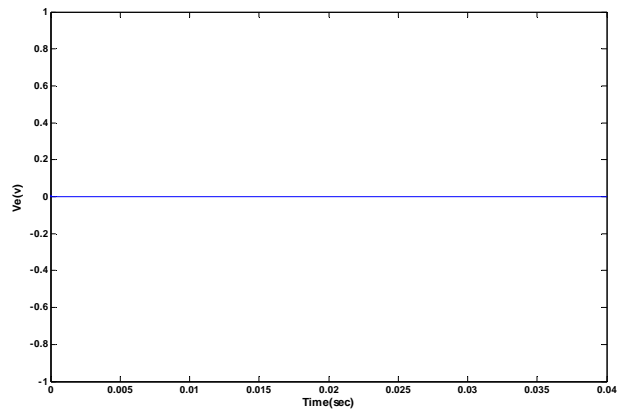
شکل ۳-۵ ولتاژ خروجی v_o برای سیستم یک طبقه



شکل ۳-۶ جریان خروجی i_o برای سیستم یک طبقه

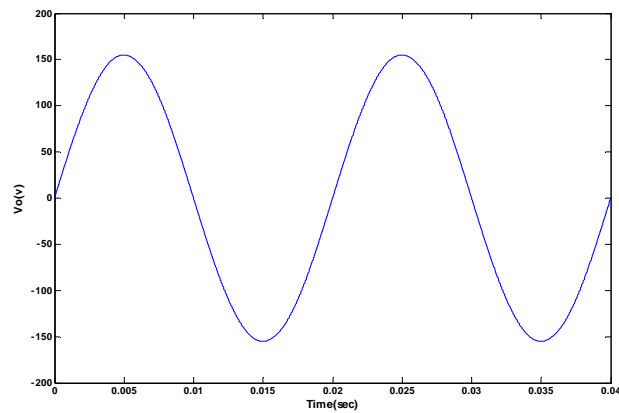


شکل ۳-۷ جریان سلف اینورتر برای سیستم یک طبقه

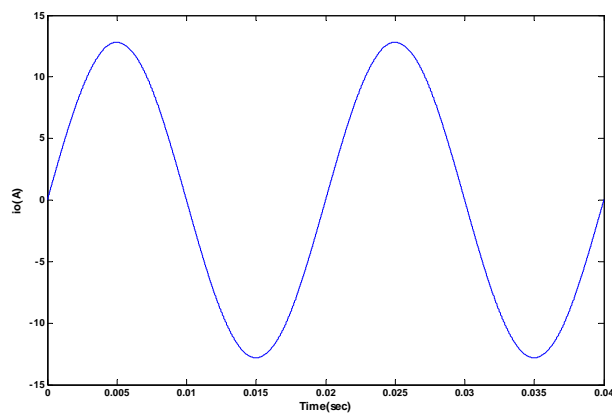


شکل ۳-۸ خطای ردگیری ولتاژ برای سیستم یک طبقه

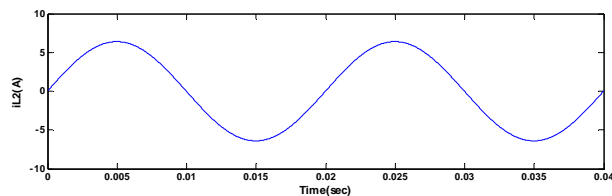
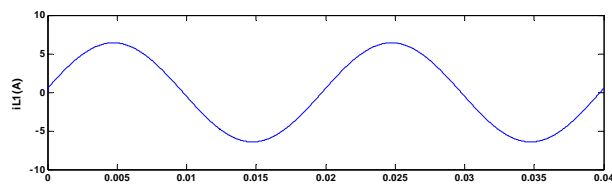
نتایج شبیه سازی برای سیستم دو طبقه در شکل های ۳-۸، ۳-۹، ۳-۱۰ و ۳-۱۱ آورده شده است.



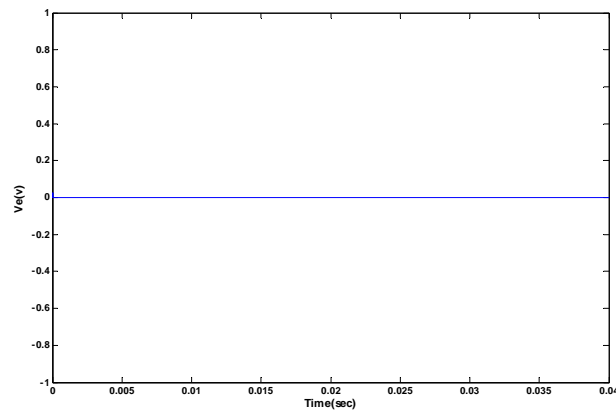
شکل ۳-۹ ولتاژ خروجی v_o برای سیستم دو طبقه



شکل ۳-۱۰ جریان خروجی i_o برای سیستم دو طبقه



شکل ۳-۱۱ جریان سلف اینورترها برای سیستم دو طبقه



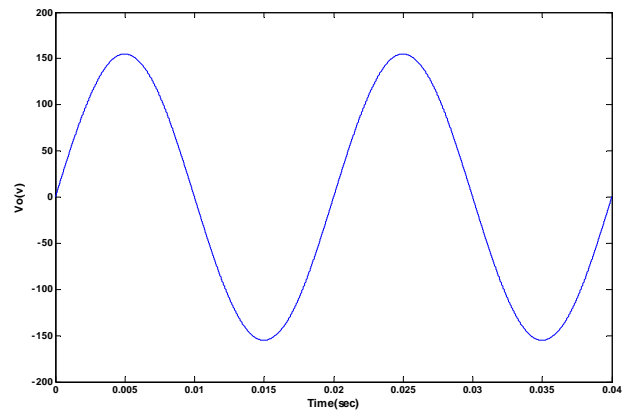
شکل ۳-۱۲ خطای ردگیری ولتاژ برای سیستم دو طبقه

همانطور که مشخص است علاوه بر اینکه مسئله ردگیری ولتاژ به خوبی انجام می شود، مسئله ردگیری و توزیع مناسب جریان نیز به خوبی صورت می پذیرد. جدول ۳-۲ نشان دهنده اختلاف موجود بین جریان سلف های اینورترهای اول و دوم است. خطای کمی که بین جریان ها وجود دارد حاکی از عملکرد مناسب جبران ساز در توزیع جریان بین اینورترها است.

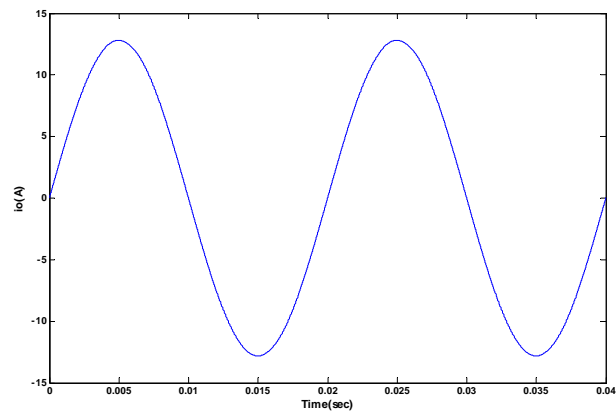
جدول ۳-۲ خطای توزیع جریان برای سیستم دو طبقه

بار مقاومتی $R_L=12.1\Omega$		
i_{L1} (Arms)	i_{L2} (Arms)	$i_{L1}-i_{L2}$ (%)
۴/۵۴۲	۴/۵۲۹	۰/۲۸

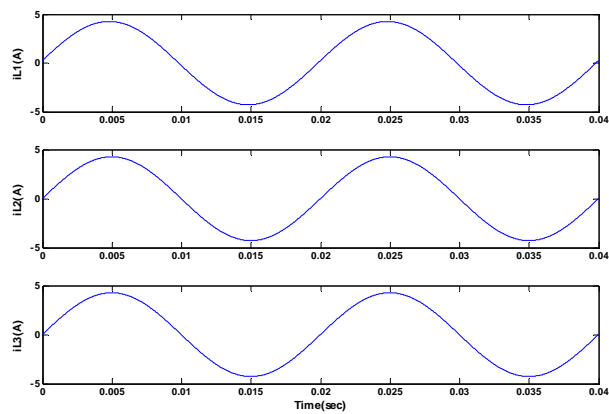
برای سیستم سه طبقه نیز نتایج زیر حاصل شده است.



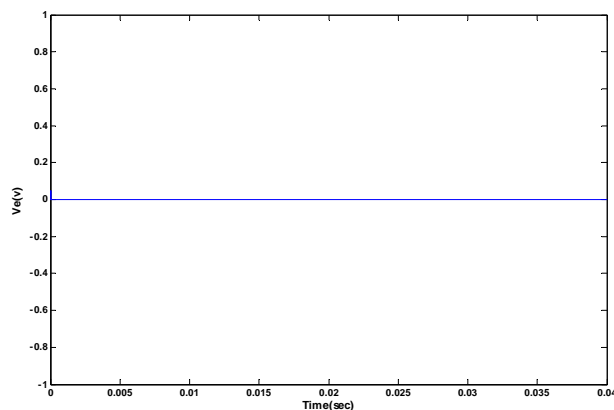
شکل ۳-۱۳ ولتاژ خروجی v_o برای سیستم سه طبقه



شکل ۳-۱۴ جریان خروجی i_o برای سیستم سه طبقه



شکل ۳-۱۵ جریان سلف اینورترها برای سیستم سه طبقه



شکل ۳-۱۶ خطای ردگیری ولتاژ برای سیستم سه طبقه

خطای توزیع جریان در سیستم سه طبقه نیز در جدول ۳-۳ به دست آمده است.

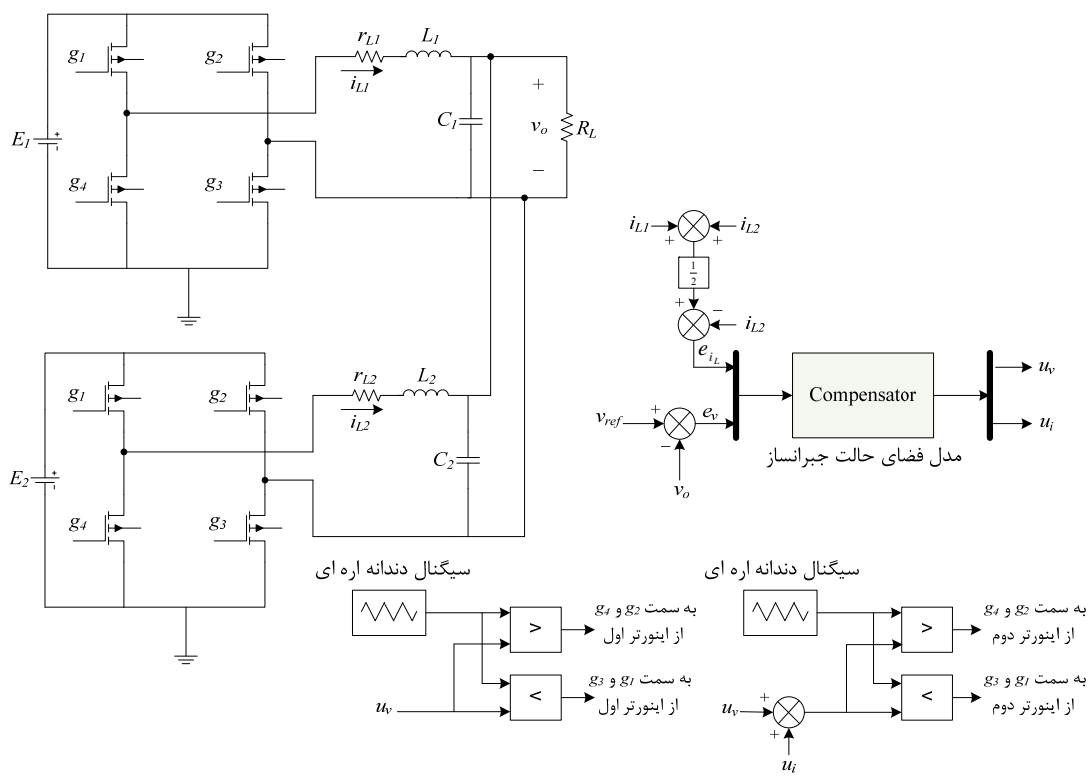
جدول ۳-۳ خطای توزیع جریان برای سیستم سه طبقه

بار مقاومتی $R_L=12.1\Omega$					
i_{L1} (Arms)	i_{L2} (Arms)	i_{L3} (Arms)	$i_{L1}-i_{L2}$ (%)	$i_{L1}-i_{L3}$ (%)	$i_{L2}-i_{L3}$ (%)
۳/۰۲۴	۳/۰۱۹	۳/۰۱۹	۰/۱۶	۰/۱۶	۰

۳-۲ نتایج شبیه سازی در محیط سیمولینک قدرت

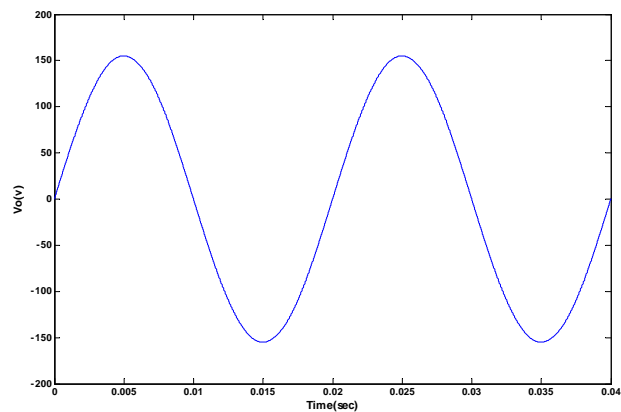
سیستم دو طبقه که در محیط سیمولینک قدرت شبیه سازی شده است، به صورت شکل ۳-۱۷ می باشد. همانطور که در این شکل می توان دید، از ماسفت^۱ به عنوان سوئیچ های موجود در اینورترها استفاده شده است. در این تحقیق، برای به دست آوردن سیگنال خروجی مناسب، از مدولاسیون سینوسی عرض پالس بهره گرفته شد؛ به این ترتیب که سیگنال خارج شده از جبران ساز با سیگنال دنداناره ای مقایسه می شود و نتیجه این مقایسه روشن و یا خاموش بودن ماسفت ها را مشخص می کند انتخاب فرکانس سیگنال دنداناره ای در اختیار کاربر است که در اینجا $f_s=23KHz$ در نظر گرفته شد.

^۱ MOSFET

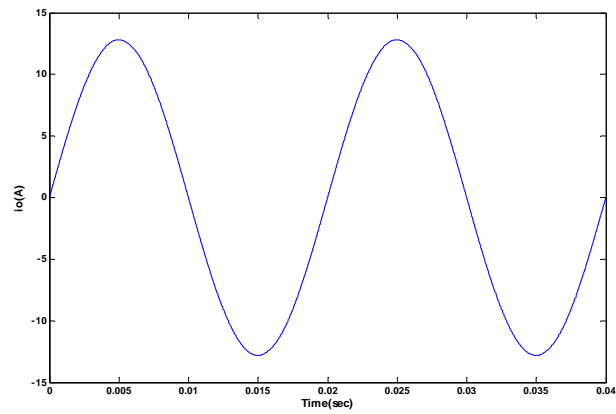


شکل ۳-۱۷ سیستم دو طبقه در محیط Simpower

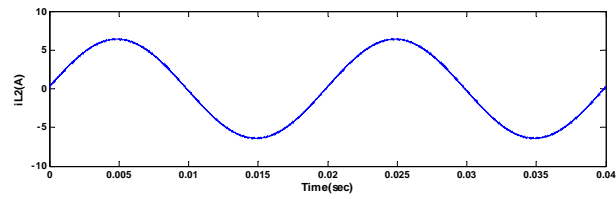
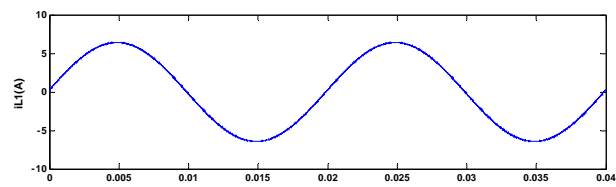
نتایج حاصل شده از سیستم دو طبقه در محیط سیمولینک قدرت به صورت زیر است.



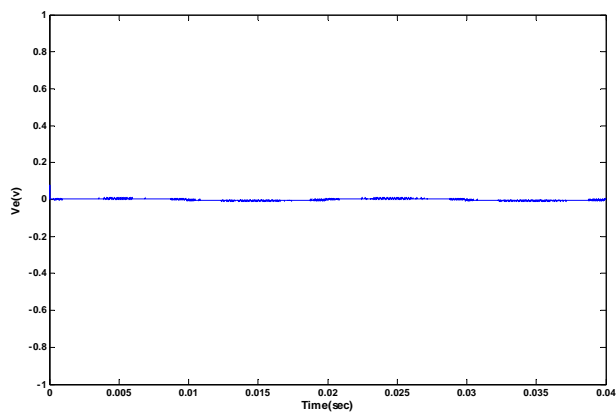
شکل ۳-۱۸ ولتاژ خروجی v_o برای سیستم دو طبقه در محیط Simpower



شکل ۳-۱۹ جریان خروجی i_o برای سیستم دو طبقه در محیط Simpower



شکل ۳-۲۰ جریان سلف اینورترها برای سیستم دو طبقه در محیط Simpower



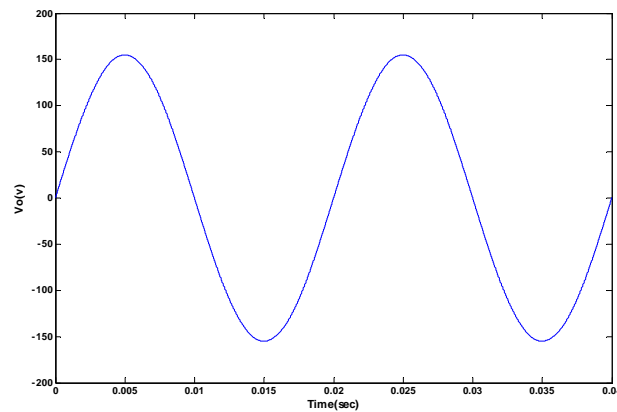
شکل ۳-۲۱ خطای ردگیری ولتاژ برای سیستم دو طبقه در محیط Simpower

خطای توزیع جریان در این حالت به صورتی است که در جدول ۳-۴ نشان داده شده است.

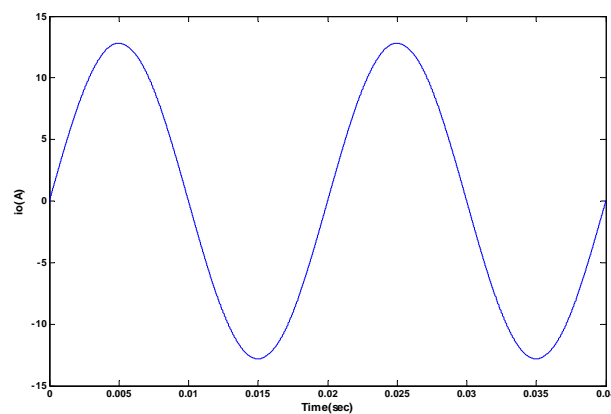
جدول ۳-۴ خطای توزیع جریان برای سیستم دو طبقه در محیط Simpower

بار مقاومتی $R_L=12.1\Omega$		
i_{L1} (Arms)	i_{L2} (Arms)	$i_{L1}-i_{L2}$ (%)
۴/۵۳۹	۴/۵۲۵	۰/۳

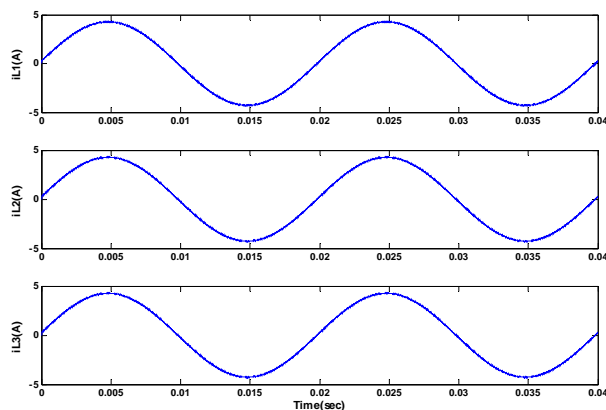
سیستم ۳ طبقه نیز در محیط سیمولینک قدرت شبیه سازی شد. نتایج به دست آمده از این شبیه سازی در شکل های ۳-۲۲ الی ۳-۲۵ ارائه شده است.



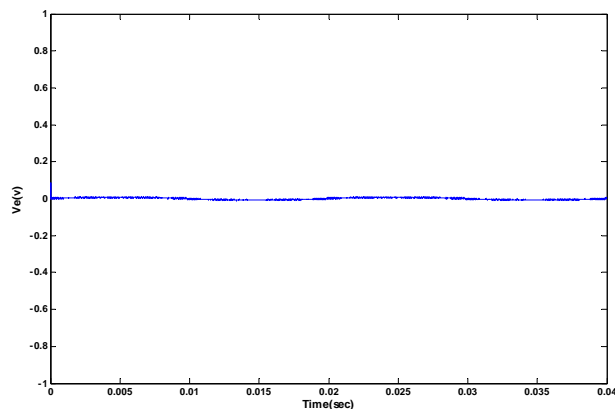
شکل ۳-۱۸ ولتاژ خروجی v_o برای سیستم سه طبقه در محیط Simpower



شکل ۳-۱۹ جریان خروجی i_o برای سیستم سه طبقه در محیط Simpower



شکل ۳-۲۰ جریان سلف اینورترها برای سیستم سه طبقه در محیط Simpower



شکل ۳-۲۱ خطای ردگیری ولتاژ برای سیستم سه طبقه در محیط Simpower

خطای توزیع جریان در جدول ۳-۵ محاسبه شده است.

جدول ۳-۵ خطای توزیع جریان برای سیستم سه طبقه در محیط Simpower

بار مقاومتی $R_L=12.1\Omega$					
i_{L1} (Arms)	i_{L2} (Arms)	i_{L3} (Arms)	$i_{L1}-i_{L2}$ (%)	$i_{L1}-i_{L3}$ (%)	$i_{L2}-i_{L3}$ (%)
۳/۰۳۲	۳/۰۲	۳/۰۲	۰/۳۹	۰/۳۹	۰

با توجه به نتایج به دست آمده، می توان گفت توسط جبران ساز جابجائی پذیر تقریبی، پاسخ های مطلوبی از سیستم دریافت می شود؛ یعنی هم می توان عمل ردگیری ولتاژ مرجع را به خوبی انجام داد و هم می توان توزیع جریانی مطلوب را بین اینورترها به وجود آورد.

۴-۳ بررسی مقاوم بودن سیستم در برابر عدم قطعیت های پارامتری

از آنجائی که ممکن است پارامترهای سیستم دقیقاً معلوم نباشند و یا بر اثر عوامل محیطی چون گرما، مقدار نامی آن ها تغییر کند، بررسی مقاوم بودن سیستم کنترلی در برابر این نوع عدم قطعیت الزامی است. برای بررسی مقاوم بودن سیستم، با استفاده از جبرانساز به دست آمده از مقادیر نامی پارامترها و با تغییر پارامترها از مقدار نامی به مقداری تصادفی، پاسخ های سیستم بررسی می شوند. در این تحقیق به منظور بررسی مقاوم بودن سیستم در برابر عدم قطعیت های پارامتری، ۵ آزمایش با مقادیر پارامترهای متفاوت بر روی سیستم دو طبقه صورت گرفت. مقادیر پارامترها برای این ۵ آزمایش در جدول ۶-۳ نشان داده شده است. با در نظر گرفتن عدم قطعیت های پارامتری به صورتی که در جدول ۶-۳ نشان داده شده است، تا 0.80% عدم قطعیت بر روی r_L ، تا 0.60% عدم قطعیت بر روی C و تا 0.60% عدم قطعیت بر روی L آزمایش شده است.

جدول ۶-۳ مقادیر پارامترهای سیستم دو طبقه در ۵ آزمایش صورت گرفته

r_{L2}	r_{L1}	L_2	L_1	C_2	C_1	
۱	۱	۵m	۵m	۵ μ	۵ μ	آزمایش ۱
۱/۲	۰/۸	۳m	۴m	۴ μ	۶ μ	آزمایش ۲
۱/۱	۱/۵	۸m	۶m	۷ μ	۳ μ	آزمایش ۳
۰/۳	۱/۸	۴m	۸m	۳ μ	۸ μ	آزمایش ۴
۱/۱	۱/۱	۶m	۶m	۴ μ	۴ μ	آزمایش ۵

برای سیستم دو طبقه این ۵ آزمایش در محیط سیمولینک قدرت انجام گرفت. به دلیل آن که نتایج حاصل شده به یکدیگر نزدیک هستند، از آوردن شکل موج پاسخ ها خودداری کردیم. برای بررسی عملکرد سیستم کنترلی، نتایج به دست آمده در جدولی گردآوری شد. این جدول حاوی خطای توزیع جریان مؤثر و خطای ردگیری ولتاژ مؤثر در هر یک از آزمایش ها می باشد. جدول مورد نظر به صورت زیر است.

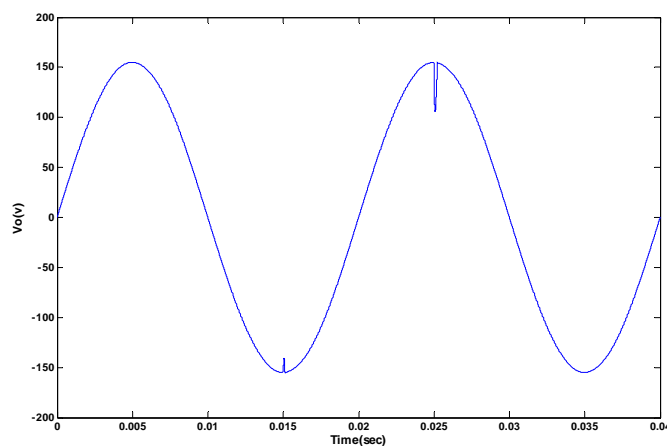
جدول ۳-۷ نتایج به دست آمده برای سیستم دو طبقه در ۵ آزمایش

v_e (%)	$i_{L1} - i_{L2}$ (%)	i_{L2} (Arms)	i_{L1} (Arms)	آزمایش
۰/۰۰۴	۰/۳	۴/۵۲۵	۴/۵۳۹	۱
۰/۰۰۲	۰/۹	۴/۵۱۲	۴/۵۵۳	۲
۰/۰۰۶	۱/۳	۴/۵۰۲	۴/۵۶۲	۳
۰/۰۰۳	۰/۸۸	۴/۵۱۳	۴/۵۵۳	۴
۰/۰۰۴	۰/۲۲	۴/۵۲۶	۴/۵۳۶	۵

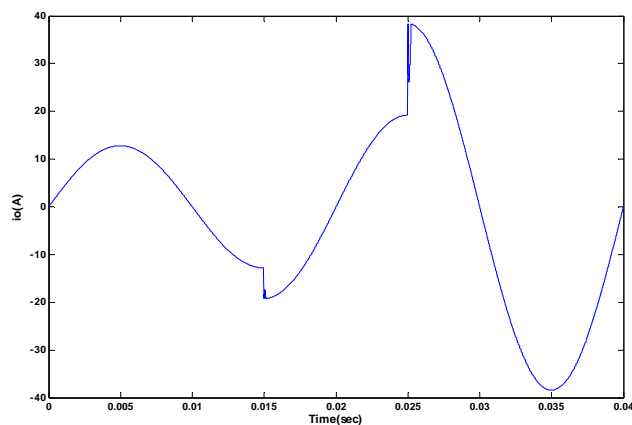
جدول فوق نشان دهنده آن است که عملکرد سیستم در حضور عدم قطعیت های پارامتری، همچنان مناسب است.

۳-۵ پاسخ سیستم برای بار غیر خطی و بار مقاومتی-سلفی-خازنی

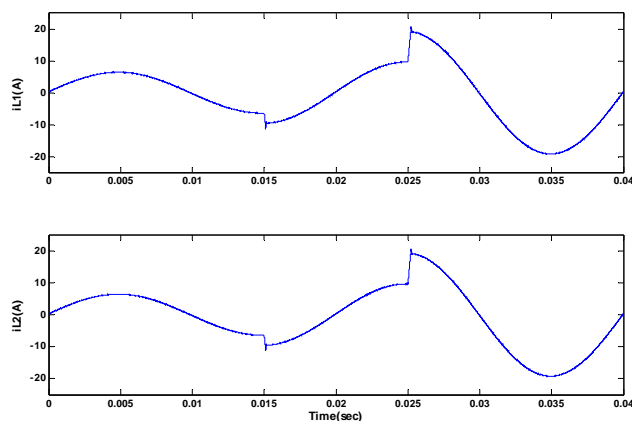
برای ایجاد یک بار غیر خطی، ابتدا یک بار مقاومتی خالص در نظر گرفته می شود. سپس این بار مقاومتی به صورت پله ای در زمان های مشخص تغییر می کند. بار غیر خطی که در این بررسی استفاده شده است، بدین صورت حاصل می گردد که در مرحله اول و در زمان ۰/۰۱۵ ثانیه مقاومت بار از مقدار ۱۲/۱ اهم به ۸ اهم تغییر می کند. سپس در زمان ۰/۰۲۵ ثانیه این مقدار به ۴ اهم تقلیل می یابد. نتایج حاصله از شبیه سازی سیستم دو طبقه در محیط Simpower به صورت زیر است.



شکل ۳-۲۲ ولتاژ خروجی v_o در سیستم دو طبقه برای بار غیر خطی

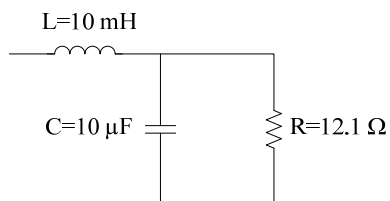


شکل ۳-۲۳ جریان خروجی i_o در سیستم دو طبقه برای بار غیر خطی



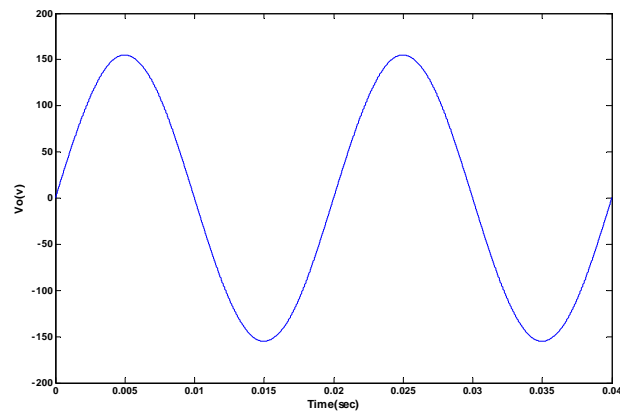
شکل ۳-۲۴ جریان سلف اینورترها در سیستم دو طبقه برای بار غیر خطی

همانطور که از نتایج مشخص است، سیستم کنترل به خوبی در برابر عامل غیر خطی از خود پاسخ نشان می دهد و سریعاً به اصلاح پاسخ ها می پردازد. برای آن که سیستم در برابر بارهای مختلف امتحان شود، یک بار مقاومتی-سلفی-خازنی، RLC، که به صورت شکل زیر می باشد نیز در سیستم قرار داده شد.

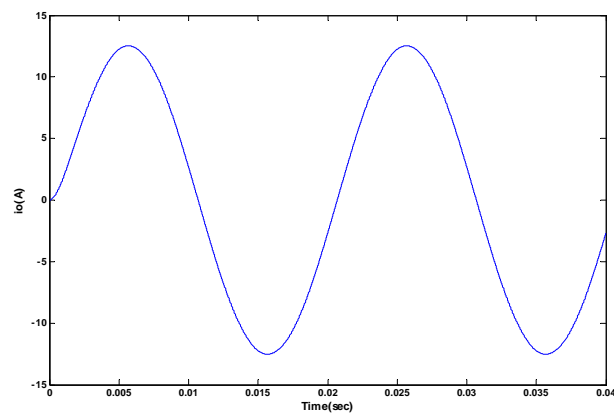


شکل ۳-۲۵ بار مقاومتی-سلفی-خازنی

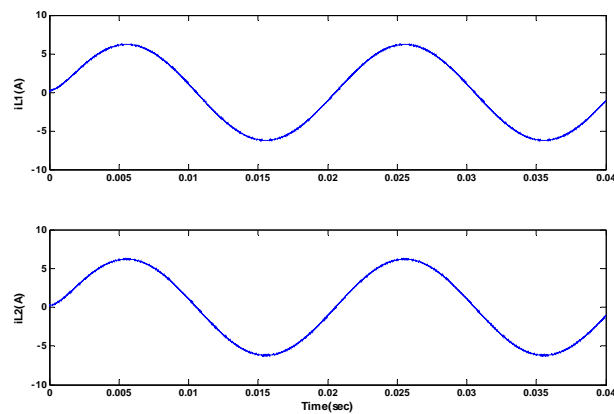
از شبیه سازی سیستم دو طبقه در محیط سیمولینک قدرت نتایج زیر حاصل می شود.



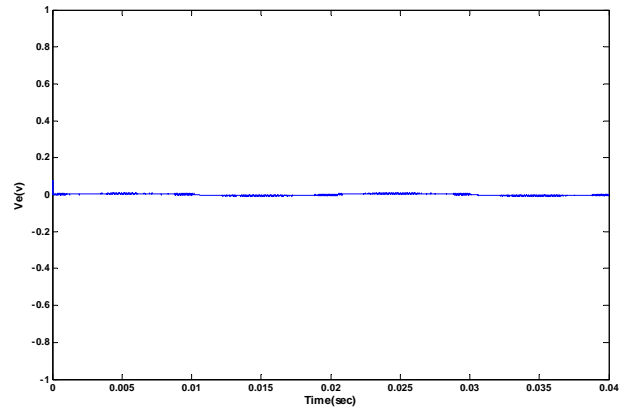
شکل ۲۶-۳ ولتاژ خروجی v_o در سیستم دو طبقه برای بار RLC



شکل ۲۷-۳ جریان خروجی i_o در سیستم دو طبقه برای بار RLC



شکل ۲۸-۳ جریان سلف اینورترها در سیستم دو طبقه برای بار RLC



شکل ۳-۲۹ خطای ردگیری ولتاژ در سیستم دو طبقه برای بار RLC

طراحی کنترل کننده H_{∞}

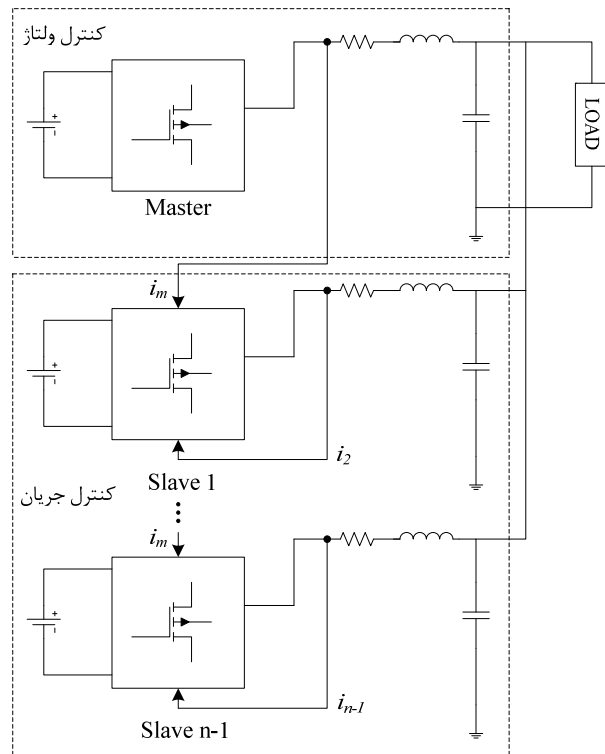
برای اینورترهای موازی

۱-۴ مقدمه

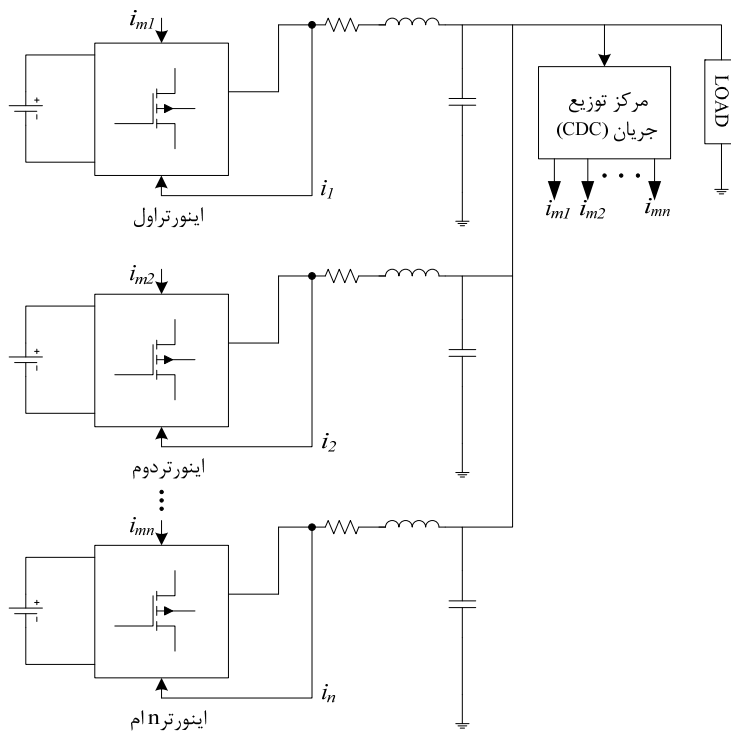
یکی از کنترل کننده هایی که بر روی اینورترهای موازی پیاده سازی شده است، کنترل کننده H_{∞} است. استفاده از این نوع کنترل کننده، به دلیل پایداری مقاوم و عملکرد مقاومی است که توسط آن به دست می آید.

برای دستیابی به اهدافی چون رگولاسیون خوب ولتاژ، توزیع مناسب جریان بین اینورترها، تطابق با انواع بار در خروجی و انعطاف پذیری طراحی به منظور افزایش تعداد اینورترهای موازی، روش های کنترلی متعددی در این زمینه ارائه شده است [۵]، [۲۲-۳۵]. تکنیک کنترل حلقه فاز-قفل شده، PLL^۱، برای همزمان سازی ولتاژ خروجی اینورترها به کار می رود [۲۳]، [۲۴]، [۳۰-۳۲]. یکی از روش های معمول برای کنترل و توزیع جریان بار، کنترل مدولاسیون آنی^۲ است که از این دسته می توان به کنترل ماستر-اسلیو^۳، MSC و کنترل بالاترین جریان، HCC^۴، اشاره نمود [۲۸]، [۳۵]. در یک سیستم با روش MSC، یک اینورتر به عنوان ماستر در نظر گرفته می شود که وظیفه رگولاسیون ولتاژ خروجی را بر عهده دارد. بقیه اینورترها به عنوان اینورترهای اسلیو هستند که سیگنال جریان مرجعی را که از اینورتر ماستر به دست آمده، برای دستیابی به توزیع برابر جریان، ردگیری می کنند. این روش در شکل ۱-۴ نشان داده شده است. یک روش دیگر، کنترل حد-میانی، CLC^۵، است که در آن تمامی اینورترها دارای آرایش یکسان هستند و هر اینورتر، میانگین جریان تمامی اینورترها را ردگیری می کند [۳۴]. شکل ۲-۴ نشان دهنده این روش کنترلی است.

^۱ Phase-Locked Loop
^۲ Instantaneous Modulation Control
^۳ Master-Slave
^۴ Highest Current Control
^۵ Central-Limit Control

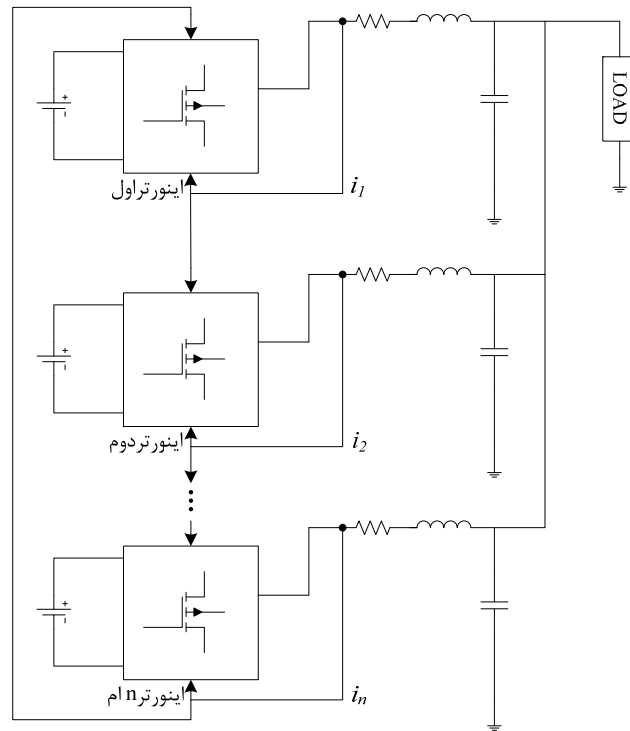


شکل ۴-۱ بلوک دیاگرام اینورترهای موازی با تکنیک MSC



شکل ۴-۲ بلوک دیاگرام اینورترهای موازی با تکنیک CLC

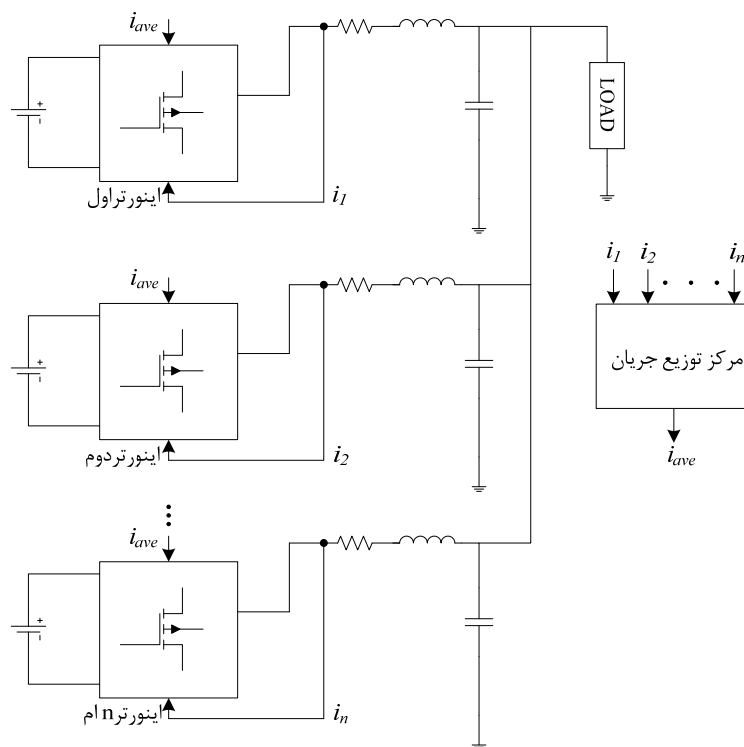
روش دیگر، کنترل حلقوی زنجیره ای، $CCC(3C)$ ^۱، است که در شکل ۳-۴ نشان داده شده است [۵]. در این تکنیک، هر اینورتر جریان اینورتر قبلی را ردگیری می کند و اینورتر ابتدائی جریان اینورتر آخر را ردگیری می نماید؛ و این امر باعث توزیع برابر جریان بین اینورترها می شود. در واقع، این تکنیک دارای دو حلقه است؛ یکی حلقه بیرونی است که کنترل ولتاژ را انجام می دهد و دیگری حلقه درونی است که وظیفه توزیع مناسب جریان را بین اینورترها بر عهده دارد.



شکل ۳-۴ بلوک دیاگرام اینورترهای موازی با تکنیک 3C

تکنیک دیگر، استراتژی اشتراک-جریان میانگین، $ACSS$ ^۲، است. این تکنیک در شکل ۴-۴ نشان داده شده است [۲۲]. در این تکنیک نیز، سیستم کنترل، دارای دو حلقه بیرونی و درونی است. حلقه کنترل بیرونی، به کنترل ولتاژ اینورترها می پردازد. حلقه کنترل درونی نیز کنترل جریان اینورترها را بر عهده دارد به طوری که هر اینورتر، میانگین جریان اینورترها را ردگیری می کند. در این تحقیق از دو تکنیک 3C و ACSS به منظور کنترل ولتاژ و جریان اینورترها استفاده شده است. کنترل کننده ای که در حلقه بیرونی و درونی این دو تکنیک به کار گرفته شد، کنترل کننده H_∞ است.

^۱ Circular Chain Control
^۲ Averaged Current-Sharing Strategy



شکل ۴-۴ بلوک دیاگرام اینورترهای موازی با تکنیک ACSS

در این فصل ابتدا در بخش ۲-۴ روند یافتن کنترل کننده H_∞ برای تکنیک ACSS شرح داده می شود. بخش ۳-۴ به نتایج شبیه سازی تکنیک ACSS اختصاص دارد. در بخش ۴-۴ روند یافتن کنترل کننده H_∞ برای تکنیک 3C شرح داده می شود و در بخش ۴-۵ نتایج شبیه سازی این تکنیک ارائه می گردد. بخش های ۴-۶ و ۴-۷ نیز به ترتیب به بررسی عملکرد سیستم کنترل در برابر عدم قطعیت های پارامتری و پاسخ سیستم برای بار غیر خطی و بار RLC اختصاص دارند.

۲-۴ روند یافتن کنترل کننده H_∞ برای تکنیک ACSS

همانطور که در مقدمه بدان اشاره شد، در تکنیک ACSS، سیستم کنترل دارای دو حلقه بیرونی و درونی است. حلقه بیرونی کنترل ولتاژ و حلقه درونی کنترل و توزیع جریان را بر عهده دارد. در این تکنیک، جریان سلف هر اینورتر اندازه گیری شده و توسط این جریان ها، جریان میانگین i_{ave} حاصل می شود. این جریان میانگین به عنوان جریان مرجع برای هر اینورتر به کار گرفته می شود. کنترل کننده ای که برای رگولاسیون ولتاژ خروجی به کار گرفته شد، کنترل کننده H_∞ است.

همچنین برای آنکه جریان سلف اینورترها نیز جریان مرجع را ردگیری نمایند و در نهایت توزیع مناسب جریان انجام پذیرد، از کنترل کننده H_∞ استفاده شد. استفاده از کنترل کننده H_∞ برای رگولاسیون ولتاژ و توزیع جریان، مزایای زیر را داراست:

۱- مقابله با اغتشاش های موجود در سیستم

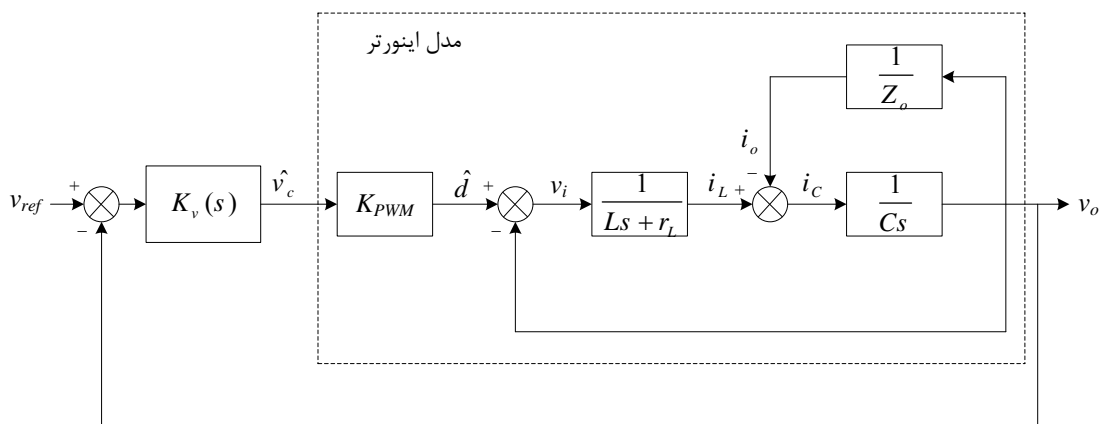
۲- انحراف کم ولتاژ خروجی از ولتاژ مرجع

۳- توزیع مناسب جریان بین اینورترها

۴- خطای حالت دائم کم

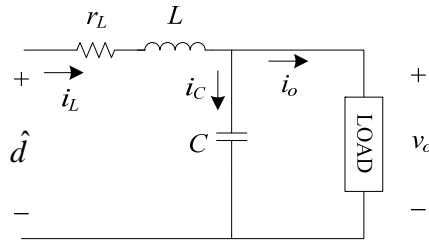
۵- مقابله با عدم قطعیت های سیستم

می توان تابع انتقال سیستم یک طبقه را به دست آورد و توسط این تابع انتقال، کنترل کننده های مناسب ولتاژ و جریان را طراحی نمود. بلوک دیاگرام سیستم یک طبقه به صورت شکل ۴-۵ است.



شکل ۴-۵ بلوک دیاگرام سیستم یک طبقه

در بلوک دیاگرام شکل ۴-۵، $K_v(s)$ کنترل کننده ولتاژ می باشد. همچنین سوئیچ های اینورتر پل را می توان به عنوان تقویت کننده ای با بهره K_{PWM} مدل نمود. اما بلوک دیاگرام سیستم یک طبقه با استفاده از مدار شکل ۴-۶ حاصل می شود. با توجه به مدار شکل ۴-۶، اگر v_i ولتاژ دو سر سلف و مقاومت اتلاف سلف باشد، یعنی $v_i = \hat{d} - v_o$ ، در این صورت داریم:



شکل ۴-۶ مدار فیلتر خروجی اینورترها به همراه بار

$$v_i = (Ls + r_L)i_L \rightarrow i_L = \frac{v_i}{Ls + r_L} \quad (1-4)$$

اما از طرفی داریم:

$$i_L = i_o + i_C \rightarrow i_L - i_o = i_C \quad (2-4)$$

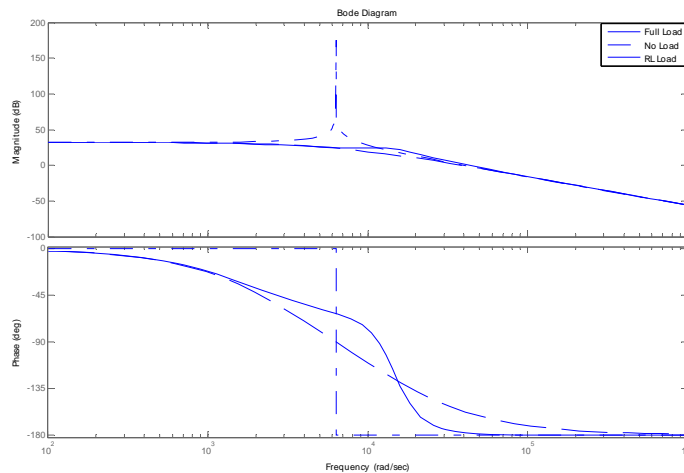
پس ولتاژ خازن، که همان ولتاژ خروجی است، به صورت زیر حاصل می شود:

$$i_C \times \frac{1}{Cs} = v_C = v_o \quad (3-4)$$

همچنین رابطه بین ولتاژ خروجی و جریان خروجی به صورت $i_o = \frac{v_o}{Z_o}$ است. در نتیجه با استفاده از روابط فوق می توان بلوک دیاگرام شکل ۴-۵ را به دست آورد. حال اگر \hat{v}_c سیگنال کنترلی باشد، تابع انتقال سیگنال کوچک از کنترل به ولتاژ خروجی، $\frac{v_o}{\hat{v}_c}$ ، برای سیستم یک طبقه به صورت رابطه (۴-۴) خواهد بود.

$$G_v(s) = \frac{v_o}{\hat{v}_c} = \frac{K_{PWM}(L_i s + R_i)}{LL_i C s^3 + (r_L C L_i + L C R_i) s^2 + (r_L C R_i + L + L_i) s + r_L + R_i} \quad (4-4)$$

در رابطه فوق R_i و L_i مقاومت و اندوکتانس بار هستند. شکل ۴-۷ نشان دهنده دیاگرام بود تابع انتقال رابطه (۴-۴) به ازای ۳ بار مختلف است. همانطور که از این نمودار می توان دید، تابع انتقال سیگنال کوچک حلقه ولتاژ تحت بارهای مختلف، متفاوت خواهد بود. بنابراین با تغییر بار در سیستم همانند عدم قطعیت رفتار می شود.



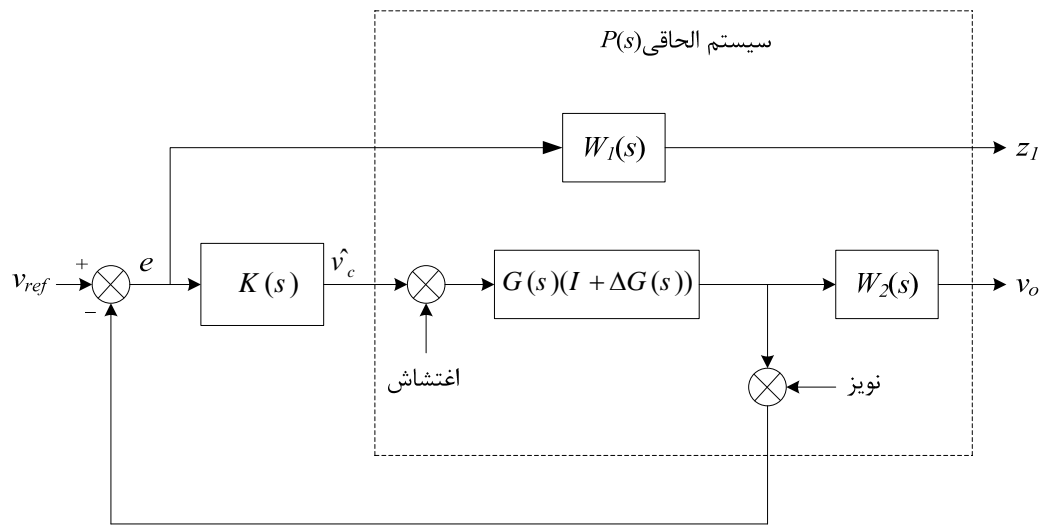
شکل ۴-۷ دیاگرام بود تابع انتقال حلقه ولتاژ به ازای بارهای مختلف

همچنین تغییرات ولتاژ ورودی و پارامترهای سیستم نیز به عنوان منابع عدم قطعیت در نظر گرفته می شوند.

۴-۲-۱ طراحی کنترل کننده H_{∞} برای حلقه ولتاژ

همانطور که در فصل دو بدان اشاره شد، برای ارضا نمودن مشخصات طراحی، از توابع وزنی استفاده می شود. این توابع وزنی باید به سیستم الحاق شوند. شکل ۴-۸ نشان دهنده تابع انتقال به همراه عدم قطعیت ضرب شونده و توابع وزنی به کار گرفته شده، است. روند طراحی را می توان به صورت زیر شرح داد:

۱- ابتدا تابع انتقال $G_v(s)$ با توابع وزنی $W_1(s)$ و $W_2(s)$ الحاق می شود. فرآیند حاصل شده، $P(s)$ می باشد که در شکل ۴-۸ مشخص شده است. معمولاً تابع وزنی W_1 ، یک فیلتر پائین گذر انتخاب می شود تا تابع حساسیت S در محدوده فرکانس پائین شکل دهی شود، که این امر موجب دفع اغتشاش ها و کاهش خطای ردگیری می شود. Z_1 متغیر کنترلی است که به منظور تنظیم خطای ردگیری به کار گرفته می شود. از طرفی W_2 نیز معمولاً یک فیلتر بالا گذر انتخاب می شود تا تابع حساسیت مکمل T در فرکانس های بالا شکل دهی شود و این امر موجب مینیمم کردن اثرهایی است که ممکن است به دلیل ناپایداری در سیستم رخ دهد.



شکل ۴-۸ نمایش سیستم الحاقی $P(s)$ به همراه کنترل کننده مقاوم $K(s)$

۲- مسئله بهینه سازی H_∞ با استفاده از توابع وزنی W_1 و W_2 ، یافتن کنترل کننده پایدار ساز $K(s)$ است به نحوی که رابطه زیر برآورده شود.

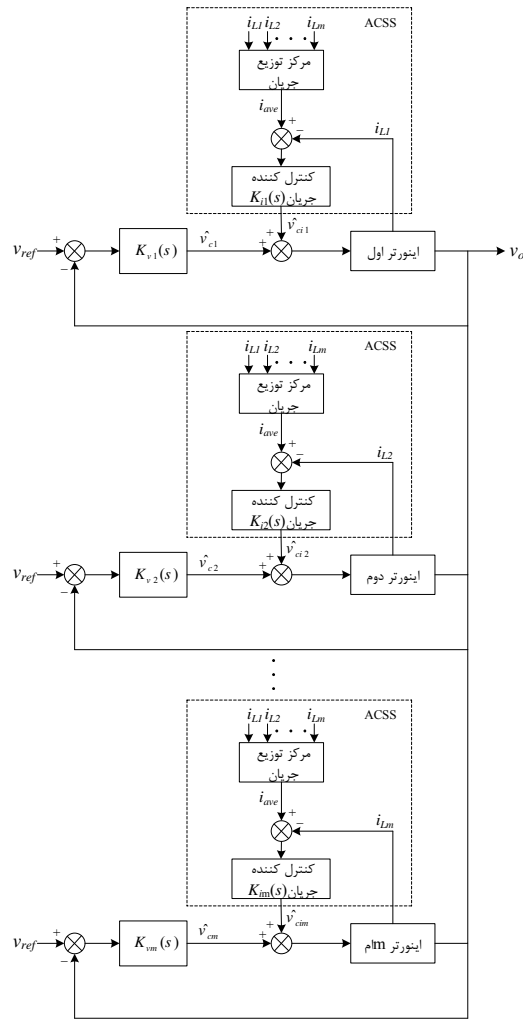
$$\left\| \begin{matrix} W_1 S \\ W_2 T \end{matrix} \right\|_\infty \leq 1 \quad (۵-۴)$$

در رابطه فوق $S = (I + G(s)K(s))^{-1}$ تابع حساسیت و $T = G(s)K(s)(I + G(s)K(s))^{-1}$ تابع حساسیت مکمل است. در نهایت، کنترل کننده $K(s)$ در این مرحله از طراحی به دست می آید.

۳- در این مرحله نتایج به دست آمده از کنترل کننده بررسی می شوند. اگر با استفاده از کنترل کننده حاصل شده در مرحله دو، نتایج مطلوب گرفته نشود، باید به مرحله یک رفت و توابع وزنی دیگری انتخاب کرد. این روند تا جایی ادامه خواهد یافت تا توسط کنترل کننده طراحی شده، نتایج مطلوب حاصل شود.

۲-۲-۴ طراحی کنترل کننده H_∞ برای حلقه جریان

برای دستیابی به توزیع جریان مناسب بین اینورترها، از کنترل کننده H_∞ برای ردگیری جریان مرجع i_{ave} توسط هر اینورتر، استفاده شد. بلوک دیاگرام سیستمی شامل m اینورتر به همراه کنترل کننده ولتاژ و کنترل کننده جریان با تکنیک ACSS در شکل ۴-۹ آورده شده است.



شکل ۴-۹ آرایش سیستمی شامل m اینورتر به همراه تکنیک ACSS

تابع انتقال از کنترل به جریان سلف، $\frac{i_L}{\hat{v}_c}$ ، برای سیستم یک طبقه با توجه به شکل ۴-۵ به صورت زیر

است:

$$G_i(s) = \frac{i_L}{\hat{v}_c} = \frac{K_{PWM} (CL_i s^2 + CR_i s + 1)}{LL_i C s^3 + (r_L CL_i + LCR_i) s^2 + (r_L CR_i + L + L_i) s + r_L + R_i} \quad (۴-۶)$$

برای طراحی کنترل کننده H_∞ ، همانند روندی که در بخش ۴-۲-۱ ارائه گردید، عمل می شود. یعنی در ابتدا توابع وزنی $W_1(s)$ و $W_2(s)$ به سیستم الحاق شده و سپس کنترل کننده پایدارساز $K_i(s)$ به دست می آید.

۳-۴ نتایج شبیه سازی تکنیک ACSS

برای سیستم یک طبقه $W_{v1}(s)$ و $W_{v2}(s)$ از طریق سعی و خطا، به صورت زیر در نظر گرفته شدند:

$$W_{v1} = 400 \times \frac{10^{-8}s + 1}{s + 5 \times 10^{-8}} \quad (۷-۴)$$

$$W_{v2} = 0.2 \times \frac{(10^{-8}s + 1)^2}{(s + 5 \times 10^{-1})^2} \quad (۸-۴)$$

توسط جعبه افزار کنترل مقاوم^۱ در نرم افزار Matlab، کنترل کننده نهائی با استفاده از توابع وزنی فوق، به صورت زیر حاصل می شود.

$$K_v(s) = \frac{10^{11}s^4 + 1.7 \times 10^{15}s^3 + 4.2 \times 10^{18}s^2 + 4.2 \times 10^{18}s + 10^{18}}{s^5 + 1.1 \times 10^7s^4 + 6.1 \times 10^{13}s^3 + 1.5 \times 10^{13}s^2 + 9.3 \times 10^{11}s + 4.7 \times 10^4}$$

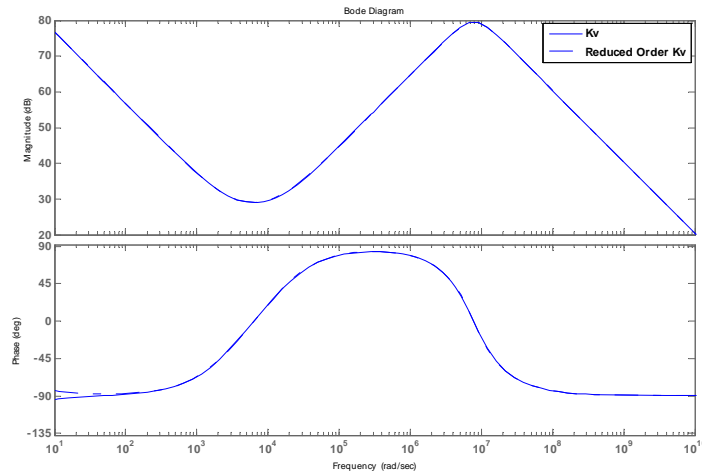
از طرفی چون درجه کنترل کننده طراحی شده، بالاست، می توان کنترل کننده فوق را کاهش مرتبه داد. با کاهش مرتبه، دو متغیر حالت حذف شده و کنترل کننده نهائی کاهش مرتبه یافته به صورت رابطه (۹-۴) خواهد بود.

$$K_v(s) = \frac{10^{11}s^2 + 1.7 \times 10^{15}s + 4.2 \times 10^{18}}{s^3 + 1.1 \times 10^7s^2 + 6.1 \times 10^{13}s + 6 \times 10^{13}} \quad (۹-۴)$$

شکل ۴-۱۰ به دیاگرام بود کنترل کننده ولتاژ مرتبه ۵ و کنترل کننده ولتاژ کاهش مرتبه یافته (مرتبه ۳) اختصاص دارد. از دیاگرام بود این کنترل کننده های ولتاژ، می توان مشاهده کرد که مشخصات کنترل کننده مرتبه ۳ تقریباً همانند مشخصات کنترل کننده مرتبه ۵ است.

به دلیل آن که سیستم یک طبقه نیازی به توزیع جریان ندارد، کنترل کننده جریانی در این سیستم وجود نخواهد داشت. اما برای سیستم های چند طبقه، به دلیل آن که بهره هر طبقه با استفاده از کنترل کننده H_∞ بالاست، می توان m اینورتر موازی را به صورت m اینورتر مستقل فرض کرد و تأثیر هر اینورتر بر اینورتر دیگر را به عنوان منبع اغتشاش در نظر گرفت. بدین ترتیب، کنترل کننده ولتاژ به دست آمده در رابطه (۹-۴) که برای سیستم SISO بود را می توان در سیستم های چند طبقه نیز به کار گرفت.

^۱ Robust Control Toolbox



شکل ۴-۱۰ دیاگرام بود کنترل کننده های ولتاژ مرتبه ۵ و مرتبه ۳

اما برای سیستم دو طبقه، باید کنترل کننده جریانی نیز طراحی شود. این امر با استفاده از توابع وزنی زیر امکان پذیر است:

$$W_{i1} = 20 \times \frac{\left(\frac{s}{3000} + 1\right)}{(s + 10^{-6})} \quad (10-4)$$

$$W_{i2} = 0.4 \times \frac{\left(\frac{s}{3000} + 1\right)^2}{(10^{-3}s + 1)^2} \quad (11-4)$$

با استفاده از توابع وزنی فوق، کنترل کننده جریانی در نرم افزار Matlab این چنین حاصل می شود:

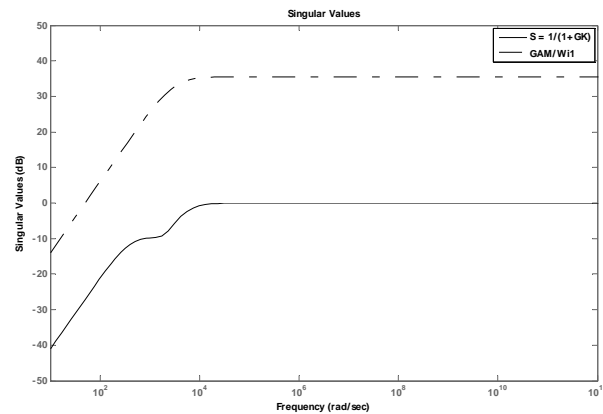
$$K_i(s) = \frac{4.7 \times 10^{10} s^4 + 8.7 \times 10^{14} s^3 + 3.5 \times 10^{18} s^2 + 4.5 \times 10^{21} s + 1.9 \times 10^{24}}{s^5 + 9.4 \times 10^{10} s^4 + 1.8 \times 10^{15} s^3 + 4.1 \times 10^{18} s^2 + 5.6 \times 10^{21} s + 5.6 \times 10^{15}}$$

همانند قبل، می توان کنترل کننده حاصل شده را کاهش مرتبه داد. کنترل کننده نهائی کاهش مرتبه یافته به صورت زیر است.

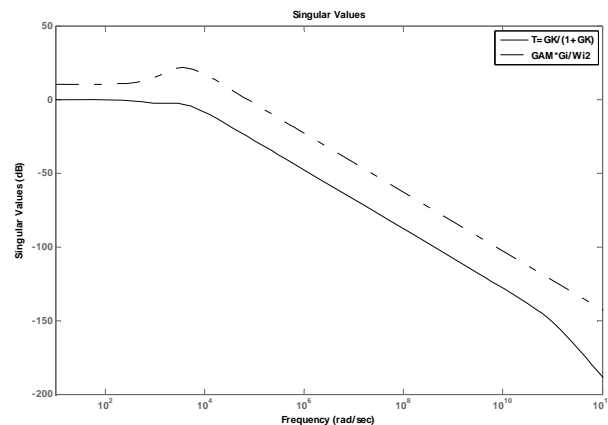
$$K_i(s) = \frac{4.6 \times 10^{10} s^2 - 10^{14} s - 5.4 \times 10^{17}}{s^3 + 8.3 \times 10^{10} s^2 + 1.2 \times 10^{14} s + 4.8 \times 10^{16}} \quad (12-4)$$

برای مشخص شدن درستی طراحی، باید مقادیر تکین توابع حساسیت و مکمل حساسیت از معکوس توابع وزنی W_1 و W_2 ، به ازای تمامی فرکانس ها، کوچکتر باشند. شکل های ۴-۱۱ و ۴-۱۲ نشان

دهنده مقادیر تکین ذکر شده برای کنترل کننده جریان، می باشند. همانطور که از نمودارها معلوم است، مشخصات طراحی ارضاء شده است. برای کنترل کننده ولتاژ نیز می توان به همین نحو صحت کنترل کننده طراحی شده را بررسی نمود.



شکل ۴-۱۱ مقادیر تکین تابع حساسیت در مقایسه با معکوس تابع وزنی W_{i1}



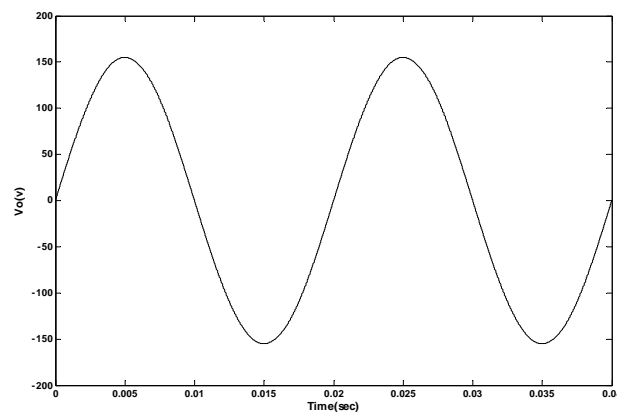
شکل ۴-۱۲ مقادیر تکین تابع مکمل حساسیت در مقایسه با معکوس تابع وزنی W_{i2}

همانند کنترل کننده ولتاژ، کنترل کننده جریان را نیز می توان برای سیستم های چند طبقه، به کار گرفت و با اثر تداخل موجود بین طبقات سیستم، همانند یک منبع اغتشاش رفتار کرد. پس از کنترل کننده ولتاژ رابطه (۴-۹) و کنترل کننده جریان رابطه (۴-۱۲) می توان در سیستم های یک یا چند طبقه استفاده نمود. در واقع انتخاب کنترل کننده H_{∞} این امکان را به ما می دهد تا با اثری که طبقات سیستم بر روی یکدیگر دارند همانند منبع اغتشاش رفتار کنیم. این منابع اغتشاش توسط

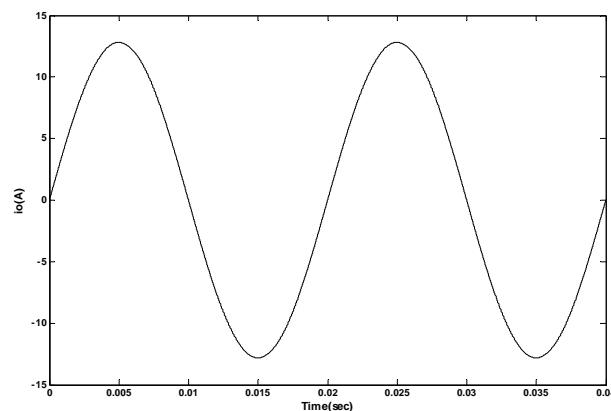
کنترل کننده H_∞ قابل از بین رفتن هستند. به منظور آزمایش و تأیید صحت این تکنیک، سیستم های یک، دو و سه طبقه در محیط Simulink شبیه سازی شدند. همانند فصل قبل، این شبیه سازی به دو صورت امکان پذیر است: یکی برای مدل بلوک-دیاگرامی سیستم و دیگری در محیط سیمولینک قدرت.

۴-۳-۱ نتایج شبیه سازی تکنیک ACSS برای مدل سیستم

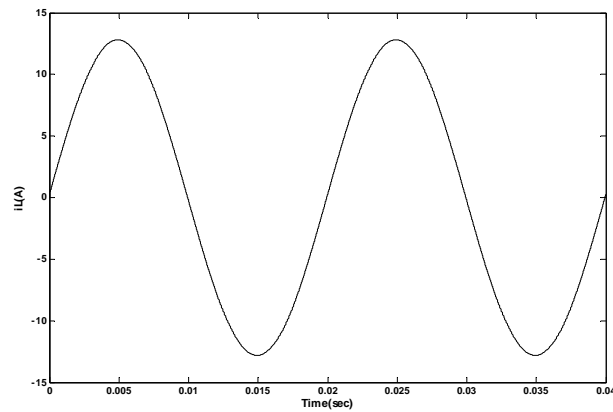
به منظور شبیه سازی تکنیک ACSS برای مدل سیستم، از بلوک دیاگرامی همانند شکل ۴-۹ بهره گرفته می شود. مقادیر پارامترهای سیستم نیز همانند جدول ۳-۱ انتخاب شده اند. برای سیستم یک طبقه، نتایج به دست آمده در شکل های ۴-۱۰ الی ۴-۱۳ آورده شده است.



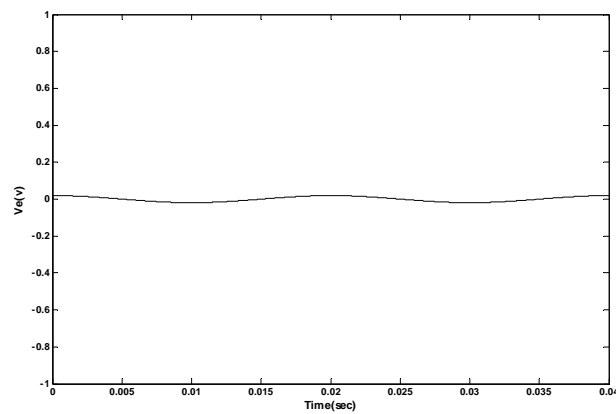
شکل ۴-۱۳ ولتاژ خروجی v_o برای سیستم یک طبقه با استفاده از تکنیک ACSS



شکل ۴-۱۴ جریان خروجی i_o برای سیستم یک طبقه با استفاده از تکنیک ACSS

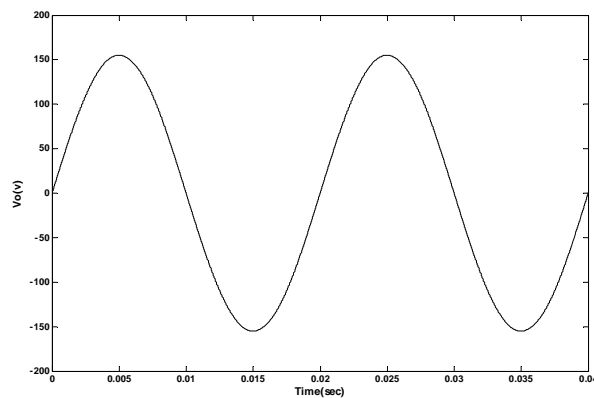


شکل ۴-۱۵ جریان سلف اینورتر برای سیستم یک طبقه با استفاده از تکنیک ACSS

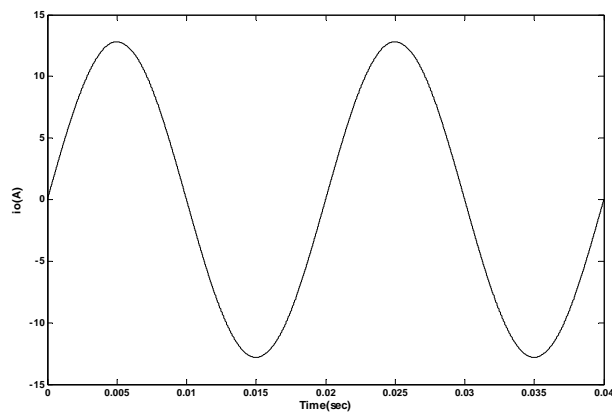


شکل ۴-۱۶ خطای ردگیری ولتاژ برای سیستم یک طبقه با استفاده از تکنیک ACSS

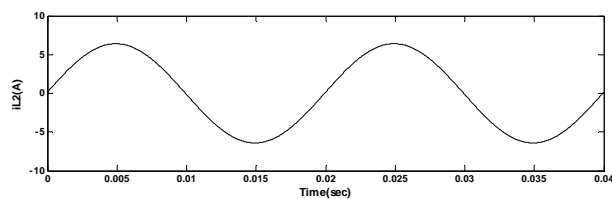
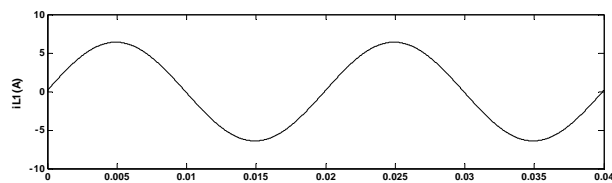
برای آن که صحت عملکرد سیستم کنترلی برای توزیع جریان مشخص شود، سیستم های دو و سه طبقه نیز شبیه سازی شدند. نتایج شبیه برای سیستم دو طبقه در زیر آورده شده است.



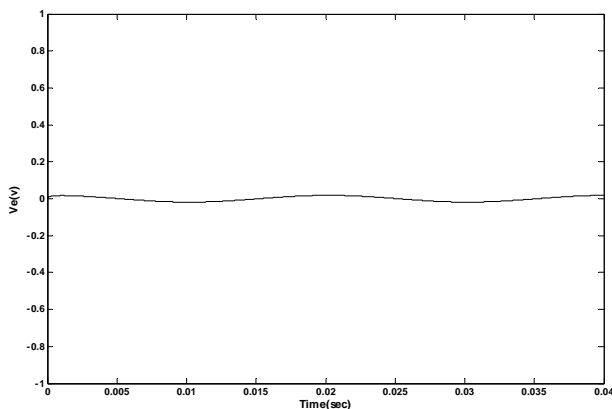
شکل ۴-۱۷ ولتاژ خروجی v_o برای سیستم دو طبقه با استفاده از تکنیک ACSS



شکل ۴-۱۸ جریان خروجی i_o برای سیستم دو طبقه با استفاده از تکنیک ACSS



شکل ۴-۱۹ جریان سلف اینورترها برای سیستم دو طبقه با استفاده از تکنیک ACSS



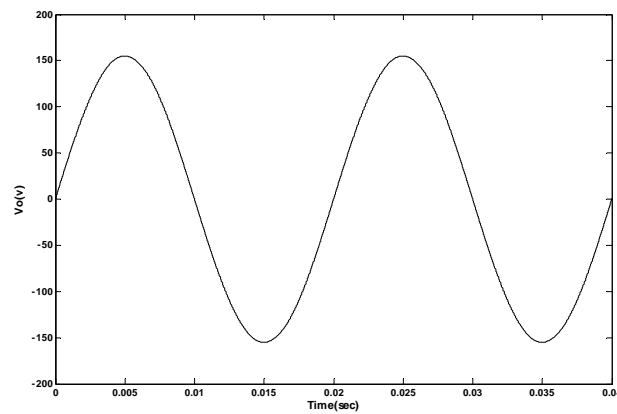
شکل ۴-۲۰ خطای ردگیری ولتاژ برای سیستم دو طبقه با استفاده از تکنیک ACSS

برای مشخص شدن میزان خطای توزیع جریان، از جدول ۴-۱ استفاده می شود.

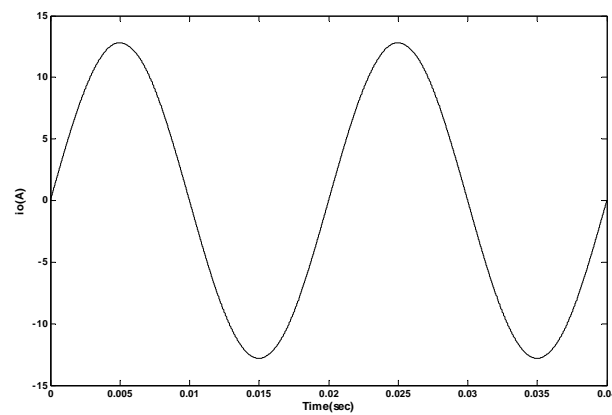
جدول ۴-۱ خطای توزیع جریان برای سیستم دو طبقه با استفاده از تکنیک ACSS

بار مقاومتی $R_L=12.1\Omega$		
i_{L1} (Arms)	i_{L2} (Arms)	$i_{L1}-i_{L2}$ (%)
۴/۵۳	۴/۵۳	۰

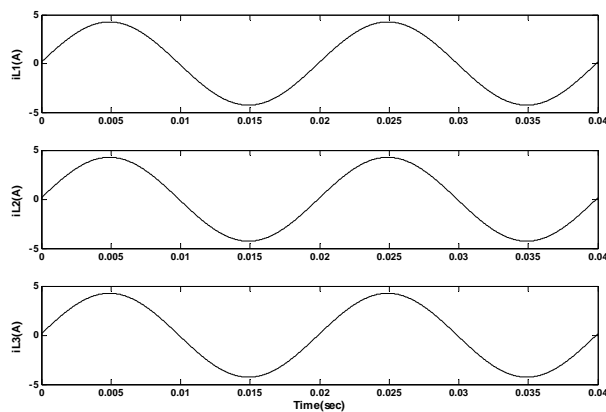
همچنین نتایج شبیه سازی برای سیستم سه طبقه، در شکل های زیر نشان داده شده است.



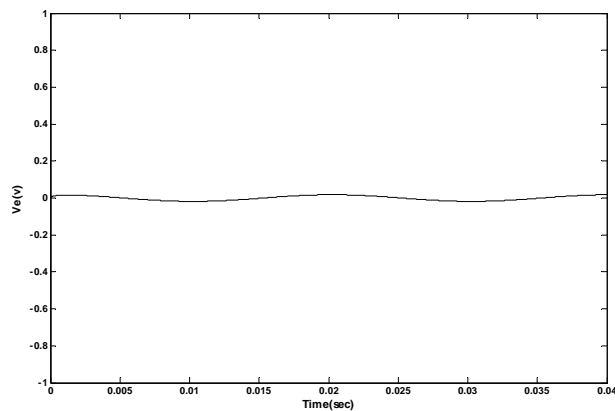
شکل ۴-۲۱ ولتاژ خروجی v_o برای سیستم سه طبقه با استفاده از تکنیک ACSS



شکل ۴-۲۲ جریان خروجی i_o برای سیستم سه طبقه با استفاده از تکنیک ACSS



شکل ۲۳-۴ جریان سلف اینورترها برای سیستم سه طبقه با استفاده از تکنیک ACSS



شکل ۲۴-۴ خطای ردگیری ولتاژ برای سیستم سه طبقه با استفاده از تکنیک ACSS

خطای توزیع جریان برای سیستم سه طبقه در جدول ۲-۴ مشخص شده است.

جدول ۲-۴ خطای توزیع جریان برای سیستم سه طبقه با استفاده از تکنیک ACSS

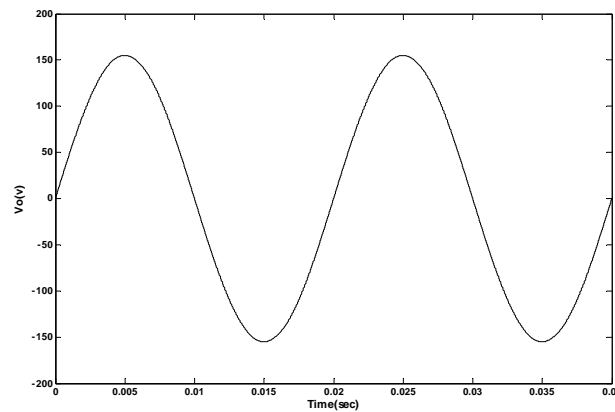
بار مقاومتی $R_L=12.1\Omega$					
i_{L1} (Arms)	i_{L2} (Arms)	i_{L3} (Arms)	$i_{L1}-i_{L2}$ (%)	$i_{L1}-i_{L3}$ (%)	$i_{L2}-i_{L3}$ (%)
۳/۰۲۱	۳/۰۲۱	۳/۰۲۱	۰	۰	۰

با توجه به جدول های ۱-۴ و ۲-۴ واضح است که این تکنیک در امر توزیع جریان، بسیار مطلوب عمل می کند.

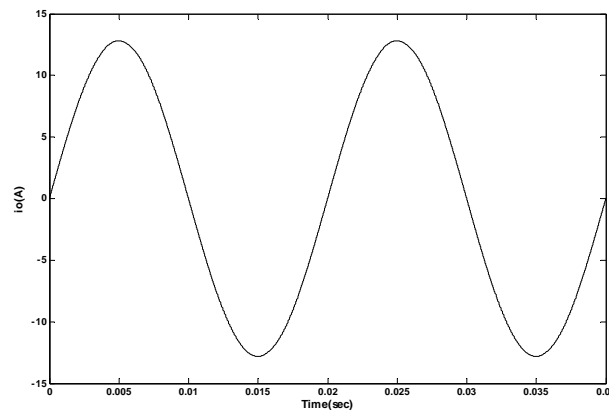
۲-۳-۴ نتایج شبیه سازی تکنیک ACSS در محیط سیمولینک قدرت

به دلیل آن که در محیط سیمولینک قدرت از المان های شبه واقعی استفاده می شود و همچنین مدولاسیون سینوسی عرض پالس صورت می پذیرد، شبیه سازی در این محیط حائز اهمیت و ارزش بیشتری است. مسلم است که در این محیط خطاهای ردگیری بیشتر می شوند. از آنجائی که شبیه سازی در این محیط به واقعیت نزدیکتر است، این امر برای سیستم های دو و سه طبقه انجام گرفت. فرکانس سوئیچینگ در شبیه سازی ها، برابر ۲۳Khz است.

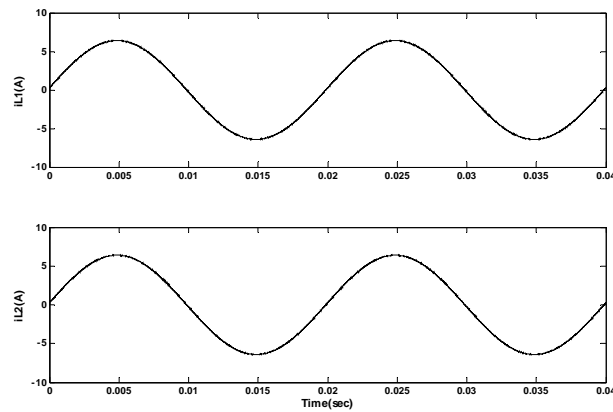
نتایج شبیه سازی برای سیستم دو طبقه به صورت زیر است.



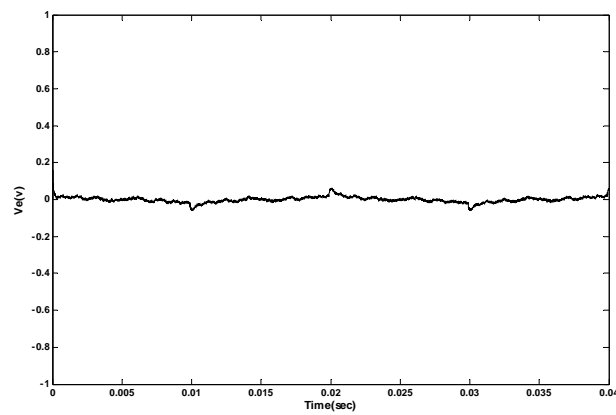
شکل ۲۵-۴ ولتاژ خروجی v_o برای سیستم دو طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۲۶-۴ جریان خروجی i_o برای سیستم دو طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۴-۲۷ جریان سلف اینورترها برای سیستم دو طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۴-۲۸ خطای ردگیری ولتاژ برای سیستم دو طبقه با استفاده از تکنیک ACSS در محیط Simpower

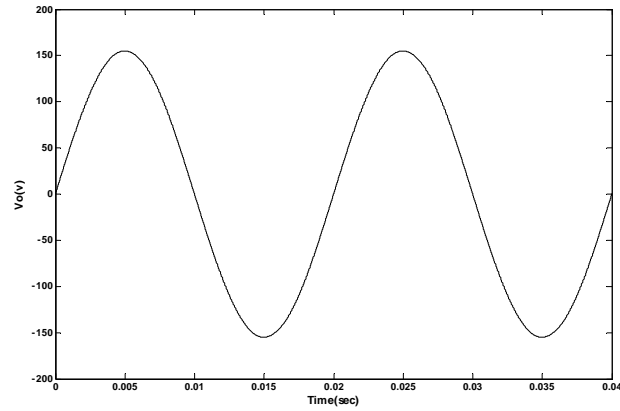
جدول ۴-۳، خطای توزیع جریان را برای سیستم دو طبقه در محیط سیمولینک قدرت نشان می دهد.

جدول ۴-۳ خطای توزیع جریان برای سیستم دو طبقه

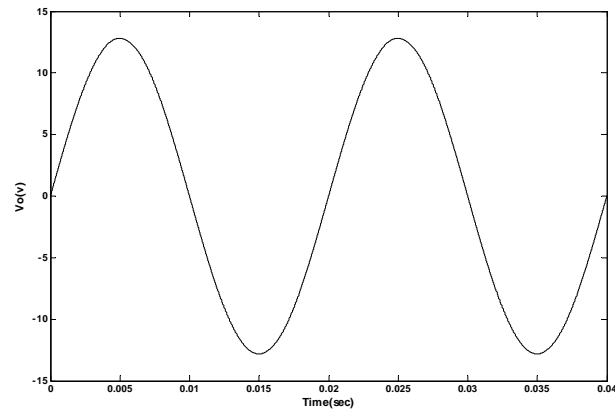
با استفاده از تکنیک ACSS در محیط Simpower

بار مقاومتی $R_L=12.1\Omega$		
i_{L1} (Arms)	i_{L2} (Arms)	$i_{L1} - i_{L2}$ (%)
۴/۵۳۲	۴/۵۳۲	۰

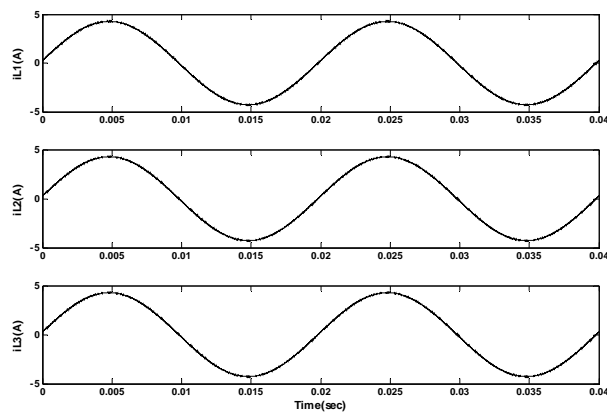
برای سیستم سه طبقه نیز نتایج زیر حاصل گشت.



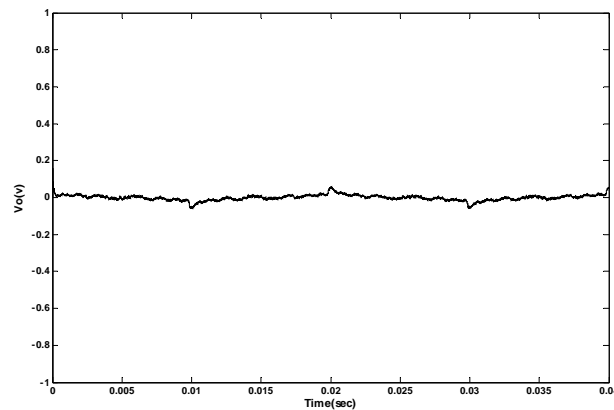
شکل ۴-۲۹ ولتاژ خروجی v_o برای سیستم سه طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۴-۳۰ جریان خروجی i_o برای سیستم سه طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۴-۳۱ جریان سلف اینورترها برای سیستم سه طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۴-۳۲ خطای ردگیری ولتاژ برای سیستم سه طبقه با استفاده از تکنیک ACSS در محیط Simpower

خطای توزیع جریان در این حالت نیز به صورت جدول ۴-۴ است.

جدول ۴-۴ خطای توزیع جریان برای سیستم سه طبقه

با استفاده از تکنیک ACSS در محیط Simpower

بار مقاومتی $R_L=12.1\Omega$					
i_{L1} (Arms)	i_{L2} (Arms)	i_{L3} (Arms)	$i_{L1}-i_{L2}$ (%)	$i_{L1}-i_{L3}$ (%)	$i_{L2}-i_{L3}$ (%)
۳/۰۲۳	۳/۰۲۳	۳/۰۲۳	۰	۰	۰

نتایج به دست آمده، نشان دهنده صحت عملکرد تکنیک ACSS است. در واقع کنترل کننده های H_∞ به کار گرفته شده، اغتشاش های موجود در سیستم را از بین می برند و از طرفی ردگیری ولتاژ مرجع به خوبی انجام می پذیرد و از طرف دیگر توزیع جریان بین اینورترها کاملاً مناسب است. مزایای استفاده از تکنیک ACSS به همراه کنترل کننده های مقاوم را می توان به صورت زیر نام برد:

۱- با این روش، تأثیر عدم قطعیت های سیستم کاهش می یابد و می توان به پایداری مقاوم دست یافت.

۲- هر اینورتر می تواند آرایش خود را هنگامی که به صورت موازی با اینورترهای دیگر قرار می گیرد، حفظ کند.

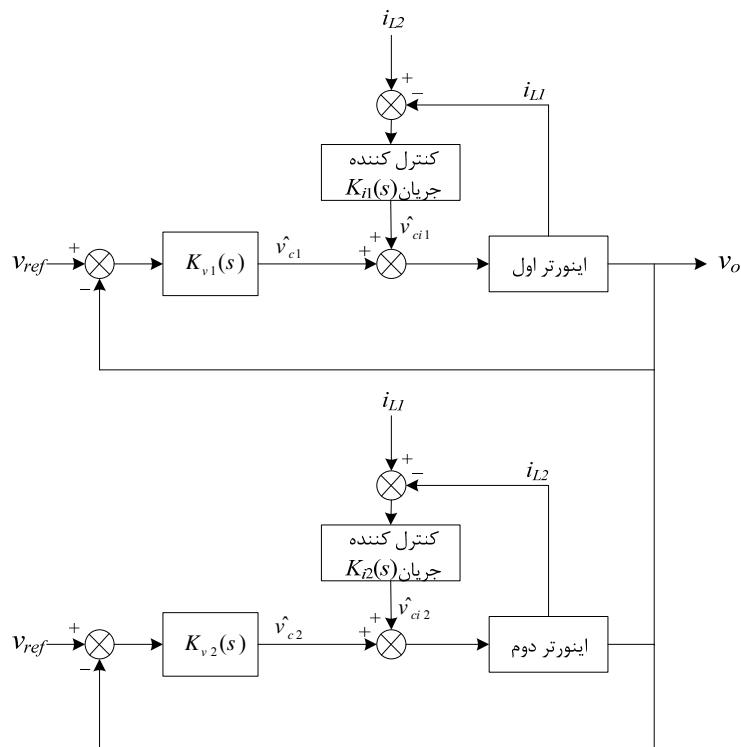
۳- توزیع مناسب و برابر جریان بین اینورترها قابل دستیابی است.

۴- رگولاسیون مناسب ولتاژ خروجی توسط این تکنیک به دست می آید.

۴-۴ روند یافتن کنترل کننده H_∞ برای تکنیک 3C

همانند تکنیک ACSS، در این تکنیک نیز دو حلقه کنترلی وجود دارد، یکی حلقه بیرونی که همان حلقه ولتاژ است و برای کنترل ولتاژ خروجی سیستم است؛ و حلقه درونی که برای کنترل و توزیع مناسب جریان در سیستم به کار گرفته می شود. در تحقیق هایی که تاکنون انجام گرفته است، از کنترل کننده مقاوم H_∞ برای حلقه ولتاژ و از کنترل کننده PID برای حلقه جریان بهره گرفته شده است. در این تحقیق، برای حلقه جریان نیز از کنترل کننده H_∞ استفاده شد.

بلوک دیاگرام سیستم دو طبقه همانند شکل ۴-۳۳ است. همانطور که مشخص است، تنها تفاوت این تکنیک با تکنیک ACSS، در جریان مرجعی است که برای جریان سلف هر اینورتر به کار گرفته می شود. در روش ACSS، میانگین جریان سلف اینورترها به عنوان جریان مرجع همه اینورترها در نظر گرفته می شود؛ در صورتی که در تکنیک 3C، هر اینورتر جریان سلف اینورتر قبل از خود را ردگیری می کند و اینورتر ابتدایی نیز جریان سلف اینورتر آخر را ردگیری می نماید.



شکل ۴-۳۳ بلوک دیاگرام سیستمی شامل دو اینورتر موازی به همراه تکنیک 3C

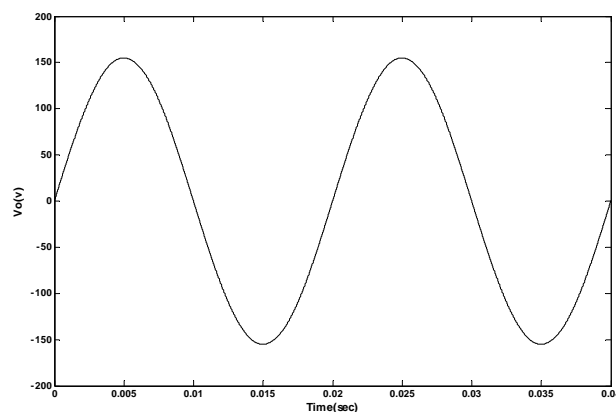
پس به دلیل آن که سیستم تغییری نیافته است، همچنان می توان از روابط (۴-۴) و (۴-۶) به عنوان توابع انتقال سیگنال کوچک کنترل به ولتاژ خروجی و کنترل به جریان سلف استفاده نمود. در نتیجه روند طراحی کنترل کننده H_{∞} برای حلقه ولتاژ و کنترل کننده H_{∞} برای حلقه جریان، همانند تکنیک ACSS خواهد بود.

۴-۵ نتایج شبیه سازی تکنیک 3C

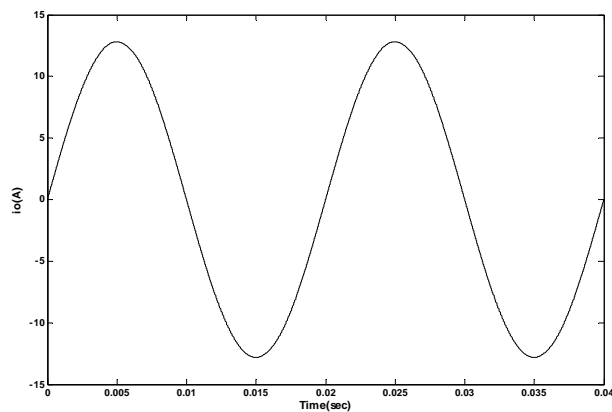
با توجه به این که سیستم های به کار گرفته شده، یکسان هستند، می توان از کنترل کننده های مقاوم به دست آمده در تکنیک ACSS استفاده نمود. پس کنترل کننده ولتاژ همانند رابطه (۴-۹) و کنترل کننده جریان همانند رابطه (۴-۱۲) خواهد بود. همچون گذشته، شبیه سازی به دو صورت امکان پذیر است: شبیه سازی برای مدل سیستم و شبیه سازی در محیط سیمولینک قدرت.

۴-۵-۱ نتایج شبیه سازی تکنیک 3C برای مدل سیستم

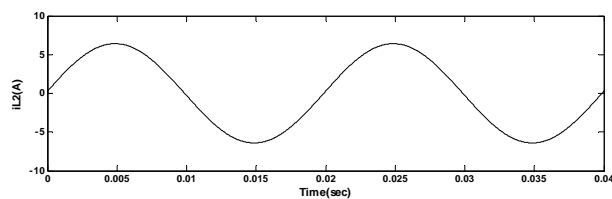
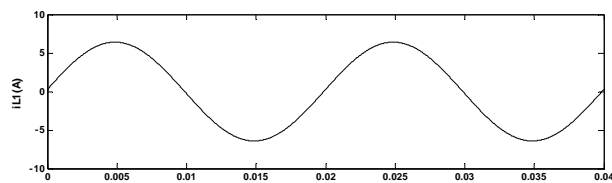
به منظور شبیه سازی تکنیک 3C برای مدل سیستم، از بلوک دیاگرامی همانند شکل ۴-۳۳ بهره گرفته می شود. برای سیستم یک طبقه، به دلیل آن که کنترل کننده ولتاژ در دو روش ACSS و 3C یکسان است و همچنین نیازی به توزیع جریان نیست، پاسخ ها یکسان هستند. اما برای سیستم دو طبقه، نتایج شبیه سازی به صورت زیر است.



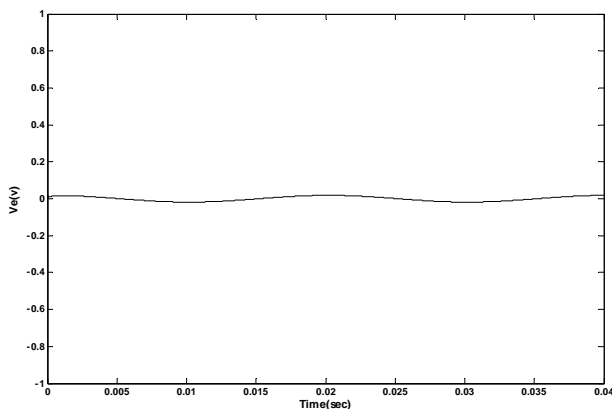
شکل ۴-۳۴ ولتاژ خروجی v_o برای سیستم دو طبقه با استفاده از تکنیک 3C



شکل ۴-۳۵ جریان خروجی i_o برای سیستم دو طبقه با استفاده از تکنیک 3C



شکل ۴-۳۶ جریان سلف اینورترها برای سیستم دو طبقه با استفاده از تکنیک 3C



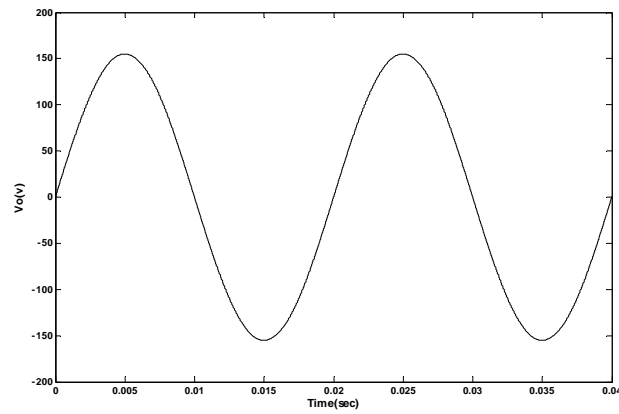
شکل ۴-۳۷ خطای ردگیری ولتاژ برای سیستم دو طبقه با استفاده از تکنیک 3C

جدول زیر، جدول خطای توزیع جریان برای سیستم دو طبقه است.

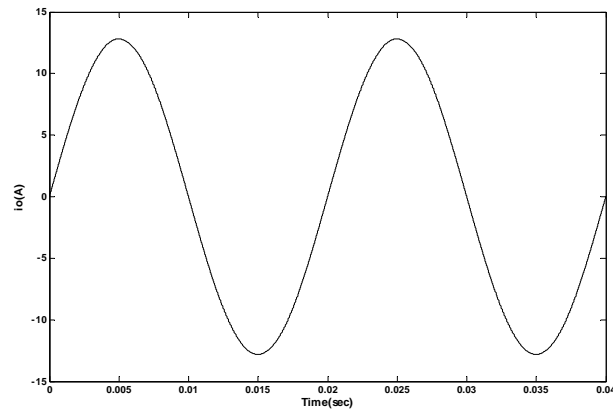
جدول ۴-۵ خطای توزیع جریان برای سیستم دو طبقه با استفاده از تکنیک 3C

بار مقاومتی $R_L=12.1\Omega$		
i_{L1} (Arms)	i_{L2} (Arms)	$i_{L1}-i_{L2}$ (%)
۴/۵۳۲	۴/۵۳۲	۰

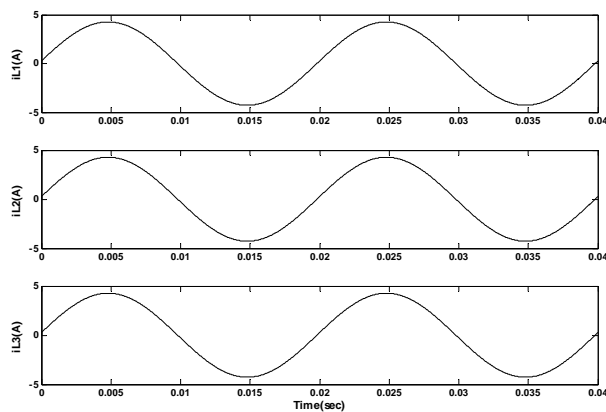
برای سیستم سه طبقه، نتایج زیر حاصل گشت.



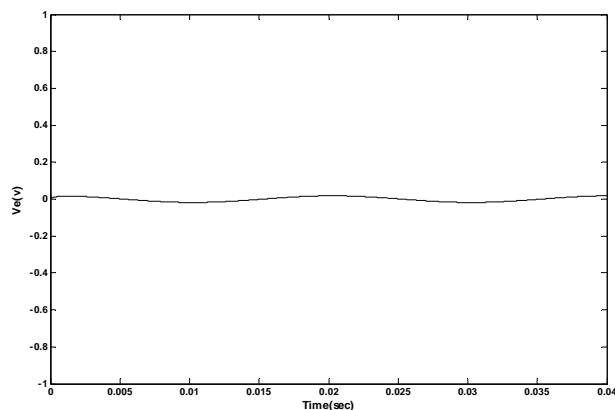
شکل ۴-۳۸ ولتاژ خروجی v_o برای سیستم سه طبقه با استفاده از تکنیک 3C



شکل ۴-۳۹ جریان خروجی i_o برای سیستم سه طبقه با استفاده از تکنیک 3C



شکل ۴-۴۰ جریان سلف اینورترها برای سیستم سه طبقه با استفاده از تکنیک 3C



شکل ۴-۴۱ خطای ردگیری ولتاژ برای سیستم سه طبقه با استفاده از تکنیک 3C

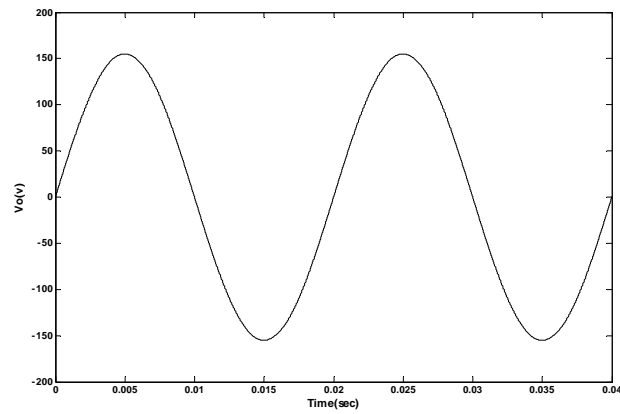
جدول ۴-۶ نشان دهنده خطای توزیع جریان در این حالت می باشد.

جدول ۴-۶ خطای توزیع جریان برای سیستم سه طبقه با استفاده از تکنیک 3C

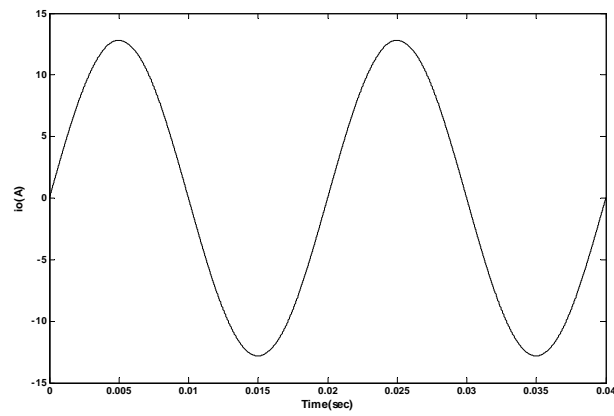
بار مقاومتی $R_L=12.1\Omega$					
i_{L1} (Arms)	i_{L2} (Arms)	i_{L3} (Arms)	$i_{L1} - i_{L2}$ (%)	$i_{L1} - i_{L3}$ (%)	$i_{L2} - i_{L3}$ (%)
۳/۰۲۴	۳/۰۲۴	۳/۰۲۴	۰	۰	۰

۴-۵-۲ نتایج شبیه سازی تکنیک 3C در محیط سیمولینک قدرت

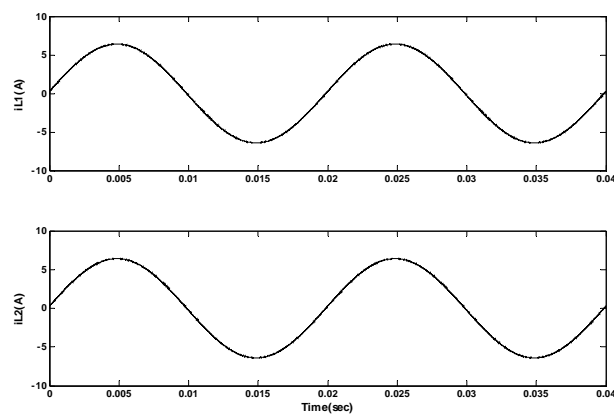
به منظور بالاتر رفتن دقت شبیه سازی و نزدیکی نتایج حاصله از آن با سیستم واقعی، بار دیگر تکنیک 3C در محیط سیمولینک قدرت شبیه سازی شد. نتایج برای سیستم دو طبقه به صورت زیر است.



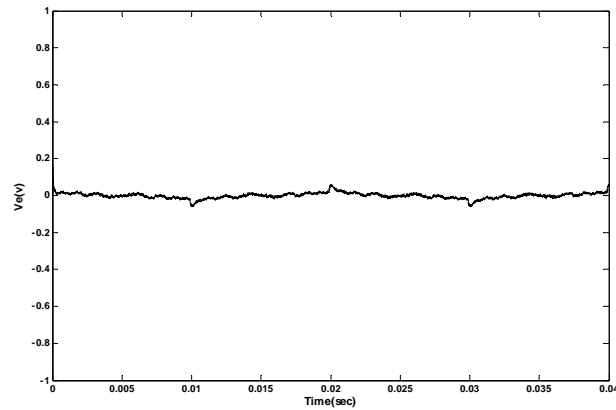
شکل ۴-۴ ولتاژ خروجی v_o برای سیستم دو طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۴-۴ جریان خروجی i_o برای سیستم دو طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۴-۴ جریان سلف اینورترها برای سیستم دو طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۴-۴۵ خطای ردگیری ولتاژ برای سیستم دو طبقه با استفاده از تکنیک 3C در محیط Simpower

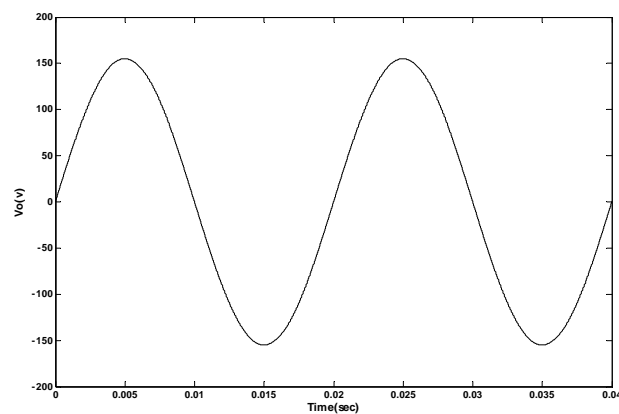
جدول خطای توزیع جریان در این حالت به صورت زیر است.

جدول ۴-۷ خطای توزیع جریان برای سیستم دو طبقه

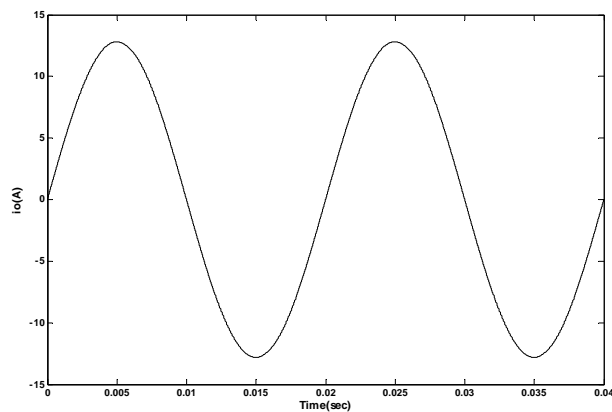
با استفاده از تکنیک 3C در محیط Simpower

بار مقاومتی $R_L=12.1\Omega$		
i_{L1} (Arms)	i_{L2} (Arms)	$i_{L1} - i_{L2}$ (%)
۴/۵۳۲	۴/۵۳۲	۰

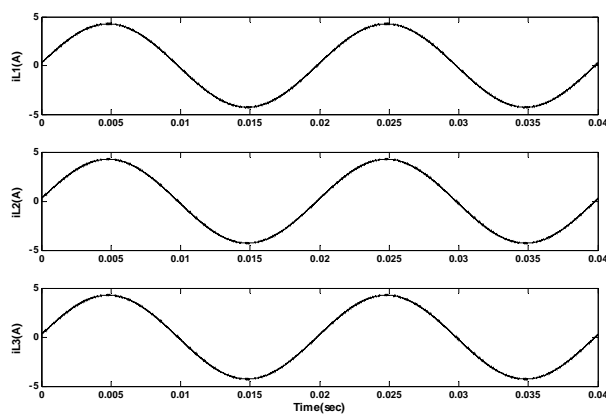
از شبیه سازی سیستم سه طبقه در محیط Simpower نتایج زیر به دست آمد.



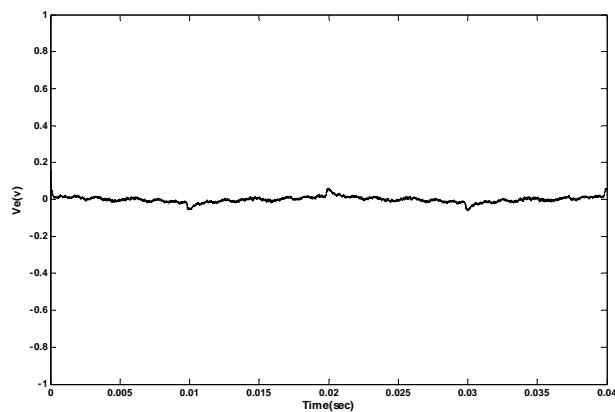
شکل ۴-۴۶ ولتاژ خروجی v_o برای سیستم سه طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۴-۴۷ جریان خروجی i_o برای سیستم سه طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۴-۴۸ جریان سلف اینورترها برای سیستم سه طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۴-۴۹ خطای ردگیری ولتاژ برای سیستم سه طبقه با استفاده از تکنیک 3C در محیط Simpower

برای سیستم سه طبقه نیز خطای توزیع جریان به صورت جدول زیر است.

جدول ۴-۸ خطای توزیع جریان برای سیستم سه طبقه

با استفاده از تکنیک 3C در محیط Simpower

بار مقاومتی $R_L=12.1\Omega$					
i_{L1} (Arms)	i_{L2} (Arms)	i_{L3} (Arms)	$i_{L1}-i_{L2}$ (%)	$i_{L1}-i_{L3}$ (%)	$i_{L2}-i_{L3}$ (%)
۳/۰۲۴	۳/۰۲۴	۳/۰۲۴	۰	۰	۰

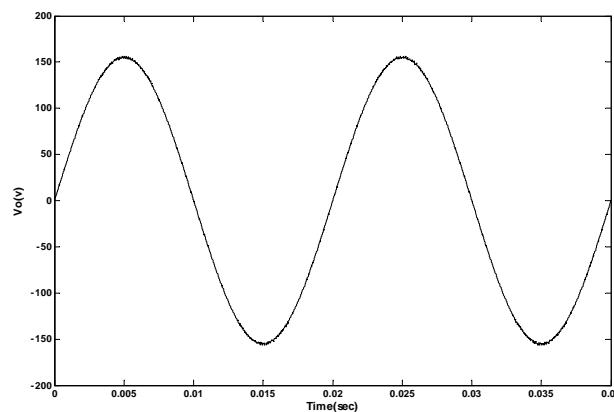
همانطور که از نتایج مشخص است، عملکرد تکنیک 3C مناسب می باشد؛ بطوریکه توزیع جریان کاملاً مناسب بین اینورترها و رگولاسیون مناسب ولتاژ خروجی صورت می پذیرد. در این تکنیک به دلیل استفاده از کنترل کننده مقاوم H_∞ ، محدوده وسیعی از عدم قطعیت ها تحت پوشش قرار می گیرند و همچنین دفع اغتشاش های موجود به خوبی امکان پذیر است.

برای امر مقایسه، این تکنیک، با استفاده از کنترل کننده های H_∞ و PID که در تحقیق های پیشین طراحی شده اند، شبیه سازی شد. شبیه سازی در محیط Simpower و برای سیستم سه طبقه انجام گرفت. کنترل کننده های به کار گرفته شده، به صورت زیر می باشند [۵]:

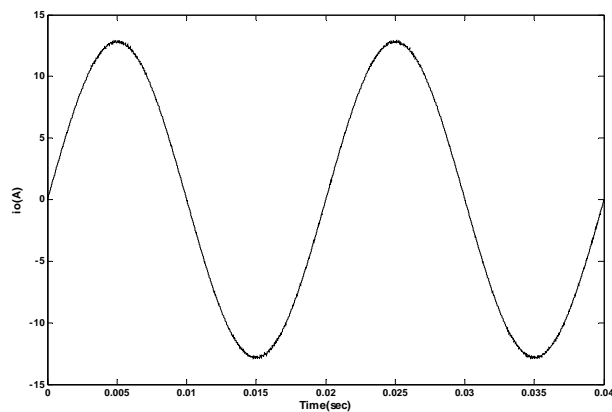
$$K_v = \frac{10^6 s^2 + 1.7 \times 10^{10} s + 4.2 \times 10^{13}}{s^3 + 3 \times 10^5 s^2 + 4.6 \times 10^{10} s + 1.4 \times 10^{11}}$$

$$K_i = 20 + \frac{100}{s}$$

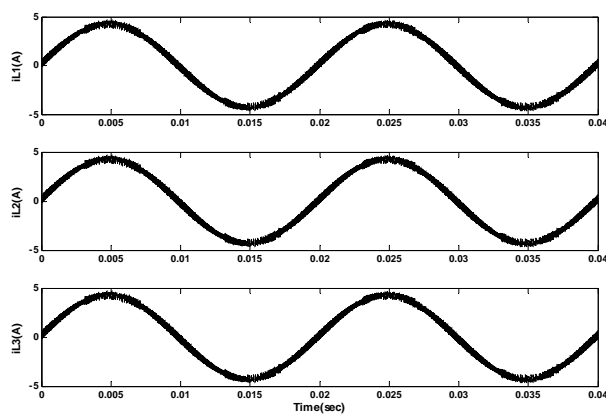
نتایج شبیه سازی به صورت زیر می باشد.



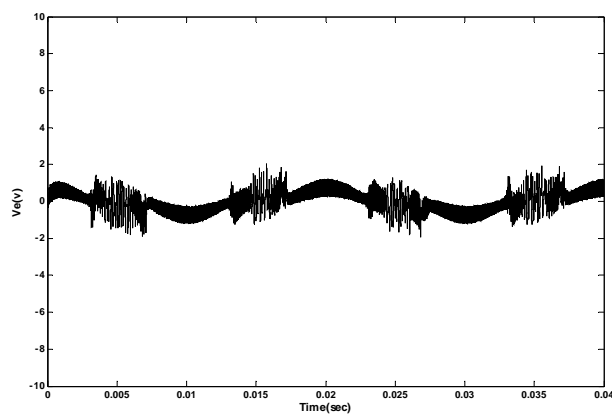
شکل ۴-۵ ولتاژ خروجی v_o برای سیستم سه طبقه با استفاده از کنترل کننده PID [۵]



شکل ۴-۵۱ جریان خروجی i_o برای سیستم سه طبقه با استفاده از کنترل کننده PID [۵]



شکل ۴-۵۲ جریان سلف اینورترها برای سیستم سه طبقه با استفاده از کنترل کننده PID [۵]



شکل ۴-۵۳ خطای ردگیری ولتاژ برای سیستم سه طبقه با استفاده از کنترل کننده PID [۵]

خطای توزیع جریان در این حالت نیز به صورت جدول زیر است.

جدول ۴-۹ خطای توزیع جریان برای سیستم سه طبقه

با استفاده از کنترل کننده PID در محیط Simpower

بار مقاومتی $R_L=12.1\Omega$					
i_{L1} (Arms)	i_{L2} (Arms)	i_{L3} (Arms)	$i_{L1}-i_{L2}$ (%)	$i_{L1}-i_{L3}$ (%)	$i_{L2}-i_{L3}$ (%)
۳/۰۳	۳/۰۳۱	۳/۰۲۸	۰/۰۳	۰/۰۷	۰/۱

با توجه به شکل موج های خروجی می توان دریافت که کنترل کننده های ولتاژ و جریان به درستی طراحی نشده اند؛ این امر به دلیل انتخاب نادرست توابع وزنی برای کنترل کننده ولتاژ اتفاق افتاده است. ولی همچنان که از جدول توزیع دیده می شود، اینورترها به خوبی جریان یکدیگر را ردگیری می کنند با اینکه جریان سلف آن ها دارای نویز بسیار شدیدی است. این نویز را در شکل موج های ولتاژ و جریان خروجی نیز می توان مشاهده کرد. همچنین خطای ردگیری ولتاژ نه تنها دارای ریبیل های فرکانس بالاست، بلکه دامنه آن نیز زیاد است. عوامل فوق باعث برتری کنترل کننده های طراحی شده در این تحقیق، نسبت به تحقیق های پیشین ([۵]، [۲۳]) می باشند.

۴-۶ بررسی عملکرد سیستم کنترلی در برابر عدم قطعیت های پارامتری

همانند آنچه در فصل سوم و برای جبران ساز جابجائی پذیر تقریبی انجام شد، در این بخش نیز به بررسی عملکرد سیستم کنترل، که از کنترل کننده مقاوم H_∞ بهره می برد، پرداخته می شود. در اینجا نیز ۵ آزمایش به ازای مقادیر مختلف پارامترهای سیستم صورت گرفت. مقادیر پارامترهای سیستم در این ۵ آزمایش، همانند جدول ۳-۶ می باشد. این ۵ آزمایش در محیط سیمولینک قدرت و برای سیستم دو طبقه انجام شد. برای آن که مقایسه بهتری انجام شود، هر دو تکنیک ACSS و 3C مورد بررسی قرار گرفتند. نتایج بررسی در دو جدول ۴-۱۰ و ۴-۱۱ آورده شده است.

جدول ۴-۱۰ نتایج به دست آمده برای سیستم دو طبقه

با استفاده از تکنیک ACSS در ۵ آزمایش

v_e (%)	$i_{L1} - i_{L2}$ (%)	i_{L2} (Arms)	i_{L1} (Arms)	
۰/۰۱۴	۰	۴/۵۳۲	۴/۵۳۲	آزمایش ۱
۰/۰۲	۲/۱	۴/۴۸۳	۴/۵۸۱	آزمایش ۲
۰/۰۱	۱/۷	۴/۵۷۱	۴/۴۹۴	آزمایش ۳
۰/۰۱	۱/۳۲	۴/۵۰۴	۴/۵۶۴	آزمایش ۴
۰/۰۱۴	۰	۴/۵۳۱	۴/۵۳۱	آزمایش ۵

جدول ۴-۱۱ نتایج به دست آمده برای سیستم دو طبقه

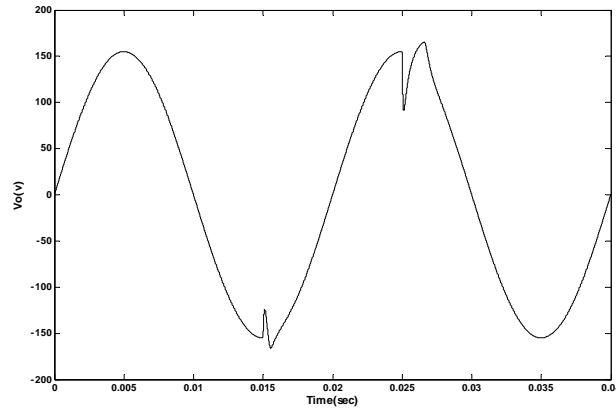
با استفاده از تکنیک 3C در ۵ آزمایش

v_e (%)	$i_{L1} - i_{L2}$ (%)	i_{L2} (Arms)	i_{L1} (Arms)	
۰/۰۱۴	۰	۴/۵۳۲	۴/۵۳۲	آزمایش ۱
۰/۰۲	۱/۱	۴/۵۰۷	۴/۵۵۷	آزمایش ۲
۰/۰۱	۰/۸۸	۴/۵۵۲	۴/۵۱۲	آزمایش ۳
۰/۰۱	۰/۸	۴/۵۱۵	۴/۵۵۱	آزمایش ۴
۰/۰۱۴	۰	۴/۵۳۱	۴/۵۳۱	آزمایش ۵

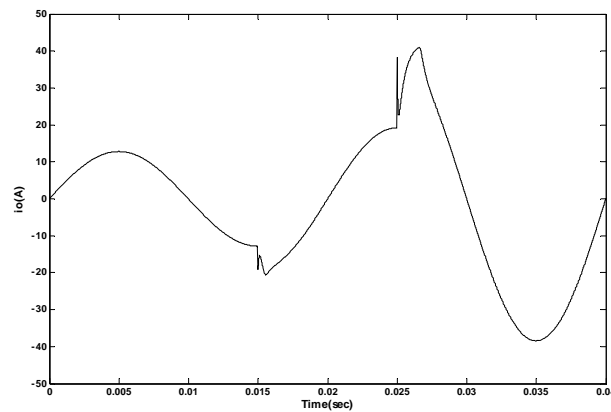
با توجه به جداول فوق می توان گفت هنگامی که پارامترهای اینورترها کاملاً با یکدیگر برابرند، خطای توزیع جریان برابر صفر خواهد بود (آزمایش ۱ و ۵). اما در صورتی که پارامترهای اینورترها با یکدیگر متفاوتند، خطای توزیع جریان وجود دارد. همانطور که انتظار می رفت سیستم کنترلی به دلیل وجود کنترل کننده مقاوم H_∞ در حلقه ولتاژ و حلقه جریان، در برابر عدم قطعیت های موجود در سیستم مقاوم است. نکته قابل ذکر این است که در آزمایش های فوق از کنترل کننده اصلی استفاده شد؛ دلیل این امر نتایج بهتری است که از این کنترل کننده در مقایسه با کنترل کننده کاهش مرتبه یافته، هنگام وجود عدم قطعیت در سیستم، به دست می آید.

۷-۴ پاسخ سیستم برای بار غیر خطی و بار RLC

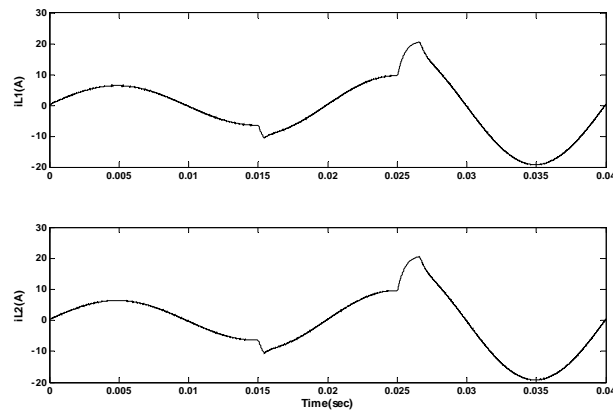
به منظور بررسی پاسخ سیستم به ازای بار غیر خطی، همانند فصل قبل، از یک بار مقاومتی که به صورت پله ای تغییر می کند، استفاده شد. نتایج به دست آمده از شبیه سازی سیستم دو طبقه با تکنیک ACSS و در محیط سیمولینک قدرت به صورت زیر است.



شکل ۴-۵۴ ولتاژ خروجی v_o در سیستم دو طبقه برای بار غیر خطی



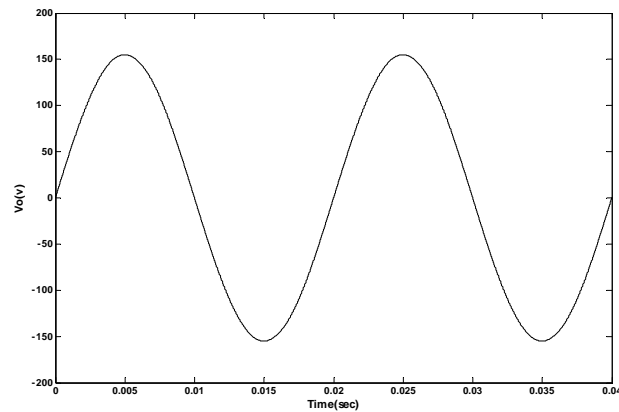
شکل ۴-۵۵ جریان خروجی i_o در سیستم دو طبقه برای بار غیر خطی



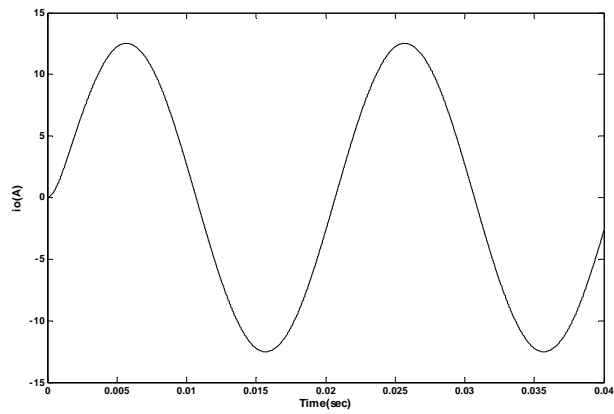
شکل ۴-۵۶ جریان سلف اینورترها در سیستم دو طبقه برای بار غیر خطی

این سیستم کنترل نیز در برابر عامل غیر خطی پاسخ خوبی از خود نشان می دهد و به اصلاح پاسخ ها می پردازد.

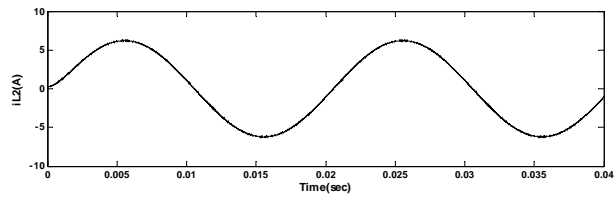
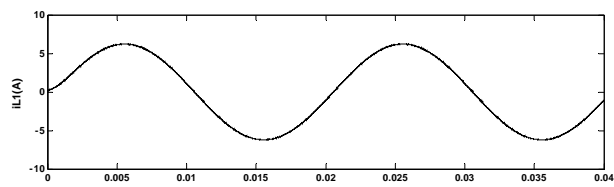
بار دیگری که در خروجی سیستم قرار داده شد، بار RLC است. این بار به صورتی است که در شکل ۳-۲۵ نشان داده شده است. نتایج حاصل از شبیه سازی سیستم دو طبقه با تکنیک ACSS در محیط سیمولینک قدرت به صورت زیر است.



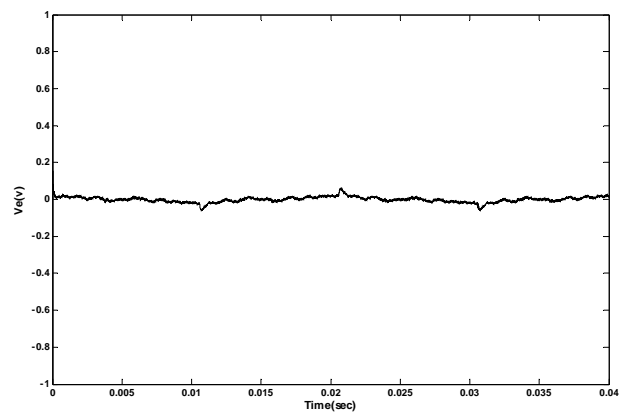
شکل ۳-۵۷ ولتاژ خروجی v_o در سیستم دو طبقه برای بار RLC



شکل ۳-۵۸ جریان خروجی i_o در سیستم دو طبقه برای بار RLC



شکل ۳-۵۹ جریان سلف اینورترها در سیستم دو طبقه برای بار RLC



شکل ۳-۶۰ خطای ردگیری ولتاژ در سیستم دو طبقه برای بار RLC

طراحی کنترل کننده LQG

برای اینورترهای موازی

۱-۵ مقدمه

کنترل کننده دیگری که بر روی اینورترهای موازی پیاده سازی شد، کنترل کننده LQG است. از این کنترل کننده به منظور رگولاسیون مناسب ولتاژ و توزیع مناسب جریان بین اینورترها استفاده گردید. روش کنترل LQG بر مبنای کنترل بهینه است. در این روش، گین های اساسی نسبت بازگشتی در ورودی و یا در خروجی سیستم شکل دهی می شوند و این شکل دهی باعث دستیابی به مشخصات دلخواه مقاوم بودن و کارایی می شود. برای توزیع جریان، همانند فصل چهارم، از دو تکنیک ACSS و 3C بهره گرفته شد.

در این فصل ابتدا در بخش ۲-۵ روند یافتن کنترل کننده LQG شرح داده می شود. بخش ۳-۵ به نتایج شبیه سازی تکنیک ACSS و بخش ۴-۵ به نتایج شبیه سازی تکنیک 3C اختصاص دارد. در بخش های ۵-۵ و ۶-۵ نیز به ترتیب، عملکرد سیستم کنترل در برابر عدم قطعیت های پارامتری و پاسخ سیستم برای بار غیر خطی و بار RLC، بررسی می شود.

۲-۵ روند یافتن کنترل کننده LQG

کنترل کننده ای که در این تحقیق طراحی شد، از روش LQG/LTR بهره می برد. این کنترل کننده نسبت بازگشتی را در خروجی سیستم شکل دهی می کند. همانند آنچه در فصل پیش برای طراحی کنترل کننده H_{∞} گفته شد، سیستم کنترلی در هر دو تکنیک ACSS و 3C دارای دو حلقه می باشد. یکی حلقه بیرونی که حلقه کنترل ولتاژ است و رگولاسیون ولتاژ خروجی را بر عهده دارد؛ و دیگری حلقه درونی است که وظیفه آن کنترل و توزیع جریان بین اینورترهاست. پس در اینجا نیز لازم است دو کنترل کننده ولتاژ و جریان طراحی شوند. برای یافتن کنترل کننده ولتاژ از تابع انتقال سیگنال

کوچک رابطه (۴-۴) و برای یافتن کنترل کننده جریان از تابع انتقال سیگنال کوچک رابطه (۴-۶) استفاده می شود.

روند یافتن کنترل کننده LQG/LTR به این صورت است که برای یک تابع انتقال $G(s)$ ، کنترل کننده پایدارساز $K(s)$ به نحوی پیدا می شود که تابع انتقال حلقه فیلتر کالمن، که به صورت رابطه (۵-۱) است، توسط کنترل وزن داده شده Q ، بهبود داده می شود.

$$L_q(s) = C (sI - A)^{-1} K_f \quad (۵-۱)$$

در رابطه فوق، K_f بهره فیلتر کالمن است. بهره حلقه فیلتر کالمن بازیابی شده، باعث به وجود آمدن خواص مناسب زیر در حلقه های فیدبک، می شود:

۱- حد بهره بی نهایت حاصل می شود.

۲- حد فاز، حداقل ۶۰ درجه خواهد بود.

در هر صورت، کنترل کننده LQG/LTR را هنگامی می توان طراحی نمود که شروط الف) سیستم مینیمم فاز باشد و ب) تعداد ورودی ها و خروجی های سیستم برابر باشد، برقرار باشند. با مراجعه به توابع انتقال ولتاژ و جریان سیستم، می توان مشاهده کرد که شرط مینیمم فاز بودن سیستم، برقرار است. از طرفی به دلیل آن که سیستم m طبقه، به m سیستم یک طبقه و تک ورودی-تک خروجی تبدیل می شود، شرط دوم نیز برقرار خواهد بود. در نتیجه هر دو شرط فوق برای اینورترهای موازی، صادق هستند.

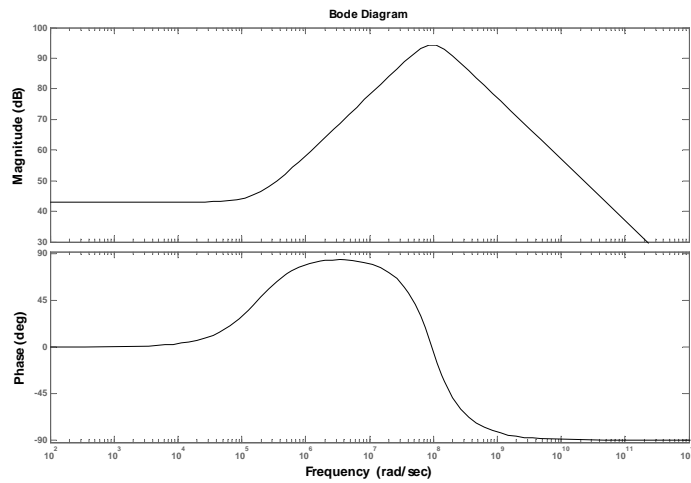
در واقع در روش LQG/LTR، برای بازیابی حلقه، Q باید افزایش پیدا کند. با میل نمودن Q به سمت بی نهایت، نویز اندازه گیری در الگوریتم طراحی فیلتر کالمن، از بین می رود. این در حالی است که نسبت $\frac{Q}{R}$ مشخص می کند که کدام نویز (نویز فرآیند یا نویز اندازه گیری) در سیستم از اهمیت و تأثیر بالاتری برخوردار است. معمول است که در روند طراحی $R=1$ انتخاب شود تا Q میزان اهمیت نویز فرآیند و نویز اندازه گیری را مشخص کند.

به هر حال با استفاده از جعبه ابزار کنترل مقاوم در نرم افزار Matlab، کنترل کننده های ولتاژ و جریان به صورت زیر حاصل شدند:

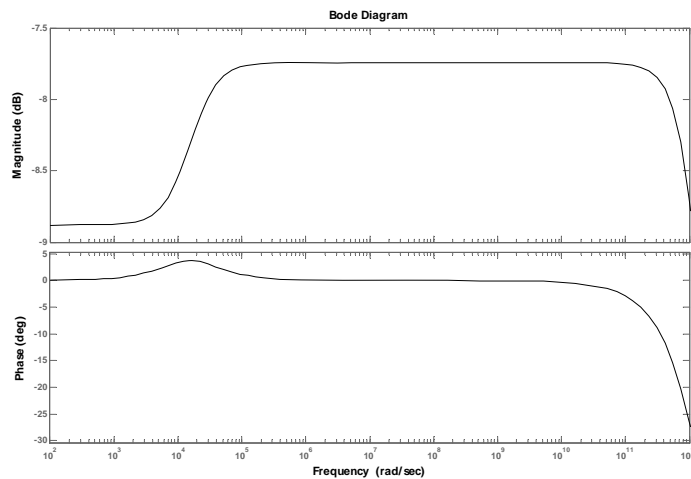
$$K_v(s) = \frac{7.1 \times 10^{12} s + 1.2 \times 10^{18}}{s^2 + 1.3 \times 10^8 s + 8.9 \times 10^{15}} \quad (2-5)$$

$$K_i(s) = \frac{8.2 \times 10^{11} s + 1.2 \times 10^{16}}{s^2 + 2 \times 10^{12} s + 3.3 \times 10^{16}} \quad (3-5)$$

شکل ۱-۵ نشان دهنده دیاگرام بود کنترل کننده ولتاژ، $K_v(s)$ ، است و شکل ۲-۵ نشانگر دیاگرام بود کنترل کننده جریان، $K_i(s)$ ، است.



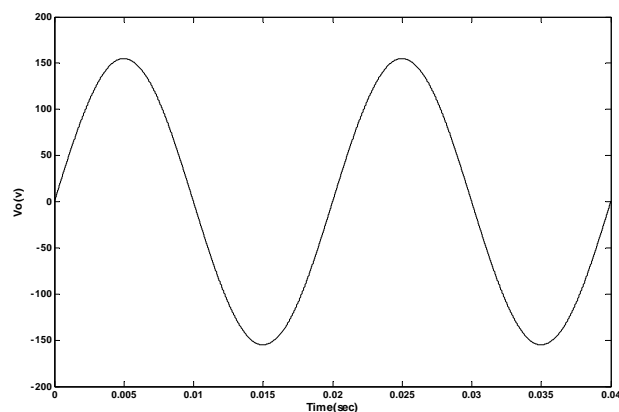
شکل ۱-۵ دیاگرام بود کنترل کننده ولتاژ LQG



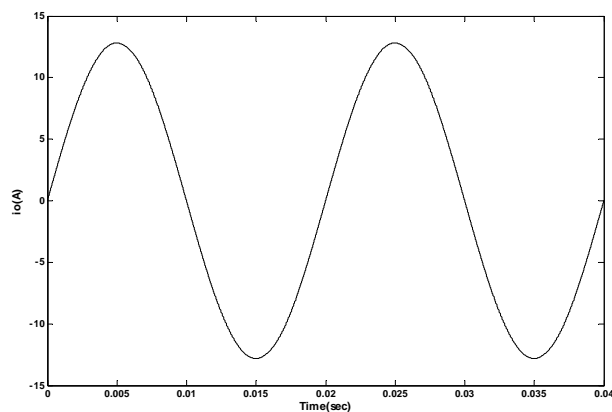
شکل ۲-۵ دیاگرام بود کنترل کننده جریان LQG

۳-۵ نتایج شبیه سازی تکنیک ACSS

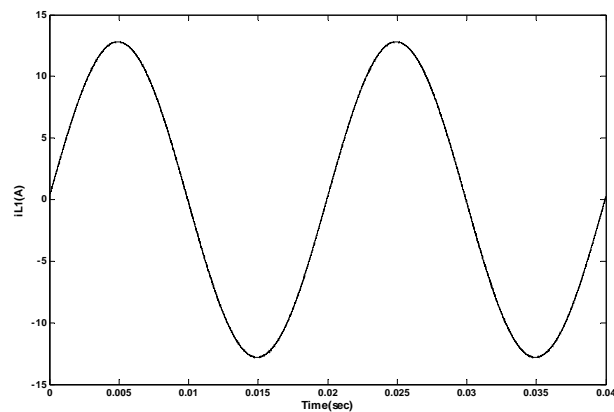
به دلیل آن که شبیه سازی در محیط سیمولینک قدرت از اهمیت بیشتری برخوردار است، شبیه سازی سیستم های یک، دو و سه طبقه فقط در این محیط انجام گرفت. پارامترهای سیستم نیز همانند جدول ۱-۳ انتخاب شده اند. فرکانس موج دندانه ازّه ای نیز همانند قبل ۲۳KHz انتخاب شد. نتایج شبیه سازی برای سیستم یک طبقه به صورت زیر است.



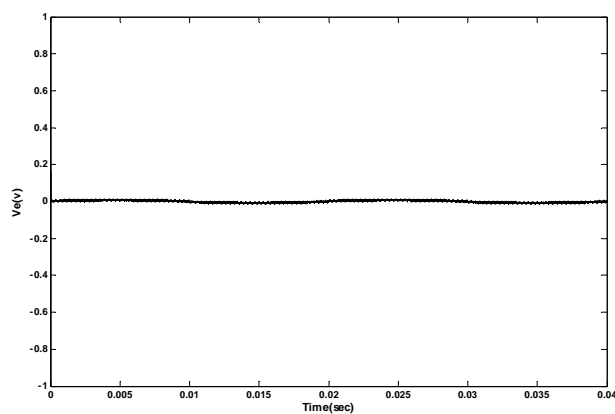
شکل ۳-۵ ولتاژ خروجی v_o برای سیستم یک طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۴-۵ جریان خروجی i_o برای سیستم یک طبقه با استفاده از تکنیک ACSS در محیط Simpower

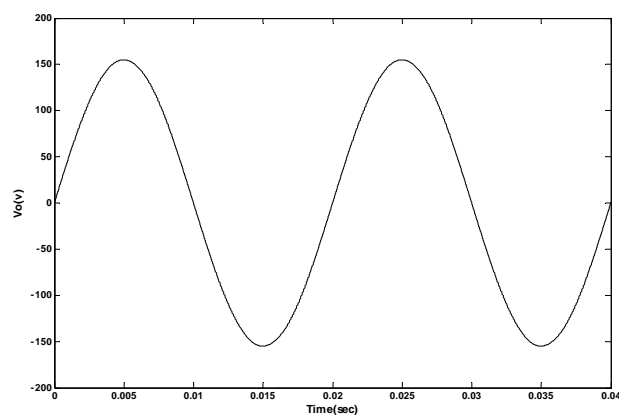


شکل ۵-۵ جریان سلف اینورتر برای سیستم یک طبقه با استفاده از تکنیک ACSS در محیط Simpower

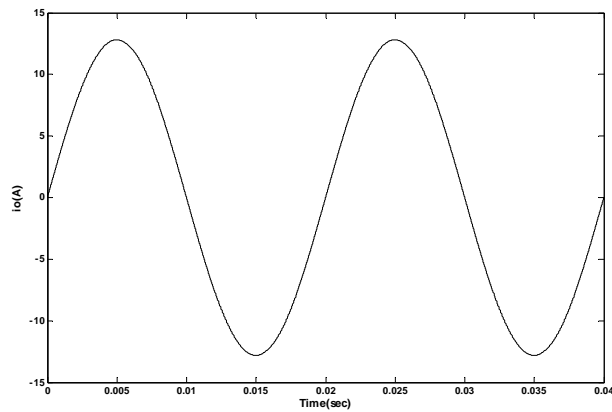


شکل ۶-۵ خطای ردگیری ولتاژ برای سیستم یک طبقه با استفاده از تکنیک ACSS در محیط Simpower

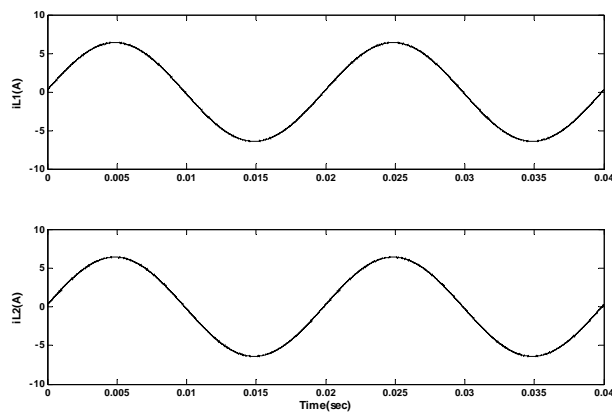
برای سیستم دو طبقه نیز نتایج زیر حاصل گردید.



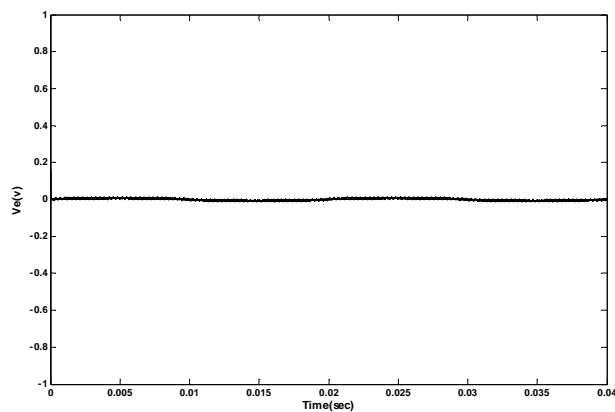
شکل ۷-۵ ولتاژ خروجی v_o برای سیستم دو طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۵-۸ جریان خروجی i_o برای سیستم دو طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۵-۹ جریان سلف اینورترها برای سیستم دو طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۵-۱۰ خطای ردگیری ولتاژ برای سیستم دو طبقه با استفاده از تکنیک ACSS در محیط Simpower

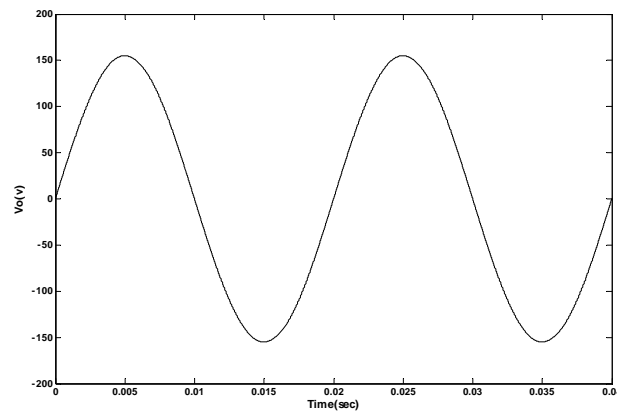
جدول خطای توزیع جریان، به صورت جدول ۵-۱ می باشد.

جدول ۱-۵ خطای توزیع جریان برای سیستم دو طبقه

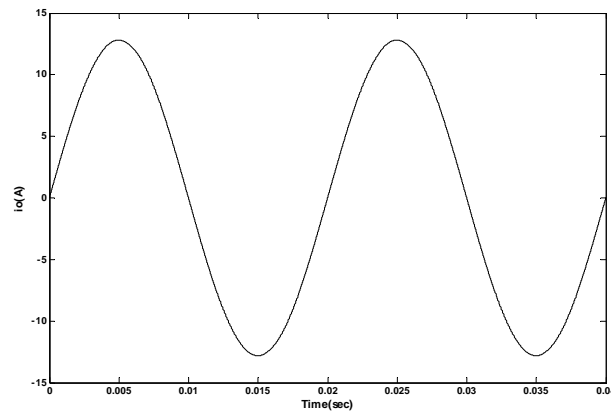
با استفاده از تکنیک ACSS در محیط Simpower

بار مقاومتی $R_L=12.1\Omega$		
i_{L1} (Arms)	i_{L2} (Arms)	$i_{L1}-i_{L2}$ (%)
۴/۵۳۲	۴/۵۳۲	۰

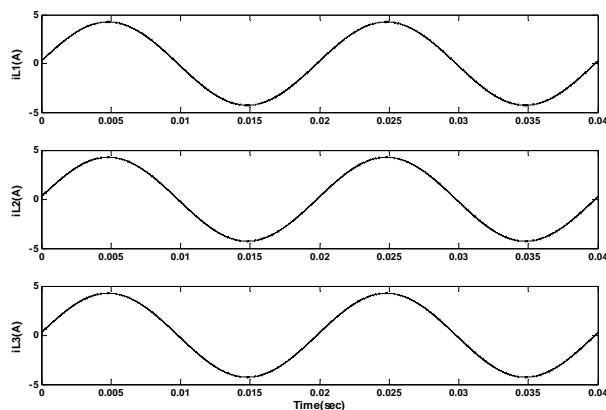
از شبیه سازی سیستم سه طبقه نیز نتایج زیر حاصل گشت.



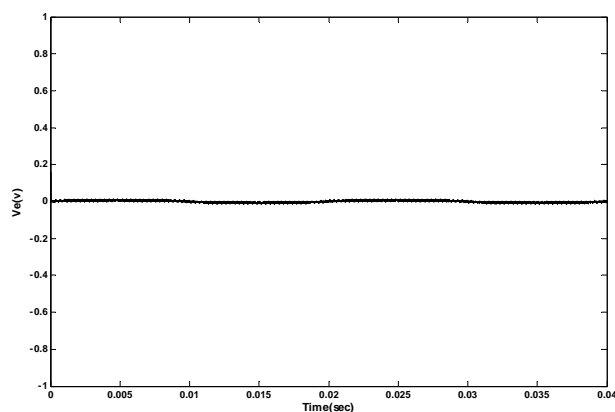
شکل ۱۱-۵ ولتاژ خروجی v_o برای سیستم سه طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۱۲-۵ جریان خروجی i_o برای سیستم سه طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۵-۱۳ جریان سلف اینورترها برای سیستم سه طبقه با استفاده از تکنیک ACSS در محیط Simpower



شکل ۵-۱۴ خطای ردگیری ولتاژ برای سیستم سه طبقه با استفاده از تکنیک ACSS در محیط Simpower

خطای توزیع جریان این حالت در جدول زیر آورده شده است.

جدول ۵-۲ خطای توزیع جریان برای سیستم سه طبقه

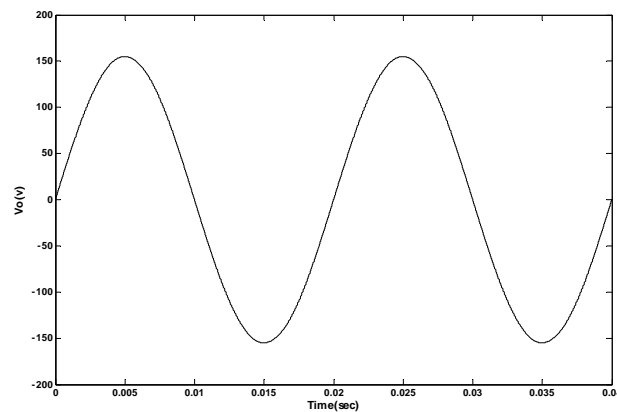
با استفاده از تکنیک ACSS در محیط Simpower

بار مقاومتی $R_L=12.1\Omega$					
i_{L1} (Arms)	i_{L2} (Arms)	i_{L3} (Arms)	$i_{L1}-i_{L2}$ (%)	$i_{L1}-i_{L3}$ (%)	$i_{L2}-i_{L3}$ (%)
۳/۰۲۴	۳/۰۲۴	۳/۰۲۴	۰	۰	۰

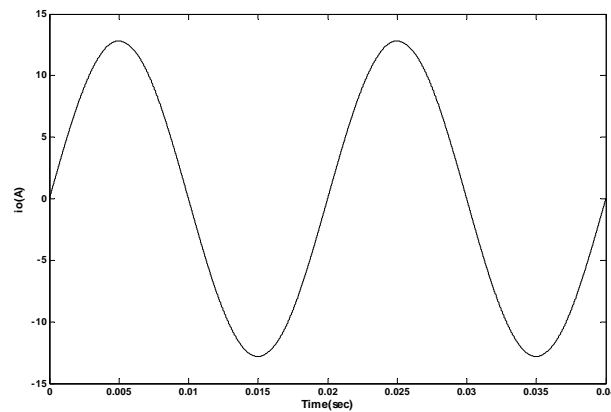
نتایج به دست آمده از شبیه سازی بیانگر عملکرد خوب و مطلوب سیستم کنترل در رگولاسیون ولتاژ خروجی و توزیع جریان می باشد.

۴-۵ نتایج شبیه سازی تکنیک 3C

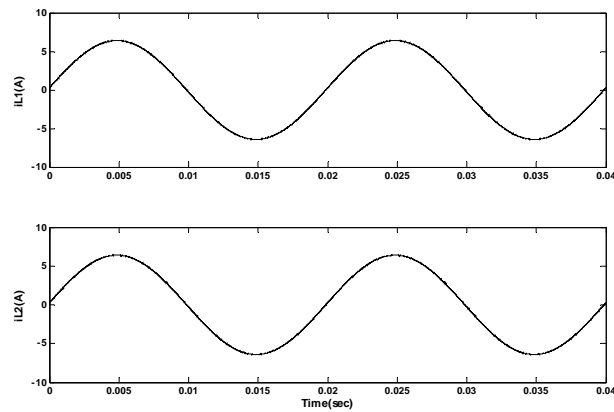
برای تکنیک 3C نیز سیستم های دو و سه طبقه در محیط سیمولینک قدرت شبیه سازی شدند. نتایج حاصل از سیستم یک طبقه همانند نتایج شبیه سازی سیستم یک طبقه با تکنیک ACSS است؛ زیرا کنترل کننده جریانی در سیستم یک طبقه وجود نخواهد داشت. نتایج شبیه سازی برای سیستم دو طبقه در شکل های زیر آورده شده است.



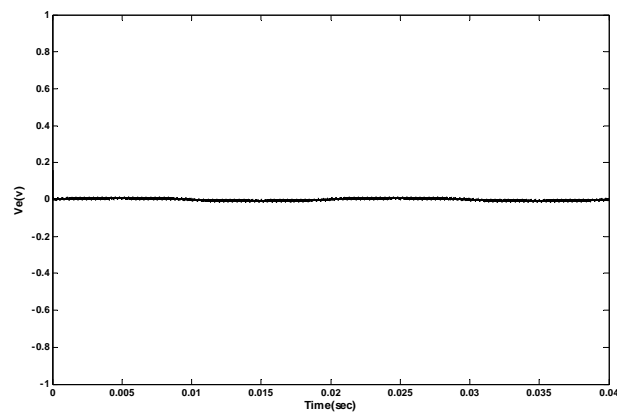
شکل ۱۵-۵ ولتاژ خروجی v_o برای سیستم دو طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۱۶-۵ جریان خروجی i_o برای سیستم دو طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۵-۱۷ جریان سلف اینورترها برای سیستم دو طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۵-۱۸ خطای ردگیری ولتاژ برای سیستم دو طبقه با استفاده از تکنیک 3C در محیط Simpower

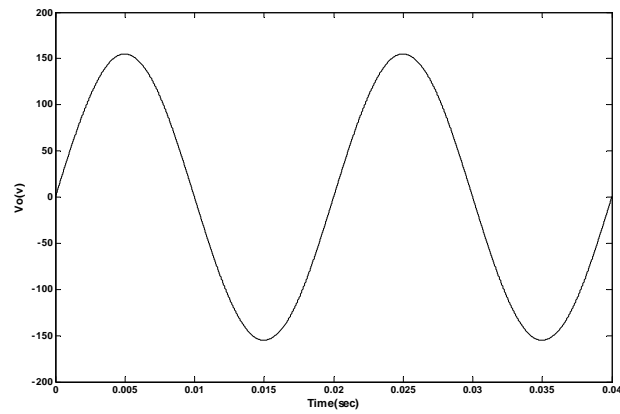
جدول خطای توزیع جریان در این حالت به صورت زیر است.

جدول ۵-۳ خطای توزیع جریان برای سیستم دو طبقه

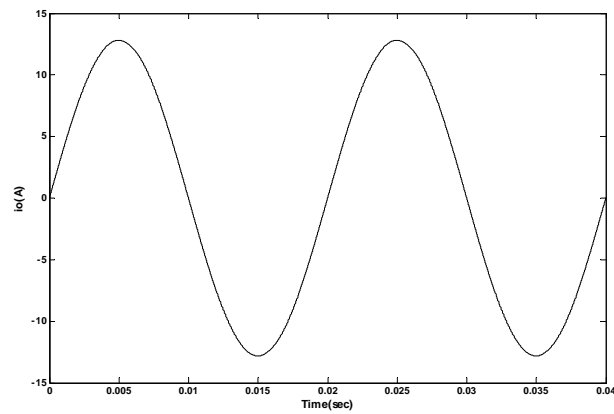
با استفاده از تکنیک 3C در محیط Simpower

بار مقاومتی $R_L=12.1\Omega$		
i_{L1} (Arms)	i_{L2} (Arms)	$i_{L1} - i_{L2}$ (%)
۴/۵۳۲	۴/۵۳۲	۰

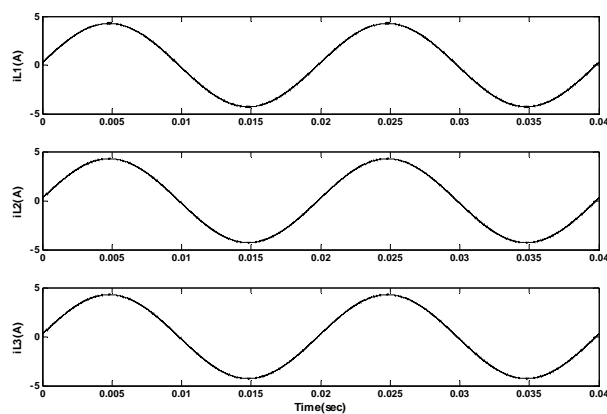
و اما نتایج شبیه سازی برای سیستم سه طبقه به صورت زیر می باشد.



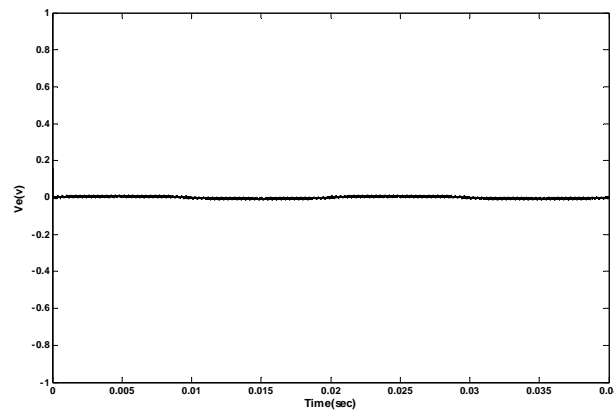
شکل ۱۹-۵ ولتاژ خروجی v_o برای سیستم سه طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۲۰-۵ جریان خروجی i_o برای سیستم سه طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۲۱-۵ جریان سلف اینورترها برای سیستم سه طبقه با استفاده از تکنیک 3C در محیط Simpower



شکل ۵-۲۲ خطای ردگیری ولتاژ برای سیستم سه طبقه با استفاده از تکنیک 3C در محیط Simpower

خطای توزیع جریان نیز به صورتی است که در جدول زیر نمایش داده شده است.

جدول ۵-۴ خطای توزیع جریان برای سیستم سه طبقه

با استفاده از تکنیک 3C در محیط Simpower

بار مقاومتی $R_L=12.1\Omega$					
i_{L1} (Arms)	i_{L2} (Arms)	i_{L3} (Arms)	$i_{L1}-i_{L2}$ (%)	$i_{L1}-i_{L3}$ (%)	$i_{L2}-i_{L3}$ (%)
۳/۰۲۴	۳/۰۲۴	۳/۰۲۴	۰	۰	۰

با توجه به نتایج حاصل شده، با استفاده از کنترل کننده LQG به همراه تکنیک 3C برای توزیع جریان، خطای ردگیری ولتاژ و خطای توزیع جریان بسیار کم و مطلوب می باشند.

۵-۵ بررسی عملکرد سیستم کنترلی در برابر عدم قطعیت های پارامتری

همانند فصل سوم، در این بخش نیز به بررسی عملکرد سیستم کنترل، که از کنترل کننده LQG بهره می برد، پرداخته می شود. در اینجا نیز ۵ آزمایش به ازای مقادیر مختلف پارامترهای سیستم صورت گرفت. مقادیر پارامترهای سیستم در این ۵ آزمایش، همانند جدول ۳-۶ می باشد. این ۵ آزمایش در محیط سیمولینک قدرت و برای سیستم دو طبقه انجام شد. برای آن که مقایسه بهتری انجام شود، هر دو تکنیک ACSS و 3C مورد بررسی قرار گرفتند. نتایج بررسی در دو جدول ۵-۵ و ۶-۵ آورده شده است.

جدول ۵-۵ نتایج به دست آمده برای سیستم دو طبقه

با استفاده از تکنیک ACSS در ۵ آزمایش

v_e (%)	$i_{L1} - i_{L2}$ (%)	i_{L2} (Arms)	i_{L1} (Arms)	
۰/۰۰۶	۰	۴/۵۳۲	۴/۵۳۲	آزمایش ۱
۰/۰۰۸	۱/۱	۴/۵۰۸	۴/۵۵۶	آزمایش ۲
۰/۰۰۴	۰/۴۶	۴/۵۴۳	۴/۵۲۲	آزمایش ۳
۰/۰۰۸	۱/۷	۴/۵۷۲	۴/۴۹۴	آزمایش ۴
۰/۰۰۶	۰	۴/۵۳۱	۴/۵۳۱	آزمایش ۵

جدول ۵-۶ نتایج به دست آمده برای سیستم دو طبقه

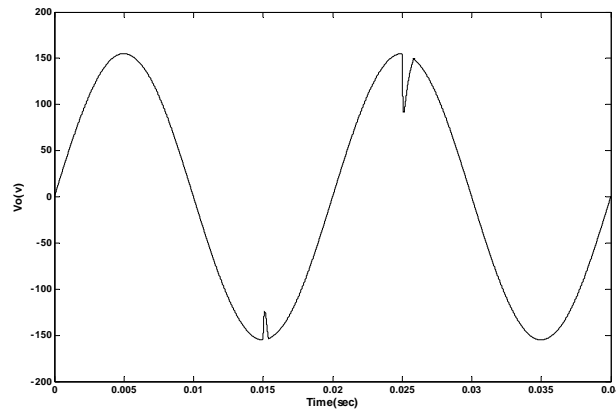
با استفاده از تکنیک 3C در ۵ آزمایش

v_e (%)	$i_{L1} - i_{L2}$ (%)	i_{L2} (Arms)	i_{L1} (Arms)	
۰/۰۰۶	۰	۴/۵۳۲	۴/۵۳۲	آزمایش ۱
۰/۰۰۸	۰/۶	۴/۵۱۹	۴/۵۴۵	آزمایش ۲
۰/۰۰۴	۰/۲۶	۴/۵۳۸	۴/۵۲۶	آزمایش ۳
۰/۰۰۸	۰/۸	۴/۵۵۱	۴/۵۱۵	آزمایش ۴
۰/۰۰۶	۰	۴/۵۳۱	۴/۵۳۱	آزمایش ۵

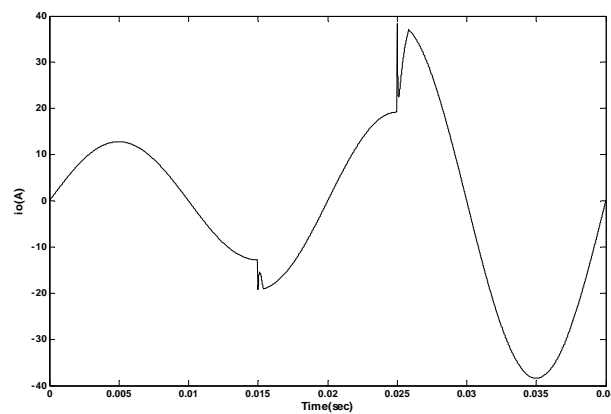
با توجه به جداول فوق می توان گفت هنگامی که پارامترهای اینورترها کاملاً با یکدیگر برابرند، خطای توزیع جریان برابر صفر خواهد بود (آزمایش ۱ و ۵). اما در صورتی که پارامترهای اینورترها با یکدیگر متفاوتند، خطای توزیع جریان وجود دارد. سیستم کنترلی به همراه کنترل کننده LQG، در حلقه ولتاژ و حلقه جریان، در برابر عدم قطعیت های موجود در سیستم مقاوم است؛ هر چند که خطای توزیع جریان در بعضی از آزمایش ها نسبتاً بالاست ولی بطور کلی می توان گفت سیستم کنترل در برابر عدم قطعیت ها، مقاومت خوبی از خود نشان می دهد. مقایسه کلی این کنترل کننده با کنترل کننده های طراحی شده در فصول سه و چهار، در فصل ششم انجام می شود.

۵-۶ پاسخ سیستم برای بار غیر خطی و بار RLC

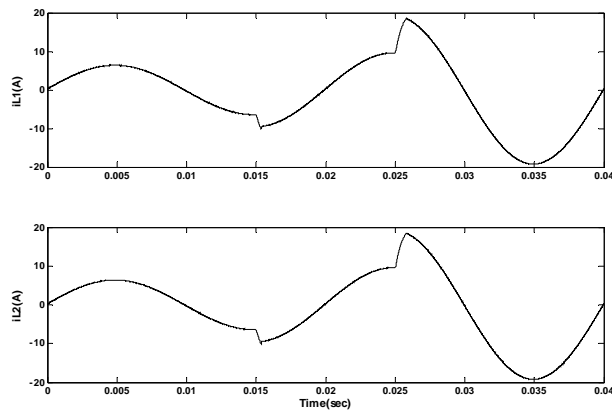
بار غیر خطی که بر روی سیستم قرار داده شد، همان باری است که در فصل های سوم و چهارم بدان اشاره گردید. نتایج به دست آمده از شبیه سازی سیستم دو طبقه با تکنیک ACSS و در محیط سیمولینک قدرت به صورت زیر است.



شکل ۵-۲۳ ولتاژ خروجی v_o در سیستم دو طبقه برای بار غیر خطی



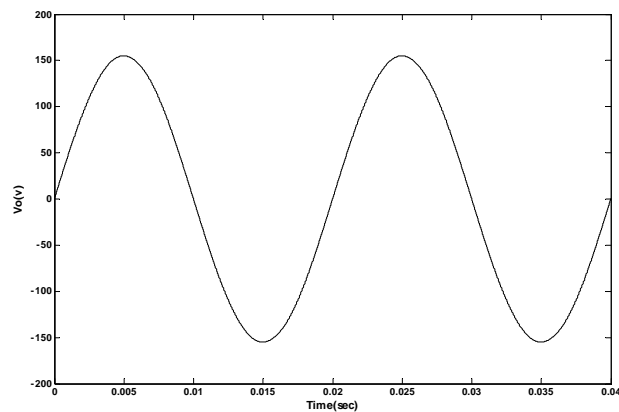
شکل ۵-۲۴ جریان خروجی i_o در سیستم دو طبقه برای بار غیر خطی



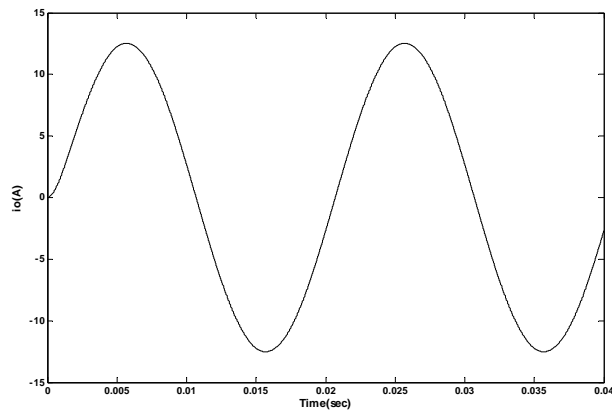
شکل ۲۵-۵ جریان سلف اینورترها در سیستم دو طبقه برای بار غیر خطی

با توجه به نتایج به دست آمده، می توان گفت سیستم کنترل در برابر بار غیر خطی نیز عملکرد مناسبی از خود نشان می دهد و با تغییر پله ای بار در خروجی، به اصلاح شکل موج ها می پردازد.

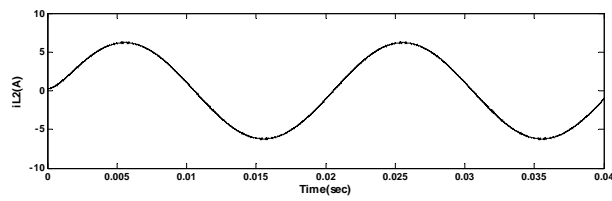
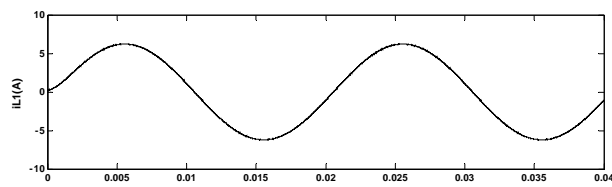
بار دیگری که در خروجی سیستم قرار داده شد، بار RLC نشان داده شده در شکل ۲۵-۳ است. نتایج حاصل از شبیه سازی سیستم دو طبقه با تکنیک ACSS به صورت زیر است.



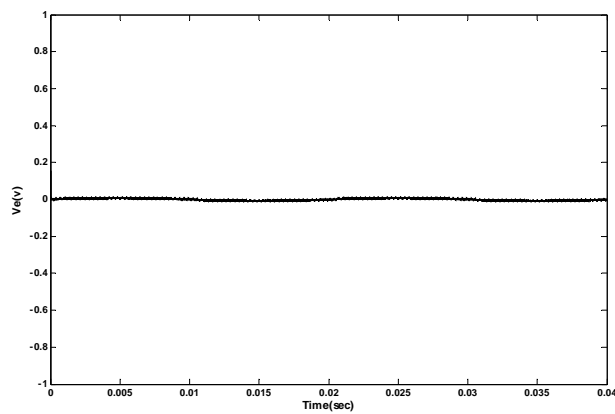
شکل ۲۶-۵ ولتاژ خروجی V_o در سیستم دو طبقه برای بار RLC



شکل ۲۷-۵ جریان خروجی i_o در سیستم دو طبقه برای بار RLC



شکل ۲۸-۵ جریان سلف اینورترها در سیستم دو طبقه برای بار RLC



شکل ۲۹-۵ خطای ردگیری ولتاژ در سیستم دو طبقه برای بار RLC

مقایسه سیستم های کنترل اعمال شده بر روی اینورترهای موازی

۱-۶ مقدمه

در فصل های سه، چهار و پنج کنترل کننده های مختلفی طراحی و بر روی اینورترهای موازی پیاده سازی شدند. هدف این فصل بررسی و مقایسه نتایج حاصل شده از این کنترل کننده ها می باشد؛ تا بتوان به نقاط قوت و ضعف آن ها پی برد. سیستم های کنترلی که در این فصل از لحاظ توزیع جریان با یکدیگر مقایسه می شوند عبارتند از: جبران ساز جابجائی پذیر تقریبی، کنترل کننده H_{∞} با تکنیک ACSS، کنترل کننده H_{∞} با تکنیک 3C، کنترل کننده LQG با تکنیک ACSS و کنترل کننده LQG با تکنیک 3C. اما در مابقی بررسی ها، جبران ساز جابجائی پذیر تقریبی، کنترل کننده H_{∞} با تکنیک ACSS و کنترل کننده LQG با تکنیک ACSS با یکدیگر مقایسه می شوند. تمامی شبیه سازی های این فصل، در محیط سیمولینک قدرت و برای سیستم دو طبقه انجام گرفت.

در این فصل ابتدا در بخش ۲-۶، پاسخ سیستم های کنترل در برابر عدم قطعیت های پارامتری بررسی و مقایسه می شود. بخش ۳-۶ به بررسی پاسخ سیستم های کنترل برای بارهای مقاومتی خالص مختلف (عدم قطعیت در بار مقاومتی) اختصاص دارد. در بخش ۴-۶، دامنه ولتاژ مرجع ورودی تغییر کرده و پاسخ سیستم های کنترل برای ولتاژ مرجع جدید بررسی می شود. در بخش ۵-۶، فرکانس ولتاژ مرجع ورودی تغییر کرده و پاسخ سیستم های کنترل برای ولتاژ مرجع جدید بررسی می شود. بخش ۶-۶ به بررسی و مقایسه پاسخ سیستم های کنترل با وجود منبع اغتشاش در خروجی اینورترهای موازی اختصاص دارد. بخش ۷-۶ به مقایسه پاسخ سیستم های کنترل با وجود بار غیر خطی در خروجی می پردازد. بخش ۸-۶ به بررسی پاسخ سیستم های کنترل برای باری دارای عامل

قله ای زیاد^۱ (بار CF) و همچنین کنورتر تمام کنترل شده تک فاز به عنوان بار اختصاص دارد؛ و در نهایت در بخش ۶-۹، مقایسه کلی سیستم های کنترل اعمال شده بر روی اینورترهای موازی، انجام می شود.

۶-۲ مقایسه میزان مقاوم بودن سیستم های کنترل در برابر عدم قطعیت های پارامتری

در فصل های گذشته، پاسخ سیستم های کنترل در برابر عدم قطعیت های پارامتری و برای پنج آزمایش به ازای پارامترهای مختلف، به دست آمد. در این بخش برای انجام مقایسه ای قویتر، پنج آزمایش دیگر نیز بر روی سیستم های کنترل انجام می شود. در کل می توان مقادیر پارامترهایی که در این ده آزمایش مورد استفاده قرار گرفتند را به صورت جدول ۶-۱ بیان کرد. با استفاده از مقادیر پارامترهای موجود در این جدول، تا ۱۰۰٪ عدم قطعیت بر روی r_L ، C و L مورد بررسی قرار گرفته است. (در آزمایش یک، از مقادیر نامی سیستم استفاده شده است.)

جدول ۶-۱ مقادیر پارامترهای سیستم دو طبقه در ۱۰ آزمایش صورت گرفته

r_{L2}	r_{L1}	L_2	L_1	C_2	C_1	
۱	۱	۵m	۵m	۵μ	۵μ	آزمایش ۱
۱/۲	۰/۸	۳m	۴m	۴μ	۶μ	آزمایش ۲
۱/۱	۱/۵	۸m	۶m	۷μ	۳μ	آزمایش ۳
۰/۳	۱/۸	۴m	۸m	۳μ	۸μ	آزمایش ۴
۱/۱	۱/۱	۶m	۶m	۴μ	۴μ	آزمایش ۵
۰/۶	۱/۸	۲m	۶m	۹μ	۲μ	آزمایش ۶
۰/۲	۲	۴m	۲m	۴μ	۱۰μ	آزمایش ۷
۱/۳	۰/۷	۷m	۱۰m	۲μ	۱μ	آزمایش ۸
۰/۵	۱/۹	۴m	۹m	۱μ	۰/۵μ	آزمایش ۹
۰/۸	۱/۱	۴/۸m	۵/۵m	۵/۲μ	۴/۵μ	آزمایش ۱۰

^۱ High Crest Factor Load

همانند گذشته، جدولی حاوی خطای توزیع جریان مؤثر و خطای ردگیری ولتاژ مؤثر تنظیم گردید. جدول مورد نظر به صورت زیر است.

جدول ۶-۲ نتایج به دست آمده برای سیستم های کنترل مختلف در ۱۰ آزمایش

LQG + 3C	LQG+ACSS	$H_{\infty} + 3C$	$H_{\infty} +$ ACSS	CL Method	سیستم کنترل نوع خطا	شماره آزمایش
۰	۰	۰	۰	۰/۳	$i_{L1} - i_{L2} (\%)$	آزمایش ۱
۰/۰۰۶	۰/۰۰۶	۰/۰۱۴	۰/۰۱۴	۰/۰۰۴	$v_e (\%)$	
۰/۶	۱/۱	۱/۱	۲/۱	۰/۹	$i_{L1} - i_{L2} (\%)$	آزمایش ۲
۰/۰۰۸	۰/۰۰۸	۰/۰۲	۰/۰۲	۰/۰۰۲	$v_e (\%)$	
۰/۲۶	۰/۴۶	۰/۸۸	۱/۷	۱/۳	$i_{L1} - i_{L2} (\%)$	آزمایش ۳
۰/۰۰۴	۰/۰۰۴	۰/۰۱	۰/۰۱	۰/۰۰۶	$v_e (\%)$	
۰/۸	۱/۷	۰/۸	۱/۳۲	۰/۸۸	$i_{L1} - i_{L2} (\%)$	آزمایش ۴
۰/۰۰۸	۰/۰۰۸	۰/۰۱	۰/۰۱	۰/۰۰۳	$v_e (\%)$	
۰	۰	۰	۰	۰/۲۲	$i_{L1} - i_{L2} (\%)$	آزمایش ۵
۰/۰۰۶	۰/۰۰۶	۰/۰۱۴	۰/۰۱۴	۰/۰۰۴	$v_e (\%)$	
۱/۳	۲/۸	۱/۶	۲/۶	۱/۸	$i_{L1} - i_{L2} (\%)$	آزمایش ۶
۰/۰۰۸	۰/۰۰۸	۰/۰۲	۰/۰۲	۰/۰۰۱	$v_e (\%)$	
۱/۹	۳/۲	۲/۷	۵/۶	۲/۶	$i_{L1} - i_{L2} (\%)$	آزمایش ۷
۰/۰۰۶	۰/۰۰۶	۰/۰۲	۰/۰۲	۰/۰۱۶	$v_e (\%)$	
۱	۱/۷	۳/۸	۷/۸	۰/۵	$i_{L1} - i_{L2} (\%)$	آزمایش ۸
۰/۰۱	۰/۰۱	۰/۰۳	۰/۰۳	۰/۰۰۲	$v_e (\%)$	
۶/۲	۱۲/۲	۴/۱	۱/۶	۰/۹	$i_{L1} - i_{L2} (\%)$	آزمایش ۹
۰/۰۳	۰/۰۳	۰/۰۸	۰/۰۸	۰/۰۰۴	$v_e (\%)$	
۰/۲۶	۰/۵	۰/۰۹	۰/۲۲	۰/۵	$i_{L1} - i_{L2} (\%)$	آزمایش ۱۰
۰/۰۰۶	۰/۰۰۶	۰/۰۱۴	۰/۰۱۴	۰/۰۰۲	$v_e (\%)$	

اگر از خطاهای محاسبه شده در این ۱۰ آزمایش، که برای سیستم های کنترل مختلف انجام شده است، میانگین گرفته شود، میانگین درصد خطای ردگیری ولتاژ و توزیع جریان به صورت جدول زیر خواهد بود.

جدول ۳-۶ میانگین درصد خطای ردگیری ولتاژ و توزیع جریان
برای سیستم های کنترل مختلف در ۱۰ آزمایش

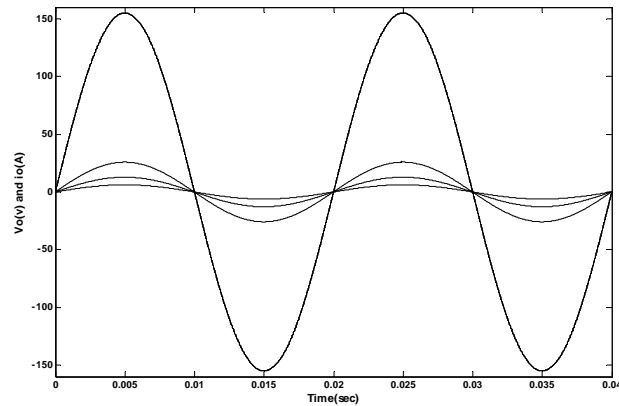
LQG + 3C	LQG+ACSS	$H_{\infty} + 3C$	H_{∞} +ACSS	CL Method	سیستم کنترل نوع خطا
۰/۰۰۹	۰/۰۰۹	۰/۰۲	۰/۰۲	۰/۰۰۴	میانگین درصد خطای ردگیری ولتاژ
۱/۲	۲/۴	۱/۵	۲/۳	۱	میانگین درصد خطای توزیع جریان

با توجه به جدول های ۲-۶ و ۳-۶ می توان گفت که سیستم کنترل طراحی شده به روش منحنی های مشخصه، که همان جبران ساز جابجائی پذیر تقریبی است، دارای خطای ردگیری ولتاژ و توزیع جریان کمتری نسبت به روش های دیگر است. دلیل برتری این جبران ساز نسبت به سیستم های کنترل دیگر، استفاده از مدل فضای حالت و در نظر گرفتن تأثیر تداخل بین ورودی ها و خروجی ها در طراحی و تلاش برای از بین بردن این تداخل است. اما ایرادی که این جبران ساز نسبت به سایر سیستم های کنترل به کار گرفته شده دارد، صفر نبودن خطای توزیع جریان در حالتی است که سیستم ها دارای پارامترهای یکسان هستند؛ این امر بدان علت رخ می دهد که از جریان خازن ها در طراحی صرف نظر شده است. در تمامی سیستم های کنترل، خطای ردگیری ولتاژ بسیار پائین و در حد صفر می باشد. در کل می توان گفت جبران ساز جابجائی پذیر تقریبی عملکرد مطلوب تری نسبت به سایر سیستم های کنترل اشاره شده، دارد. در چهار سیستم کنترل دیگر، خطای توزیع جریان در تکنیک 3C کمتر از تکنیک ACSS است.

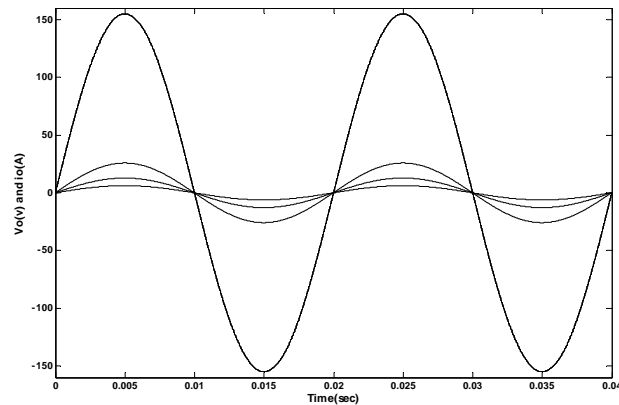
۳-۶ مقایسه پاسخ سیستم های کنترل به ازای بارهای مقاومتی خالص مختلف

از آنجائی که بارهای قرار داده شده در خروجی اینورترها دقیقاً مشخص نیستند، بررسی صحت عملکرد سیستم های کنترل برای بارهای مقاومتی مختلف الزامی است. در واقع بررسی پاسخ

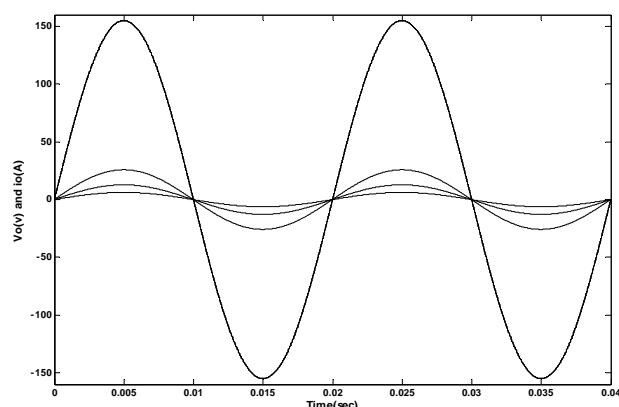
سیستم های کنترل برای بارهای مقاومتی مختلف، به نوعی بررسی عدم قطعیت در بار خروجی است. به این منظور برای هر یک از سیستم های کنترل سه آزمایش به ازای مقادیر مختلف بار مقاومتی در خروجی انجام گرفت. این سه مقدار ۱۲/۱، ۶ و ۲۵ اهم هستند. شکل موج های ولتاژ و جریان خروجی برای سیستم های کنترل مختلف به صورت زیر است.



شکل ۱-۶ ولتاژ و جریان خروجی برای بارهای مقاومتی ۶، ۱۲/۱ و ۲۵ اهم با جیرانساز CL



شکل ۲-۶ ولتاژ و جریان خروجی برای بارهای مقاومتی ۶، ۱۲/۱ و ۲۵ اهم با کنترل کننده H_m

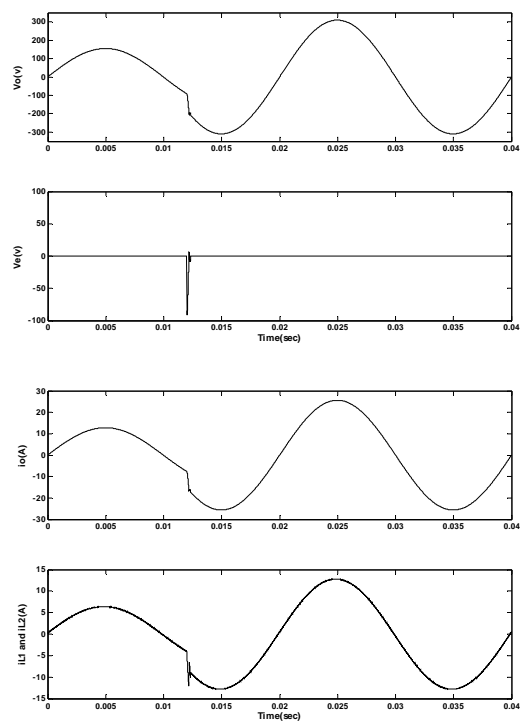


شکل ۳-۶ ولتاژ و جریان خروجی برای بارهای مقاومتی ۶، ۱۲/۱ و ۲۵ اهم با کنترل کننده LQG

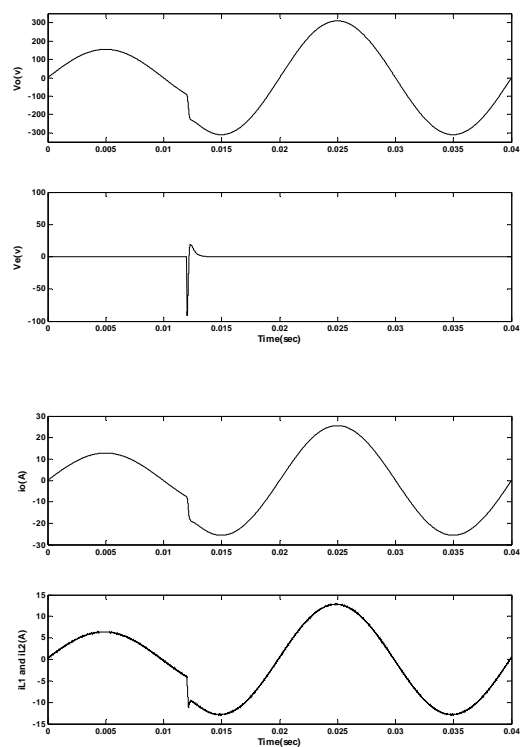
با توجه به نتایج به دست آمده از شبیه سازی می توان گفت سیستم های کنترل، عملکرد یکسانی در پاسخ به بارهای مقاومتی مختلف دارند. در واقع تمامی سیستم های کنترل در برابر عدم قطعیت بار، مقاوم هستند.

۴-۶ بررسی پاسخ سیستم های کنترل برای تغییر دامنه ولتاژ مرجع

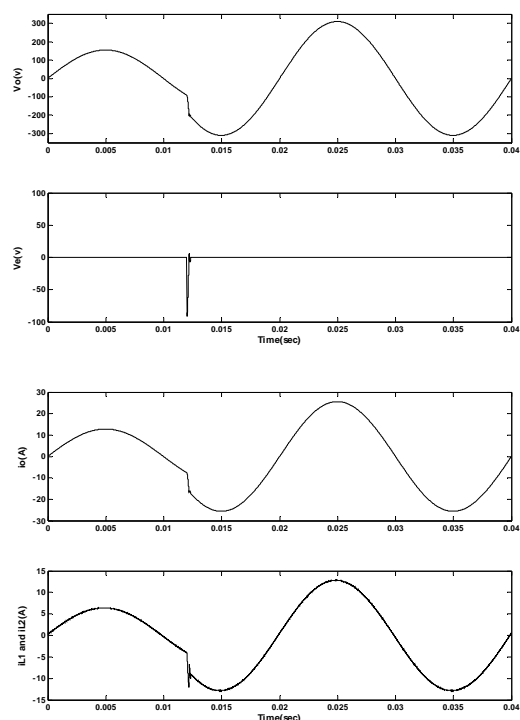
به دلیل آن که امکان تغییر دامنه ولتاژ خروجی در کاربردهای عملی مطلوب است، پاسخ سیستم های کنترل برای این امر بررسی شد. ذکر این نکته لازم است که ولتاژ dc ورودی در این بخش ۳۸۰ ولت قرار داده شد تا با تغییر دامنه ولتاژ ورودی، ولتاژ خروجی با اشکال مواجه نشود. برای آزمایش، ابتدا تا زمان ۰/۰۱۲ ثانیه ولتاژ مرجع ۱۱۰Vrms و ۵۰Hz است و از زمان ۰/۰۱۲ ثانیه به بعد این ولتاژ برابر ۲۲۰Vrms و ۵۰Hz قرار داده شد. شکل موج های ولتاژ خروجی، خطای ردگیری ولتاژ، جریان خروجی و جریان سلف ها برای سیستم های کنترل مختلف به صورت زیر است.



شکل ۴-۶ ولتاژ خروجی و خطا، جریان خروجی و سلف‌ها برای تغییر دامنه ولتاژ ورودی با جبران‌ساز CL



شکل ۵-۶ ولتاژ خروجی و خطا، جریان خروجی و سلف‌ها برای تغییر دامنه ولتاژ ورودی با کنترل کننده H_∞

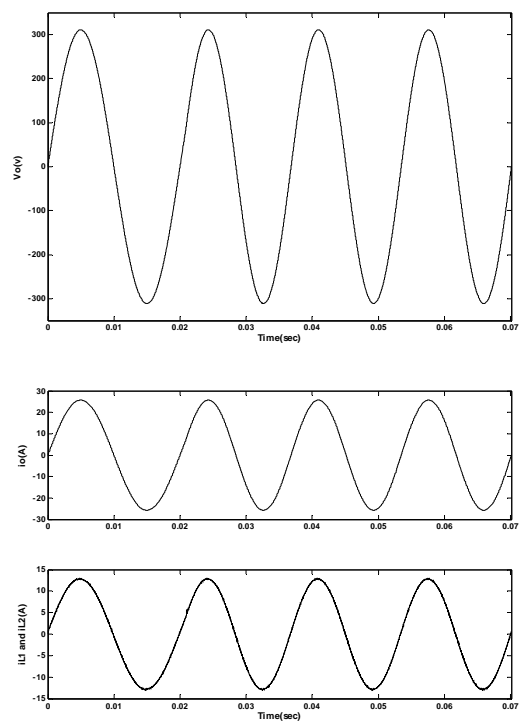


شکل ۶-۶ ولتاژ خروجی و خطا، جریان خروجی و سلف ها برای تغییر دامنه ولتاژ ورودی با کنترل کننده LQG

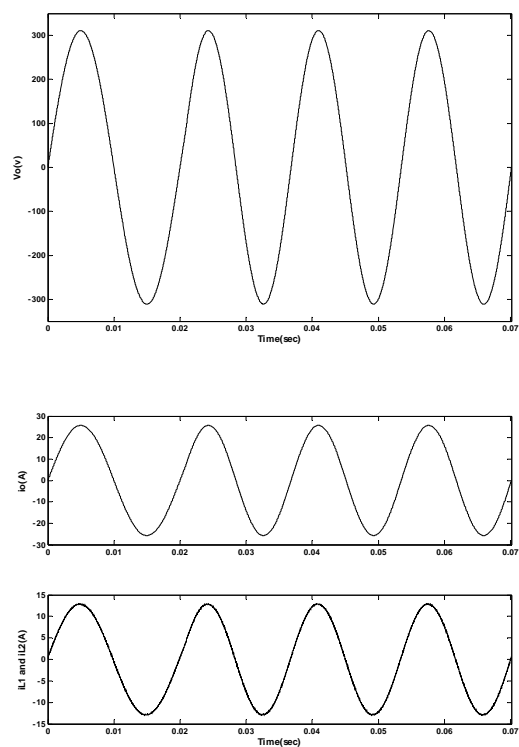
با بررسی نتایج به دست آمده، مشخص می شود که خطای ردگیری ولتاژ در هنگام تغییر ولتاژ مرجع، برای جبران ساز جابجائی پذیر تقریبی و کنترل کننده LQG تقریباً یکسان و کمتر از سیستم کنترلی با استفاده از کنترل کننده H_{∞} است. اما ریپل جریان سلف ها برای کنترل کننده H_{∞} در هنگام تغییر ولتاژ مرجع کمتر از دو سیستم کنترل دیگر است.

۵-۶ بررسی پاسخ سیستم های کنترل برای تغییر فرکانس ولتاژ مرجع

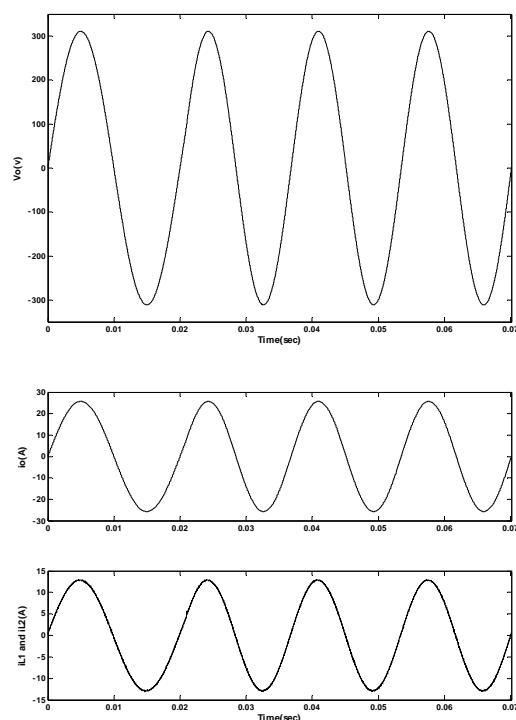
همانند آنچه در بخش پیش و برای دامنه ولتاژ مرجع انجام گرفت، این بار فرکانس ولتاژ مرجع تغییر داده شد و نتایج مورد بررسی قرار گرفت. برای آزمایش ابتدا تا زمان 0.021 ثانیه ولتاژ مرجع 220Vrms و 50Hz است و از زمان 0.021 ثانیه به بعد، این ولتاژ برابر 220Vrms و 60Hz قرار داده شد. شکل موج های ولتاژ خروجی، جریان خروجی و جریان سلف ها برای سیستم های کنترل مختلف به صورت زیر است.



شکل ۶-۷ ولتاژ خروجی، جریان خروجی و جریان سلف ها برای تغییر فرکانس ولتاژ ورودی با جبران‌ساز CL



شکل ۶-۸ ولتاژ خروجی، جریان خروجی و جریان سلف ها برای تغییر فرکانس ولتاژ ورودی با کنترل کننده H_∞

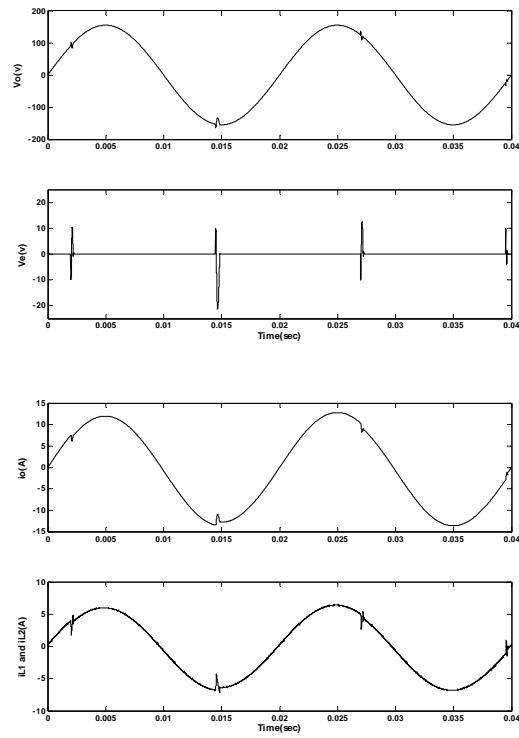


شکل ۶-۹ ولتاژ خروجی، جریان خروجی و جریان سلف ها برای تغییر فرکانس ولتاژ ورودی با کنترل کننده LQG

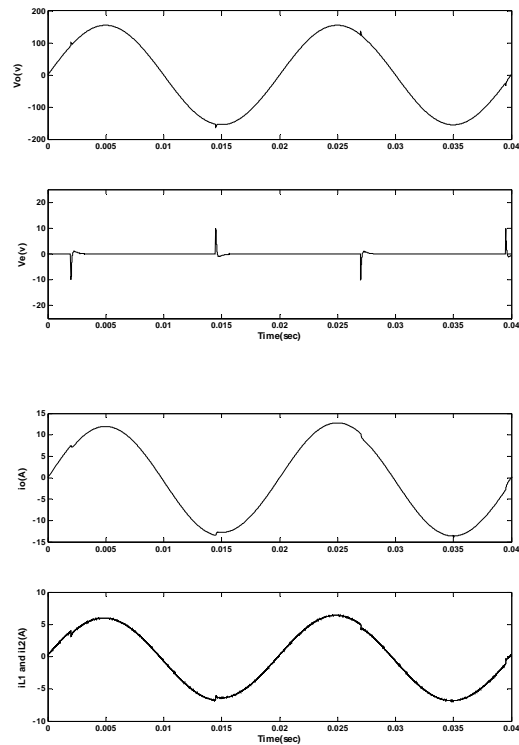
همانطور که مشاهده می شود تمامی سیستم های کنترل دارای پاسخ مطلوبی برای تغییر فرکانس ولتاژ ورودی هستند و عملکرد یکسانی در مقایسه با یکدیگر دارند.

۶-۶ مقایسه پاسخ سیستم های کنترل با وجود منبع اغتشاش در خروجی سیستم ها

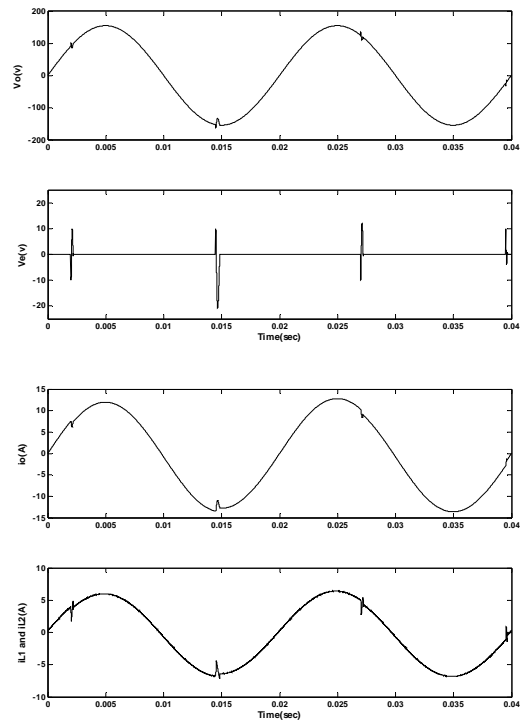
در این بخش عملکرد سیستم های کنترل به کار گرفته شده، در برابر اغتشاش های موجود در خروجی اینورترهای موازی بررسی می شود. به این منظور دو منبع اغتشاش طی دو آزمایش در خروجی سیستم قرار داده شد. اولین منبع اغتشاش، سیگنال پله ای با دامنه ۱۰ ولت است که در زمان های مختلف با خروجی سیستم جمع می شود. منبع اغتشاش دیگر نویز سفید باند محدود است. زمان نمونه برداری این نویز در Matlab، 0.005 ثانیه انتخاب شد. توانایی سیستم های کنترل در دفع اغتشاش با توجه به شکل موج های ولتاژ و جریان خروجی قابل بررسی است. این شکل موج ها به صورت زیر هستند.



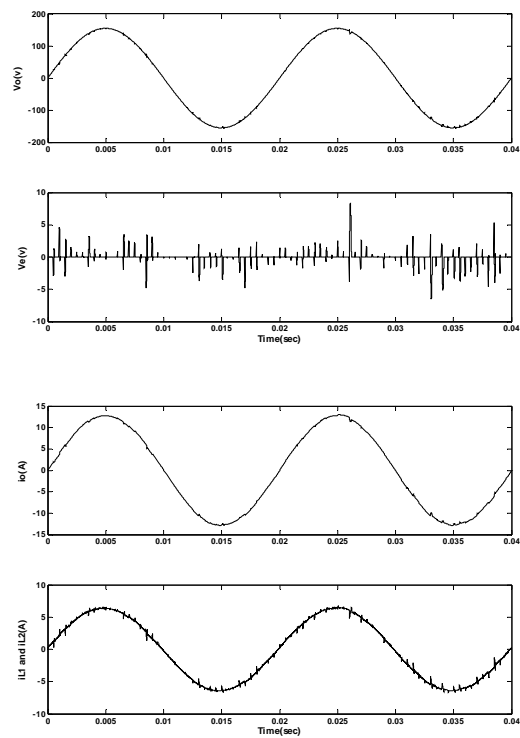
شکل ۶-۱۰ ولتاژ خروجی و خطا، جریان خروجی و جریان سلف ها برای اغتشاش پله ای با جبران‌ساز CL



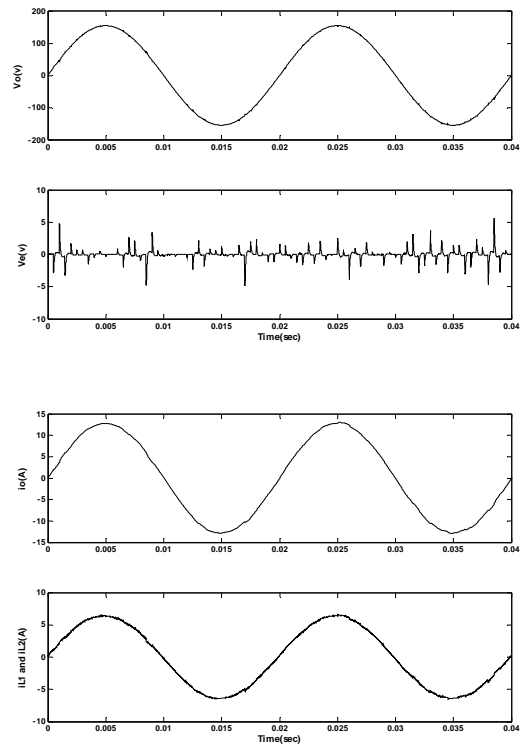
شکل ۶-۱۱ ولتاژ خروجی و خطا، جریان خروجی و جریان سلف ها برای اغتشاش پله ای با کنترل کننده H_{∞}



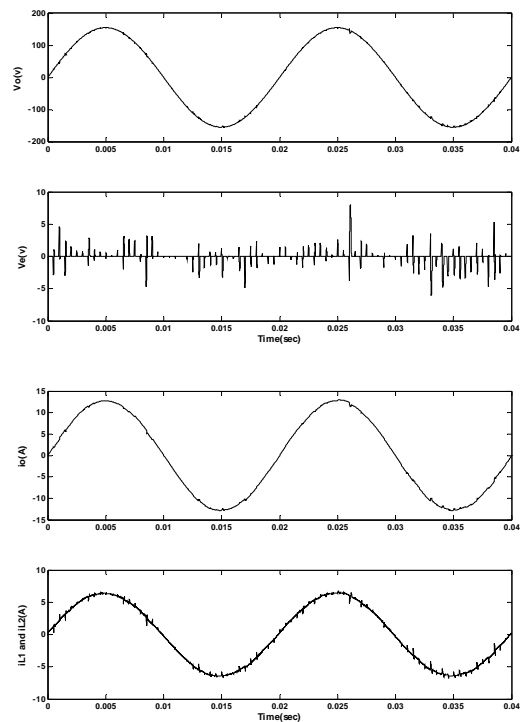
شکل ۶-۱۲ ولتاژ خروجی و خطا، جریان خروجی و جریان سلف ها برای اغتشاش پله ای با کنترل کننده LQG



شکل ۶-۱۳ ولتاژ خروجی و خطا، جریان خروجی و جریان سلف ها برای اغتشاش نویز سفید با جبران ساز CL



شکل ۶-۱۴ ولتاژ خروجی و خطا، جریان خروجی و جریان سلف ها برای اغتشاش نویز سفید با کنترل کننده H_{∞}

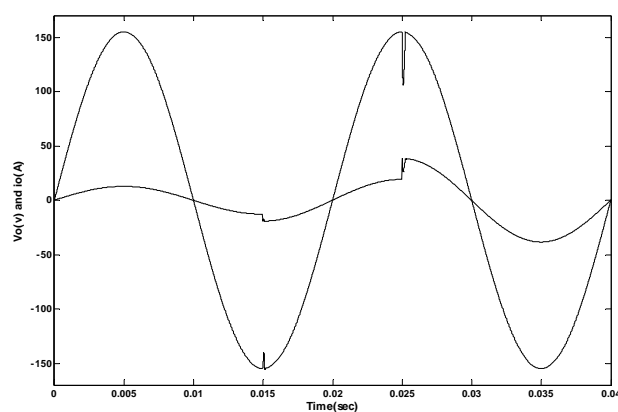


شکل ۶-۱۵ ولتاژ خروجی و خطا، جریان خروجی و جریان سلف ها برای اغتشاش نویز سفید با کنترل کننده LQG

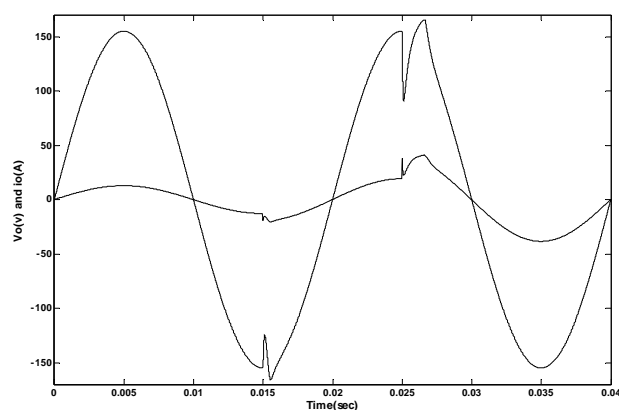
توانایی کنترل کننده H_{∞} در دفع اغتشاش با توجه به نتایج حاصل شده، کاملاً مشخص است. همانطور که از شکل موج ها معلوم است در سیستم کنترل با استفاده از کنترل کننده H_{∞} ، هم خطای ردگیری ولتاژ و هم ریپل های موجود در جریان سلف ها به طرز قابل ملاحظه ای کمتر از دو سیستم کنترل دیگر است. پس می توان گفت کنترل کننده H_{∞} در دفع اغتشاش نسبت به دو سیستم کنترل دیگر برتری دارد. پس از این کنترل کننده، می توان گفت کنترل کننده LQG پاسخ های مطلوب تری را نتیجه می دهد؛ و در نهایت جبرانساز جابجائی پذیر تقریبی در مقایسه با دو سیستم کنترل دیگر، توانایی کمتری در دفع اغتشاش دارد. اما در کل می توان گفت هر سه سیستم کنترل دفع اغتشاش را به خوبی انجام می دهند و پس از اعمال اغتشاش به خروجی سیستم، به سرعت به اصلاح شکل موج ها می پردازند.

۶-۷ مقایسه پاسخ سیستم های کنترل با وجود بار غیر خطی در خروجی

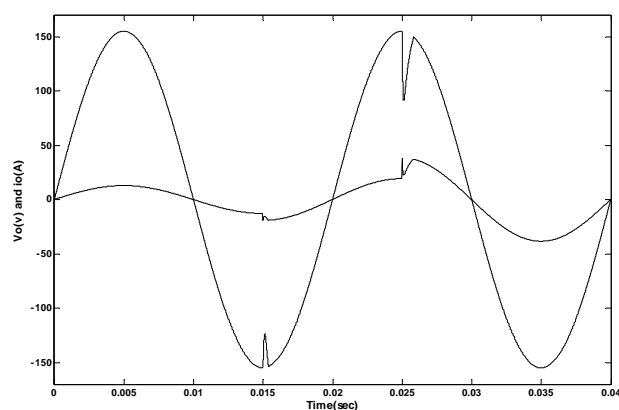
در فصل های سوم، چهارم و پنجم، پاسخ سیستم های کنترل برای باری مقاومتی که به صورت پله ای تغییر می کرد، به دست آمد. برای مقایسه عملکرد سیستم های کنترل، بار دیگر پاسخ های حاصل شده، در این بخش آورده شده اند. شکل موج ها به صورت زیر می باشند.



شکل ۶-۱۶ ولتاژ و جریان خروجی برای بار غیر خطی با جبرانساز CL



شکل ۶-۱۷ ولتاژ و جریان خروجی برای بار غیر خطی با کنترل کننده H_{∞}

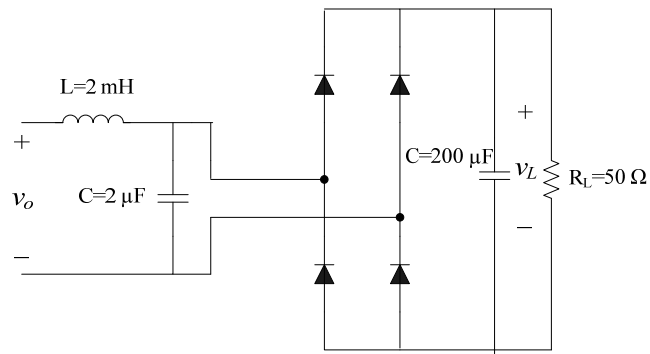


شکل ۶-۱۸ ولتاژ و جریان خروجی برای بار غیر خطی با کنترل کننده LQG

از شکل موج های فوق مشخص است که عملکرد جبران ساز جابجائی پذیر تقریبی در برابر بار غیر خطی، بهتر از عملکرد دو سیستم کنترل دیگر است. همانطور که مشخص است جبران ساز جابجائی پذیر تقریبی سریعاً به اصلاح شکل موج های ولتاژ و جریان می پردازد. پس از این جبران ساز و از لحاظ عملکرد بهتر، به ترتیب کنترل کننده LQG و کنترل کننده H_{∞} قرار دارند.

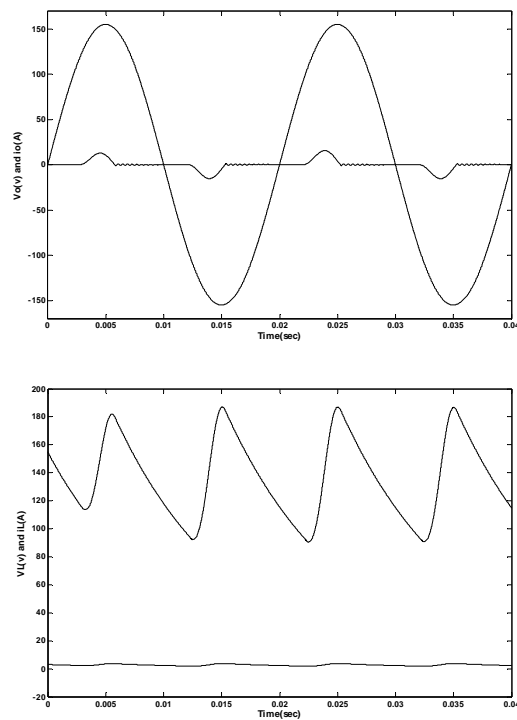
۶-۸ بررسی پاسخ های سیستم برای بار CF و بار کنورتوری

شکل ۶-۱۹ نشان دهنده بار CF است [۲۲].

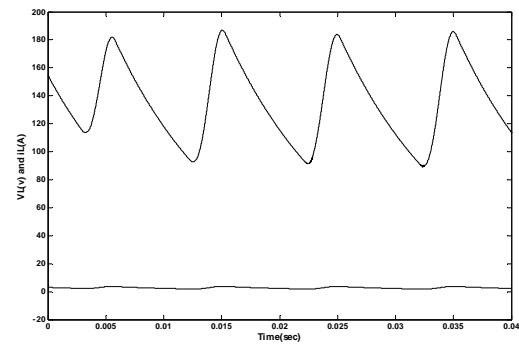
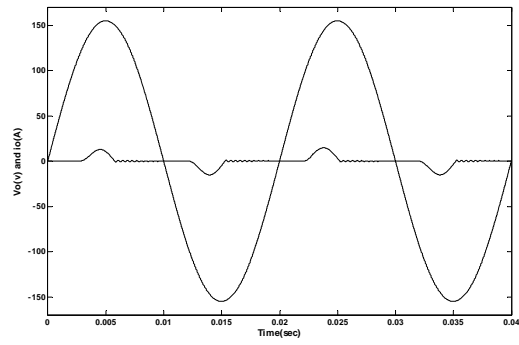


شکل ۶-۱۹ مدار بار CF

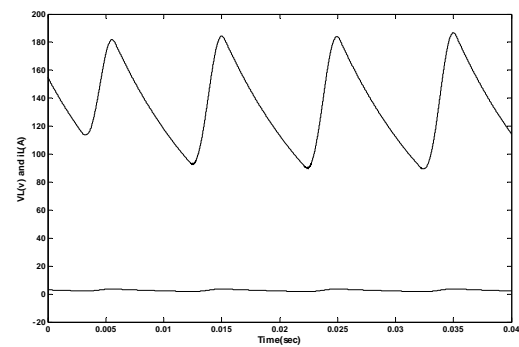
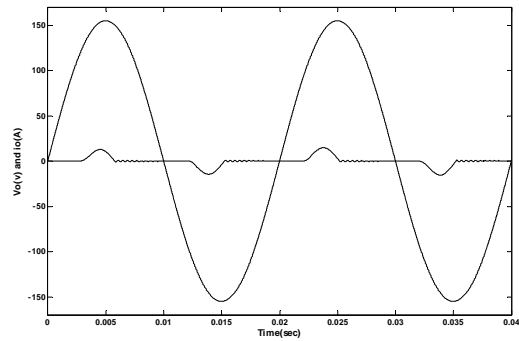
ولتاژ اولیه خازن خروجی ۱۵۵ ولت انتخاب شد و با قرار دادن این بار در خروجی سیستم، شکل موج های زیر حاصل می شود.



شکل ۶-۲۰ ولتاژ و جریان خروجی اینورتر، ولتاژ و جریان خروجی بار CF با جبران ساز CL



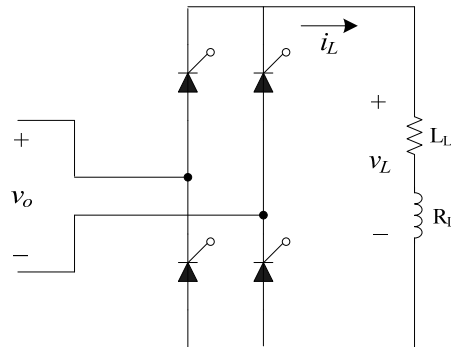
شکل ۶-۲۱ ولتاژ و جریان خروجی اینورتر، ولتاژ و جریان خروجی بار CF با کنترل کننده H_{∞}



شکل ۶-۲۲ ولتاژ و جریان خروجی اینورتر، ولتاژ و جریان خروجی بار CF با کنترل کننده LQG

با توجه به نتایج حاصل شده می توان گفت که عملکرد تمامی سیستم های کنترل، در برابر این نوع بار، تقریباً یکسان می باشد.

بار دیگری که در خروجی اینورترهای موازی قرار داده شد، کنورتر تمام کنترل شده تک فاز است. مدار این کنورتر در شکل ۶-۲۳ نشان داده شده است [۲].



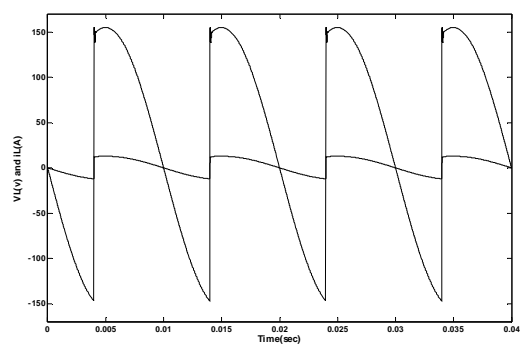
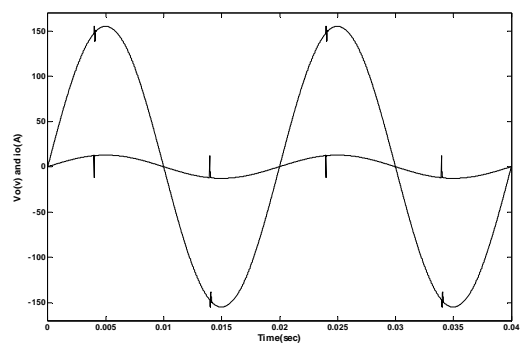
شکل ۶-۲۳ مدار کنورتر تمام کنترل شده تک فاز

این کنورتر به طور وسیع در کاربردهای صنعتی استفاده می شود. ولتاژ متوسط خروجی بسته به مقدار زاویه آتش α می تواند مثبت یا منفی باشد. مقدار متوسط ولتاژ خروجی کنورتر از رابطه زیر به دست می آید:

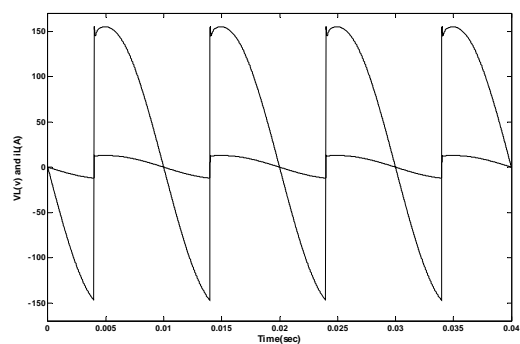
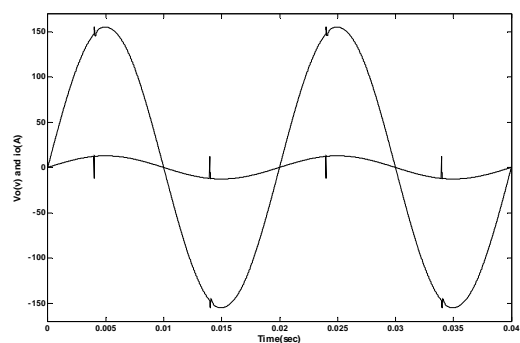
$$V_{dc} = \frac{2}{2\pi} \int_{\alpha}^{\alpha+\pi} V_m \sin \omega t d(\omega t) = \frac{2V_m}{2\pi} [-\cos \omega t]_{\alpha}^{\alpha+\pi} \quad (1-6)$$

$$= \frac{2V_m}{\pi} \cos \alpha$$

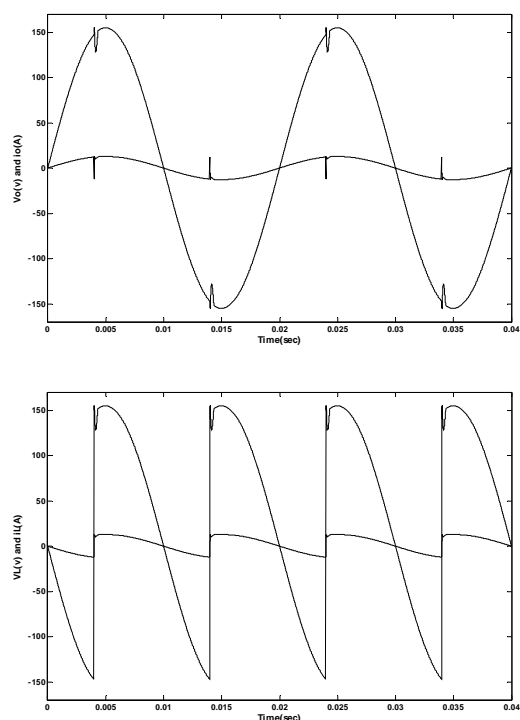
از آنجائی که در این تحقیق زمان آتش شدن، 0.004 ثانیه انتخاب شد، زاویه آتش برابر $\alpha = 72^\circ$ است و در نتیجه مقدار ولتاژ متوسط خروجی، با توجه به رابطه (۱-۶)، برابر با $V_{dc} = \frac{2 \times 155.56}{\pi} \cos 72 = 30.6v$ می شود. شکل موج های به دست آمده از شبیه سازی برای سیستم های کنترل مختلف به صورت زیر است.



شکل ۶-۲۴ وولتاژ و جریان خروجی اینورتر، ولتاژ و جریان خروجی کنورتور با جبرانساز CL



شکل ۶-۲۵ وولتاژ و جریان خروجی اینورتر، ولتاژ و جریان خروجی کنورتور با کنترل کننده H_∞



شکل ۶-۲۶ ولتاژ و جریان خروجی اینورتر، ولتاژ و جریان خروجی کنورتر با کنترل کننده LQG

از نتایج شبیه سازی مشخص است که عملکرد کنترل کننده LQG در مقایسه با دو سیستم کنترل دیگر نامطلوب تر است. از طرفی می توان گفت که عملکرد جبران ساز جابجائی پذیر تقریبی و کنترل کننده H_∞ مشابه و نزدیک به یکدیگر است.

۶-۹ مقایسه کلی سیستم های کنترل اعمال شده بر روی اینورترهای موازی

در این فصل سیستم های کنترل اعمال شده بر روی اینورترهای موازی به طرق مختلف مورد آزمایش و مقایسه با یکدیگر قرار گرفتند. آن طور که از نتایج برمی آید، هر کدام از سیستم های کنترل مزایا و معایب خاص خود را دارا هستند. به منظور مقایسه بهتر، تمامی نتایج در جدولی گردآوری گردید. این جدول به صورت جدول ۶-۴ است. در این جدول قابلیت اطمینان به معنای عملکرد کلی سیستم کنترل در برابر عدم قطعیت ها، اغتشاش ها و بارهای مختلف در خروجی سیستم می باشد. قابلیت انعطاف نیز به این معناست که بتوان سیستم کنترل را به راحتی با تغییر تعداد طبقات سیستم تطبیق داد؛ در سیستم های کنترل H_∞ و LQG، به دلیل آن که طراحی برای هر طبقه جداگانه انجام

می پذیرد، با افزایش تعداد طبقات می توان از همان کنترل کننده های طراحی شده برای سیستم یک طبقه، استفاده نمود. در صورتی که برای جبران ساز جابجائی پذیر تقریبی، با افزایش تعداد طبقات، باید جبران ساز جدید طراحی شود.

جدول ۴-۶ مقایسه کلی سیستم های کنترل مختلف اعمال شده

بر روی اینورترهای موازی

LQG	H_{∞}	CL Method	سیستم کنترل معیار
زیاد	زیاد	زیاد	قابلیت تطبیق با بارهای مقاومتی مختلف
زیاد	متوسط	زیاد	قابلیت تطبیق با تغییر دامنه ولتاژ مرجع
زیاد	زیاد	زیاد	قابلیت تطبیق با تغییر فرکانس ولتاژ مرجع
متوسط	زیاد	متوسط	توانایی دفع اغتشاش
متوسط	کم	زیاد	قابلیت تطبیق با بار غیر خطی
زیاد	زیاد	زیاد	قابلیت تطبیق با بار CF
متوسط	زیاد	زیاد	قابلیت تطبیق با بار کنورتوری
متوسط	متوسط	کم	خطای ردگیری ولتاژ
متوسط	متوسط	کم	خطای توزیع جریان
زیاد	زیاد	زیاد	قابلیت اطمینان
زیاد	زیاد	متوسط	قابلیت انعطاف
کم	زیاد	کم	درجه پیچیدگی کنترل کننده
متوسط	متوسط	زیاد	سختی طراحی کنترل کننده

در جدول فوق، سختی طراحی کنترل کننده بدین معناست که روند طراحی کنترل کننده به چه میزان دارای پیچیدگی است. در سیستم های کنترل H_{∞} و LQG، با توجه به امکانات نرم افزاری موجود در Matlab، روند طراحی، آسانتر از جبران ساز جابجائی پذیر تقریبی است.

نتیجه گیری و پیشنهادات

در این تحقیق سه سیستم کنترل مختلف، که از کنترل کننده های جابجائی پذیر تقریبی، H_∞ و LQG بهره می گیرند، بر روی اینورترهای موازی پیاده سازی و شبیه سازی شد. نتایج شبیه سازی نشان می دهد که هر سه سیستم کنترل در رگولاسیون ولتاژ و توزیع برابر جریان عملکرد خوبی دارند. در نهایت این سیستم های کنترل توسط معیارهای مختلف از جمله پاسخ در حضور اغتشاش، پاسخ با وجود عدم قطعیت های پارامتری، قابلیت تطبیق با انواع بار در خروجی سیستم و ... با یکدیگر مقایسه شدند. با توجه به نتایج حاصل شده، کنترل کننده H_∞ توانایی بالایی در دفع اغتشاش داراست. جبران ساز جابجائی پذیر تقریبی نیز دارای خطای ردگیری ولتاژ و توزیع جریان کمتری نسبت به دو سیستم کنترل دیگر می باشد. عملکرد کنترل کننده LQG نیز بین محدوده عملکرد دو سیستم کنترل دیگر قرار دارد.

برای تحقیق بیشتر در آینده می توان روشی را که در فصل سوم و برای جبران ساز جابجائی پذیر تقریبی اشاره شد، برای سیستم های کنترل H_∞ و LQG نیز پیاده سازی نمود. همچنین می توان از کنترل کننده های دیگری چون کنترل کننده فازی در سیستم های کنترل بهره گرفت.

فهرست منابع و مآخذ

- [1] Jose R. Espinoza, "Power Electronic Handbook", Academic Press, 2001, Chapter 15, Inverters.
- [2] M.H. Rashid, "Power Electronics Handbook", Academic Press, 2001.
- [3] E.A.A. Coelho, B.R. Menezes, P.C. Cortizo, P.F.D. Garcia, "Sliding Mode Controller for Parallel Connected Inverters", In Proceedings of the IEEE VI International Power Electronics Congress, 1998, pp. 96-102
- [4] Y. Panov, J. Rajagopalan, F.C. Lee, "Analysis and Design of N Paralleled DC-DC Converters with Master-Slave Current Sharing Control", In Proceedings of the IEEE Applied Power Electronic Conference, 2000, pp. 273-281.
- [5] T.F. Wu, Y.K. Chen, Y.H. Huang, "3C Strategy for Inverters in Parallel Operation Achieving an Equal Current Distribution", IEEE Transactions on Industrial Electronics, April 2000, pp. 273-281.
- [6] E. Acha, V.G. Agelidis, O. Anaya-Lara, T.J.E. Miller, "Power Electronic Control in Electrical Systems", Newnes Power Engineering Series, 2002.
- [7] R.W. Erickson, D. Maksimović, "Fundamentals of Power Electronics", Kluwer Academic Publishers, 2004.
- [8] A. Emadi, "Handbook of Automotive Power Electronics and Motor Drives", CRC Press, 2005.
- [9] J.M. Maciejowski, "Multivariable Feedback Design", Addison-Wesley Publishing Company, 1989.
- [10] J. Doyle, B. Francis, A. Tannenbaum, "Feedback Control Theory", Macmillan Publishing Co., 1990.
- [11] D.W. Gu, P.Hr. Petkov, M.M. Konstantinov, "Robust Control Design with Matlab", Springer, 2005.
- [12] A. Khaki-Sedigh, "Analysis of Multivariable Control Systems", K.N. Toosi University of Technology, 1997.
- [13] J. Doyle, K. Glover, P.P. Khargonekar, B. Francis, "State-Space Solutions to Standard H_2 and H_∞ Control Problems", IEEE Transactions on Automatic Control, Aug.1989, pp. 831-847.
- [14] P.A. Iglesias, K. Glover, "State-Space Solutions to H_∞ Control Problems at Optimality: Full Information Problem", In Proceedings of the IEEE Decision and Control Conference, 1990, pp. 1032-1033.
- [15] G. Stein, M. Athans, "The LQG/LTR Procedure for Multivariable Feedback Control Design", IEEE Transactions on Automatic Control, Feb.1987, pp. 105-114.
- [16] B. Huang, Q.G. Wang, Y.S. Yang, "An H_∞ Approach to Decoupling Control Design", In Proceedings of the IEEE Intelligent Control and Automation Congress, 2002, pp. 2878-2882.
- [17] A.J.G. MacFarlane, "Commutative Controller: A New Technique for the Design of Multivariable Control Systems", In Electronics Letters of the IEEE, March 1970, pp. 121-123
- [18] G.E. Dullerud, F.G. Paganini, "A Course in Robust Control Theory", 2001.

- [19] M. Green, D.J.N. Limebeer, "Linear Robust Control", Pearson Education Inc., 2003.
- [20] B. Pal, B. Chaudhuri, "Robust Control in Power Systems", Springer, 2005.
- [21] K. Zhou, J. Doyle, K. Glover, "Robust and Optimal Control", Prentice Hall.
- [22] Y.K. Chen, Y.E. Wu, T.F. Wu, Ch.P. Ku, "ACSS for Paralleld Multi-Inverter Systems with DSP-Based Robust Controls", IEEE Transactions on Aerospace and Electronic Systems, July 2003, pp. 1002-1015.
- [23] P. Dobrorolny, J. Woods, P.D. Ziogas, "A Phase-Locked-Loop Synchronization Scheme for Parallel Operation of Modular Power Supplies", In Proceedings of the IEEE Power Electronics Specialists Conference, 1989, pp. 861-869.
- [24] J.F. Chen, C.L. Chu, O.L. Huang, "The Parallel Operation of Two UPS by the Coupled-Inductor Method", In Proceedings of the IEEE Industrial Electronics, Control and Instrumentation, 1992, pp. 733-736.
- [25] M.E. Fraser, C.D. Manning, "Performance of Average Current Mode Controlled PWM UPS Factor Load", In proceeding of the IEEE Power Electronics and Variable-Speed Drives, 1994, pp. 661-667.
- [26] Y.Y. Tzhou, "DSP-Based Fully Digital Control of a PWM DC-AC Converter for AC voltage Regulation", In Proceedings of the IEEE Power Electronics Specialists Conference, 1995, pp. 138-144.
- [27] M.J. Ryan, R.D. Lorenz, "A High Performance Sine Wave Inverter Controller with Decoupling", In Proceedings of the IEEE Power Electronics Specialists Conference, 1995, pp. 507-513.
- [28] J.F. Chen, C.L. Chu, "Combination Voltage-Controlled and Current-Controlled PWM Inverters for UPS Parallel Operation", IEEE Transactions on Power Electronics, Sept.1995, pp. 547-558.
- [29] A. Tuladhar, H. Jin, T. Unger, K. Mauch, "Parallel Operation of Single Phase Inverter", In Proceedings of the IEEE Applied Power Electronics Conference, 1997, pp. 94-100.
- [30] K. Kawabata, N. Sashida, Y. Yamamoto, K. Ogasawara, Y. Yamasaki, "Parallel Processing Inverter System", IEEE Transactions on Power Electronics, July 1991, pp. 442-450.
- [31] T. Kawabata, S. Higashino, "Parallel Operation of Voltage Source Inverters", IEEE Transactions on Industry Applications, Mar./Apr.1988, 281-287.
- [32] A.P. Martins, A.S. Carvalho, A.S. Araujo, "Design and Implementation of a Current Controller", In Proceedings of the IEEE Industrial Electronics, Control and Instrumentation, 1995, pp. 584-589.
- [33] K. Siri, T.F. Wu, C.Q. Lee, "Current Distribution Control Schemes for Parallel Connected Converter Modules Part I: Master-Slave Control", IEEE Transactions on Aerospace Electronic Systems, July 1992, pp. 829-840.
- [34] K. Siri, T.F. Wu, C.Q. Lee, " Current Distribution Control Schemes for Parallel Connected Converter Modules Part II: Central-Limit Control", IEEE Transactions on Aerospace and Electronic Systems, July 1992, pp. 841-851.
- [35] C.S. Lee, et al., "Parallel UPS with an Instantaneous Current Sharing Control", In Proceedings of the IEEE Industrial Electronics, Control and Instrumentation, 1998, pp. 568-573.

Abstract

In recent years, Pulse Width Modulation (PWM) inverters have found wide applications in power systems. Utilizing parallel operation of inverters cause to obtain a larger power capacity and to improve system reliability. Control problems for parallel-connected inverters are tight output voltage regulation and proper current distribution among inverters. In this research, three different control systems are employed. The first control system is based on Characteristic Loci method (Approximate Commutative Controller). The second and the third control systems are H_∞ and LQG controllers. For proper current distribution, ACSS and 3C techniques are used. Simulation results of single, double and triple inverter systems with different kind of loads and parametric uncertainties are investigated in Matlab software. The simulations have demonstrated the validation of operation of control systems in voltage regulation and current distribution. In addition, the operations of the control systems, which have been applied on parallel-connected inverters, are compared with each other for different criteria.

Index Terms: Parallel-connected PWM inverters, Voltage regulation, Equal current distribution, Robust control systems.



Shahrood University of Technology

Faculty of Electrical Engineering

Control Department

Robust Control Systems Design for Parallel-Connected PWM inverters

Author:

Nasser Talebi

Supervisor:

Sir Dr. M.A. Sadrnia

Winter 2009